



## 텍트로닉스 혼합 신호 오실로스코프로 혼합 신호 설계 디버깅

### 개요

오늘날의 임베디드 디자인 엔지니어는 지속적으로 시스템이 복잡화되는 어려움에 직면해 있습니다. 일반적으로 임베디드 디자인에는 다양한 아날로그 신호, 고속 및 저속 직렬 디지털 통신 및 마이크로프로세서 버스 등이 통합되는 경우가 많습니다.

I<sup>2</sup>C 및 SPI 등과 같은 직렬 프로토콜이 칩-투-칩 통신에 자주 사용되지만 모든 분야에서 병렬 버스를 대체할 수는 없습니다.

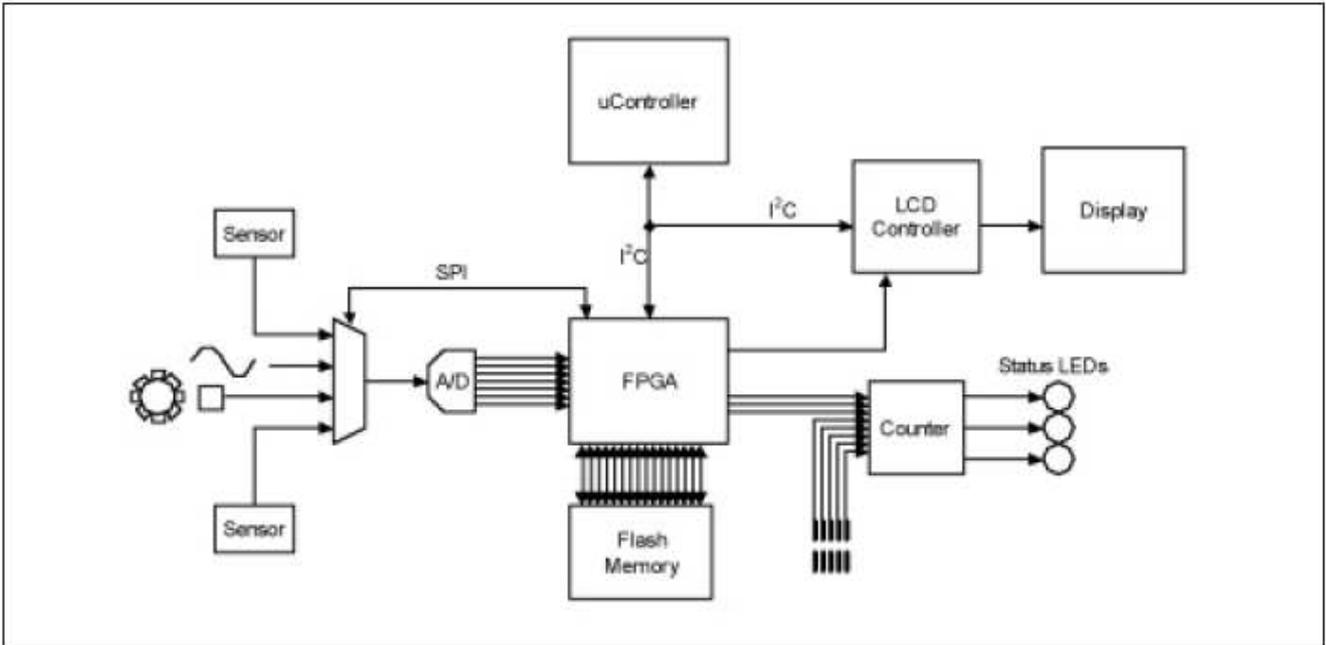


그림 1. 단순화한 획득/계측 시스템

마이크로프로세서, FPGA, 아날로그-디지털 변환기(ADC) 및 디지털-아날로그 변환기(DAC)가 최근 임베디드 설계에서 고유한 측정상의 어려움을 갖고 있는 IC의 일례입니다. 엔지니어는 동일한 시스템 보드에서 ADC의 입력과 출력을 관찰하는 동시에 두 IC 사이의 SPI 버스를 디코딩해야 할 필요가 있습니다. 이러한 혼합 신호 시스템의 예를 그림 1에서 볼 수 있습니다.

4채널 오실로스코프를 주로 사용하는 엔지니어에게 있어 그림 1의 하드웨어를 디버깅하는 작업은 까다롭고 꺼려지는 작업일 수 있습니다. 많은 엔지니어는 자신의 오실로스코프에 익숙하며, 시간을 절약하기 위해 3~4대의 오실로스코프를 사용하여 여러 신호를 한 번에 분석하기도 합니다.

로직 애널리저는 여러 디지털 신호를 분석할 수 있는 기능을 제공하지만 디버깅 작업이 복잡하기 때문에 로직 애널리저를 설치하고 학습하는 시간을 투자하지 않는 경우가 많습니다. 다행히 이러한 어려움에 처한 엔지니어를 위해 텍트로닉스 MSO4000 및 MSO2000 시리즈 혼합 신호 오실로스코프(MSO)라는 장비를 선보였습니다.

텍트로닉스 MSO 시리즈 혼합 신호 오실로스코프에는 16 채널 로직 애널리저의 기본 기능과 4 채널 텍트로닉스 오실로스코프의 신뢰할 수 있는 성능이 결합되어 있습니다.

이 애플리케이션 노트에서는 혼합 신호 임베디드 설계를 디버깅하는 과정을 통해 텍트로닉스 MSO4000 및 MSO2000 시리즈의 업계 선도적인 기능을 소개합니다.

### MSO 시리즈를 사용하여 여러 개의 직렬 프로토콜을 동시에 디버그

임베디드 설계 엔지니어는 일반적으로 IC와 SPI를 사용하여 회로 보드의 시스템 블록 간의 통신을 단순화합니다. 이러한 직렬 프로토콜은 배선 복잡성을 줄여주지만 일반적인 오실로스코프로 디버깅하는 작업에는 부담입니다. 설계자는 획득된 직렬 데이터를 직접 디코딩하거나, 오실로스코프에서 데이터를 내보내서 사후 처리 및 디코딩을 수행해야 했습니다. 오실로스코프가 직렬 데이터를 디코딩한다면 엔지니어는 하드웨어 및 소프트웨어의 효과를 실시간으로 볼 수 있으므로 임베디드 설계 엔지니어의 디버깅 시간을 크게 단축할 수 있습니다.

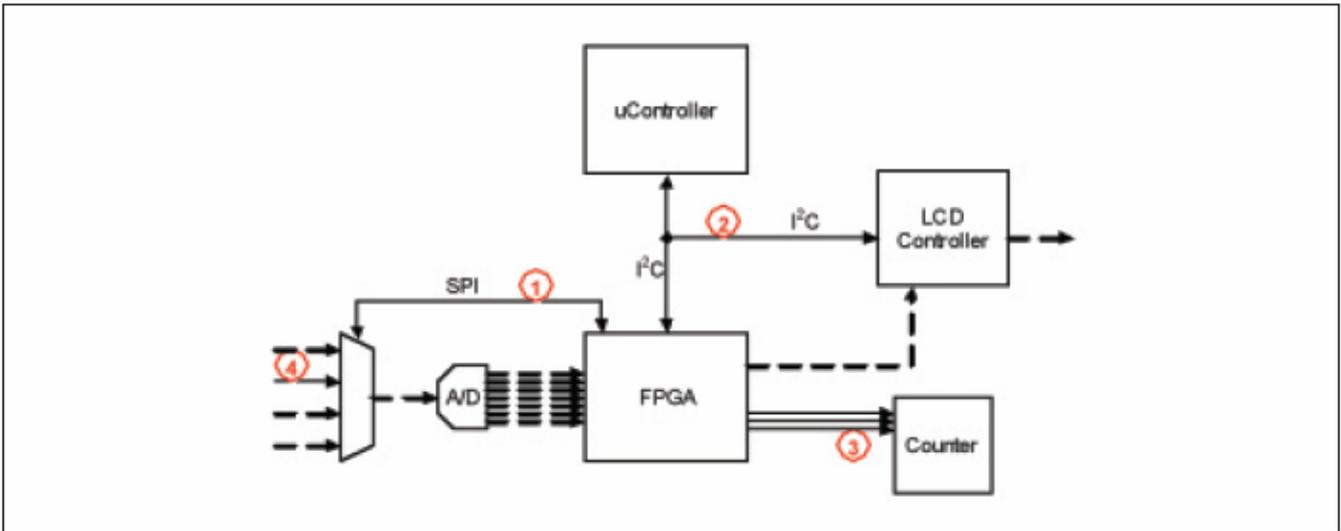


그림 2. 프로브 포인트를 사용한 획득 시스템의 일부

DPO 시리즈 오실로스코프는 직렬 데이터 검사에 최대 4개의 채널을 사용할 수 있지만 자주 사용되는 직렬 프로토콜 일부에는 3개 이상의 배선이 필요합니다. 경우에 따라 엔지니어는 여러 개의 직렬 버스를 동시에 디코딩 및 분석하고 타이밍 상관 관계를 관찰해야 할 필요가 있습니다. 테크트로닉스 MSO 시리즈에는 직렬 트리거와, 16개의 추가적인 디지털 채널이 있는 DPO 시리즈의 디코딩 성능이 결합되어 있습니다. MSO 시리즈는 I<sup>2</sup>C, SPI 및 CAN 이외에도 RS-232와 병렬 버스의 트리거링 및 디코딩도 지원합니다. MSO 시리즈를 사용하면 엔지니어는 사용자 정의 병렬 버스와 여러 개의 직렬 버스를 동시에 검사하고 디코딩할 수 있습니다. 다음 예제에서는 MSO 시리즈를 사용하여, 그림 1의 임베디드 설계에 대한 복잡한 다중 칩 통신 오류를 디버깅합니다.

시스템(그림 1)의 초기 디버깅 도중 시스템은 회로 보드의 상태 LED가 에러를 표시하는 상태를 종종 발견합니다. 상태 LED로 보고되는 이 오류는 모호해서 시스템 엔지니어는 이 문제가 하드웨어에 관련된 것인지 소프트웨어에 관련된 것인지 파악하기 힘듭니다. 기존에 아날로그 MUX의 입력에서 신호 품질 불량으로 인한 비슷한 오류가 발생했지만, 신호 충실도 문제를 일으킨 하드웨어는 이미 정상적으로 교체한 상태입니다. 시스템 엔지니어는 이 오류의 원인이 MUX 입력이 아닌 다른 곳에 있다고 의심되기 때문에, 몇 개의 디지털 버스와 MUX에 대한 아날로그 입력을 검사하여 시스템 전체적인 분석을 수행하기로 했습니다. 디버깅에 사용할 수 있는 4개 및 16개의 디지털 채널을 갖춘 MSO 시리즈를 그림 2에서 1-4로 표시된 신호에 연결했습니다.

## 혼합 신호 설계 디버깅

### 애플리케이션 노트

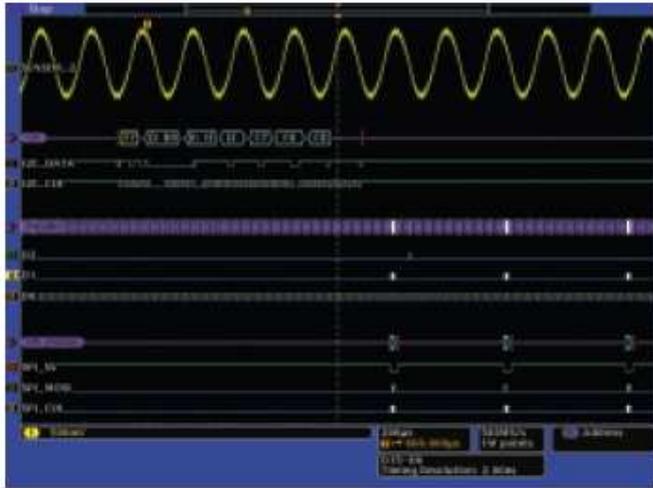


그림 3. CH1 아날로그, I<sup>2</sup>C, SPI 및 병렬 버스를 표시하는 MSO4000

그림 3은 SPI 버스(1), IC 버스(2), 3비트 병렬 버스(3) 및 아날로그 입력(4)을 동시에 검사 중인 MSO 시리즈의 스크린샷입니다. 오류를 특정 하위 루틴으로 고립시킬 수 있기 때문에 특정 IC 활동으로 트리거링되는 단일 획득을 수행하도록 MSO 시리즈를 구성했습니다.

IC 버스에서의 이벤트에 대한 모든 유용한 정보를 정확하게 캡처할 수 있도록 하기 위해 레코드 길이를 1M 포인트로 설정합니다. 엔지니어는 하위 루틴을 실행하면서 MSO 시리즈를 통해 시스템의 작동 상황을 관찰했습니다. CH1에 표시되는 MUX 입력에 선명한 아날로그 파형이 나타나므로 엔지니어는 하드웨어 문제가 이미 해결되었고 오류는 다른 곳에서 발생한다는 사실을 확인했습니다. MSO 시리즈는 마이크로프로세서로부터 기록되는 I2C 데이터로 트리거링되고 해당 데이터를 디코딩합니다. 엔지니어는 SPI 버스의 활동을 감지하고 I2C 데이터가 전송된 직후 레이블 D1 및 D2 신호를 표시했습니다. 실행된 기능이 기본적으로 LCD 컨트롤러에 관련된 것이기 때문에 이 버스의 활동이 의심됩니다. MSO 시리즈가 I2C 데이터의 값을 이미 디코딩했기 때문에 엔지니어는 마이크로프로세서가 IC 데이터를 주소 0x77에 기록했다는 것을 볼 수 있었습니다. 주소 0x77은 FPGA의 주소지만, 하위 루틴은 이 주소 대신 LCD 컨트롤러의 주소인 주소 0x76에 데이터를 기록한 것으로 생각됩니다.

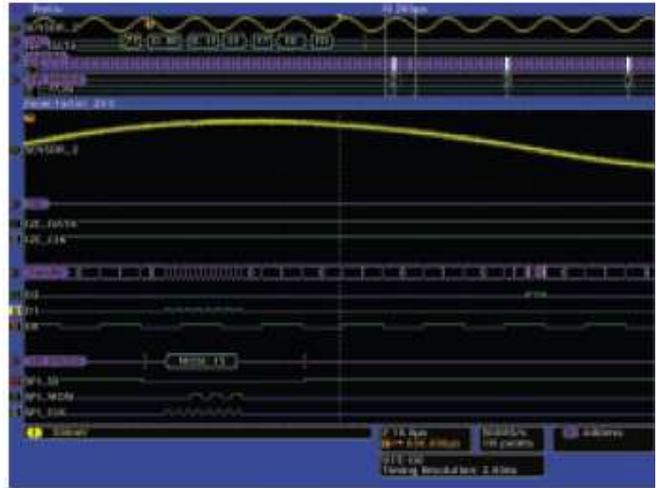


그림 4. 패킷 세부 사항을 확대하고 표시하는 데 사용되는 Wave Inspector®

그림 4는 같은 획득을 Wave Inspector®를 사용하여 SPI 및 병렬 버스의 세부 사항을 확대한 모습입니다. 마스터(FPGA)에서 슬레이브(MUX)로 데이터 값 0x15를 기록할 때 SPI 데이터가 화면에서 디코딩됩니다. 이 SPI 명령은 입력 MUX에게 신호 경로에 사용한 입력을 변경하도록 지시합니다. 이렇게 입력 신호에 의도하지 않은 변경이 적용되어 FPGA가 병렬 버스의 상태 LED에 오류 코드를 전송한 것입니다. 오류 코드를 나타내는 신호 D2의 활동과 병렬 버스의 디코딩을 그림4에서 관찰할 수 있습니다.

임베디드 설계 엔지니어는 MSO 시리즈를 통해 관심 있는 모든 신호를 동시에 보고 디코딩할 수 있었기 때문에, 소프트웨어 버그로 인해 시스템 장애가 발생했다는 사실을 신속하게 파악할 수 있었습니다. 패킷이 LCD 컨트롤러를 의도했는데 소프트웨어 프로그래머가 실수로 마이크로컨트롤러의 IC 데이터를 FPGA로 기록한 것입니다.

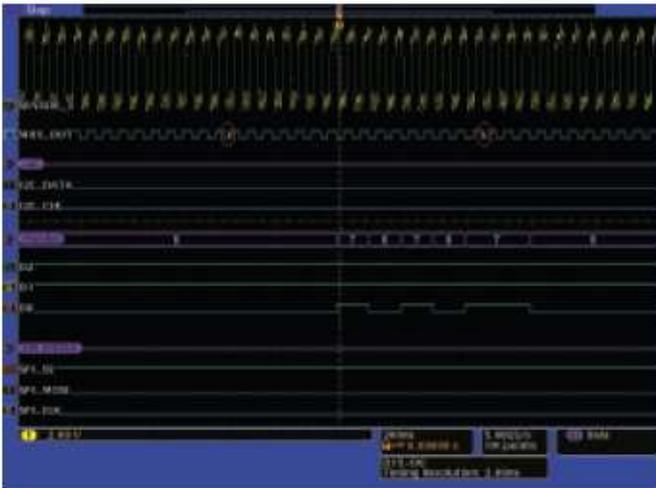


그림 5. 추가적인 세부 사항이 있음을 알리는 MUX\_OUT의 흰색 에지

## 빠른 문제 해결을 돕는 차세대 디지털 파형 디스플레이

시스템 소프트웨어를 수정하여 앞에서 설명한 주소 지정 관련 버그를 수정한 뒤 임베디드 설계 엔지니어는 시스템의 다른 기능을 계속 검사했습니다. 이 작업 도중 상태 LED에서 종종 발생하는 오류를 발견했습니다. 앞서 설명한 오류와는 달리 이 오류는 다시 생성해낼 수 있는 방법이 확실하지 않습니다. 오류가 임의적인 속성을 띠는 것 같았고 시스템의 하위 루틴이나 특정 함수로 고립화할 수 없었습니다.

임베디드 설계 엔지니어는 오류가 임의적으로 발생한다는 점 때문에 당혹스러웠고 어디서부터 출처를 찾아야 할지 막막했습니다. 오류의 출처를 찾아내는 한 가지 방법은 오실로스코프를 사용하여 시스템을 무작위로 조사하여 랜덤 이벤트가 캡처되기를 바라는 것입니다.

기존에 이 방법을 사용해본 엔지니어는, 관심 있는 모든 신호에 연결되도록 MSO 시리즈를 적절하게 구성하면 오류를 찾아내는 시간을 크게 줄일 수 있다는 것을 알고 있습니다. 앞에서 설명한 대부분의 프로브 포인트가 여전히 MSO 시리즈에 연결되어 있습니다. CH1 프로브는 센서 3의 디지털 신호인 능동 MUX 입력으로 이동되었습니다. 이 4개의 프로브 포인트 이외에도 MUX 출력을 검사하기 위한 디지털 채널이 사용되었습니다. FPGA는 3비트 병렬 버스를 통해 값 0x7을 전송함으로써 오류 발생을 알립니다.

문제를 고립시키기 위해, 병렬 버스 값 0x7로 설정된 트리거 이벤트로 단일 획득을 캡처하도록 MSO 시리즈를 구성했습니다. 그림 5가 그 결과 획득입니다. 이 경우 오류가 쉽게 고립되기 때문에 병렬 버스 디코딩과 트리거링으로 시간과 혼동이 크게 줄어들었습니다. 이 획득 도중에 1M의 레코드 길이가 사용되어 엔지니어는 트리거 이벤트 이전과 이후의 신호에 대한 주요 세부 사항을 볼 수 있었습니다.

그림 5의 신호는 언뜻 보면 정상적인 듯하지만 시스템 엔지니어는, 고유한 것처럼 보이는 MUX\_OUT 신호의 두 에지 전환을 빠르게 구분해냈습니다. 그림 5에 보이는 MUX\_OUT 신호의 흰색 전환은 신호의 해당 부분 내에 추가적인 정보가 있음을 알립니다. MSO 시리즈의 다중 에지 탐지 기능을 확대를 통해 더 높은 주파수 디지털 펄스를 볼 수 있는 파형 영역을 강조 표시합니다. 그림 6은 Wave Inspector®를 사용하여 파형 세부 사항을 확대했을 때의 첫 번째 백색 전환에 대한 세부 사항입니다. 그림 5에서 흰색 전환으로 그려진 신호의 부분은 실제로 MUX\_OUT 신호의 글리치입니다.

## 혼합 신호 설계 디버깅

애플리케이션 노트



그림 6. MUX\_OUT 신호의 글리치를 보여 주는 Wave Inspector®

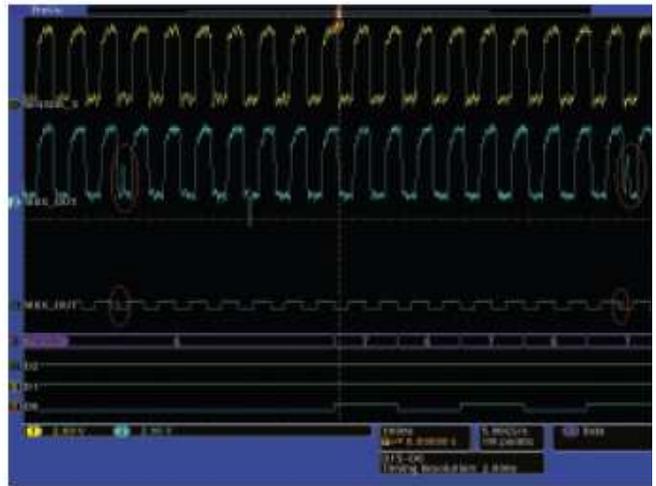


그림 7. MUX\_OUT에 대한 추가적인 세부 사항을 표시하는 CH2



그림 8. MUX\_OUT 신호에 대한 크로스토크의 출처를 보여 주는 CH1



그림 9. PCB 수정을 통해 크로스토크 제거

그림 6은 MSO 시리즈에서 아날로그 및 디지털 채널 간의 타이밍 상관 관계를 보여 줍니다.

MUX에 대한 입력은 CH1(SENSOR\_3)에 표시되고 MUX 출력은 디지털 채널 D14(MUX\_OUT)에서 관찰됩니다. 엔지니어는, MUX 출력에 글리치가 있지만 MUX에 대한 입력에는 글리치가 없는 것을 발견했습니다. 디지털 채널의 글리치를 식별한 후 엔지니어는 CH2를 MUX 출력에 연결하여 더 자세히 보기로 결정했습니다. 그림 7은 아직 병렬 버스 값 0x7에 트리거링되도록 구성된 MSO 시리즈를 사용한 결과 획득입니다.

그림 7에서는 관심의 대상이 되는 주요 신호에 집중하기 위해 SPI 및 I2C 버스의 파형을 껐습니다.

MUX 입력과 출력에 대한 아날로그 프로브를 사용하여 출력에 존재하는 글리치가 입력 신호에는 없다는 것을 알아냈습니다. FPGA가 오류 코드를 전송하기 전에 잠깐 동안 MUX\_OUT 신호에 글리치가 나타나는 것을 그림 7에서 볼 수 있습니다. 이 두 신호 사이의 타이밍 관계를 통해 앞서 관찰한 오류의 원인이 글리치라는 것을 알 수 있습니다. 엔지니어는 같은 구성으로 몇 번의 획득을 반복하였고 매번 그림 7과 비슷한 동작을 관찰했습니다.

임베디드 설계 엔지니어는 MSO 시리즈의 스크린샷을 분석한 뒤 MUX\_OUT 신호에서 발견된 글리치의 원인이 크로스토크인 것으로 의심했습니다. 그림 5에서 모니터한 어떤 신호도 크로스토크의 출처로 파악되지 않았습니다. 회로 보드 레이아웃을 좀더 자세히 검사한 결과 PCB에서 MUX\_OUT 트레이스 옆에 크로스토크 소스가 있는 것을 발견했습니다. 그래서 CH1로 PCB의 VIA에 프로빙하고 병렬 버스의 다른 트리거링을 기다렸습니다. 그림 8에 결과 스크린샷이 표시되어 있습니다. 그림 8을 보면, CH1에서 캡처된 신호에 대한 로우에서 하이 전환이 MUX\_OUT 신호의 포지티브 글리치와 시간적으로 직접 관련되어 있음을 알 수 있습니다. 또한 하이에서 로우로의 전환은 MUX\_OUT 신호의 네거티브 글리치와 직접 관련됩니다.

엔지니어는 어느 정도의 시간 동안 회로 보드에서 위반 신호를 PCB 수정 후에 MSO 시리즈를 CH1에 트리거링되도록 구성했습니다. 그림 9에서는 CH1 전환에 트리거링되는 MSO 시리즈는 볼 수 있지만 MUX\_OUT 신호의 글리치는 볼 수 없습니다. MUX\_OUT 신호에 글리치가 없기 때문에 병렬 버스가 오류 조건을 생성하지 않았습니다. 회로 보드 수정을 통해 크로스토크가 제거되었고 임베디드 설계 엔지니어는 시스템 평가를 완료할 수 있었습니다.

### 요약

이 애플리케이션 노트에서는 MSO 시리즈 - MSO400 및 MSO2000- 이 임베디드 설계를 개발하고 디버깅하는 엔지니어에게 매우 강력한 도구가 될 수 있음을 소개했습니다. MSO 시리즈는 4개 채널 텍트로닉스 오실로스코프의 신뢰할 수 있는 성능 및 직관적 인터페이스에 16개의 시간 상관적 디지털 채널이 결합된 제품입니다. 이제 엔지니어는 여러 대의 오실로스코프를 사용하거나 로직 애널라이저 작동법을 배우는 대신 MSO 시리즈로 동일한 작업을 할 수 있습니다.

MSO 시리즈는 병렬 버스와 I2C, SPI, CAN, RS-232 등의 직렬 표준을 모두 트리거링하고 디코딩할 수 있기 때문에 최근 임베디드 설계에서 흔히 볼 수 있는 하드웨어와 소프트웨어의 복잡한 상호 작용을 평가해야 하는 엔지니어에게 매우 유용한 도구입니다.

고객님이 필요한 기능과 예산에 맞는 다양한 MSO 시리즈가 준비되어 있습니다.:

	MSO4000 시리즈	MSO2000 시리즈
대역폭	1 GHz, 500 MHz, 350 MHz	200 MHz, 100 MHz
채널	2개 또는 4개 아날로그, 16개 디지털	2개 또는 4개 아날로그, 16개 디지털
레코드 길이 (전 채널)	10 M	1 M
샘플 속도 (아날로그)	5 GS/s*, 2.5 GS/s	1 GS/s
샘플 속도 (디지털)	500 MS/s (Full Record Length) 16.5 GS/s (10 k Points Centered on The Trigger)	1 GS/s (Using Any of Channels: D7 - D0) 500 MS/s (Using Any of Channels: D15 - D8)
컬러 디스플레이	10.4인치 XGA	7인치 WQVGA
직렬 버스 트리거링 및 분석 애플리케이션 모듈	DPO4EMBD: I2C, SPI DPO4COMP: RS-232/422/485/UART DPO4AUTO: CAN, LIN DPO4AUTOMAX: CAN, LIN, FlexRay	DPO2EMBD: I2C, SPI DPO2COMP: RS-232/422/485/UART DPO2AUTO: CAN, LIN

\* 1 GHz 대역폭 모델인 경우

**텍트로닉스 연락처:**

동남아시아대양주 (65) 6356 3900

오스트리아 +41 52 675 3777

발칸, 이스라엘, 남아프리카 및 다른 ISE 국가들 +41 52 675 3777

벨기에 07 81 60166

브라질 및 남아메리카 (11) 40669400

캐나다 1 (800) 661-5625

중앙동유럽, 우크라이나 및 발트국 +41 52 675 3777

중앙유럽 및 그리스 +41 52 675 3777

덴마크 +45 80 88 1401

핀란드 +41 52 675 3777

프랑스 +33 (0) 1 69 86 81 81

독일 +49 (221) 94 77 400

홍콩 (852) 2585-6688

인도 (91) 80-42922600

이태리 +39 (02) 25086 1

일본 81 (3) 6714-3010

룩셈부르크 +44(0) 1344 392400

멕시코, 중앙아메리카 및 카리브 해 52 (55) 5424700

중동, 아시아 및 북아프리카 +41 52 675 3777

네덜란드 090 02 021797

노르웨이 800 16098

중국 86 (10) 6235 1230

폴란드 +41 52 675 3777

포르투갈 80 08 12370

대한민국 82 (2) 6917-5000

러시아 및 CIS +7 (495) 7484900

남아프리카 +27 11 254 8360

스페인 (+34) 901 988 054

스웨덴 020 08 80371

스위스 +41 52 675 3777

대만 886 (2) 2722-9622

영국 및 아일랜드 +44 (0) 1344 392400

미국 1 (800) 426-2200

기타 지역: 1 (503) 627-7111

2007년 11월 12일 최종 업데이트

**추가 정보**

텍트로닉스는 최첨단 기술을 다루는 엔지니어를 지원하기 위해 응용 자료, 기술 문서 및 기타 리소스 등을 총 망라한 방대한 자료의 보고를 운영하고 있으며 이를 계속 확장하고 있습니다.

[www.tektronix.com](http://www.tektronix.com)을 참조하십시오.

Copyright © 2008, Tektronix.

All rights reserved. 텍트로닉스 제품은 현재 등록되어 있거나 출원 중인 미국 및 국제 특허의 보호를 받고 있습니다. 이 문서에 포함되어 있는 정보는 이전에 발행된 모든 자료에 실린 내용에 우선합니다.

사양이나 가격 정보는 예고 없이 변경될 수 있습니다. TEKTRONIX 및 TEK는 Tektronix, Inc.의 등록 상표입니다. 본 문서에 인용된 다른 모든 상표는 해당 회사의 서비스 마크, 상표 또는 등록 상표입니다.

10/08 EA/

3GK-20215-1

