F-3

USB3.0の規格認定試験と測定ソリューション

薩摩 泰文

Tektronix

KEITHLEY
A Tektronix Company

内容

USB3.0概要

USB3.0コンプライアンス・テストとは

USB3.0コンプライアンス・テスト詳細とソリューション

- トランスミッタ・テスト
- レシーバ・テスト

関連新規格動向

- Power Delivery
- 10Gbps SuperSpeed

USB3.0と関連規格の推移・相関

給電・充電

IEC 62684
Common External Power Supply（Common EPS）

USB BC
7.5Wまで

USB PD
2012年　100Wまで

USB1.0
1996年 2.5Wまで
1.5Mbps：Low-Speed（LS）
12Mbps：Full-Speed（FS）

USB1.1
1998年

USB2.0
2000年
480Mbps：High-Speed（HS）を追加

USB3.0
2008年
5Gbps：SuperSpeed（SS）物理層を新たに追加、4.5Wまで

USB3.1
2013年中？
10Gbps（Gen2）

HSIC
（High Speed Inter-Chip）　物理層としてMIPI M-PHYを使用
データ：480Mbps　クロック：240MHzDDR

SSIC（SuperSpeed Inter-Chip）

チップ間接続

USB-IF（Universal Serial Bus - Implementers Forum）

その他の規格団体など

- PCと周辺機器を接続する標準的なインタフェースの1つ
- 現在ではPC、モバイルフォン、タブレットに標準装備
  - PCとのインタフェースに限らずデジタル家電など様々な分野にて利用
- 本来のケーブル接続での高速インタフェースのみならず、手軽な電源としても共通的に利用されるようになり、拡大の一途をたどっている
- USB3.0はPC標準搭載化が進み、周辺機器、産業用カメラなどにも広がりを見せている

ExpressCard
PCI Express×1＋USB2.0によるモバイルPC用エッジ・カード。
PCMCIA→USB-IFに移管

USBVision
マシンビジョン用USB3.0。スクリューロック機構付きケーブルを使用

USB3.0：概要

- USB3.0 Specification Version 1.0（SuperSpeed）：2008年11月に発表
- 狙い：大容量化したデータ、ファイルの転送時間短縮化（10倍高速化：480Mbps→5Gbps）
  - 特にフラッシュ・ストレージ
    - 外付けHDD、SSD
    - デジタル・カメラ
    - MP3プレーヤ
    - 携帯端末等
- USB2.0との後方互換
  - 機構的な互換性
    - USB2.0機器⇔USB3.0機器接続可能
  - 高速リンクのためのTx2線、Rx2線を追加したデュアル・バス
    - PCI Express 2.0とSATAの双方に類似した高速リンク
    - USB2.0とまったく異なる物理層
  - アイコンで識別
    - 当初の色識別から変更。ただし多くは初期に決まった青を採用
  - ケーブル長3m(1m/micro-B)まで

転送時間（USB-IFの資料を元に計算）

規格	データ・レート	フラッシュ・メディア容量				
		4MB	256MB	1GB	8GB	32GB
USB2.0	480Mbps	0.1s	8.5s	33s	4.4分	17.6分
USB3.0	5Gbps	0.01s	0.8s	3.3s	26.4s	1.76分

bps：Bit Per Second

USB3.0コンプライアンス・テストとは

- コンプライアンス・テストはインテグレーターズ・リストに掲載する場合に必要
  - USB3.0としての規格・相互運用性を確認したというUSB-IFからのお墨付き
- コンプライアンス・テストをうけるには
  - コンプライアンス・ワークショップ
    - USB-IFが公式のコンプライアンス・テストを開始（2010/4/26）
  - 民間テスト会社ではアリオン株式会社（東京・五反田）がサービス開始
    - 当社の測定機材を導入
  - 米国オレゴン州ヒルズボロ市にあるPILにて随時実施
- テスト仕様（CTS）はいまだ策定中
  - 2009年9月Rev.0.9（現在公開中）になってから大幅に変更
- USB-IFのテスト・フィクスチャ（ハードウェア・リファレンス・チャンネル）販売開始（2010/5/27）
  - 公式のレシーバ・テストに必要
- コンプライアンスを取得しなくとも製品保証の観点からコンプライアンス・テストに準じた測定は重要

テクトロニクスのUSB3.0コンプライアンス・テストへの活動

1. CW（Compliance Working）グループへの参加
   - 常に最新の情報とソリューションを提供！
2. ルネサスエレクトロニクス様（旧NECエレクトロニクス様）、富士通セミコンダクター様（旧富士通マイクロエレクトロニクス様）のコンプライアンス認証取得に協力
3. 共著書籍による各執筆者・業界リーダとのつながり
   - CQ出版社「USB 3.0設計のすべて～規格書解説から物理層の仕組み、基板・ソフトウェア設計、コンプライアンス・テストまで」、2011年11月
     - http://shop.cqpub.co.jp/hanbai/books/46/46421.html
4. 国内民間認証会社のアリオン株式会社は当社製品を採用！

USB3.0:コンプライアンス・テスト(物理層)

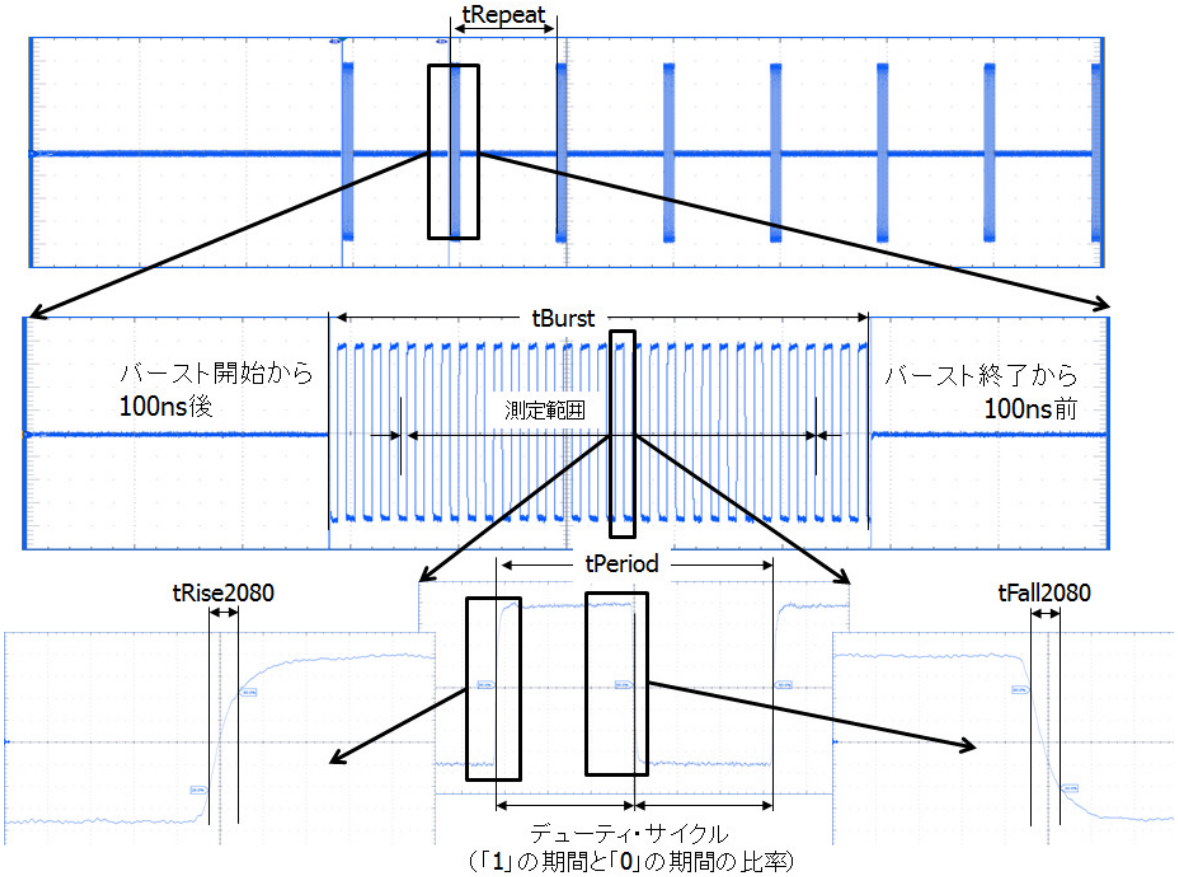
1. トランスミッタ
   - TD.1.1 :LFPS
   - TD.1.3 :アイ・ダイアグラム、ジッタ測定
   - TD.1.4 :SSCプロファイル測定
2. レシーバ
   - TD.1.2 :LFPS
   - TD.1.5 :ジッタ耐性テスト
3. その他
   - USB30CV(Command Verifier)を使ってのコマンド・ベリファイ・テスト(デバイス)、インターオペラビリティ・テストなど
   - USB2.0コンプライアンス・テスト

SuperSpeed

- Cable Assemblies & Connectors
- Embedded Hosts
- Hubs
- Hubs Silicon
- IP Building Blocks
- OTG Device
- OTG IP Building Blocks
- OTG Silicon
- Peripheral Silicon
- Peripherals
- System Silicon
- Systems

トランスミッタ・テスト
LFPS：TD.1.1

- 最初のPolling.LFPSを5バースト取込む
- ブレークアウト・フィクスチャを使用
- 測定項目
  - tburst,
  - Trepeat
  - Tperiod※
  - tRiseFall2080 ※
  - デューティ・サイクル※
  - $V_{CM\text{-}AC\text{-}LFPS}$ ※
  - $V_{TX\text{-}DIFF\text{-}PP\text{-}LFPS}$ ※

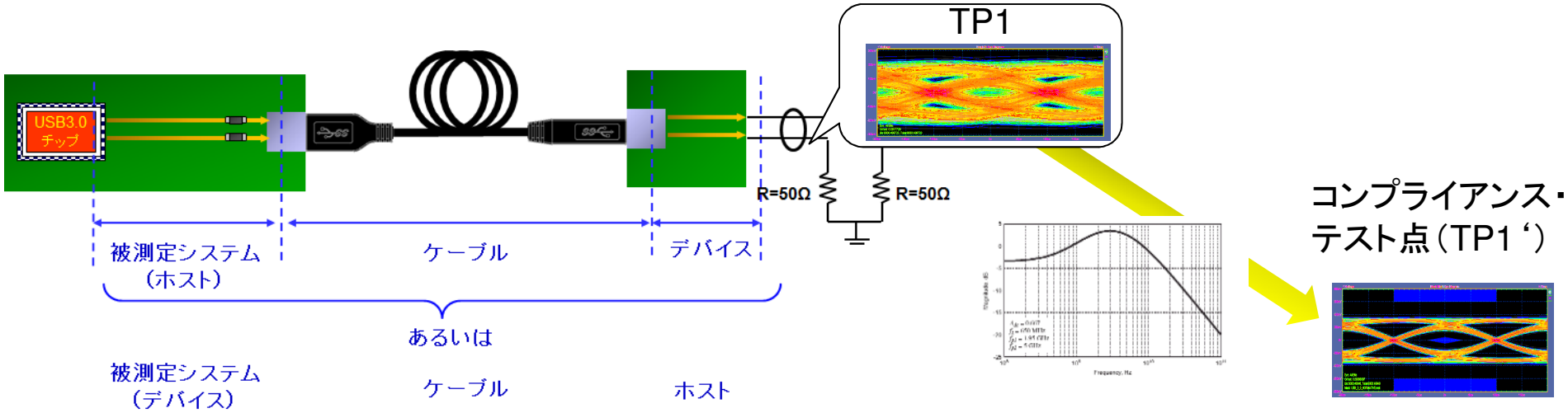


※測定範囲：バースト開始から100ns後～バースト終了から100ns前

トランスミッタ・テスト

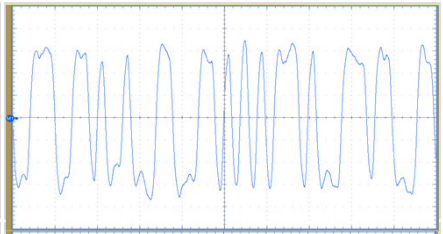
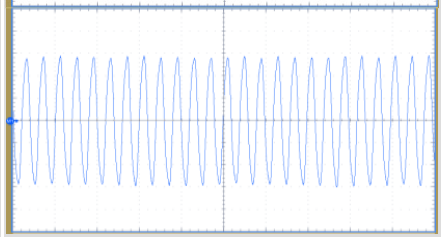
アイ・ダイアグラム、ジッタ測定：TD.1.3、SSCプロファイル測定：TD.1.4

- 受信端TP1での波形捕捉
  - 50Ω終端した状態での規定
  - オシロスコープ入力に直接接続してテスト（送信側でAC結合されている）
- 40GS/s以上で1M-UI（Unit Interval）を捕捉
- リファレンス・チャンネルの適用：想定最長伝送路でテスト
  - ホスト・テスト　　：デバイス（17.5cm）＋3mケーブル
  - デバイス・テスト　：ホスト（27.5cm）＋3mケーブル
  - ソフトウエア的にフィルタを適用
- リファレンス・イコライザを適用（CTLE：Continuous Time Linear Equalization）
- 上記結果のアイ・ダイアグラム、ジッタ、SSCプロファイル測定（TP1’）



コンプライアンス・パターン

- 一度、コンプライアンス・モードに入った場合、レシーバへのPing.LFPSの入力によりトランスミッタは9種類のコンプライアンス・パターンを順次出力
  - 現時点では下記のCP0とCP1のみ使用

パターン	シンボル	内容	波形※
コンプライアンス・テストに使用するパターン			
CP0	D0.0 （スクランブルされた）	論理アイドル状態と同じ疑似ランダム・パターン。SKIPオーダード・セットは含まない	
CP1	D10.2	ナイキスト周波数 （1ビット「0」、1ビット「1」の繰り返し。ビット・レートの 1/2 : 2.5GHz）	

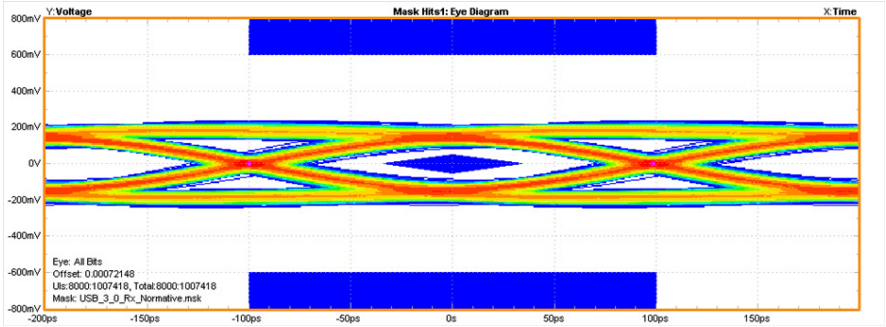
※垂直軸：120mV/div、水平軸：1ns/div

引用：Universal Serial Bus Specification 3.0, Rev.1.0, Nov.12, 2008

トランスミッタ・テスト

アイ・ダイアグラム、ジッタ測定（TD.1.3）：測定項目

- アイ高さ（CP0）
- ジッタ（Dual Diracモデル）
  - $Rj_{(\delta\text{-}\delta)}$：ランダム・ジッタ（CP1）
    - 熱雑音やショット雑音などに起因。発生確率の広がりは無限大でP-Pがない。実効値、あるいはσで表現。極めて低い頻度でも大きなゆらぎが発生し、長期間の通信品質（BER）に影響
  - $Dj_{(\delta\text{-}\delta)}$：デターミニスティック・ジッタ（CP0）
    - 隣接オシレータや伝送系の高周波損失などに起因。発生確率の広がりは有限。ジッタ・マージンを低下させる
  - Tj：トータル・ジッタ
    - 1兆ビットに1回のエラー（$BER10^{-12}$）を保証するために必要となるRjの等価的なP-P値とDjの和
      - $Tj = Dj_{(\delta\text{-}\delta)} + 14.068 \times Rj_{(\delta\text{-}\delta)}$
    - RjとDj測定結果から上記式で算出
- 4.9MHz、2次PLL、ダンピング・ファクタ0.7のジッタ伝達関数を持つPLLで再生されたクロックを基準に測定



パラメータ	仕様
アイ高さ	100mV～1200mV
$Rj_{(\delta\text{-}\delta)}$	46ps@$BER10^{-12}$（3.27ps rms）以下
$Dj_{(\delta\text{-}\delta)}$	86ps以下
Tj	132ps@$BER10^{-12}$以下

Rj：Random Jitter
Dj：Deterministic Jitter
Tj：Total Jitter
※以上参考資料参照
BER: Bit Error Rate

※*USB3.0, Electrical Compliance Test Specification Rev.0.9 RCより*

トランスミッタ・テスト
SSCプロファイル測定：TD.1.4

- 変調周波数：30～33kHz
- 変移：0～－0.5%
- 位相ジッタ：1.2ns以内
  - 600UI内
- CP1にて測定

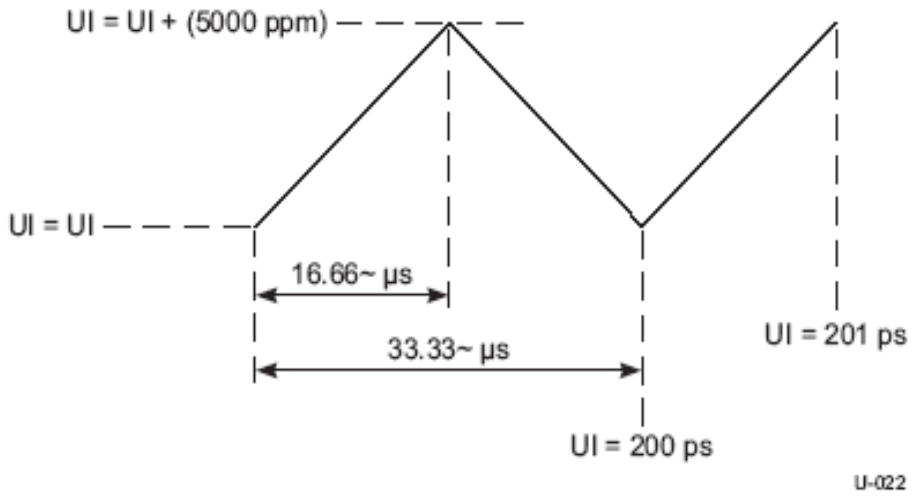
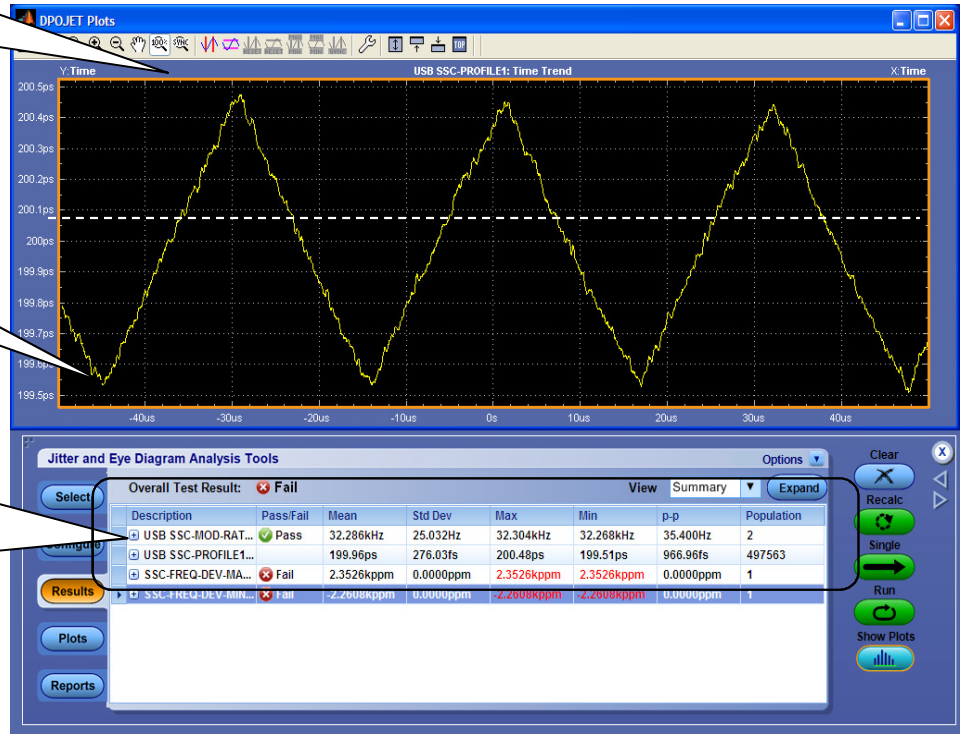


Figure 6-10. Period Modulation from Triangular SSC

周期変動のタイム・トレンド表示

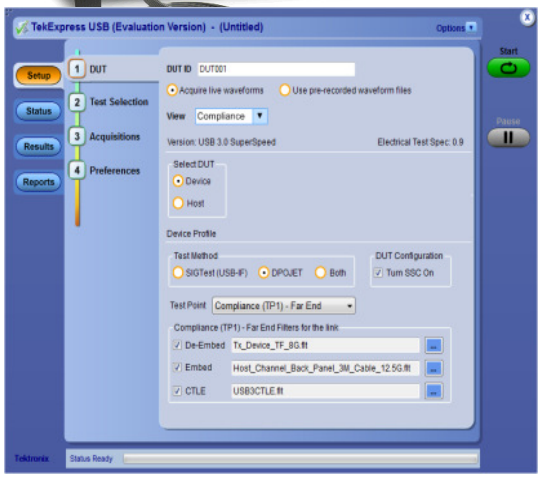
周期の下限（200ps－300PPM＝199.94ps）

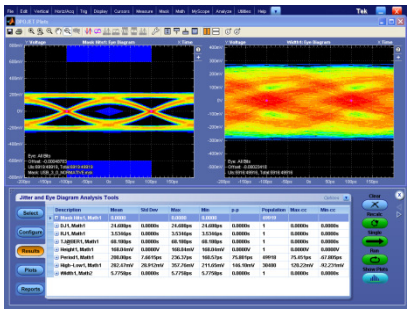
変調周波数、周期偏差の測定・規格値との判定結果

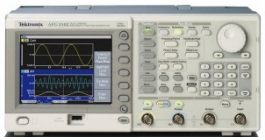


Update ! USB 3.0
トランスミッタ・テスト構成

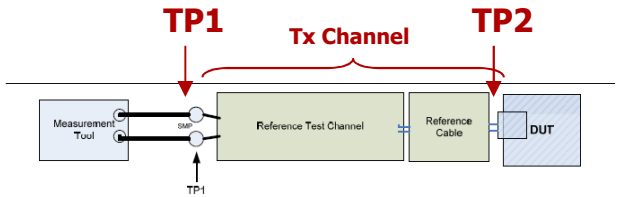
- 12.5GHz 以上のDSA70000C/Dシリーズ、あるいはMSO70000Cシリーズ
  - 最低DSA71254C型
- DPOJETジッタ／アイ・ダイアグラム解析ソフトウェア（MSO/DSA70000Cシリーズ標準付属）
- TekExpressワンボタン自動測定ソリューション（opt. USB-TX）
  - SigTestの統合
  - LFPS、SSC
  - コンプライアンス・パターンの自動切替
    - AWG/AFGが必要
  - 従来比4倍高速化
- USB3ETテスト・フィクスチャ（USB-IFより購入）
- AWG7122C-0608型　任意波形ジェネレータ（レシーバ・テストと共用）、あるいはAFG3252C型任意波形／ファンクション・ジェネレータ







USB 3.0トランスミッタ・テスト



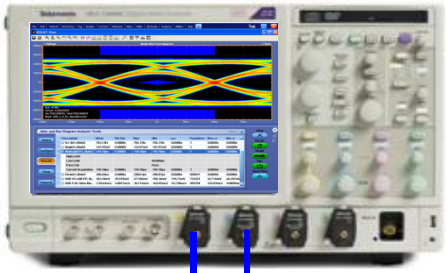
測定内容

- アイ・ダイアグラムとジッタ
  - コンプライアンス・パターンの切替が必須
- 低周波周期バースト信号（LFPS）測定
- SSC

方法

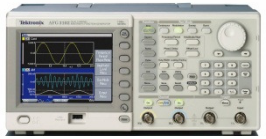
- テスト・フィクスチャを使用し、シリコン／コネクタのできる限り近傍で信号を捕捉（TP2）
- ソフトウェア・フィルタで信号の劣化と補正
  - ケーブル、基板、レシーバ動作（イコライザ）をシミュレーション
- 自動／半自動でのコンプライアンス・パターン切替信号（Ping.LFPS）の入力

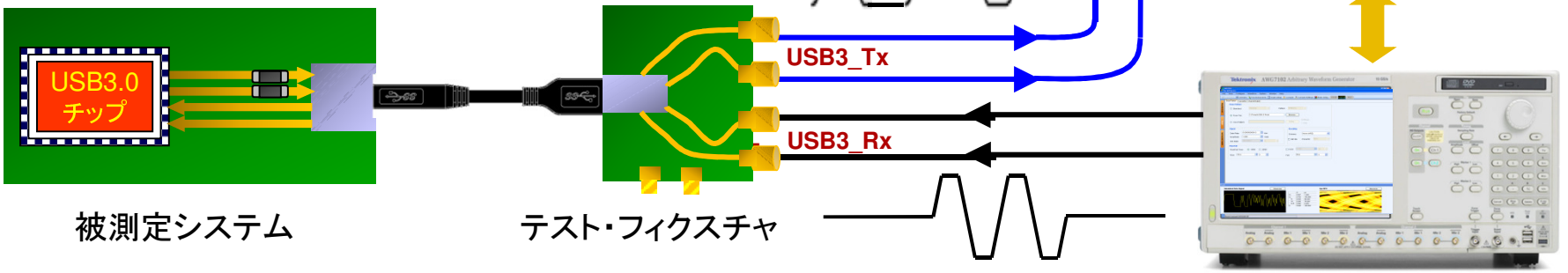
DSA70000Cシリーズ
デジタル・シグナル・アナライザ



- **CTLE**
- **Rj-δδ**
- **Dj-δδ**
- **Tj**
- **Eye Height**

AFG3000Cシリーズ
ファンクション/任意波形ジェネレータ
or
AWG7000Cシリーズ
任意波形ジェネレータ





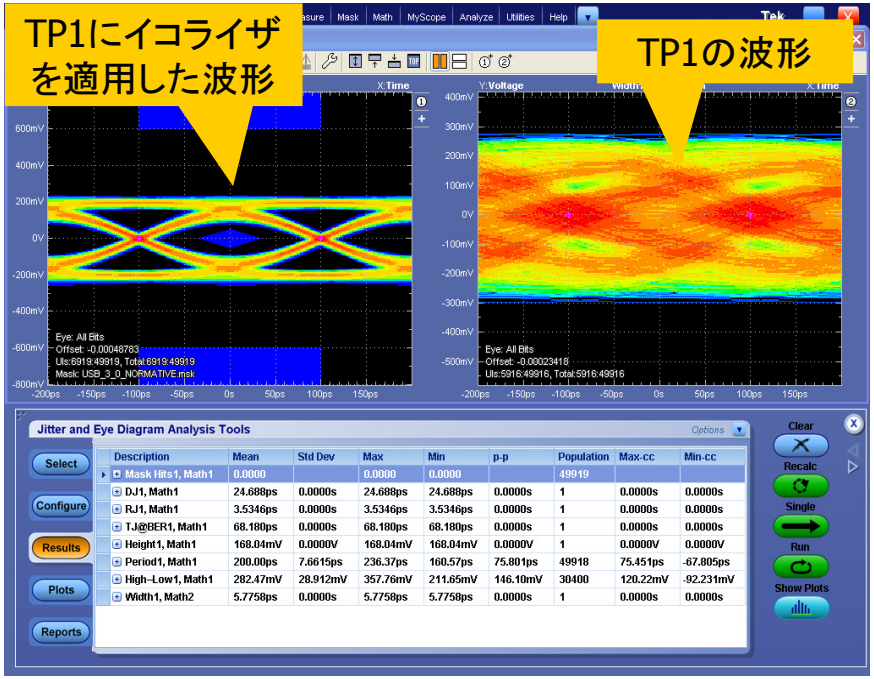
被測定システム

テスト・フィクスチャ

Ping.LFPS

DPOJET
ジッタ＆アイ・ダイアグラム解析ソフトウェア

- 周波数／周期、振幅、タイミングおよびジッタとアイ・ダイアグラム測定
  - データ、クロックおよびクロック-データ間
- 同時に99測定まで
  - 別々の信号に対する測定も可能
- Rj/Dj測定、特定BERでのアイ開口幅とトータル・ジッタ予測
  - 唯一の規格・業界団体で認定されたリアルタイム・オシロスコープでのRj/Dj分離方法（ANSI　T11.2 FC-MJSQ）
  - 真のRj/Dj測定と$Rj_{(\delta-\delta)}/Dj_{(\delta-\delta)}$測定
  - Diの成分をPj、DCDj、DDjに分離測定
- 様々なデータ解析を可能にする複数のプロットを表示可能
  - アイ・ダイアグラム、ヒストグラム、スペクトラム、バス・タブ、サイクル・トレンド
- 外部クロック逓倍を含む様々なクロック・リカバリ・モデル
  - PCI Express Gen2（システム）、LVDSパネル・インタフェース、DDR2/3に不可欠
- 汎用＋特定用途（DDR、PCI Express、USB3.0など）



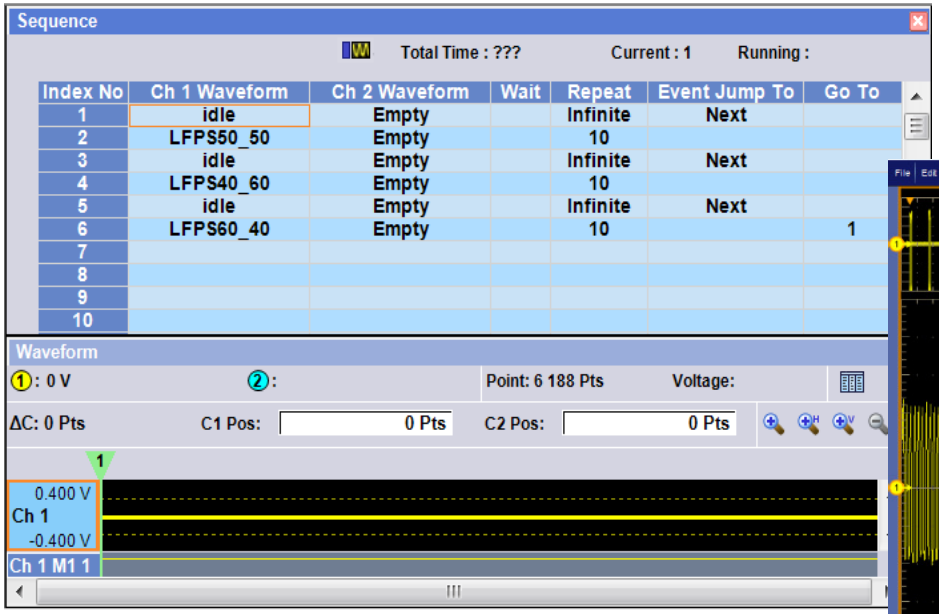
- レポート生成機能
  - MHTML形式（MIME Encapsulation of aggregate HTML）*

*HTML ファイルや画像データを単一のアーカイブにまとめて保存できる形式

レシーバ・テスト
LFPS：TD.1.2

- LFPSをRxに入力し、DUTがTSEQを応答すること
  - tPeriod 50 ns, $V_{TX\text{-}DIFF\text{-}PP\text{-}LFPS}$ 800 mV, Duty Cycle 50%.
  - tPeriod 50 ns, $V_{TX\text{-}DIFF\text{-}PP\text{-}LFPS}$ 1200 mV, Duty Cycle 50%.
  - tPeriod 50 ns, $V_{TX\text{-}DIFF\text{-}PP\text{-}LFPS}$ 1000 mV, Duty Cycle 40%.
  - tPeriod 50 ns, $V_{TX\text{-}DIFF\text{-}PP\text{-}LFPS}$ 1000 mV, Duty Cycle 60%.
- AWGからLFPS信号をRxに入力、Txの応答をオシロ・スコープで確認

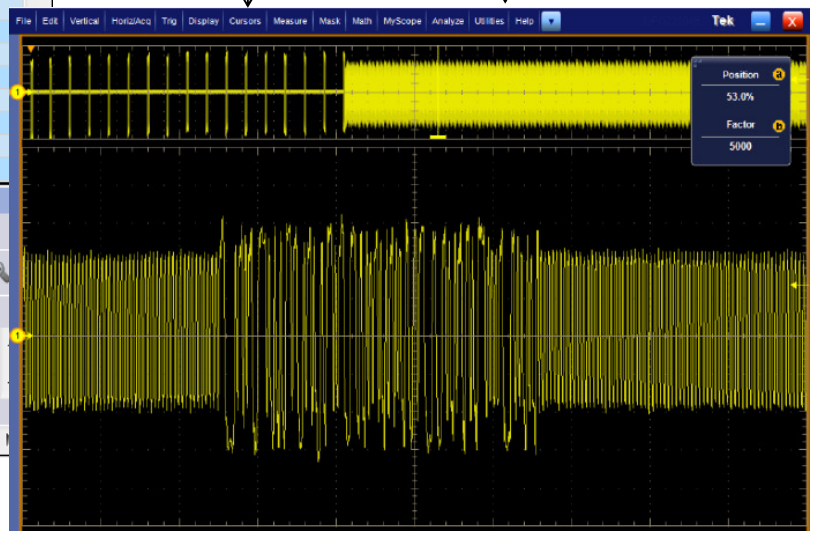
AWGによるLFPS印加シーケンス



Index No	Ch 1 Waveform	Ch 2 Waveform	Wait	Repeat	Event Jump To	Go To
1	idle	Empty		Infinite	Next	
2	LFPS50_50	Empty		10		
3	idle	Empty		Infinite	Next	
4	LFPS40_60	Empty		10		
5	idle	Empty		Infinite	Next	
6	LFPS60_40	Empty		10		1
7						
8						
9						
10						

オシロ・スコープによるTSEQ応答確認

LFPS → TSEQ



レシーバ・テスト
ジッタ耐性テスト：TD.1.5

- ジッタ周波数、ジッタ量を変えた数種類のパターンを使用（次スライド参照）
  - 低周波（PLLカットオフ周波数以下）：クロック・リカバリ回路のジッタ吸収の度合いの確認
  - 高周波：データ・リカバリ回路のセンス・アンプの時間方向余裕度の確認
- TP1として入力
  - ディエンファシス、SSCを適用
  - リファレンス・チャンネルの損失を適用
    - デバイス：ホスト＋3mケーブル
    - ホスト：デバイス＋3mケーブル
  - TP1+CTLEでジッタを校正
    - 信号振幅：SSCオンにて
      - ホスト：180mV
      - デバイス：145mV
    - CP0にてSj：SSCオフにて40.0 ps +0/-10%@50MHz
    - CP1にてRj：SSCオフにて2.42 ps ±10% RMS、30.8ps±10% p-p

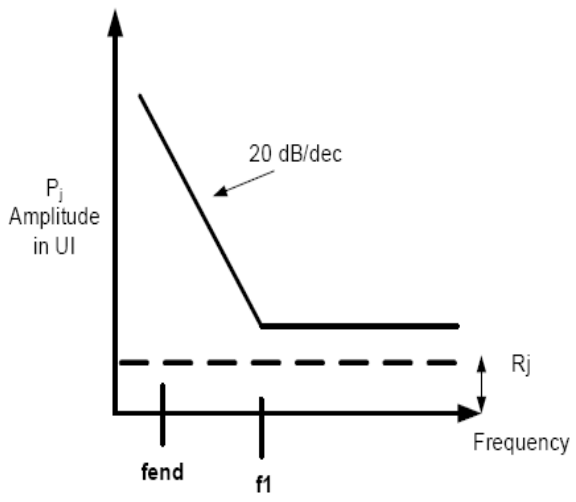
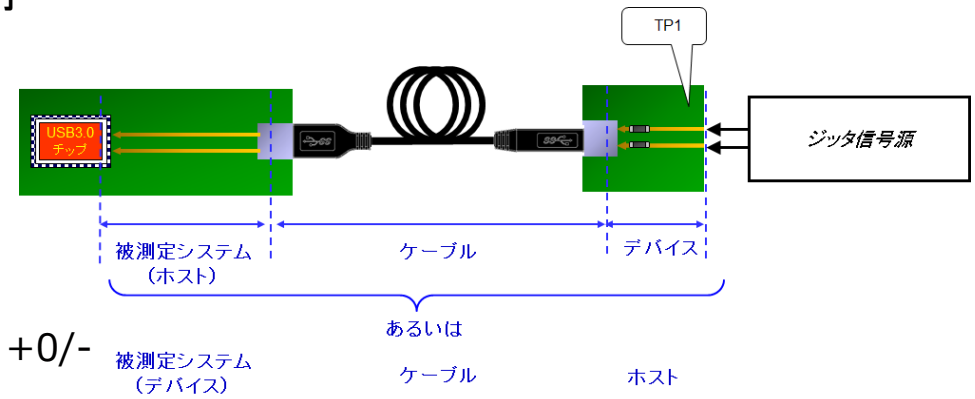


Figure 6-19. Jitter Tolerance Curve



レシーバ・テスト：ジッタ周波数／振幅

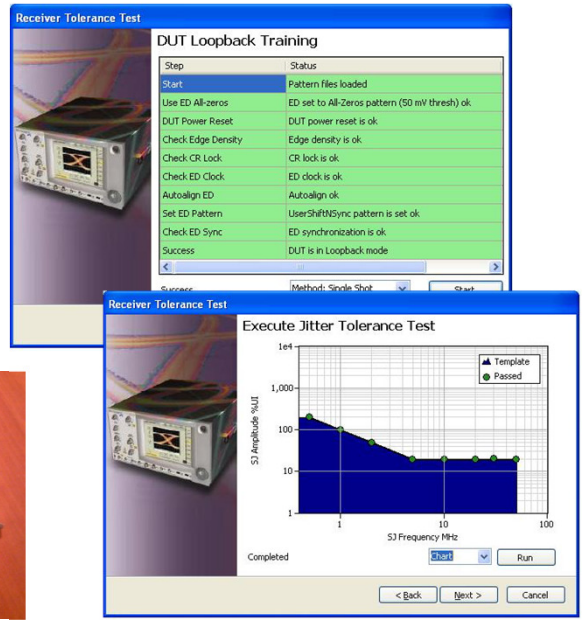
- 測定時間※
  - 仕様はBER10^{-12}
  - 測定時間短縮のため、BER10^{-10}として測定
  - ジッタ周波数あたり600秒→ 6秒へ短縮（計4200秒→42秒に短縮）
    - 2.996×10^{10}ビット長（2.996×10^{9}シンボル）でエラーがなければ95%の確かさでBER10^{-10}とみなす

※引用：*USB3.0, Electrical Compliance Methodology White Paper Rev.0.5*
USB3.0, Electrical Compliance Test Specification Rev.0.5

<table>
<tr><th rowspan="3">Rj RMS
（UI）</th><th colspan="4">Pj</th></tr>
<tr><th colspan="2">周波数</th><th rowspan="2">UI（0.9）</th><th rowspan="2">UI（~0.9RC）</th></tr>
<tr><th>~0.9RC</th><th>0.9</th></tr>
<tr><td rowspan="7">0.0121
（2.4ps）</td><td colspan="2">500kHz</td><td>2（400ps）</td><td>2.265 （453ps）</td></tr>
<tr><td colspan="2">1MHz</td><td>1 （200ps）</td><td>1.132 （226.4ps）</td></tr>
<tr><td colspan="2">2MHz</td><td>0.5 （100ps）</td><td>0.566 （113.2ps）</td></tr>
<tr><td colspan="2">4.9MHz</td><td rowspan="4">0.2 （40ps）</td><td rowspan="4">0.232 （46.4ps）</td></tr>
<tr><td rowspan="4">50MHz</td><td>10MHz</td></tr>
<tr><td>20MHz</td></tr>
<tr><td>33MHz</td></tr>
<tr><td>50MHz</td></tr>
</table>

USB 3.0レシーバ・テスト／特性評価構成
BERTScope BSA Cシリーズによる

- 8.5Gbps以上のBSA Cシリーズ・ビット・エラー・レート・テスタ
  - BSA85C型
  - Opt.STR　ストレス信号生成
- CR125A型クロック・リカバリ・ユニット
- *Update!*　DPP125C型デジタル・プリエンファシス・ユニット
- BSAUSB3バンドル
  - BSASWITCHスイッチ
  - ケーブル
  - BSAUSB3SFT自動ソフトウェア
- CR125ABCL高性能位相マッチング・ケーブル
- USB3ETテスト・フィクスチャ（USB-IF）

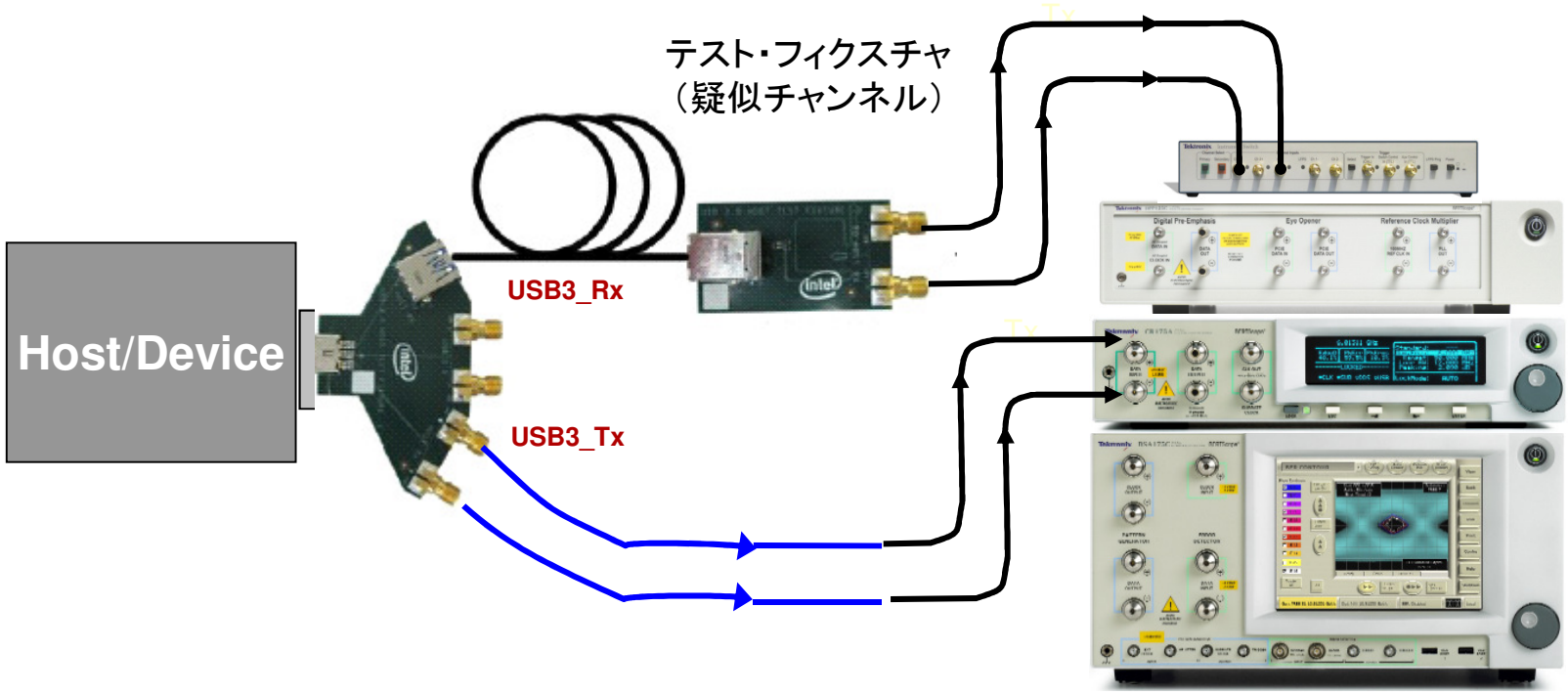


USB 3.0レシーバ・テスト／特性評価
BERTScope BSA Cシリーズによる

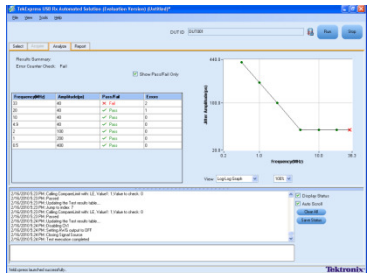
- 信号発生からエラー検出まで1台で対応
- 6Gbpsを超える規格、ジッタ・マージン・テストなどに威力を発揮
  - ジッタ校正のためにはオシロスコープが必要

USB3.0スイッチ
ディエンファシス・ユニット
クロック・リカバリ・ユニット
BERTビット・エラー・レート・テスタ

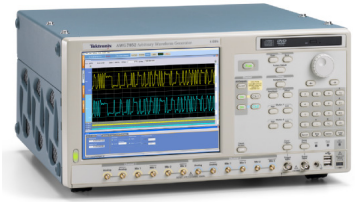
- **SSC**
- **Rj**
- **Pj**
- **Counts Symbol Errors**



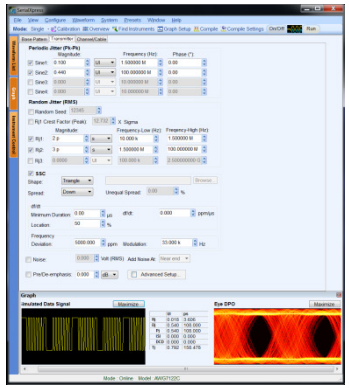
USB 3.0レシーバ・テスト／特性評価構成
AWG7000Cシリーズと:
オシロスコープ内蔵フレーム＆ビット・エラー・ディテクタによる



- 12.5GHz 以上のMSO/DSA70000Cシリーズ、あるいはDSA70000Dシリーズ
  - 最低DSA71254C型



- フレーム＆ビット・エラー・ディテクタ
  - Opt. ERRDT　フレーム＆ビット・エラー・ディテクタ
- TekExpressワンボタン自動測定ソリューション（opt. USB RMT）
  - AWG、オシロスコープ内蔵エラー・ディテクタをコントロール
  - ジッタ耐性テスト
  - ジッタ・マージン・テスト　- 規定振幅以外でのテスト



- AWG7122C-0608型　24GS/s任意波形ジェネレ
- SDX100 SerialXpress™ジッタ生成ソフトウェア
  - Opt. ISI　　Sパラメータ・フィルタ／ISI生成
  - Opt. SSC　スペクトラム拡散クロック生成

- USB3ETテスト・フィクスチャ（USB-IF）
- その他
  - SMA-SMAペア・ケーブル　2対以上
  - その他

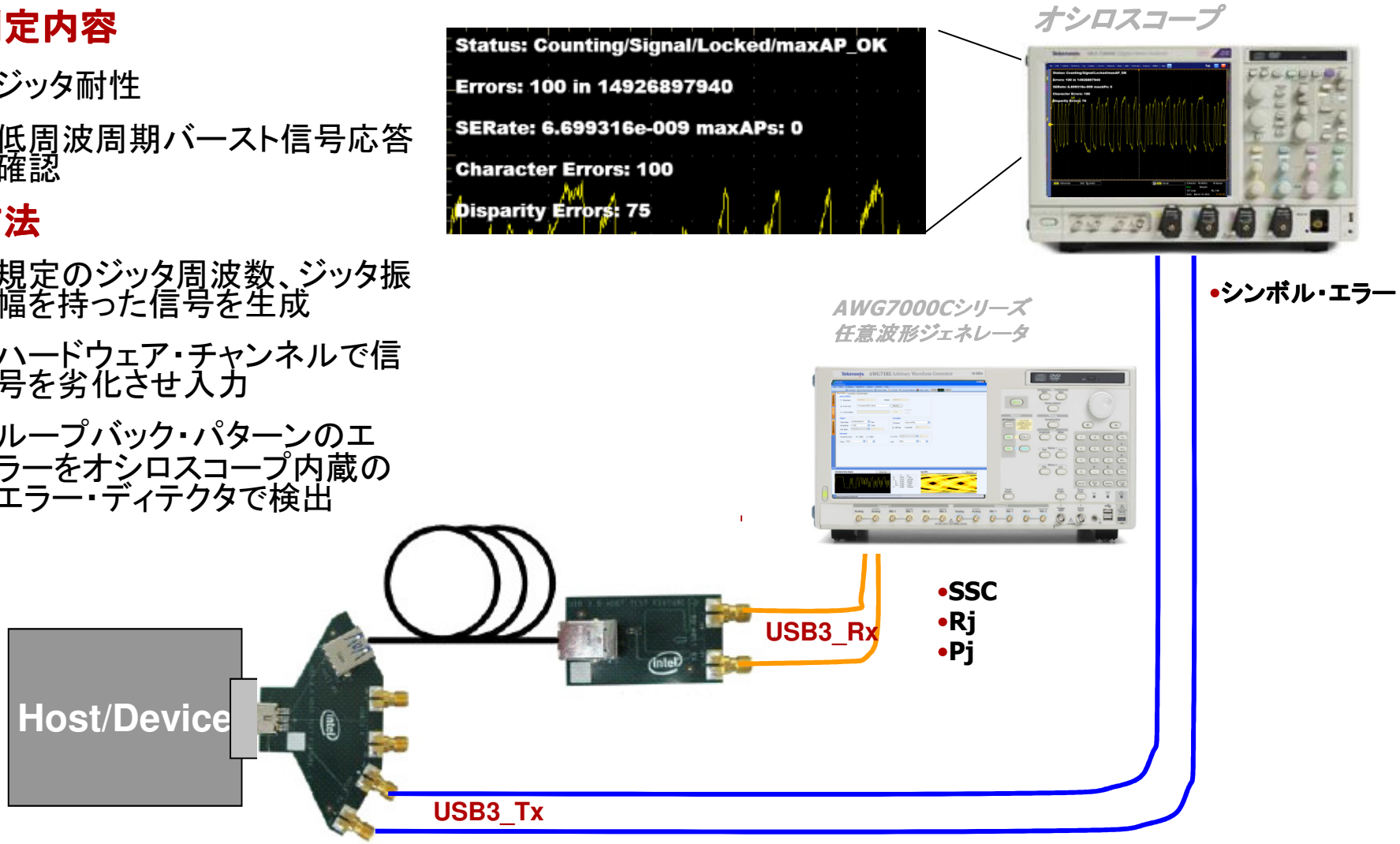
USB 3.0レシーバ・テスト／特性評価構成
AWG7000Cシリーズと:
オシロスコープ内蔵フレーム＆ビット・エラー・ディテクタによる

測定内容

- ジッタ耐性
- 低周波周期バースト信号応答確認

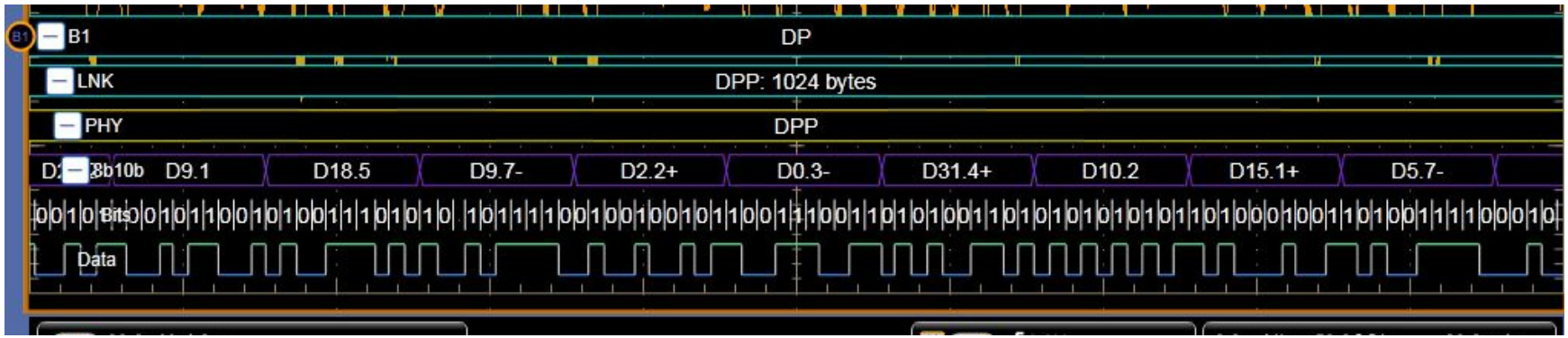
方法

- 規定のジッタ周波数、ジッタ振幅を持った信号を生成
- ハードウェア・チャンネルで信号を劣化させ入力
- ループバック・パターンのエラーをオシロスコープ内蔵のエラー・ディテクタで検出

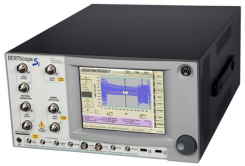


Update! USB3.0解析機能：Opt.SR-USB

- USB3.0バス解析
  - 問題箇所をアナログ波形で確認
  - 回路途中の信号にもプロービング／解析可能
- デコード表示
  - バス、イベント・テーブル表示
  - サーチ＆マーク
  - デスクランブルをサポート
  - 階層バス表示：8B10B、物理層、リンク層、トランザクション層ーパケット識別のみ？
- プロトコル・トリガ
  - ハードウェア・ベース
- MSO/DSA/DPO70Kシリーズ（Windows 7搭載機種）サポート



レシーバ・テスト・ソリューション比較

BERTScope  AWG

- **テクトロニクスの2つのレシーバ・テスト・ソリューション　BERTScopeとAWG**
  - 完全自動のレシーバ・コンプライアンスとジッタ・トレランス・テストをサポート
  - SSC、ディエンファシスなどの柔軟なレシーバ・テスト条件印加
  - 各種高速シリアル規格サポート
  - 非同期クロックのインターフェース・サポート (SKP オーダ・セット挿抜)
- **BERTScopeソリューションの特徴**
  - 28.6Gbpsまでの次世代高速シリアル規格に対応
    - Thunderbolt, SAS12G, 10G KR, PCI Express 3.0など
  - レシーバ・テスト条件の迅速な変更、確認
  - Rxエラー時のエラー・ロケーション解析、デバッグ・ツールのサポート
  - 真のビット・エラー測定、ジッタ解析が可能
- **AWGソリューションの特徴**
  - MIPI, HDMI/MHL, USB 3.0, SATAなどのソリューションと共通プラットフォーム
  - 柔軟なパターン・シーケンサ、マルチ・レベルサポートによるTxとRxの共通テスト・セットアップ、シームレスな自動測定
    - オシロ・スコープによるエラー・ディテクタ・オプション
    - SATA OOB、USB3 LFPSテストサポート
  - Sパラメータ・モデル(タッチストーン)を用いたチャネル・ロス解析(ISIボード不要)
  - ダイレクト・シンセシス法による高周波/振幅ジッタ印加可能

今後予定されているコンプライアンス・テスト変更点

- ECN 012 USB3.0 Reference Equalizer
  - ロング・チャネル(3m cable + long host PCB)用のイコライザに加えて、ショート・チャネル(No cable + short) host PCB)用のイコライザを追加

Figure 6-17 is a plot of the Compliance EQ transfer functions with the values for each of the input parameters.

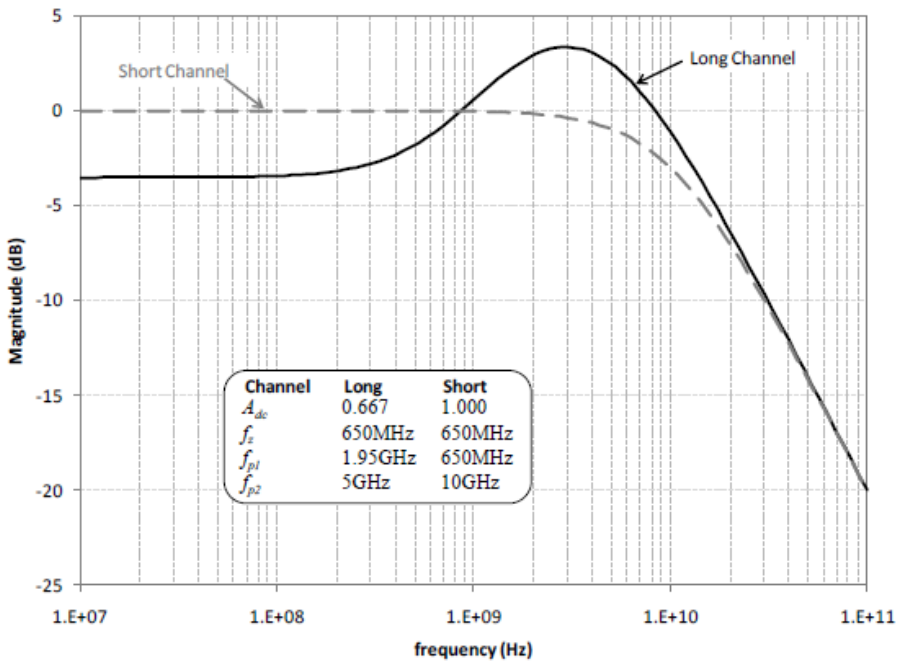
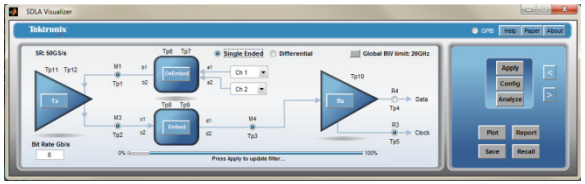
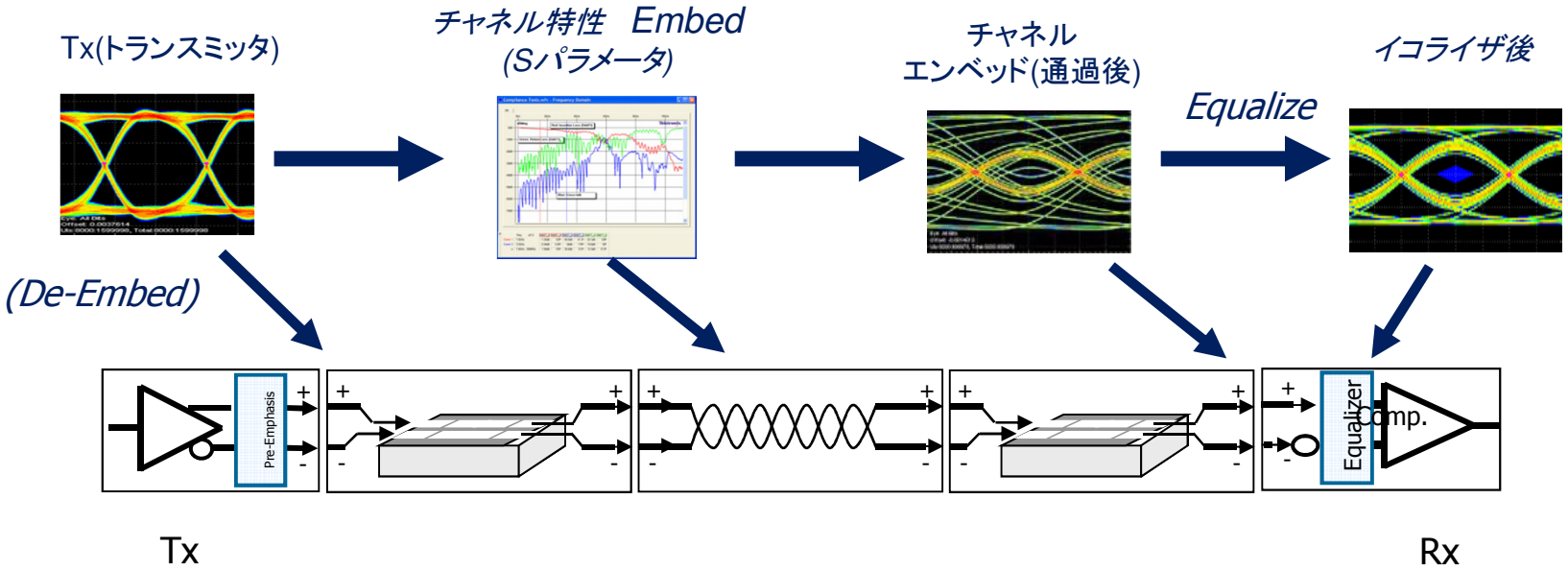


Figure 6-17. Tx Compliance Rx EQ Transfer Functions

- ECN 015 Support of SSC in USB3.0 Products (Jul,2012)
  - Tx/Rxコンプライアンス・テストはSSCをかけて行うことの明確化
- ECN 019 Maximum Length of Cable Assemblies that implement MicroUSB Connectors (May,2013)
  - Micro-Bコネクタをもつ Deviceのロス・バジェットを増やすため最大ケーブル長(ロス)を3m(7.5dB)から1m(3.5dB)へ変更

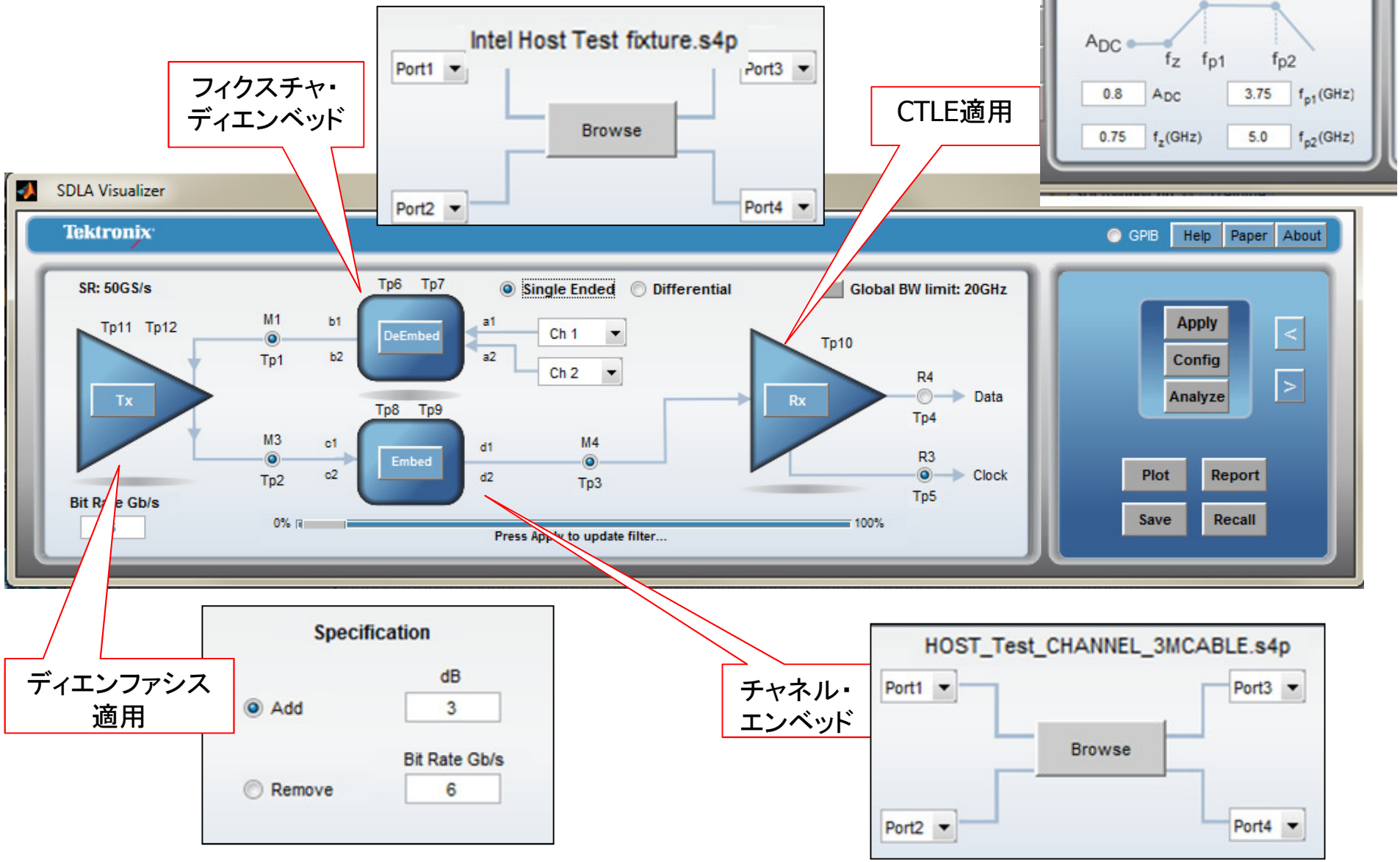
New! SDLAビジュアライザによる USB3の詳細リンク解析への応用





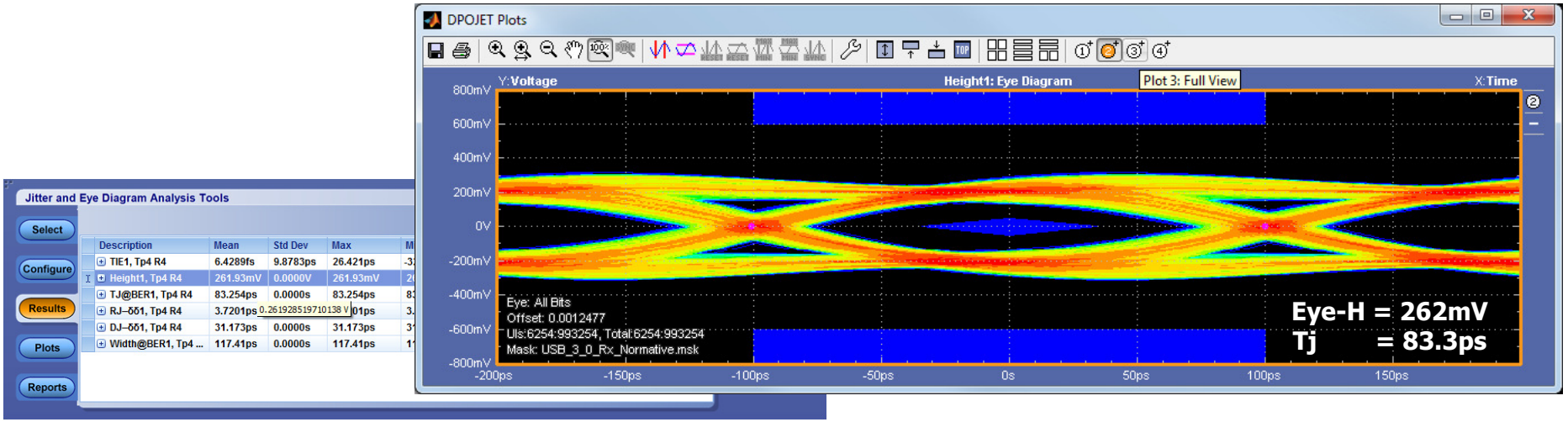
- ***De-embed***
  - テスト・フィクスチャの影響を除去し(カスタム・テスト・フィクスチャへの対応)
- ***Embed***
  - 任意のリファレンス・チャネル特性(Sパラメータ)をシミュレーション
- ***Equalization****(Tx/Rx)*
  - 任意のTx ディエンファシス/Rx CTLEをシミュレーション

SDLAビジュアライザ
USB3詳細解析のためのリンク・シミュレーションを提供

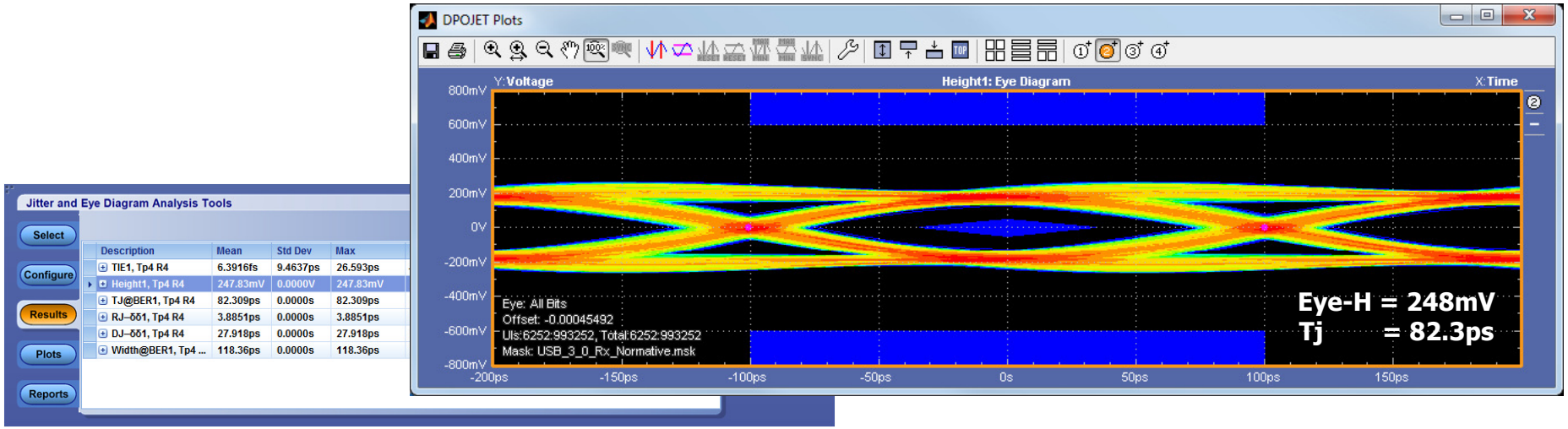


SDLAビジュアライザ
フィクスチャ・ディエンベッドの効果例

- フィクスチャのディエンベッドあり



- フィクスチャのディエンベッドなし



USB3.0測定（Tx）：まとめ

- オシロスコープで50Ω終端し、コンプライアンス・パターンで評価
  - コンプライアンス・パターン：CP0、CP1を使用※
    - Ping.LFPSの入力で切替え
- 2次PLL/4.9MHz帯域PLLでリカバリしたクロックを基準にアイ・ダイアグラムとジッタを評価
  - 1M-UIを測定
  - ジッタは$Dj_{(\delta-\delta)}$、$Rj_{(\delta-\delta)}$を測定
    - 前者はCP0、後者はCP1で測定
  - トータル・ジッタ@BER10^{-12}を算出
    - $Tj = Dj_{(\delta-\delta)} + 14.069 \times Rj_{(\delta-\delta)}$
  - SSCの変調周波数、変移、位相ジッタ（600UI）を測定※
- デバイスはホスト＋ケーブル、ホストはデバイス＋ケーブルのチャンネルを加味したTP1（レシーバ入力）で評価
  - ソフトウェアによるリファレンス・チャンネル・エミュレーションを使用
- 規定のイコライザ（CTLE）を適用して測定

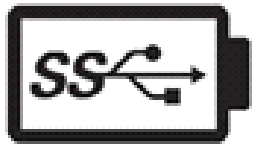
※*USB3.0, Electrical Compliance Test Specification Rev.0.9 より*

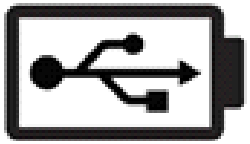
USB3.0測定（Rx）：まとめ

- レシーバのジッタ耐性テスト
  - 規定のジッタ周波数とジッタ振幅を加えてのテスト
- 外部機器でTxデータのエラーを検出
  - ループバック・モードでRxが受信したデータをTxより出力し、外部機器（エラー・ディテクタ、BERT）でエラーをカウント
  - 当社ではオシロスコープ内蔵型のエラー・ディテクタも入手可能
    - TXテストと同じ接続・環境で、波形を確認しながらのRXテストが可能
- 規格はBER10^{-12}、ただし測定は1/100の時間で測定
- デバイスはホスト＋ケーブル、ホストはデバイス＋ケーブルのチャンネル損失を印加
  - ハードウェア・リファレンス・チャンネルを使用
  - ディエンファシス、SSCを適用
  - 2種類の自動Rxテスト・ソリューション
    - BERTScope
      - 豊富なRxエラー解析、デバッグ・ツール・サポート
      - 次世代高速シリアル規格にも対応
    - AWG + Scopeエラー・ディテクタ
      - シンプルで共通化されたTx/Rxテスト・セットアップ
      - 広範囲なシリアル規格にも対応

最近の動き:USB PD(パワー・デリバリ)

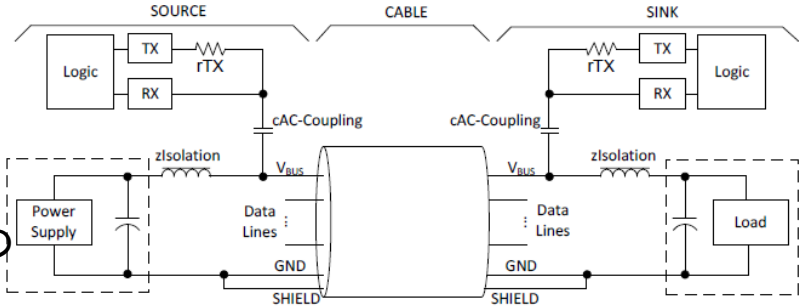
USB 3.0 PD icon:





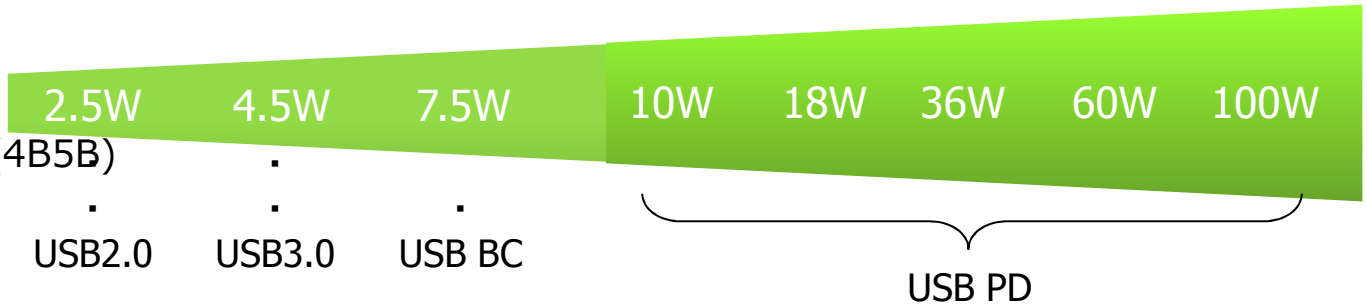
概要

- 例えばバッテリ・モバイル機器およびバス・パワード・ストレージの双方に対し、AC電源を持つディスプレイから電源を供給することが狙い
  - デバイスからも電源供給可能に
- USB Power Delivery Specification Revision 1.0 :2012年7月に発表
- 10Wから100Wまで5種類のパワー・プロファイル:5V・2A、12V・1.5A～20V・5A
- 現在のUSB2.0、USB3.0と互換性を保持したPDレセプタクル／プラグを使用
  - プラグ側にIDを持ち、どのタイプのケーブルが接続されたかを検出
- VBUSに対して低速のシリアル・リンクをAC結合で設け、接続されたデバイスとネゴシーエションの上、どのプロファイルを持つデバイスか認識し、供給電圧・電流量を決める
  - シリアル・リンクはキャリア23.2MHz(±0.8MHz)のFSK(Frequency Shift Keying)変調方式。270～330kbps



当社のソリューション

- *New!*プロトコル・デコーダ(4B5B)



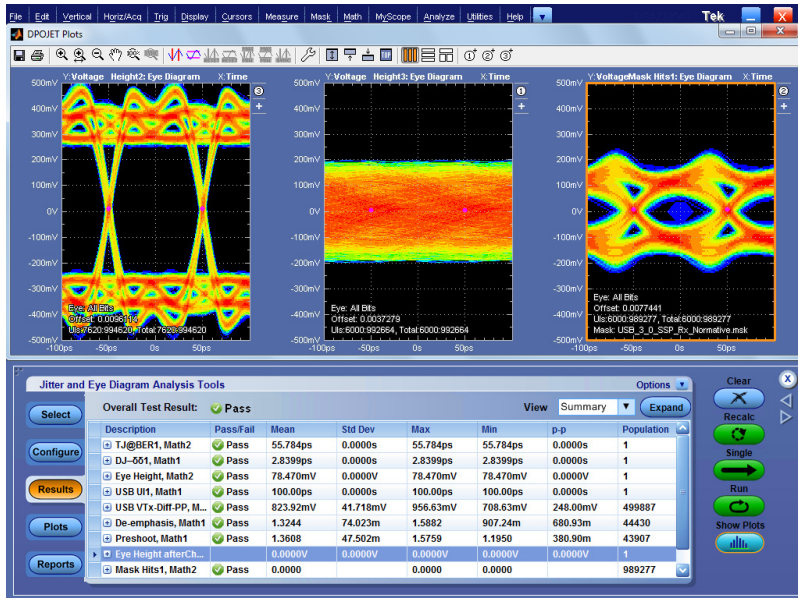
最近の動き：10Gbps SuperSpeed

概要

- 現在のUSB3.0を10Gbpsに上げる規格
- 5GbpsをGen1、10GbpsをGen2とし、USB3.1としてCY13Q3リリースを目指して準備中。現在0.9をレビュー中
- Enhanced SuperSpeed、SuperSpeedPlusとも

当社のソリューション

- トランスミッタ
  - *New!* DPOJET　op.SSP (27測定項目)
    New! SDLA Visualizer (SDLA64) 解析用
  - オシロ帯域　推奨：20GHz(16GHz以上)
  - AFG/AWGによるテスト・パターン変更
- レシーバ
  - BSA125C型, DPP125C型, CR125A型
  - BSASWITCH型（改造が必要）



本テキストの無断複製・転載を禁じます。テクトロニクス/ケースレーインスツルメンツ
Copyright © Tektronix, Keithley Instruments. All rights reserved.

www.tektronix.com/ja
www.keithley.jp/

Twitter @tektronix_jp
Facebook http://www.facebook.com/tektronix.jp

Tektronix KEITHLEY A Tektronix Company