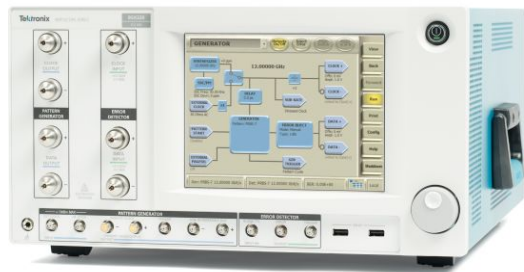


误码率测试仪

BSX 系列 BERTScope® 产品技术资料



BERTScope BSX 系列误码率测试仪引入了能够支持第四代及以上新兴标准的接收机测试平台。通过增加强大的数据处理和内置发射机均衡技术，BERTScope 支持基于协议的握手功能，并与被测器件 (DUT) 同步，包括交互式链路训练，支持最高 32 Gb/s 的数据速率。BSX 系列缩短了调试物理层和链路训练问题所需的时间，为满足各种标准提供了最快速的途径。

欧盟客户通知

本产品尚未更新以符合 RoHS 2 指令 2011/65 / EU 要求，且将不会发货至欧盟。在 2017 年 7 月 22 日前，客户可以通过欧盟市场的库存购买产品直至库存售罄。泰克致力于为您提供所需的解决方案。请联系您的当地销售代表以获取进一步帮助，或确定是否有可用的替代产品。泰克将继续为全球范围内仍享受质保支持的产品提供服务。

主要性能指标

- 高达 32 Gb/s 的码型发生和误码分析功能
- 选配内置 4 阶发射机均衡功能，支持交互式链路训练
- 面向协议和面向位的多链码型定序技术，增强型码型/序列编辑器
- 激励响应反馈，用户自定义检测器码型匹配
- 已获专利的误码定位分析技术 (Error Location Analysis™)，超越 BER 测量，分析关联度和确定性错误码型，深入了解误码根源
- 选配前向纠错分析技术，根据测得误码位置码型仿真 FEC 后误码率

- 集成眼图和 BER 关联功能，包括模板测试、抖动峰值、BER 轮廓
- 选配抖动分离及定位 (Jitter Map) 系统，提供丰富的抖动解析 – 支持长码型 (如 PRBS-31)

主要特点

- 为接收机压力测试、调试和一致性测试提供单一解决方案
- 测试第三代和第四代标准，包括 PCIe、SAS 和 USB3.1 及各种自主开发的标准
- 超过 16 Gb/s 的 DUT 握手功能，满足环回发起和自适应链路训练的接收机测试要求，支持 PCIe 等主要标准
- 协议识别码型发生和误码检测，支持灵活的激励响应编程能力，调试握手问题。
- 前向纠错(FEC)仿真选项，可以测量纠错前和纠错后 BER，支持常用的 Reed-Solomon FEC 代码。
- 为各种主要标准提供了校准和测试自动化软件

应用

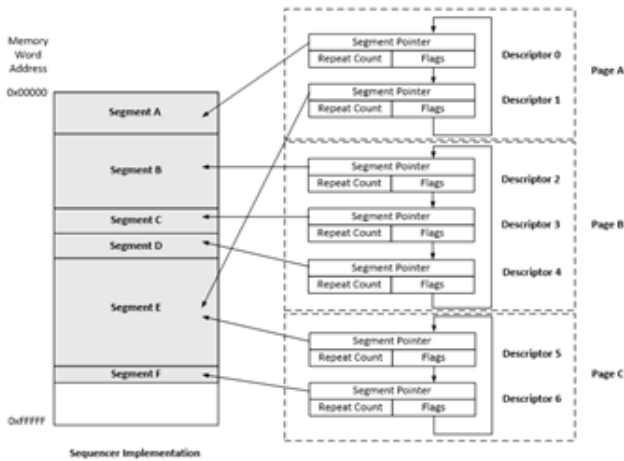
- 设计验证，包括信号完整性、抖动和时序分析
- 测试高速串行系统、复杂设计的性能
- 设计/验证高速 I/O 组件和系统，包括 DUT 握手
- 信号完整性分析 – 模板测试、峰值抖动、BER 轮廓、抖动分离及定位 (Jitter Map)和前向纠错仿真

智能内存排序

由于面向位的内存排序模式和协议识别内存排序模式，另外由于能够根据用户自定义检测器码型匹配情况推进排序器，BSX 系列允许用户创建自己的基于协议的码型和握手序列。

码型内存排序器

BSX 系列内存排序器可以灵活地间接接入码型内存。码型内存可以支持两级循环嵌套，每个循环高达 100 万次迭代。用户可以通过多种手段控制与测试设备的握手。为进一步简化编程，提高内存效率，各个码型段可以是大于 128 位的任意尺寸。内存序列推进可以由软件控制、外部信号或检测器码型匹配来控制、外部信号或检测器码型匹配来控制，用户可以通过多种手段控制与测试设备的握手。



内存排序器模式

为了能让用户更灵活、更简便地创建和检测码型和序列，我们提供了两种不同的排序器模式，两种模式都支持上面介绍的环路和序列推进功能：

- 面向位的排序器模式。在面向位的模式下，从码型内存中把没有删减的位发送到发生器输出，不使用协议处理。这相当于传统 BERT 内存码型操作。
- 协议识别排序器模式。在协议识别模式下，码型内存字作为协议块或符号组处理，而不是作为位处理。这些字从内存中获取，根据选择的协议或编码处理。视具体协议要求，面向协议的模式处理可以包括：
 - 把符号封装到协议块中
 - 符号编码
 - 数据加扰
 - DC 均衡

用户可以以“自然”格式输入内存数据。注意，可以实现排序器状态之间的跳转，而不会出现数据“缝补”问题，因为排序器会保持加扰 /DC 均衡状态。

检测器码型匹配

BSX 系列支持选配的用户自定义检测器码型匹配功能，可以用来推进发生器排序器状态。这种功能实现了灵活的激励/响应编程能力，支持调试协议和专有协议。与内存排序器一样，码型匹配支持两种模式：

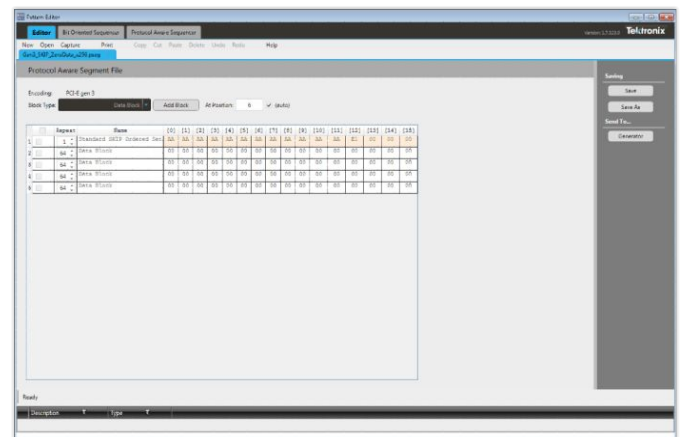
- 面向位的匹配模式。面向位的模式包括 4 个通用检测器码型匹配装置，能够发现输入的数据流中长度达 128 位的任意码型，并提供位掩码。如果匹配，排序器会进入下一种状态。
- 协议识别匹配模式。协议识别模式包括 16 个检测器码型匹配要素，用于基于协议的码型匹配。对于 PCIe Gen3/4 和 USB 3.1 Gen2，检测器可以匹配整个解码的码组净荷，并支持位/比特掩码。对于 8b/10b 编码，检测器可以在码组/符号解码及掩码后匹配最多 16 个 8 位符号。

协议块/符号过滤

支持的协议植入了时钟补偿(跳跃)和码组/符号过滤功能，独立时钟操作通常要求这些功能。检测器中的协议过滤拨码会在原始码流与 BER 测量过滤后的码流之间切换。

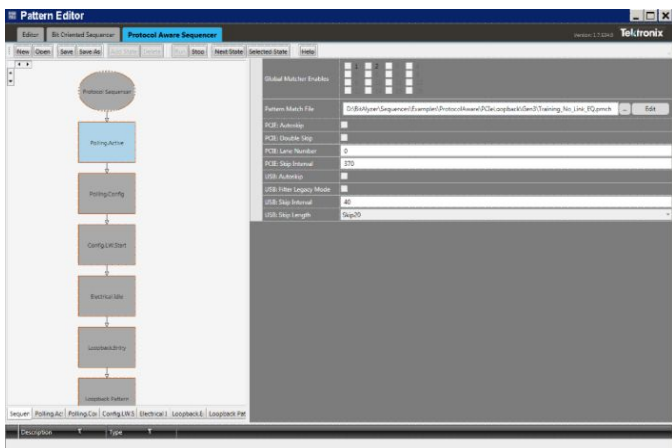
码型排序器编辑器

BSX 系列引入了一种新的码型编辑器，这种码型编辑器能够支持面向位的码型和协议识别码型，并支持码型序列创建功能。



序列编辑器

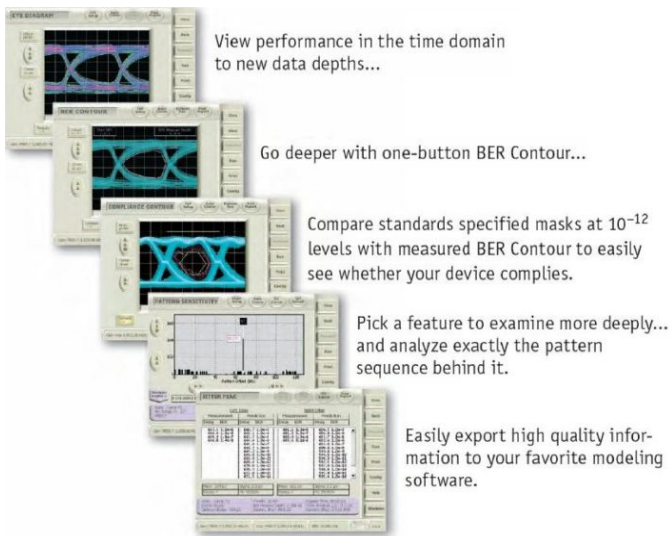
在协议识别排序器模式中，编辑器将发生器码型内存中的符号协议消息转换成协议特定数据块（没有任何变换）。随后由协议特定内存排序器处理这些数据块。这简化了复杂协议数据流的生成过程。



排序器

多域观测

眼图一直作为系统性能简单、直观的表现，但是很难和 BER 性能联系起来，因为测试仪器从根本上有很大差别。示波器测量的眼图是由较少的测试样本组成，不容易发现一些罕见偶发的事件。误码仪 (BERT) 能够对每一个比特计数，因此能够提供基于大量数据集样本的测试，但是测试结果缺乏对信息的直观表征和故障排查。



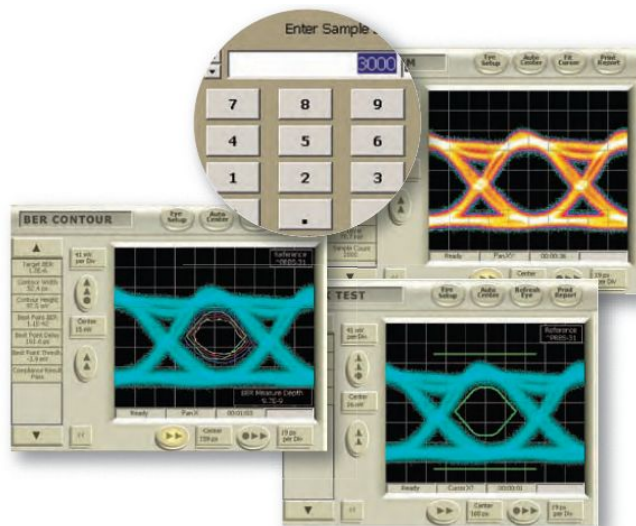
BERTScope 结合两者的优势，允许快速、简单的观测眼图，并比传统的眼图测试样本多至少多两个数量级。可以按照上图的例子中所示的那样，通过简单的移动 BERT 的采样点，将光标放在感兴趣的地方，使用强大的误码分析能力，获得更多更深入的信息。例如，检查码型对当前上升沿影响的敏感程度。或者，使用一键式 BER Contour 测量，检验是否性能问题是有界的，或者可能会导致哪些故障。在每一个例子里，测试样本码型可以是 $2^{31}-1$ 的伪随机码，可以帮助建立模型或者故障定位。

数据丰富的眼图

正如前面所示，BERTScope 在测量数据样本深度方面与传统的眼图测试有着巨大的差异。这个差异意味着你能看到更加真实的情况，无论是什么样的系统，更多低概率事件将会随着每次长数据码型运行而出现，不管是有随机噪声，还是从 VCO 引起的随机抖动。通过一键式的 BER 轮廓、抖动峰值和 Q-因子测试，能够增加对系统更深层次的认识，增加对设计的信心。

深度模板测试

由于能够改变采样深度，可以非常方便地在深测量与浅测量之间移动，前者可以更准确地查看实际系统性能，后者则与采样示波器配套使用。下面所示的测量来自光接收机的眼图。通过把 BERTScope 采样深度设置成仅 3000 个波形，BERTScope 在短短 1 秒钟内生成中间所示的图形。测得的 20% 的模板余量与采样示波器上进行的同一测量精确相关。下方图形显示了同一设备生成的眼图，其使用一致性廓线在 1×10^{-6} 的 BER 下测得。这里的模板余量下降到 17%。



眼图测试样本深度优势至少是模板测试的 10 倍。不像其他误码仪提供的“伪”模板测试那样，BERTScope 能对模板边沿的每一个样点进行采样，包括在眼图之上和之下的区域。不仅如此，每一个点都能看到之前从未看到过的深度。这意味着既是使用工业标准化模板或自定义模板持续测试几秒，也能确保被测设备没有隐藏的问题。

为行业标准提供高精度的抖动测试

无论测试码型的长短,靠推算得到抖动结果得方法是不能达到最高抖动测量精度的。BERTScope 能快速测量误码率水平为 1×10^{-9} (高速信号可达 1×10^{-10}), 或者等待仪器直接测量到 1×10^{-12} 水平。对于这两种测试方法, BERTScope 的一键式测量都严格符合 MJSQ 定义的抖动测试方法, 并且 BERTScope 中内部的 delay 控制是误码仪中最好的, 可以确保抖动测试的精度。可使用内置的抖动计算模型, 包括 TJ (总抖动)、RJ (随机抖动)、DJ (确定性抖动), 或者将测试数据输出, 进行自定义的抖动建模分析。

BSX 系列的低固有 RJ 可以同时满足 802.3ba 的 VECP (垂直眼图闭合代价) 和 J2/J9 校准, 并提供所需的重要余量, 全面检定 100G 以太网芯片。

灵活的时钟模式

BERTScope 非常有特色的时钟产生路径为现实世界中不断涌现出的设备提供了灵活的测试方案。无论是电脑插卡还是硬盘, 通常都需要提供子速率 (sub-rate) 系统时钟, 例如 PCI Express 中 100MHz 的时钟。为了能使被测系统正常工作, 需要提供差分的系统时钟, 而且时钟的幅度、偏置各有不同; BERTScope 内部提供灵活的分频系数, 其灵活构架可以完成各种时钟的生成。

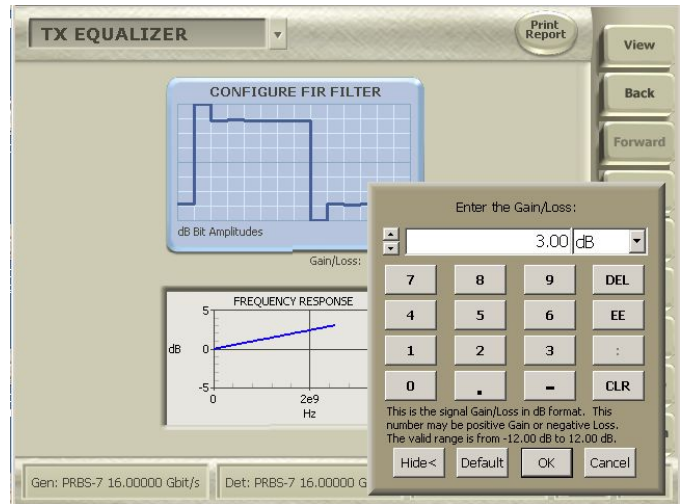
扩频时钟 (SSC) 通常用于串行系统中, 以减小 EMI 的干扰。BERTScope 可以调节的 SSC 的调制幅度、频率和调制的轮廓, 如三角波、正弦波等, 因此允许测试任何一种使用 SSC 技术的一致性标准。还可使用额外的调制器和信号源, 在高达 4 MHz 的频率上生成高幅度、低频率的正弦抖动 (SJ) 的时钟。

可编程的基准时钟倍频器

为进一步增加时钟输入的灵活性, BSX 系列提供了一个通用基准时钟倍频器, 用户可以为 10 MHz ~ 200 MHz 的输入基准时钟频率范围指定一个整数时钟倍率。时钟输出频率以时钟合成器的频率范围为界, 在 BSX 系列中是 1 GHz ~ 16 GHz。其为许多常用标准提供了预先定义的倍率。其为许多常用标准提供了预先定义的倍率。

处理闭合的眼图

随着通道中电信号的数据率越来越快, 通道的损耗经常导致信号在 Rx 端的眼图闭合。在实际的系统中, 常使用 Equalization (均衡) 补偿通道的损伤, 以得到“张开的眼图”。泰克提供了强大的工具来帮助设计者检定和测试这些系统中使用的接收机和发射机组件是否满足标准。

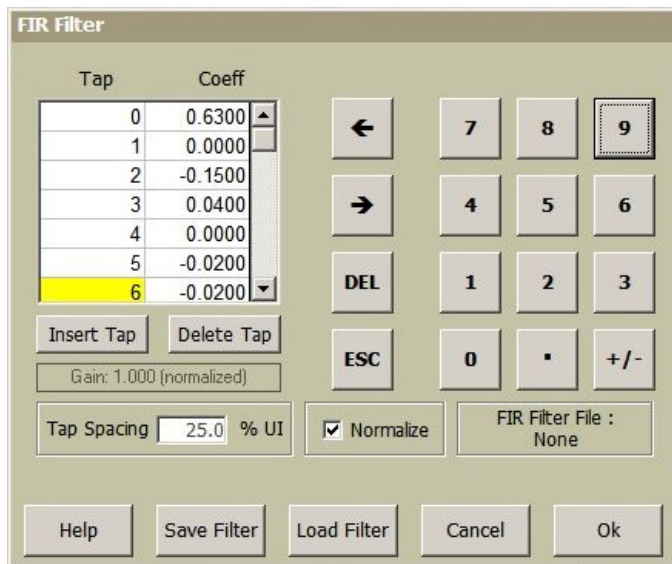


图形用户界面以合理的容易跟踪的方式表示控制功能, 保持了 BERTScope 的一贯风格。响应的时域表示显示了阶权重设置的影响。频域 Bode 图显示了滤波器怎样补偿通道损耗。

对于接收机测试, BSX 系列内置 4 阶预加重/去加重功能, 能够在仪器最大数据速率下运行, 在 BSX320 型号中达到 32 Gb/s。此外, 快速控制输出均衡功能可以满足最严格标准的链路训练响应时间要求。

PatternVu

PatternVu 选件是一套软件实现的 FIR 滤波器，能够在眼图显示之前使用。在使用均衡的 Rx 系统中，PatternVu 能够观测、测量在 Rx 端均衡之后、判定之前信号的眼图，即能将均衡的影响包含在测试结果中。均衡器最多允许有 32 阶(tap)，并且可以选择每个 UI 的阶(tap)分辨率。



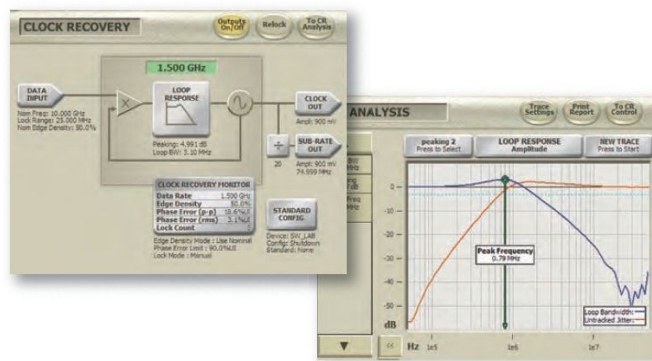
PatternVu

PatternVu 还包括 CleanEye 功能，即码型固定的、经过平均处理后的眼图，可以去除眼图的非确定性抖动分量。CleanEye 能够在存在大量随机抖动的情况下，清晰地看到 ISI 对系统的影响。

单次波形数据值输出是 PatternVu 的一个部分，能够显示所捕获的固定码型中的任意一个比特，非常类似实时示波器中的单次捕获功能。一旦被捕获，波形数据能够以多种格式输出，以便使用其他工具进行分析。

增加时钟恢复

泰克 CR125A、CR175A 和 CR286A 产品提供了灵活的一致性时钟恢复方案。许多标准的抖动测试要求使用指定环路带宽的时钟恢复。使用不确定或未知的环路带宽将带来错误的抖动测量。泰克最新的时钟恢复仪器能够为各种标准测试提供简单、精确的测量。



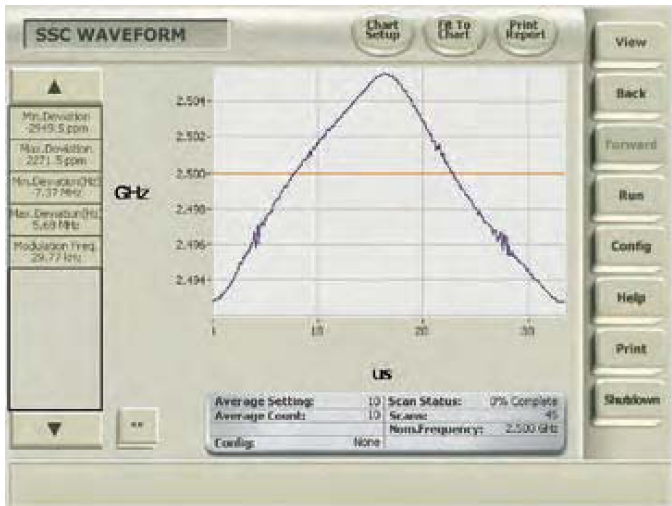
直观用户界面提供了对所有操作参数的简单控制。独特的环路回馈视图描绘了环路带宽的特性—该图是真实测量的结果，而不是数据设置过程。

BERTScope CR 的使用不受 BERTScope 测量的限制。既可以配合其他仪器使用，如采样示波器或误码仪等，也可以和其他已有的仪器一起使用。通过把这些多功能仪器与现有的仪器结合起来，您可以实现标准测量。

此外，本地内置显示器和 BERTScope 用户界面中均提供了锁定状态和测得参数，如码型边沿密度和相位误码，可以实时查看输入信号特点和 CR 性能。

显示和测量 SSC 调制

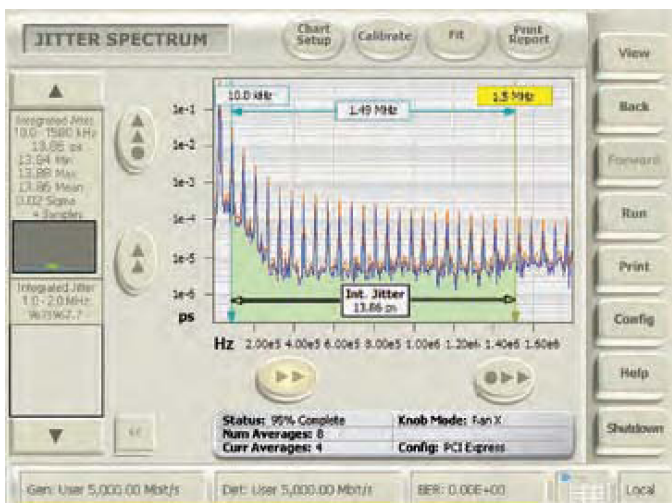
扩频时钟 (SSC) 在最新的串行标准中经常使用到, 以减小 EMI 干扰, 例如 : SATA, PCI Express 和下一代 SAS。泰克 CR 家族支持扩频时钟的恢复, 能够显示和测量 SSC 调制波形。包括了最大、最小频率偏差 (ppm 或 ps 为单位)、调制变化率 (dF/dT) 和调制频率等自动化测量项目。也包括了数据速率的显示以及简单易用的垂直、水平光标。



SSC 波形测量

增加抖动分析

泰克 CR125A、CR175A 或 CR286A 分别与选项 12GJ、17GJ 和 28GJ 及采样示波器或 BERTScope 相结合, 实现了 1.2 – 11.2 Gb/s 可变时钟恢复、占空比失真(DCD)测量和实时抖动频谱分析。抖动频谱显示频率范围从 200Hz 到 90MHz, 可以使用光标进行测量。可以使用用户可设置的频率限定进行抖动的带限测量 (上图例子中是 PCI Express 2.0 预设的带宽限制和抖动测量)。

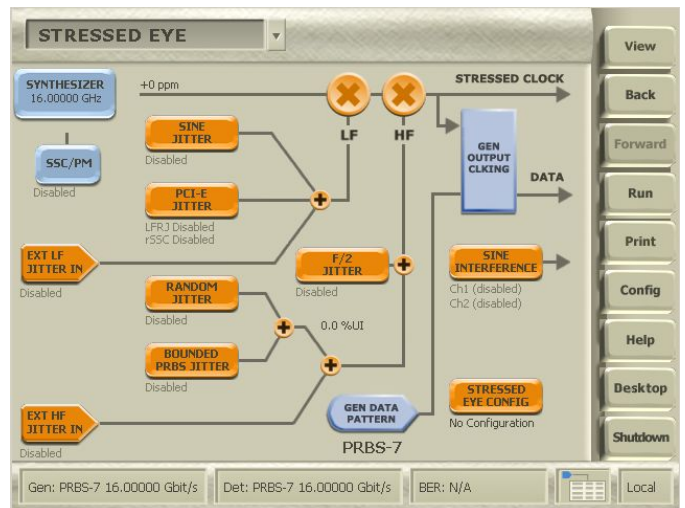


抖动频谱测量。

消除接收机测试中的压力

随着网络变化, 接收机测试挑战也在变化。虽然误码测试和接收机灵敏度之类的测试非常重要, 但在现实世界中, 必须考虑 10Gb/s 之类的背板系统和其他高速总线的接收机抖动容限性能。压力眼图测试 (Stressed Eye Testing) 现在在许多行业规范中变得越来越常见。另外, 工程师可以利用压力眼图测试来发现接收机性能极限, 用以检查系统在设计和生产过程中的余量。

像进行 PCI Express 2.0 这类的串行总线一致性接收机压力测试, 通常需要用多台独立的仪器和设备, 不得不花几个小时去设置仪器、连接被测设备。通过 BERTScope 一台仪器, 以及测试向导来控制所有的经校准的压力源, 非常方便地进行接收机压力测试 – 这些都是在同一台仪器中完成的。该方案不需要外部电缆、混频器、耦合器、调制器, 减少了校准过程, 大大简化了压力测试的校准和测试。

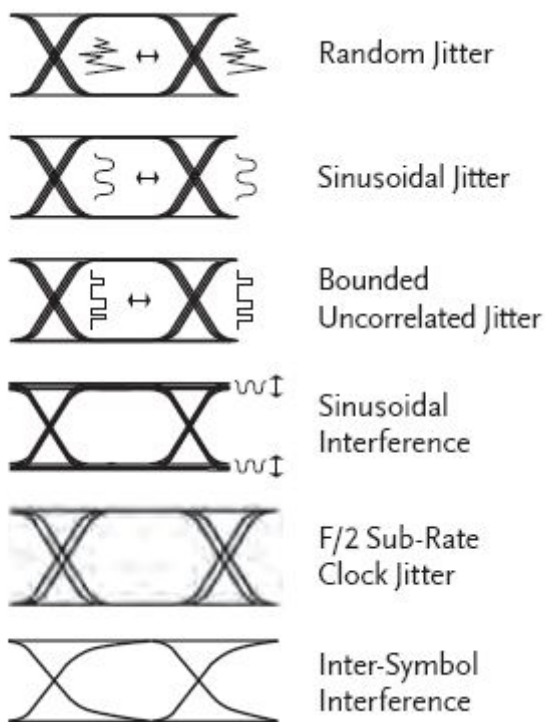


压力眼图视图

灵活产生信号损伤

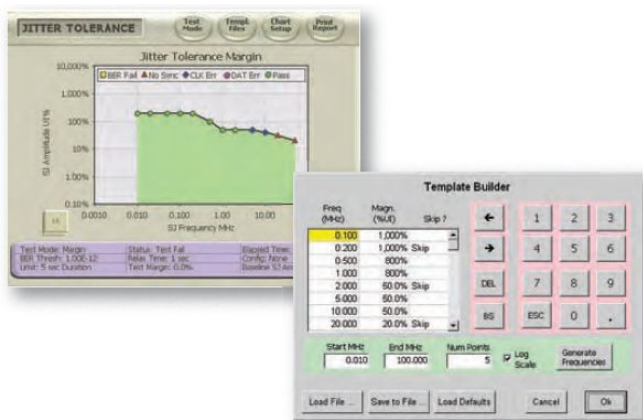
BERTScope 内置高质量、经校准的各种信号损伤源, 包括 RJ、SJ、BUJ 和 SI。

ISI 是许多标准中常见的信号损伤类型。BSA12500ISI 差分 ISI 板提供了可变的链路长度，而不受开关频带空段和异常事件的影响。



灵活产生压力损伤

许多标准要求测试在不同频率、不同幅度、不同调制的 SJ 对 Rx 的影响。BERTScope 内置的抖动容限功能通过用户自定义的容限模板，自动完成这项测试。同时，BERTScope 还提供了许多标准的测试库供用户使用。

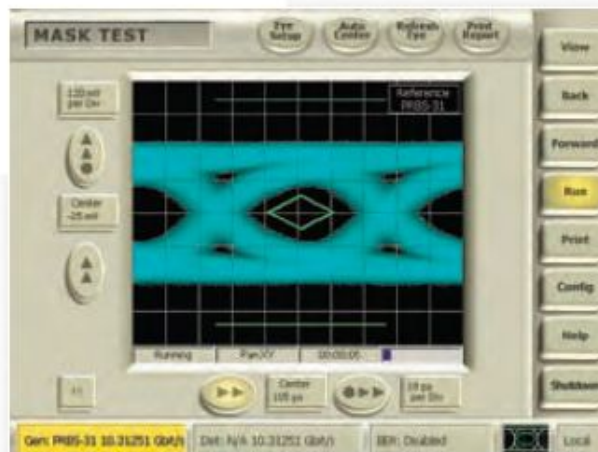


内置抖动容限功能

BERTScope 码型发生器产品

BERTScope 码型发生器提供了完整的 PRBS 码型发生功能，支持标准和自定义码型。

STR 选项可以产生集成的、经校准的压力信号，可以替代传统多仪器、手动校准的方案。该系列产品可以用于系统自带 BER 测量的案例，如 DisplayPort；或配合传统误码仪以增加产生带压力码型的能力。

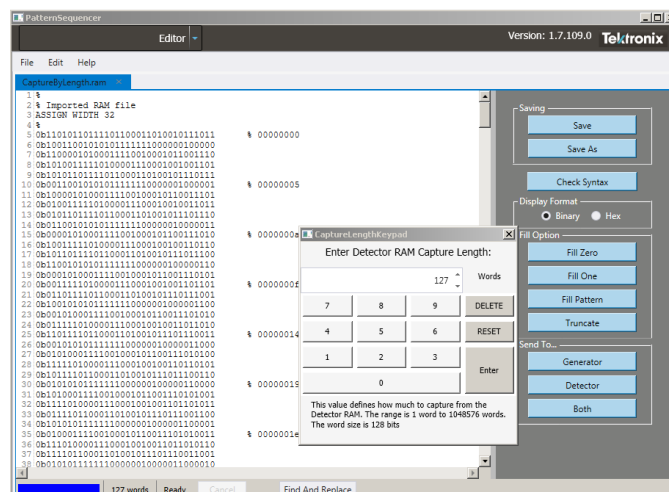


XFI compliant electrical stressed eye

压力眼图测试选项

码型捕获

对未知的输入数据有几种处理方法。除了上面所讨论的实时数据分析之外，所有 BERTScope 分析仪都有一个非常有用的标配功能 - 码型捕获。该功能允许用户指定重复码型的长度，然后允许分析仪使用检波器的 512 Mb RAM 内存抓取指定传入数据。这些数据可以用作新的检波器参考码型，可以进行编辑和保存以便未来使用。



码型捕获

带压力眼图的码型发生器

码型发生器带压力眼图功能提供了下述特性：

- 对内部或外部时钟，灵活、集成地施加眼图损伤
- 隐藏了测试的复杂性， 但又不失灵活简单的特性
- 使用 BERTScope 和外部 ISI 滤波器进行多种标准一致性测试， 包括
 - OIF CEI
 - 6Gb SATA
 - PCI Express®
 - XFI
 - USB 3.1
 - SONET
 - SAS
 - XAUI
 - 10 和 100Gb 以太网
 - DisplayPort
- BSX 系列 BERTScope 内置两种正弦曲线干扰源。这些干扰源在内部相加， 在前面板上作为单个差分输出。在与选配的外部 BSXCOMB 套件结合使用时， 其支持各种正弦曲线干扰测试配置， 包括 PCIe Gen3 和 Gen4 的 CM 和 DM 干扰要求。

幅度和 ISI 损伤

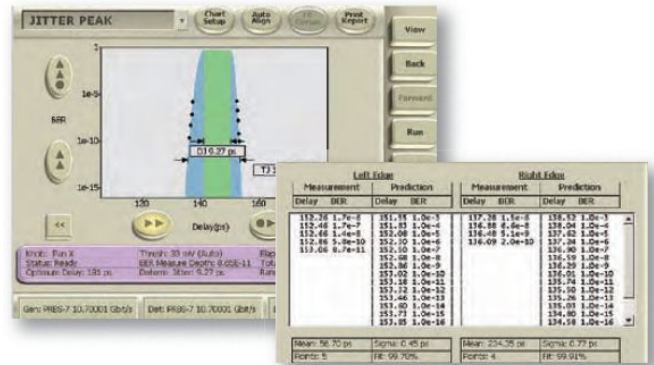
对 ISI， 外部增加 ISI： 例如， 长的同轴电缆， 或者 4 阶 Bessel-Thompson 滤波器， -3dB 点等于 0.75 数据率

对需要模拟电路板耗散的应用， BSA12500ISI 差分 ISI 生成板提供模拟电路板走线损耗

抖动测量

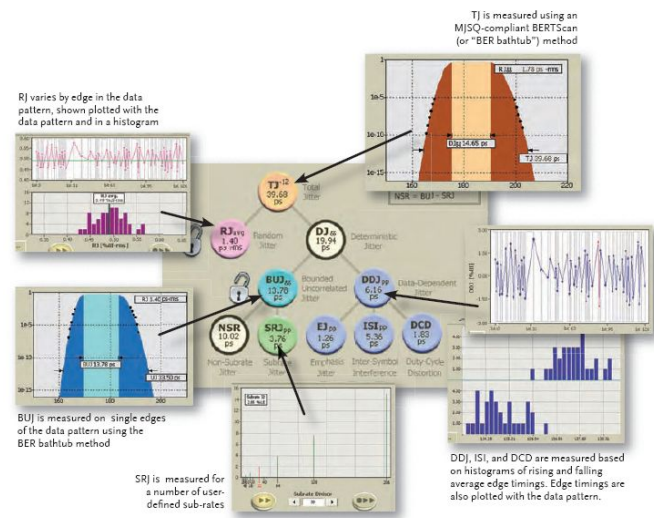
数据速率在 Gb/s 的信号其眼宽就几百个皮秒， 甚至更少。 因此精确的抖动测量是控制抖动预算的重要部分。 BERTScope 提供两套工具来完成这些重要抖动测试。

物理层测试套件使用广泛认可的 Dual Dirac 方法测试总体抖动 (Total Jitter) 和对总体抖动的分离， 随机抖动 (RJ)、 确定性抖动 (DJ)。 BERTScope 采用的是误码仪的方法采集数据， 样本深度远大于示波器测试抖动时所采集的样本深度， 并很少采用推算的方法测量抖动。 从根本上讲， 这种方法的测试精度比高度依靠推算的方法的精度要高很多。



MJSQ 标准 Dual Dirac 抖动测量。

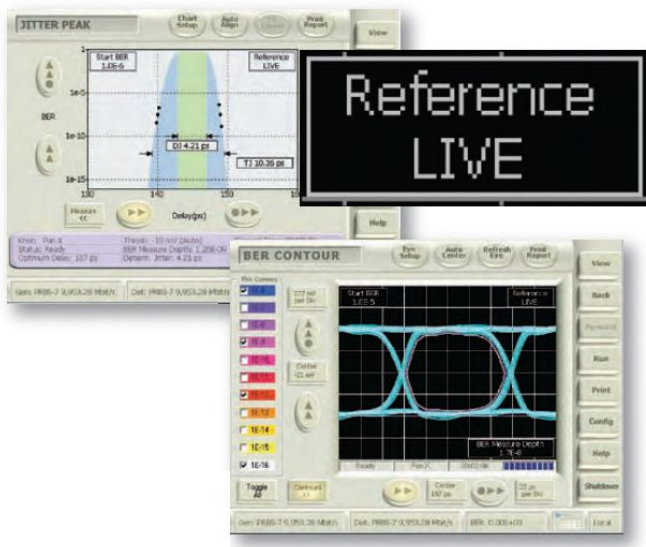
选配的抖动分离及定位 (Jitter Map) 是 BERTScope 上最新的抖动测量套件。 该套件提供了复杂的分析子集， 除了 RJ 和 DJ 之外， 还包括了许多更高速的标准一致性测试中定义的抖动测量。 抖动分离及定位 (Jitter Map) 能在长码型上（例如 PRBS31）进行抖动测量和分离， 也支持实时在线数据抖动分析， 第一次能够在较短的同步数据码型上运行（需要实时数据分析选项）。



图：抖动分离及定位。

主要特性包括：

- DJ 分解为有界不相关抖动 (BUJ)，数据相关抖动 (DDJ)，码间干扰抖动 (ISI)，占空比失真抖动 (DCD)，包含 F/2 抖动在内的子速率抖动 (SRJ)
- 基于误码测试 (非推算) 的 TJ 测量，误码率水平可以到 10^{-12} 甚至更小
- 区分相关和非相关性抖动分量，减小对长码型的 DDJ 和 RJ 测试的混淆
- 可以测量最小眼张开度的抖动
- 增加了其他仪器所没有的抖动测试项目：加重抖动 (Emphasis Jitter)，非相关抖动 (Uncorrelated Jitter)，数据相关性脉宽损耗 (DDPWS) 和非 ISI 抖动
- 直观的抖动分离树显示



抖动峰值和 BER 轮廓测量的实时数据

灵活的外部抖动接口

灵活的外部抖动接口包括下述特性：

- 前面板外部高频抖动输入连接器 – 可以添加从 DC 到 1.0 GHz 高达 0.5 UI (最大值) 的抖动，可以是落在幅度和频率边界内的任何类型的抖动
- 后面板外部 SJ 低频抖动输入连接器 – 可以添加从 DC 到 100 MHz 高达 1.1 ns (最大值) 的抖动
- 后面板 SJ 输出
- 前面板正弦干扰输出连接器

内部的 RJ、BUJ 和外部高频抖动输入合成幅度最大 0.5UI，合成抖动中的每一项幅度最大 0.25UI。可以使用后面板低频抖动输入增加额外的抖动；外部低频抖动、10 MHz 以下的内部低频 SJ、PCIe LFRJ 和 PCIe rSSC (使用选项 PCISTR) 之和限于 1.1 ns。这些限制对 XSSC 选项的相位调制 (PM) 无效。

抖动损伤

有界非相关性抖动 (BUJ)：

- 支持数据速率范围：1.5 – 12.5 Gb/s (BSX125), 24 Gb/s (BSX240), 32 Gb/s (BSX320)
- 内部 PRBS 发生器
- 可调幅度最高 0.5UI
- 100Mb/s 到 2Gb/s
- 可供选择的带限滤波器如下表

BUJ 速率	滤波器
100 – 499	25 MHz
500 – 999	50 MHz
1,000 – 1,999	100 MHz
2,000	200 MHz

随机抖动

- 支持数据速率范围：1.5 – 12.5 Gb/s (BSX125), 24 Gb/s (BSX240), 32 Gb/s (BSX320)
- 可调幅度最高 0.5UI
- 带宽限制 10MHz~1GHz：在 PCIe2 模式下 1.5 MHz – 100 MHz
- 波型因数(Crest factor)为 16 (其高斯分布至少到 8 倍标准偏差范围，或误码率水平达到 10^{-16})

正弦曲线抖动

调制类型	内部 SJ 频率	最大内部 SJ 幅度
相位调制	10 Hz ~ 4 MHz	最高 19200 UI ≥ 11.2 Gb/s
低频 SJ (可选择调制器 ¹⁾)	1 kHz ~ 100 MHz	最高 1000 ps < 22.4 Gb/s 最高 270 ps ² 10 – 28.5 Gb/s 最高 130 ps 10 – 32 Gb/s
高频 SJ	100 MHz ~ 1000 MHz	0.5 UI ³

SJ 可以从 0 调节到大于等于表中范围的水平。范围在高调制速率和/或位速率下会减小。请参阅 *扩频时钟和相位调制* 以了解更多 PM 功能详细信息，以及 *正弦曲线抖动 (SJ)* 以了解更多 SJ 功能详细信息。

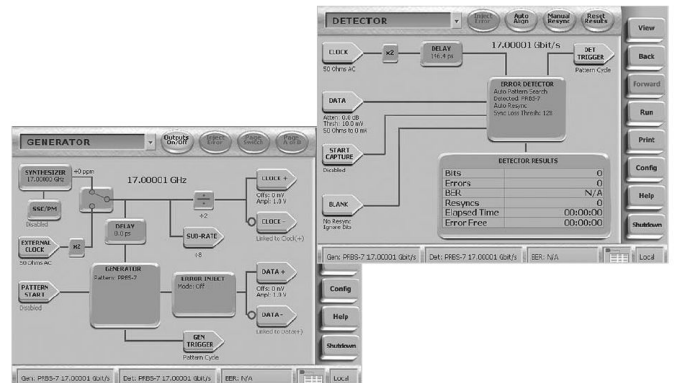
测试接口卡

最后，我们提供了一个解决方案，来解决在高速线路卡、主板和实时业务上进行物理层测量的问题，那就是 BERTScope 在线数据分析选项。通过以全新方式使用双判定点结构，该仪器能够进行参数测量，如抖动、BER 轮廓和 Q 因子，以及标准中要求时钟信号的眼图和模板测量。可以增加抖动定位及分离选项，在在线数据上查看更多层抖动分解。您不会再因为码型未知、不可预测或涉及速率匹配字插入而感到无所适从。现在调试变得异常简便，只需一键操作就能进行物理层测试，为您提供独特的视角。

用户软件界面

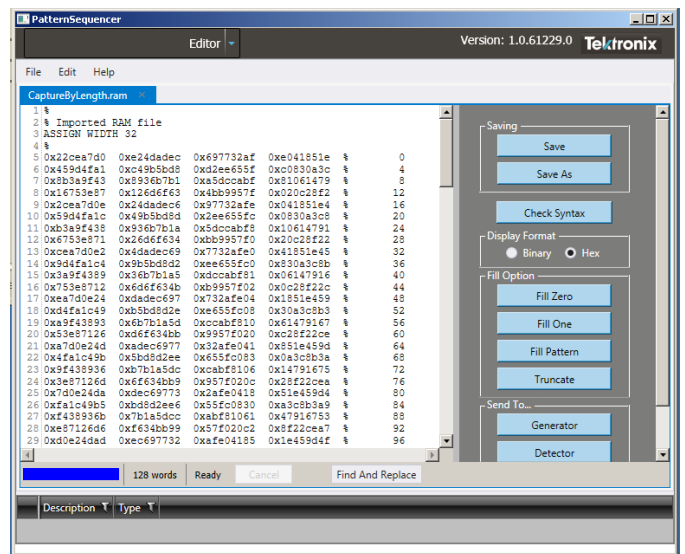
用户界面把可用性提升到全新高度：

- 简单向导
- 符合使用逻辑的布局和操作
- 界面之间切换方面灵活
- 丰富的测试相关信息
- 用户输入敏感，用颜色提醒用户输入数据的有效性



UI 设置界面

独立视图中含有码型编辑器、码型段编辑器和码型排序器，要求用户提供分辨率最低为 1280 x 1024 的 VGA 兼容监视器。



码型和序列编辑器

- 1 范围可以在 1100 ps、270 ps 和最大 130 ps 之间选择；范围越低，本底抖动越低。
- 2 完整的 SJ 范围为 270 ps，有 RJ 或 BUJ 时，范围下降到 220 ps。
- 3 HFSJ、BUJ、EXT、HF 抖动与 RJ 总和 ≤ 0.5 UI

物理层测试选项

提供了下述物理层测试选项：

- BER 轮廓测试
 - 为了最大相关性，执行和眼图测量一样的采集
 - 为了精确的样点提供延时校准
 - 自动比例调整，一键式测量
 - □从测量的数据中推算轮廓，增加实际数据的测试深度，重复更新轮廓曲线
 - 输出 CSV 格式数据
 - 从 10^{-6} 到 10^{-16} 误码率水平范围内进行轮廓测试
- 基本抖动测量
 - 按照 T11.2 MJSQ BERTScan（也称为“浴缸抖动”）方法进行测试和测量
 - 快速精确的完成用户可指定误码率水平的总抖动推算，或直接测量
 - 按照 MJSQ 定义的方法分离确定性抖动和随机抖动
 - 为了精确的样点提供延时校准
 - 输出 CSV 格式数据
 - 一键式测量
 - 用户指定的幅度的门限或自动选择门限电平
 - 根据 MJSQ 定义，当使用长码型可选择开始 BER 以提高精度
- Q 因子测量
 - 一键测量经过眼图中心的垂直横截面
 - 简便观察系统噪声影响
 - 输出 CSV 格式数据
- 一致性轮廓测试
 - 验评满足标准情况，例如 XFP/XFI 和 OIF CEI，验证 Tx 端性能
 - 将模板和 BER 轮廓测量结果比较，快速简单确定被测设备是否通过 BER 特性要求

实时数据分析选项

实时数据选项主要用于测试系统在线时数据传输性能。该选项可用于测试系统传输的码型未知或非重复的情况，还包括为匹配时钟速率而在数据流中插入空闲位的情况。也可适用于探测线卡信号等等。

这个选项使用两个前端判决电路中的一个，通过放置在眼图中心，判断数据是 0 还是 1。另外一个用于探测眼图外部以决定参数性能。这种方法对物理层问题十分有效，但并不能识别由于协议引起的逻辑层问题，也就是预计是 1、发送的却是 0 的情况。

实时数据选项可以能够使得在线数据进行 BER 轮廓、抖动峰值和抖动分离及定位和 Q 因子的测试。眼图测试可以不需要该选项，只需要提供外部的时钟即可。

实时数据分析选项需要物理层测试选项，必须使用全速率时钟。

PatternVu 均衡处理选项

PatternVu⁴ 为 BERTScope 增加了几个强大的处理功能：

- CleanEye 是一种眼图显示模式，将平均处理后的数据进行眼图分析，可消除非数据相关性抖动分量。用户可以使用 CleanEye 测量数据相关性抖动，如 ISI 等，提供对复杂抖动的直观的表现形式。该选项在任何重复码型下有效，码型长度上限 32,768 位。
- 单次波形数据输出将 CleanEye 输出以 CSV 格式输出。该输出文件最多包含 105 比特位，可以通过 Microsoft Excel® 或其他仿真软件处理，如 Stateye 或 MATLAB®。该功能允许对实时数据的离线分析，以实现最新在 802.3aq 和 LRM 10G 以太网标准要求的 TWDP 的测试。
- FIR 滤波均衡处理器可以模拟通信链路，在数据显示之前应用一个软件线性滤波器，以观测和测量在 Rx 端判决电路前的眼图性能。例如，FIR 滤波可以模拟背板系统的信号损耗，或者模拟 Rx 端的均衡器，简化 Rx 侧的均衡器设计和测试。
滤波器的参数可用通过对 FIR 滤波器中一系列阶的权重调节而改变。至多 32 个阶，间隔从 0.1 UI 到 1 UI，可精确调整滤波器的形状。FIR 滤波在任何重复码型下有效，码型长度上限 32,768 位。
- 单沿抖动测量能够对速率大于 3Gb/s 的单个边沿进行深误码率抖动测量。单沿抖动峰值测量功能可以计算指定码型的单独边沿的抖动，要求重发码型，长度不超过 32,768。测量得到的抖动结果中，不包含数据相关性抖动，

4 PatternVu 以 900 Mb/s 或更高的数据速率运行。

仅显示出非相关性抖动分量，如随机抖动（RJ），有界不相关抖动（BUJ）和正弦抖动（PJ）。

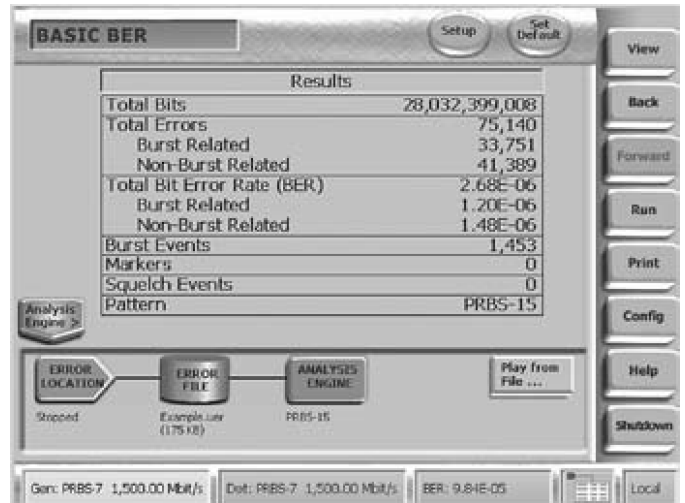
- 灵活的测量可以让用户指定 CleanEye 波形中确切的位置进行高精度的幅度、上升时间、下降时间和加重比例的测试。可重新定义标准（PCI Express 和 USB 3.1）的测量的算法。

误码分析

误码分析是一些列和误码发生情况紧密联系在一起视图，能够简单、快速的发现潜在的问题。可以非常方便的在眼图的某个区域内放置 BERTScope 采样点，探测在指定位置上的码型灵敏度。例如，直接观测码型是否会导致信号边沿时刻的提前或滞后。

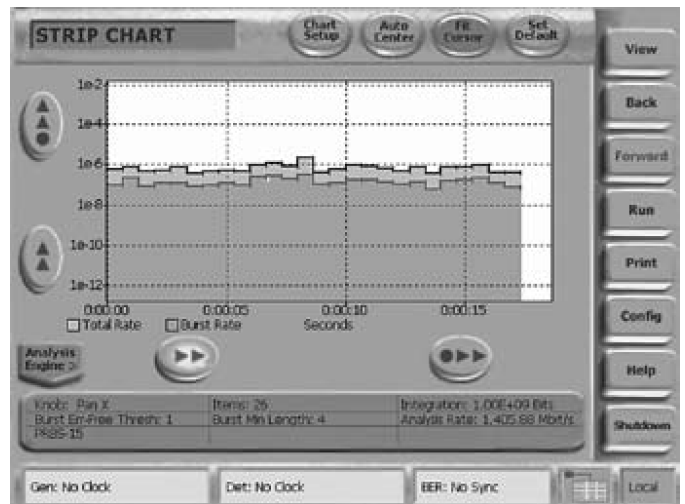
BERTScope 系列产品标配了许多视图：

- 误码统计视图以比特位和突发的统计来分析链路性能。



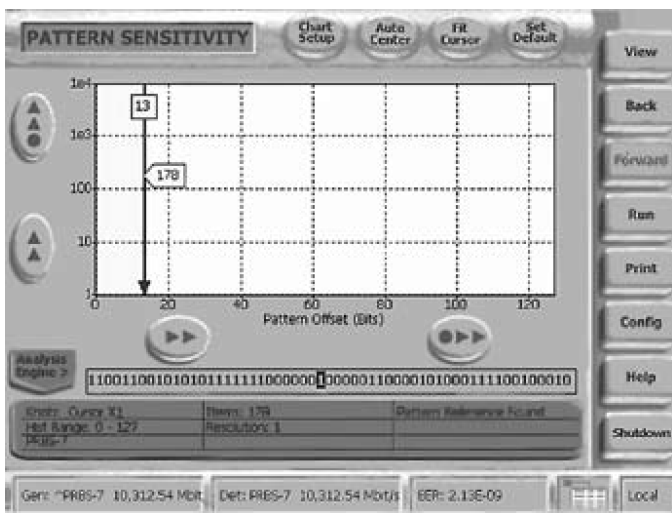
条状图：比特位和突发误码率的条状图。

- 条状图：比特位和突发误码率的条状图。



条状图显示了误码和误包随时间的变化。例如在做温度循环实验时，可以发现系统故障出现的规律。

- 突发长度：以直方图的形式显示不同码长的误码发生次数
- 无误码间隔：以直方图的形式显示误码发生之间的时间间隔
- 相关性：以直方图形式显示误码和用户自定义块大小，或外部标记信号之间的位置关系
- 码型灵敏度：以直方图的形式显示不同码型位置上出现错误的测试
- 码组错误：以直方图显示数据间隔的次数（或用户指定码组大小）和在码组中出现误码次数的关系



码型灵敏度视图时一个强大的工具，用以检查错误事件和码型之间的关系。能够显示出哪种码型序列有最多的问题，支持 PRBS 和用户自定义码型。

前向误码纠错仿真选项

BERTScope 因为采用了专利的误码定位技术，在测试中可以确定每一个误码发生的位置。通过用假设误码纠错器，仿真内存块典型的纠错码，例如 Reed-Solomon 结构，以通过非相关数据通道的误码率测试，确定找到合适的 FEC 方法。用户可以设置误码纠错的力度，交织的深度以及确保符合流行的纠错硬件结构。

二维误码映射

通过发现到的误码，分析绘制出二维误码分布图。误码分布基于帧的大小或者复用器的宽度，分析出误码是否容易在帧的某个位置上，或者连接到复用器的并行总线中的某一个特定的比特位上。这个可视化的工具能够发现其他分析方法所无法观测到的误码。

误码定位捕获

特点	说明
实时分析	连续
误码记录容量	最大 2 GB
误码事件/秒	10,000
最大突发长度	32 Kb

抖动容限模板选项

许多标准要求测试在不同频率、不同幅度、不同调制的 SJ 对 Rx 的影响。BERTScope 内置的抖动容限功能通过用户自定义的容限模板，自动完成这项测试。同时，BERTScope 还提供了许多标准的测试库供用户使用。

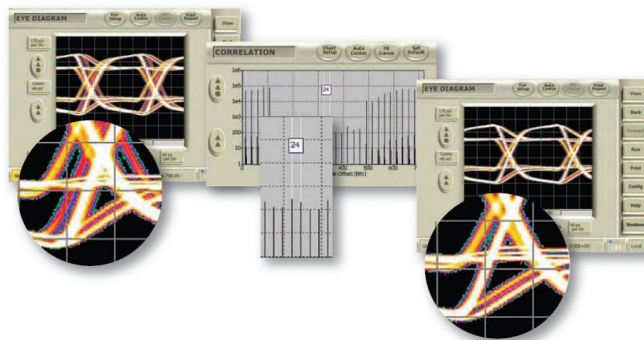
可调节的测试参数

- BER 置信度
- 每点测试持续时间
- BER 门限
- 测试设备释放时间
- 模板余量控制
- A/B 码型切换控制测试精度

另外还包括在每一个选择点上进行测试的能力，以及数据可以导出为截图或 CSV 文件。

误码位置分析调试

强大的误码分析功能 – 在这个例子中，眼图测试结果和 BER 联系在一起，发现并解决了内存控制芯片的一个问题。左上角的眼图显示了在信号在十字交叉区域出现比正常眼图所少见的特征。接着将 BER 判定点移动到该区域上仔细勘察。Error Analysis 结果显示出问题特征和码型中第 24 个标记位有一定的联系。进一步调查发现和 IC 内部的时钟分频有关；系统时钟是输出数据速率的 24 分频。重新设计芯片中增大了对时钟链路的隔离后，就能得到右下角所示的干净眼图。



误码分析能力实例

抖动分离及定位 (Jitter Map) 选项

抖动分离及定位(Jitter Map)⁵用长码型抖动三角形测量法自动抖动分离。抖动分离及定位(Jitter Map)扩展了以 BER 为基础的抖动分离，除了按照 Dual-Dirac 方法测量总体抖动 (Tj)、随机抖动 (Rj) 和确定性抖动 (Dj)，还可以将确定性抖动分析为更加详细的抖动类型。该选项也能测量和分离极长码型上的抖动，例如 PRBS31，假设系统受限运行在较短的同步数据码型上。

该选项的特点包括：

- DJ 分离为有界非相关抖动 (BUJ)，数据相关性抖动 (DDJ)，码间干扰抖动 (ISI)，占空比失真抖动 (DCD)，子速率抖动 (SRJ)⁶和 F/2 (或 F2) 抖动
- 基于 BER 的直接测试 TJ，误码率水平可达 10^{-12} 甚至更深
- 分离相关和非相关性抖动，减小 DDJ 和 RJ 的混淆
- 可以在数据码型各自边沿上可视化 RJ RMS 测量结果
- 支持 100GbE 应用的 J2 和 J9 测试
- 支持更多的抖动分离类型：加重抖动 (EJ)，非相关性抖动 (UJ)，数据相关性脉冲损伤 (DDPWS) 和非 ISI 抖动
- 直观的抖动分离树显示

码型发生器技术规格

除另行说明外，所有技术规格均受保证。除另外说明外，所有技术规格均适用于所有型号。

除另行指明外，上升时间测量的是从 20% 上升到 80% 的时间。这些技术规格都是预热 20 分钟后有效。技术规格如有变更，恕不另行通告。

数据输出

数据速率范围

BSX125	0.6 ~ 12.5 Gb/s
BSX240	1 ~ 24 Gb/s
BSX320	1 ~ 32 Gb/s

格式

NRZ

极性

正常或反相

可变交叉点电平范围

30 ~ 70%

5 抖动分离及定位要求数据速率高于 900 Mb/s。

6 SRJ 和 F/2 抖动运行速率最高 11.2 Gb/s (所有配置)

带压力实时数据选项

BERTScope 带压力实时数据选项帮助工程师最实时的数据上增加各种各样的压力，以模拟在现实的环境中，观察被测系统的响应。使用带压力的实时测试数据能够测量系统性能的边界极限，增加系统设计的信心。

- 支持全系列 BERTScope 产品，包括正弦 (SJ)，随机抖动 (RJ)，有界非相关抖动 (BUJ)，正弦干扰 (SI)，F/2 抖动和扩频时钟 (SSC)
- 支持最高的 BERTScope 数据速率
- 数据率小于等于 11.2Gb/s 时支持全速率时钟；高于 11.2Gb/s 时，支持半时钟速率

符号过滤选项

对插入到码流中的时钟补偿符号数量不确定的输入数据流，符号过滤功能支持在输入数据流上进行异步 BER 测试，包括抖动容限测试。

- 支持异步接收机测试，如 USB 3.1，SATA 和 PCI Express
- 从输入的数据中自动过滤用户指定符号，保持同步
- 对于高精度误码测量，误码检测支持一定数量的过滤比特

数据输出

码型

硬件码型	工业标准的 PRBS 码型。2 ⁿ -1, n=7,11,15,20,23,31
RAM 码型	128 位 ~512 Mbits, 支持 128 个码型排序器状态
码型数据库	种类齐全, 包括基于 K28.5 或 CJTPAT 码型的 SONET/SDH, 光纤通道码型; 2 ⁿ 码型, n=3,4,5,6,7,9; 2 ⁿ 标记密度码型, n=7,9,23; 等等

码型排序器

间接接入码型内存

模式

位模式 – 没有应用协议处理

协议识别模式 – 对支持的协议应用协议处理

排序器状态

最多 128 种码型排序器状态

环路等级

两级 (每个环路最多 1M 迭代)

码型段长度

最低 128 位, 单个比特粒度直到最大内存容量。

协议模式

以协议块单位运行:

对 PCIe Gen3/Gen4, 单个 128b/130b 时钟

对 USB 3.1 SSP, 单个 128b/132b 时钟

对 8b/10b, 1 ~16 个 8b/10b 符号

协议处理

协议识别模式处理包括:

将符号封装到协议块中

符号编码 (8b/10b)

数据加扰 (所有协议)

DC 均衡 (PCIe Gen3/4、USB 3.1 SSP)

误码插入

长度

1, 2,4,8,16,32,64 位长度突发序列

频率

单个或者重复

数据输出幅度和偏置

配置

差分输出, 可以为端子、幅度、偏置单独设置输出对的每一侧

接口

DC 耦合, 50 Ω 反向端接, 3.5 mm 连接器。可以选择校准至 75 Ω, 其他阻抗通过小键盘输入。用户可以更换 Planar Crown® 适配器, 可以变成其他连接器类型。

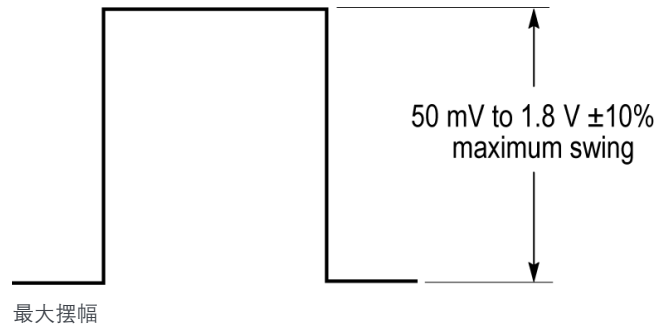
预设逻辑家族

LVPECL, LVDS, CML, ECL, SCFL

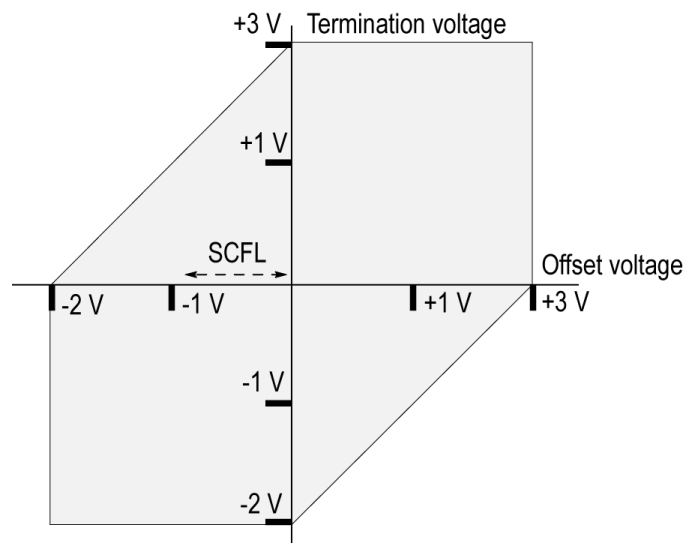
数据输出幅度和偏置

端接 可调：-2V 到 3V 预设：+1.5, +1.3, +1, 0, -2 V, AC 耦合

允许的幅度、端接和偏置 参见下面几个图



允许的幅度摆幅在 0.050 – 1.8 V 之间；应落在下图阴影区域内部。例如，SCFL 使用 0 V 端接，在大约 0 V 和 -0.9 V 之间运行。如图中虚线箭头所示，它落在工作范围内。



允许的幅度和偏置

数据输出去加重（选项 TXEQ）

数据均衡类型 4 阶 FIR
配置为 1 个前置光标, 2 个后置光标

数据均衡阶范围 注：所有光标的和不能超过输出幅度指标。

- 前置光标 1 ±12 dB
- 后置光标 1 ±20 dB
- 后置光标 2 ±12 dB

数据均衡阶签名 ±1；所有阶使用独立阶签名。

数据均衡阶分辨率 0.1 dB

数据均衡阶精度 ±1 dB

时钟输出

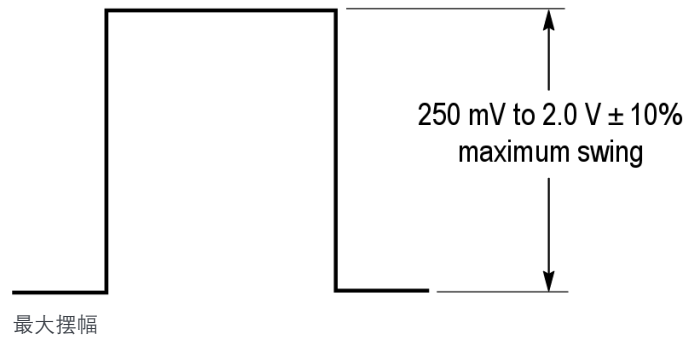
频率范围	最大时钟输出频率为位速率的半速率 ≥ 11.2 Gb/s。
BSX125	0.6 ~ 11.2 GHz
BSX240	1 ~ 12 GHz
BSX320	1 ~ 16 GHz

相位噪声 < -90 dBc/Hz @ 10 kHz 偏置(典型值)

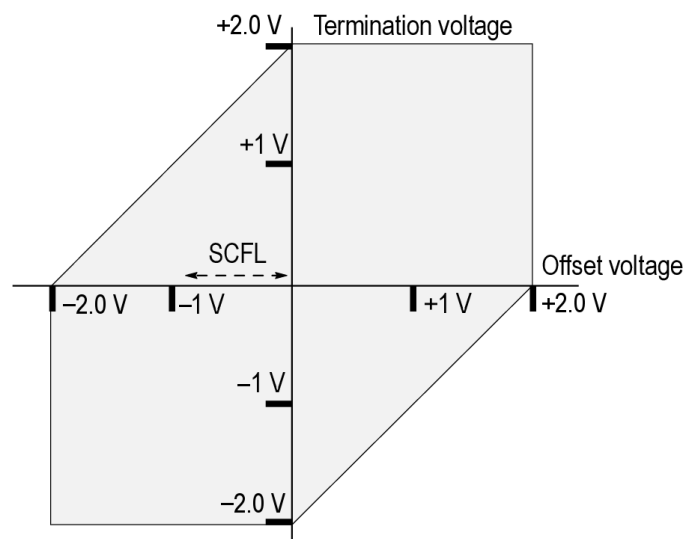
时钟输出除数 仅选项 STR (参见下面的时钟路径细节。)

时钟输出幅度和偏置

配置	差分输出，可以为端子、幅度、偏置单独设置输出对的每一侧
接口	DC 耦合，50 Ω 反向端接，3.5 mm 连接器。可以选择校准至 75 Ω ，其他阻抗通过小键盘输入。用户可更换 Planar Crown®适配器，可以变成其他连接器类型。
预设逻辑家族	LVPECL, LVDS, CML, ECL, SCFL
端接	可调：-2V 到 2V 预设：+1.5, +1.3, +1, 0, -2V, AC 耦合
允许的幅度、端接和偏置	参见下面几个图



允许的幅度摆幅在 0.25 – 2.0 V 之间；应落在下图阴影区域内部。例如，SCFL 使用 0V 端接，在大约 0V 和 -0.9 V 之间运行。如图中虚线箭头所示，它落在工作范围内。



允许的幅度和偏置

数据/时钟波形性能

上升时间 25 ps max, 23 ps 典型值(10–90%), 1 V 幅度, 8.0 Gb/s 速率

抖动

BSX125, BSX240 <500 fs RMS 随机抖动 (@10.3125 Gb/s), 典型值

BSX320 $\leq 8 \text{ ps}_{p-p} \text{ TJ}$ (@28.05 Gb/s), 典型值

$\leq 300 \text{ fs RMS}$ 随机抖动 (@28.05 Gb/s), 典型值

时钟/数据延迟

范围 以下情况全部大于 1 比特周期

$\leq 1.1 \text{ GHz}$ 30ns

$> 1.1 \text{ GHz}$ 3ns

分辨率 100 fs

自校准 在时间测量时, 当温度或者比特率改变, 推荐进行仪器自校准。校准过程小于 10 秒。

前面板码型发生器连接

外部时钟输入

允许使用外部时钟信号源同步 BERTScope。带有压力测试选件的模块可以对输入的时钟增加损伤, 包括当外部输入时钟信号有超过 5000ppm 的 SSC 的情况。

频率范围

BSX125 0.6 ~ 12.5 GHz

BSX240 1 ~ 24 GHz

BSX320 1 ~ 32 GHz

标称功率 0 dBm

最大功率 2.0 V_{p-p} (+10dBm)

回波损耗 优于-6dB

接口 50 欧姆 SMA 母头, DC 耦合, 可选端接电压

高频抖动（仅在 STR 选项中有效）

两个抖动输入端中的一个。可以插入所需的 SJ、RJ 和 BUJ。

频率范围	DC 到 1.0 GHz
抖动幅度范围	最大 0.5UI
输入电压范围	额定电压 $0 \sim 2V_{p-p}$ (+10 dBm) 最大非损伤电压 $6.3V_{p-p}$ (+20dBm)
数据率范围	
BSX125	1.5 ~ 12.5 Gb/s
BSX240	1.5 ~ 24 Gb/s
BSX320	1.5 ~ 32 Gb/s
接口	SMA 母头, 50 欧姆, DC 耦合到 0V

子速率时钟输出

BERTScope 标配型号输出 4 倍分频时钟。BERTScope STR 选项提供有额外性能。

子速率时钟输出

主时钟输出的多速率和子速率分频比（带选件 STR 时）

数据速率 (Gb/s)	主时钟分频比	子速率时钟输出比率 ⁷
600–750 Mb/s	1、2、4、5、6、7、8、9、10、12、14、16、18、20、24、32、36	1, 2, 4
0.75–3 Gb/s	1, 2, 4, 5, 6, 7, 8, 9, 10, 12, 14, 16, 18, 20, 24, 30, 32, 32, 35, 36, 36, 40, 42, 45, 48, 50, 54, 56, 60, 64, 70, 72, 80, 81, 84, 90, 98, 108, 112, 126, 128, 144, 162	1, 2, 4, 8
3–6 Gb/s	1, 2, 4, 5, 6, 7, 8, 9, 10, 12, 14, 16, 18, 20, 24, 30, 32, 32, 35, 36, 36, 40, 42, 45, 48, 50, 54, 56, 60, 64, 70, 72, 80, 81, 84, 90, 98, 100, 108, 112, 120, 126, 128, 140, 144, 160, 162, 168, 180, 192, 196, 216, 224, 252, 256, 288, 324	1, 2, 4, 8, 16, 32
6–11.2 Gb/s	1, 2, 4, 5, 6, 7, 8, 9, 10, 12, 14, 16, 18, 20, 24, 30, 32, 32, 35, 36, 36, 40, 42, 45, 48, 50, 54, 56, 60, 64, 70, 72, 80, 81, 84, 90, 98, 108, 112, 126, 128, 140, 144, 144, 160, 162, 162, 168, 180, 192, 196, 200, 216, 224, 240, 252, 256, 280, 288, 320, 324, 360, 384, 392, 432, 448, 504, 512, 576, 648	1, 2, 4, 8, 16, 32, 64
11.2–12 Gb/s	2, 4, 8, 10, 12, 14, 16, 18, 20, 24, 28, 32, 36, 40, 48, 60, 64, 64, 70, 72, 72, 80, 84, 90, 96, 100, 108, 112, 120, 128, 140, 144, 160, 162, 168, 180, 196, 200, 216, 224, 240, 252, 256, 280, 288, 320, 324, 336, 360, 384, 392, 432, 448, 504, 512, 576, 648	2, 4, 8, 16, 32, 64
12–32 Gb/s	2, 4, 8, 10, 12, 14, 16, 18, 20, 24, 28, 32, 36, 40, 48, 60, 64, 64, 70, 72, 72, 80, 84, 90, 96, 100, 108, 112, 120, 128, 140, 144, 160, 162, 168, 180, 196, 216, 224, 252, 256, 280, 288, 288, 320, 324, 324, 336, 360, 384, 392, 400, 432, 448, 480, 504, 512, 560, 576, 640, 648, 720, 768, 784, 864, 896, 1008, 1024, 1152, 1296	2, 4, 8, 16, 32, 64, 128

幅度范围 额定电压 0.6 V_{p-p}，偏置 0 V

跳变时间 <500 ps

接口 SMA 母头，50 欧姆，DC 耦合到 0V

⁷ 数据速率小于 11.2Gb/s 时，子速率时钟连接器也输出全速率带压力时钟；数据速率 ≥ 11.2Gb/s 时，输出半速率带压力时钟。

触发输出

提供了脉冲触发输出到外部仪器。有两种模式：

- 时钟分频模式：每 256 个时钟速率输出一个脉冲
- 码型模型：PRBS 码型中可编程脉冲输出位置，或者固定脉冲输出位置（RAM 码型）

此模块被选用安装后，就可进行压力调制。

最小脉冲宽度	128 个时钟周期 (Mode1)
	512 个时钟周期 (Mode2)
跳变时间	<500 ps
抖动 (p-p, 数据到触发)	<10 ps, 典型值
输出电压	CML ; >300 mV _{p-p} , 以 -250mV 为中心
接口	50 欧姆 SMA 母头

正弦干扰输出

SINE INTERFERENCE OUT + 和 - 输出提供混合正弦曲线信号，用来创建电平干扰。提供了两条内部干扰通道，可以选择每条通道的两个前面板输出为同相输出或失相输出。可以使用选配的 BSXCOMB 套件与 BSX 数据输出在外部组合信号，提供共模 (CM) 和差模 (DM) 干扰。

频率范围	2 MHz ~ 6000 MHz
幅度 ⁸	
SINE INTERFERENCE OUT +	0 ~2000 mV (通道 1 和通道 2 幅度的总和)
SINE INTERFERENCE OUT -	0 ~2000 mV (通道 1 和通道 2 幅度的总和)
模式选择	
通道 1	同相、失相、单端 (仅对 SINE INTERFERENCE OUT + 有效)
通道 2	同相、失相、单端 (仅对 SINE INTERFERENCE OUT - 有效)
接口	50 Ω 差分, SMA 母头 (DC 耦合至 0 V)

后面板码型发生器接口

码型启动输入

用于多台仪器同时发送码型时使用。

逻辑电平	LVTTTL (<0.5V 低, >2.5V 高)
门限电平	+1.2V, 典型值
最大非损伤输入电压范围	-0.5V~5V

⁸ 在与外部组合器 BSXCOMB 一起使用时，增加的干扰为总幅度除以 5。

码型启动输入

最小脉冲宽度	128 连续时钟周期
最大重复速率	512 个连续的时钟周期
接口	SMA 母头, >1K 欧姆阻抗, 端接到 0V

页面选择输入 (排序器推进)

可以通过外部控制码型排序器状态推进。软件控制使用上升沿或下降沿触发。

逻辑电平	LVTTL (<0.5V 低, >2.5V 高)
门限电平	+1.2V, 典型值
最大非损伤输入电压范围	-0.5V~5V
最小脉冲宽度	一个码型长度
接口	SMA 母头, >1K 欧姆阻抗, 端接到 0V

低频抖动输出 (仅限 STR 选项)

LF JIT IN 输入允许使用外部低频抖动源调制压力码型发生器输出。

频率范围	DC 到 100 MHz
抖动幅度范围	最大 1.1ns, 可以和其他内部低频调制一起使用
输入电压范围	额定电压 $0 \sim 2V_{p-p}$ (+10dBm) 最大非损伤电压 $6.3 V_{p-p}$ (+20dBm)
数据率范围	
BSX125	最大 12.5 Gb/s
BSX240	最大 24 Gb/s
BSX320	最大 32 Gb/s
接口	SMA 母头, 50 欧姆, DC 耦合到 0V

低频正弦抖动输出 (仅对 STR 选项有效)

LF SIN OUT 允许两台 BERTScope 的 SJ 定相输出, 一个同相、另一个反相。

频率范围	通过用户界面设定 SJ
幅度	$2 V_{p-p}$, 偏置 0V
接口	SMA 母头, 50 欧姆, AC 耦合

参考输入

把 BERTScope 锁定到来自另一台设备的外部仪器参考时钟。

频率

时钟合成器模式 10 MHz、100 MHz、106.25 MHz、133.33 MHz、156.25 MHz、166.67 MHz 或 200 MHz

参考时钟倍频器模式 10 MHz ~ 200 MHz

幅度 0.325Vpp~1.25V_{p-p} (-6~+6dBm)

接口 SMA 母头, 50 欧姆, AC 耦合

参考输出

为其它仪器提供频率参考源输出

配置 差分

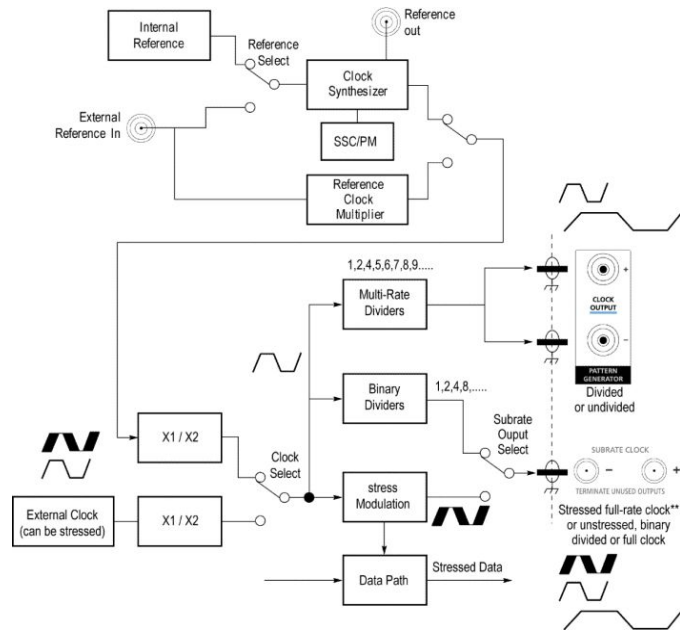
频率 10 MHz, 100 MHz, 106.25 MHz, 133.33 MHz, 156.25 MHz, 166.67 MHz 或 200 MHz

幅度 每输出端口额定输出 1V_{p-p} (+4dBm), (差分 2V_{p-p})

接口 SMA 母头, 50 欧姆, AC 耦合

码型发生器时钟路径

BSX 系列时钟路径细节



具有应力能力的模型的时钟路径的功能框图。

**对于相应型号，压力可以增加至外部时钟。工作速率 1.5G~11.2Gb/s。外部时钟的占空比必须是 50% ±2%。

当时钟速率 ≥ 11.2Gb/s 时，BSX 系列 BERTScope 使用内部双倍数据率 (DDR) 构架。当以 11.2 Gb/s 或更高的数据速率运行时，时钟输出将为数据速率的 1/2。外部时钟可指定为全速或半速率。当选择全速率时，并且输入时钟频率大于等于 11.2GHz 时，码型发生器将工作在 DDR 模式。

这些分频比仅应用在内部时钟情况。如果选择半速率，或者选择全速率且时钟速率 ≥ 11.2 GHz 时，外部时钟将以 1/2 速率输出。

对于主时钟输出，BSX125 指定的最低数据速率是 600Mb/s，BSX240 和 BSX320 是 1 Gb/s。当工作的分频速率低于指定的最低数据速率时，输出未经过校准。

参考时钟倍频器

参考时钟倍频器 (RCM) 为相位锁定环 (PLL)，频率会乘以在后面板上输入 REF IN 输入的信号生成发生器时钟。为获得最佳性能，建议输入参考为接近 REF IN 最大值并具有快速转换速率和幅度的低抖动信号。

参考时钟倍频器

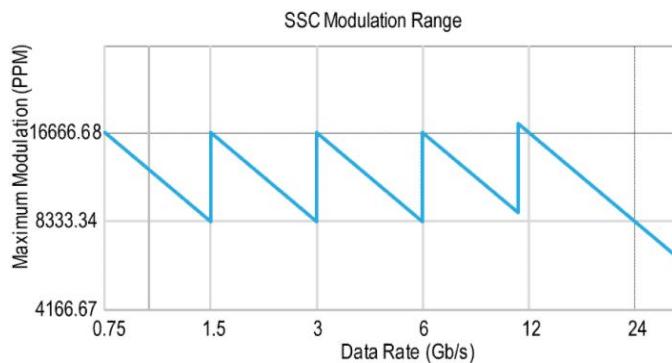
支持的标准

下表列出了每个支持标准的参数，包括选择该标准时 RCM 的典型带宽和峰值。

标准	参考时钟输入 (MHz)	倍频器	数据速率 (Gbps)	PLL 环带宽 (MHz, 典型)	峰值 (dB, 典型)
PCIe 4	100	160	16	3.5	1.5
PCIe 3	100	80	8	3.5	1.5
PCIe 2	100	50	5	5.5	0.75
PCIe 1	100	25	2.5	5	2
SD UHS-II Gen 2	52 ~ 104	30	1.56 ~ 3.12	2	1.5
SD UHS-II Gen 2	52 ~ 104	60	3.12 ~ 6.24	2	1.5
MIPI M-PHY	19.2 ⁹	65/76/130/ 152/260/304	1.248/1.4592/2.496/ 2.9184/4.992/5.8368	2	1.5
	26	48/56/96/ 112/192/224	1.248/1.456/2.496/ 2.912/4.992/5.824	2	1.5
	38.4	32.5/38/65/ 76/130/152	1.248/1.4592/2.496/ 2.9184/4.992/5.8368	2	1.5
	52	24/28/48/ 56/96/112	1.248/1.456/2.496/ 2.912/4.992/5.824	2	1.5
通用	10 ~ 200	任何整数	1 ~ 32 ¹⁰	0.15	1.5

SSC 容限

当选择通用以外的其他任何标准时，参考时钟倍频器可用于容忍 REF IN 输入上存在的扩频时钟 (SSC)。SSC 可以为向上扩展、中心扩展或向下扩展。对于 20 ~ 40 kHz 之间的 SSC 频率，RCM 一般可以容忍的 SSC 的最大数量显示在下图中。



9 MIPI M-PHY 19.2 和 26 MHz 参考的 REFIN 应为 50% 占空比。

10 图中显示的是 BSX320 的数据速率。BSX125 范围为 0.6 ~ 12.5 Gb/s ; BSX240 范围为 1 ~ 24 Gb/s。

压力功能

正弦曲线抖动 (SJ)

工作位速率	SJ 幅度取决于位速率和调制频率。
BSX125	1.5 Gb/s ~ 12.5 Gb/s
BSX240	1.5 Gb/s ~ 24.0 Gb/s
BSX320	1.5 Gb/s ~ 32.0 Gb/s
最小调制频率	1 kHz
最大调制频率	100 MHz
调制频率分辨率	100 Hz
最大调制幅度	
1100 ps 范围	1100 ps < 22.4 Gb/s, SJ 频率 ≤ 1 MHz 900 ps ≤ 22.4 Gb/s, SJ 频率 = 10 MHz 400 ps ≤ 22.4 Gb/s, SJ 频率 = 40 MHz 100 ps ≤ 22.4 Gb/s, SJ 频率 = 100 MHz
270 ps 范围¹¹	270 ps ≥ 10 和 ≤ 28.5 Gb/s, SJ 频率 ≤ 40 MHz 260 ps ≥ 10 和 ≤ 28.5 Gb/s, SJ 频率 > 40 MHz, ≤ 80 MHz 250 ps ≥ 10 和 < 28.5 Gb/s, SJ 频率 > 80 MHz, ≤ 100 MHz
130 ps 范围	130 ps ≥ 10 和 ≤ 32 Gb/s, SJ 频率 ≤ 100 MHz

有界非相关性抖动 (BUJ)

工作位速率	
BSX125	1.5 Gb/s ~ 12.5 Gb/s
BSX240	1.5 Gb/s ~ 24.0 Gb/s
BSX320	1.5 Gb/s ~ 32.0 Gb/s
最小调制频率	100 MHz
最大调制频率	2000 MHz
调制频率分辨率	100 kHz
最大调制幅度	0.5 UI EXT HF 抖动、BUJ、HFSJ 和 RJ 之和必须小于 0.5 UI
调制码型	PN7

¹¹ 启用 HFSJ、BUJ、EXT HF 抖动或 RJ 时，270 ps 调制器的范围会减少 50 ps。

有界非相关性抖动 (BUJ)**码型滤波器**

位速率(Mb/s)	滤波带宽(MHz)
100 ~ 499	25
500 ~ 999	50
1000 ~ 1999	100
2000	200

随机抖动 (RJ)**工作位速率**

BSX125	1.5 Gb/s ~ 12.5 Gb/s
BSX240	1.5 Gb/s ~ 24.0 Gb/s
BSX320	1.5 Gb/s ~ 32.0 Gb/s

最小调制频谱

10 MHz 标准模式
1.5 MHz PCIe2 模式

最大调制频谱

1000 MHz 标准模式
100 MHz PCIe2 模式

最大调制幅度

0.5 UI
EXT HF 抖动、BUJ 和 RJ 之和必须小于 0.5 UI。

波峰因数

16

高频 SJ (HFSJ)**工作位速率**

BSX125	1.5 Gb/s ~ 12.5 Gb/s
BSX240	1.5 Gb/s ~ 24.0 Gb/s
BSX320	1.5 Gb/s ~ 32.0 Gb/s

最小调制频率

100 MHz

最大调制频率

1000 MHz

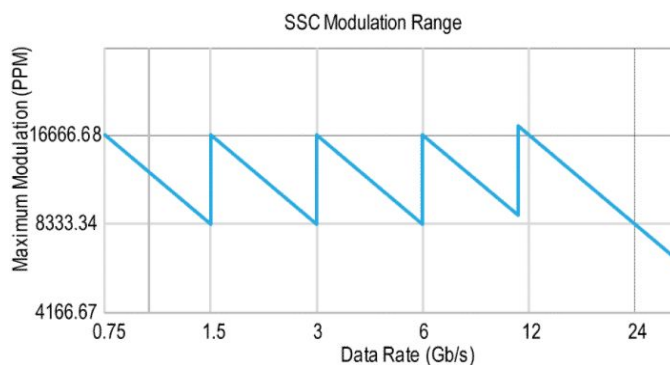
最大调制幅度

0.5 UI
EXT HF 抖动、BUJ、HFSI 和 RJ 之和必须小于 0.5 UI

扩频时钟和相位调制

调制合成器时钟输出 – 调制影响主时钟输出和子速率时钟输出(与选择的子速率数据状态无关)、数据输出和触发输出

模式	SSC, 相位调制(正弦曲线)
数据速率范围	整个 BERTScope 范围
SSC 波形	三角形波或正弦波
SSC 频率范围	20 kHz ~ 40 kHz
SSC 调制范围	16,666 ppm @ 6 Gb/s 和 12 Gb/s 12,500 ppm @ 8 Gb/s 和 16 Gb/s 范围与数据速率关系参见最大 SSC 调制图

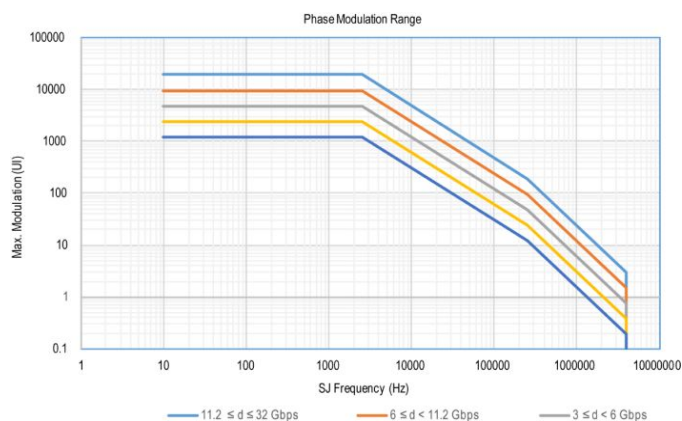


SSC 调制分辨率	1 ppm
SSC 调制类型	下扩, 中心扩频, 上扩
PM 频率范围	10 Hz ~ 4 MHz
PM 频率分辨率	1 Hz

扩频时钟和相位调制

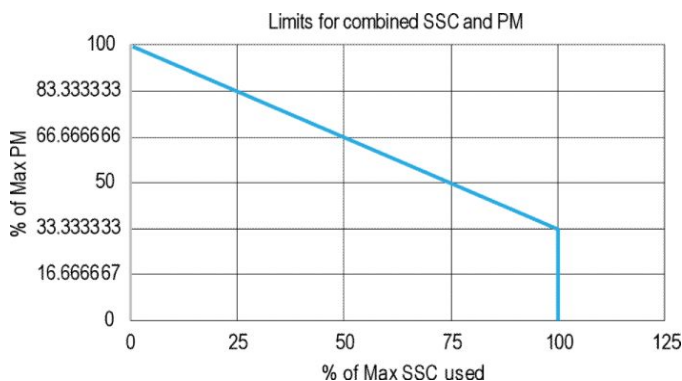
PM 调制范围 – 适用于 10 Hz ~ 2.5 kHz 调制频率

数据速率(d)	最大调制
$11.2 \leq d \leq 32$ Gbps	19200 UI
$6 \leq d < 11.2$ Gbps	9600 UI
$3 \leq d < 6$ Gbps	4800 UI
$1.5 \leq d < 3$ Gbps	2400 UI
$0.75 \leq d < 1.5$ Gbps	1200 UI
调制频率 > 2.5 kHz 时下降情况	参见相位调制范围图。



SSC 和 PM 综合限制

参见下图，参考上表中指明的最大 SSC 和 PM 限制。



F/2 抖动生成选线 (F2 选项, 还需要 STR 选项)

在 2 路及 2 路以上数据速率较低的数据流中, 会有 F/2 或子速率抖动。这种抖动是由于复用时钟的不对成型导致, 所有偶数比特脉冲宽度和奇数比特宽度不一致。不像传统的 DCD, F/2 抖动时和比特的逻辑状态时独立的。F/2 抖动是一致性测试标准 (如 802.3ap (10G 背板以太网)) 中所强调的测试项目。

支持的数据率 8.0 和 10.3125 Gb/s

调制范围 0~5.0% UI

扩展压力产生

该选项增加了 PCIe 2.0 标准要求的 Rx 端一致性测试时需要的抖动类型，BERTScope 内部产生

时钟频率范围	最高 22.4 Gb/s
LFRJ 调制范围	0 ~ 1.1 ns ¹²
LFRJ 频率范围	带限 10KHz~1.5MHz，按照 PCIE Gen2 规范滚降
rSSC 调制范围	0 ~ 368 ps ¹³ 5 Gb/s 时
rSSC 频率范围	1~35 kHz
可以选择的带宽	扩展压力选项还在正常宽带 RJ 发生器中增加了可以选择的带宽限制。
RJ 频率，正常模式	带限 10MHz~1GHz
RJ 频率，PCIE 模式	带限 1.5~100MHz，按照 PCIE 2.0 规范滚降

¹² 使用 1100 ps 调制器时将应用限制。如果选择不同的调制器则范围会减小。

¹³ 可以和其他的低频调制组合在一起使用。

误码检测器技术数据

时钟输入

配置	单端
频率范围	
BSX125	0.6 ~ 12.5 Gb/s
BSX240	1 ~ 24 Gb/s
BSX320	1 ~ 32 Gb/s ¹⁴

数据和时钟接口

连接器	3.5 mm
阻抗	50 欧姆
阈值电压	-2 到 +3.5V
门限预设	LVPECL, LVDS, LVTTTL, CML, ECL, SCFL
端接	可变, -2 ~ +3 V 预置: +1.5, +1.3, +1, 0, -2 V, AC 耦合
最大非损伤输入	-3 V _{peak} , +4V _{peak} , 任何连接器情况下

检测器时钟数据延迟

范围	以下情况全部大于 1 比特周期
≤1.1GHz	30ns
>1.1GHz	3ns
分辨率	100 fs
自校准	支持 – 在时间测量时, 当温度或者比特率改变时, 推荐进行仪器自校准。校准过程小于 10 秒。

¹⁴ 从 26 Gb/s 到 32 Gb/s, 输入检测器以半速运行 (使用偶数位或奇数位)

数据输入

数据速率范围

BSX125	0.5 ~ 12.5 Gb/s
BSX240	1 ~ 24 Gb/s
BSX320	1 ~ 32 Gb/s

配置

差分

格式

NRZ

极性

正常或反相

门限电平对准

自动设置到差分信号交叉点

灵敏度

单端	100 mV _{p-p} , 典型值
差分	50 mV _{p-p} , 典型值
最大输入信号摆幅	2 V _{p-p}

内部跳变时间

16ps (10%–90%), 单端 (等效 20GHz 检测器带宽)。在信号输入端测量得到, ECL 电平

硬件码型

工业标准的 PRBS 码型。2ⁿ-1, n=7,11,15,20,23,31

RAM 码型

用户定义	128 位 ~ 512 Mb, 1 位步进
码型数据库	种类齐全, 包括基于 K28.5 或 CJTPAT 码型的 SONET/SDH, 光纤通道码型; 2 ⁿ 码型, n=3,4,5,6,7,9; 2 ⁿ 标记密度码型, n=7,9,23; 等等

RAM 码型捕获

捕获输入数据, 最多存储 512Mb。编辑所捕获的数据, 送到码型发生器或者误码检测器, 或向二者同时发送

RAM 码型捕获模式

长度捕获	选择捕获长度时捕获到检波器码型内存。
触发捕获	当后面板的“检测启动”置高时开始捕获, 直到存储满或“检测启动”变低时停止
触发捕获固定长度	当后面板的“检测启动”置高时开始捕获, 直到所设定存储器长度满时停止

检测器码型匹配

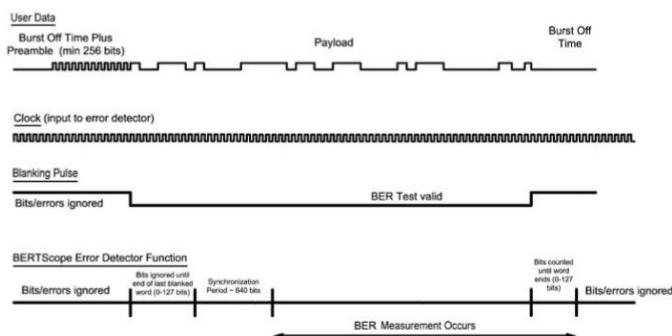
选配用户自定义检测器码型匹配, 用来推进码型发生器排序器状态, 创建基于事件的触发。用户可以通过激励响应反馈 (协议握手) 创建自己的链路状态遍历

模式	面向位的排序器模式 – 没有应用协议处理 协议识别排序器模式 – 对支持的协议应用协议处理
位模式	提供了 4 种通用码型匹配。在输入数据流中查找最长 128 位的任意码型, 并提供位掩码
协议识别排序器模式	在检测器中为基于协议的码型匹配提供了 16 个码型匹配要素 PCIe Gen3/4 和 USB 3.1 SSP : 可以匹配整个解码的码组净荷, 支持位/字节掩码 8b/10b : 可以匹配码组/符号解码及掩码后最多 16 个 8 位符号

数据输入

同步 – 自动重新同步

在 128 比特字中，用户可指定每个字中出现 1 个或多个误码时尝试重新同步



Bertscope 突发码流分析时序–BERTScope 字的长度是 128 个比特。上图以 PRBS payload 举例。直到 128 比特的边界字发生，才开始比特的计数。这意味着在消隐脉冲跳变后的 127 比特将被忽略。对于 PRBS，典型的同步需要 5 个字，或 640 个比特。同样，当消隐脉冲再次跳变后，将继续对最多 127 个位进行比特测量。RAM 码型的同步是将会更长。

手动同步

手动发起重新同步命令

码型匹配同步

Grab 'n' Go

误码检测器捕获指定长度信号，并和下一次采集的数据进行比较（快速的方法，但可能漏失逻辑错误）

Shift-to-Sync

误码检测器比较采集的数据和 RAM 中的数据。通过一个 bit 的位移没有发现匹配的话，则再次比较（比较速度较慢，但是精度最高）

误码检测器基本测量项目

BER, 字节接收, Re-syncs, 被测码型发生器和误码控制器时钟频率

前面板误码检测器连接端口

消隐输入

用于循环回路光线试验，或者当链路处在训练过程中。在该输入为有效时可忽略误码。字节数、误码数和 BER 都不进行计数。当重新计数开始时，将不会发生再同步。

逻辑电平

LVTTL (<0.5V 低, >2.5V 高)

门限电平

+1.2V

最小脉冲宽度

128 时钟周期

最大重复速率

512 个连续的时钟周期

接口

SMA 母头, >1 kΩ 阻抗, 端接到 0V

误码输出

当误码检测到后输出一个脉冲。当进行长时间观测时，用以触发警报等。

最小脉冲宽度	128 时钟周期
跳变时间	<500 ps
输出幅度	额定值：1000mV，0V（低）到 1V（高）
接口	SMA 母头

触发输出

提供了脉冲触发输出到外部仪器。有两种模式：

时钟分频模式：每 256 个时钟速率输出一个脉冲

码型模型：PRBS 码型中可编程脉冲输出位置，或者固定脉冲输出位置（RAM 码型）

最小脉冲宽度	128 个时钟周期（Mode1） 512 个时钟周期（Mode2）
跳变时间	<500 ps
跳变时间	>300mVpp，偏置 650mV
接口	50 欧姆 SMA 母头

误码检测器后面板连接器

检测启动输入

用于触发采集、检测开始。高电平有效。

幅度	LVTTTL (<0.5V 低, >2.5V 高)
门限电平	+1.2V
最小脉冲宽度	128 连续时钟周期
最大重复速率	512 个连续的时钟周期
接口	SMA 母头, >1K 欧姆阻抗, 端接到 0V

误码相关标记输入

允许外部输入信号在误码数据集中提供时间标记。

逻辑电平	LVTTL (<0.5V 低, >2.5V 高)
门限电平	+1.2V
最小脉冲宽度	128 时钟周期
最大重复速率	512 个连续的时钟周期
最大频率	建议 <4000 标记/秒
接口	SMA 母头, >1 k Ω 阻抗, 端接到 0V

整体技术数据

除另行说明外，所有技术规格均受保证。除另行指明外，所有技术数据适用于所有型号。

计算机相关配置

显示	TFT 触摸屏, VGA 640X480
----	----------------------

触摸屏	模拟电阻式
-----	-------

处理器	Core2Duo 或更好
-----	--------------

硬盘	128 GB 或更高
----	------------

DRAM	2 GB 或更高
------	----------

操作系统	Windows 7 专业版
------	---------------

远程控制接口	IEEE-488 (GPIB) 或 TCP/IP
--------	--------------------------

支持的接口	VGA 显示接口
	USB 2.0 (6 个, 二前四后)
	100BASE-T 以太网
	IEEE-488 (GPIB)
	RS232 串口

物理特点

高度	220 毫米 (8.75 英寸)
----	------------------

宽度	394 毫米 (15.5 英寸)
----	------------------

厚度	520 毫米 (20.375 英寸)
----	--------------------

重量

仅限仪器	25 公斤(55 磅)
------	-------------

毛重	34.5 公斤(76 磅)
----	---------------

电源	460 W
----	-------

供电电压	100~240 VAC(±10%), 50~60Hz
------	----------------------------

环境特点

预热时间	20 分钟
工作温度范围	10°C ~35°C (50°F~95°F)
工作湿度	无水汽凝结, 35°C (95°F) , 15 – 65%
认证	LVD 低压指令

订货信息

BERTScope BSX 系列误码率分析仪

所有型号包括：用户手册、电源线、鼠标、三条低损耗电缆。

BSX125	BERTScope BSX 系列 12.5 Gb/s 误码率分析仪
BSX240	BERTScope BSX 系列 24 Gb/s 误码率分析仪
BSX320	BERTScope BSX 系列 32 Gb/s 误码率分析仪

时钟恢复仪器

CR125A	12.5Gb/s 时钟恢复仪器
CR175A	17.5Gb/s 时钟恢复仪器
CR286A	28.6Gb/s 时钟恢复仪器

BSX 选件

FEC 选件	前向纠错仿真
UPM 选件	用户自定义检测器码型匹配
F2 选件	F/2 抖动生成（需要 STR 选件）
J-MAP 选件	增加抖动分离软件
LDA 选件	增加实时数据分析软件
STR 选件	压力信号产生
SLD 选件	增加压力在线数据软件选项（需要 STR 选件）
TXEQ 选件	增加 4 阶发射机均衡
C3 选件	三年校准服务
R3 选件	三年维修服务（含保修期）
R3DW 选件	三年保修服务（含保修期）。3 年期限从客户购买仪器时开始

推荐附件

BSXSICOMB	正弦曲线干扰组合器套件
BSXPCI3EQ	PCIe Gen3 眼图张开器套件
BSXPCI4EQ	PCIe Gen4 眼图张开器套件
CR125ACBL	高性能延时匹配电缆套件 (在 SSC 应用中使用 BERTScope 和 CRU 时要求这一选项)
BSA12500ISI	差分 ISI 板
PMCABLE1M	高精度相位匹配电缆, 长度 1 米
BSARACK	BSA/BSX 机架安装套件



泰克经过 SRI 质量体系认证机构进行的 ISO 9001 和 ISO 14001 质量认证。



产品符合 IEEE 标配 488.1-1987、RS-232-C 及泰克标配规定和规格。

东盟/澳大拉西亚 (65) 6356 3900
比利时 00800 2255 4835*
中东欧和波罗的海 +41 52 675 3777
芬兰 +41 52 675 3777
香港 400 820 5835
日本 81 (3) 67143086
中东、亚洲和北非 +41 52 675 3777
中华人民共和国 400 820 5835
韩国 +822-6917-5084, 822-6917-5080
西班牙 00800 2255 4835*
台湾 886 (2) 2656 6688

澳大利亚 00800 2255 4835*
巴西 +55 (11) 3759 7627
中欧和希腊 +41 52 675 3777
法国 00800 2255 4835*
印度 000 800 650 1835
卢森堡 +41 52 675 3777
荷兰 00800 2255 4835*
波兰 +41 52 675 3777
俄罗斯和独联体 +7 (495) 6647564
瑞典 00800 2255 4835*
英国和爱尔兰 00800 2255 4835*

巴尔干、以色列、南非和其他国际电化学会成员国 +41 52 675 3777
加拿大 1 800 833 9200
丹麦 +45 80 88 1401
德国 00800 2255 4835*
意大利 00800 2255 4835*
墨西哥、中南美洲和加勒比海 52 (55) 56 04 50 90
挪威 800 16098
葡萄牙 80 08 12370
南非 +41 52 675 3777
瑞士 00800 2255 4835*
美国 1 800 833 9200

* 欧洲免费电话号码。如果打不通，请拨打 +41 52 675 3777

了解详细信息。 Tektronix 拥有并维护着一个由大量的应用说明、技术简介和其他资源构成的知识库，同时会不断向知识库添加新的内容，帮助工程师解决各种尖端的技术难题。敬请访问 cn.tek.com。

版权所有 © Tektronix, Inc. 保留所有权利。Tektronix 产品受美国和外国专利权（包括已取得的和正在申请的专利权）的保护。本文中的信息将取代所有以前出版的资料中的信息。保留更改产品规格和价格的权利。TEKTRONIX 和 TEK 是 Tektronix, Inc. 的注册商标。所有提及的其他商标为其各自公司的服务标志、商标或注册商标。



11 Apr 2019 65C-61052-9

