

# 6 シリーズ MSO 用 D-PHY トランスミッタ・テスト・ソリューション

Opt. 6-CMDPHY データ・シート

## D-PHY 設計の詳細な解析



当社の TekExpress® Opt. 6-CMDPHY (D-PHYTX) は、MIPI D-PHY v1.2 仕様で規定されているトランスミッタの適合性テスト/特性評価のための優れた物理層テスト・ソリューションです。当社の 6 シリーズ MSO オシロスコープで D-PHYTX 自動テスト・ソリューションを使用することで、D-PHY データ・リンクの電気/タイミング測定、テスト、デバッグ、特性評価が簡単に行えます。

### 主な特長

- **テスト時間**
  - **完全自動化ソリューション**：ワンクリック操作の D-PHY トランスミッタ・テスト：ハイスピード (HS)、ローパワー (LP)、ローパワー/ハイスピード (LP-HS)、ウルトラ・ローパワー・ステート (ULPS) シーケンス
  - 個々のテスト、またはグループ化されたテストの選択が可能
- **D-PHY v1.2、CTS v1.2 に準拠したテストに完全対応**
  - D-PHY 仕様 v1.2 までに対応した、バス・ターン・アラウンド (BTA)、ウルトラ・ローパワー・ステート (ULPS) 測定を含む、完全自動化テストを実行
- **多様な測定**
  - D-PHYTX は、連続モード、バースト・モード、終端の変動、アイドル時間のバラツキなど多数のシナリオを処理
- **トランスミッタ適合性テスト、その他 (デバッグ)**
  - TekExpress でテスト・パラメータのリミット値を簡単に変更できるため、デバッグ、マージン・テスト、特性評価が容易
  - 連続モードで TekExpress アプリケーションを実行し、データを収集して特性評価を実行
- **信号接続**
  - 低負荷、シングルエンド/差動信号に対応した当社 TDP7700 シリーズ・ハイ・インピーダンス TriMode プロブを使用した MIPI 信号の測定
  - TekFlex™ プロブ・アクセサリによる柔軟な信号接続
- **オフライン/リモート解析**
  - ライブまたは事前に取り込んだ波形を解析
  - テストのリモート実行が可能

### アプリケーション

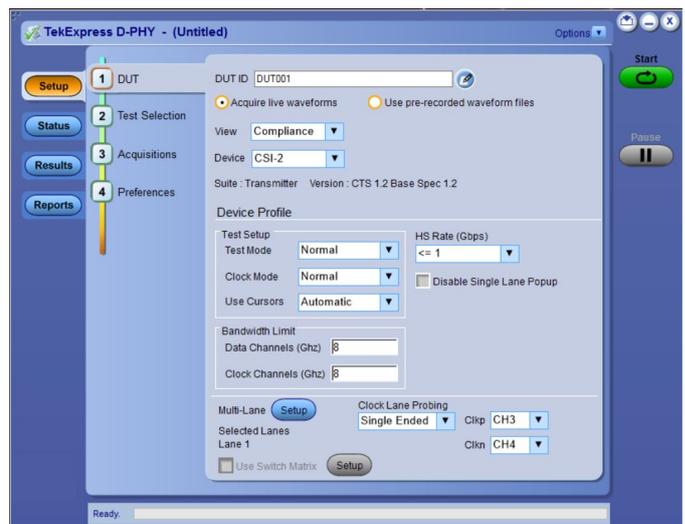
- 車載カメラとディスプレイ
- 携帯カメラとディスプレイ

- D-PHY インタフェースの設計
- DSI-1/CSI-2 の検証
- システムの検証と統合
- 製造テスト

### ワンクリック操作による完全自動化 D-PHY テスト

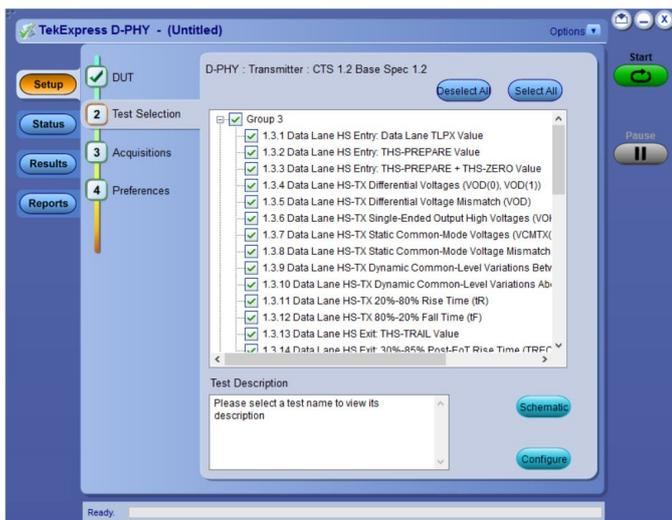
TekExpress D-PHYTX 自動テスト・ソフトウェアは、Opt. 6-WIN (Windows 10 オペレーティング・システム) がインストールされた 6 シリーズ MSO 上で動作します。オシロスコープとテスト・ソフトウェアは統合されており、D-PHY 適合性試験仕様 Revision 1.2 までのスペックに基づいて、D-PHY トランスミッタ・インタフェース/デバイスを自動的に、かつ、シンプル、効率的にテストできます。

D-PHYTX ソフトウェアを使用すれば、測定セットアップやテストの実行も簡単です。直感的なグラフィカル・ユーザ・インタフェース (GUI) により、セットアップに始まり、テスト全体のワークフローが案内されるため、測定のためのセットアップに煩わされることなく、設計やデバッグに集中できます。



ワークフロー・ベースのユーザ・インタフェースにしたがい、テストのセットアップから実行まで簡単に設定

メニューから、仕様にしたがってグループ (HS、LP、HS-LP) を選択するだけでテストを実行できます。

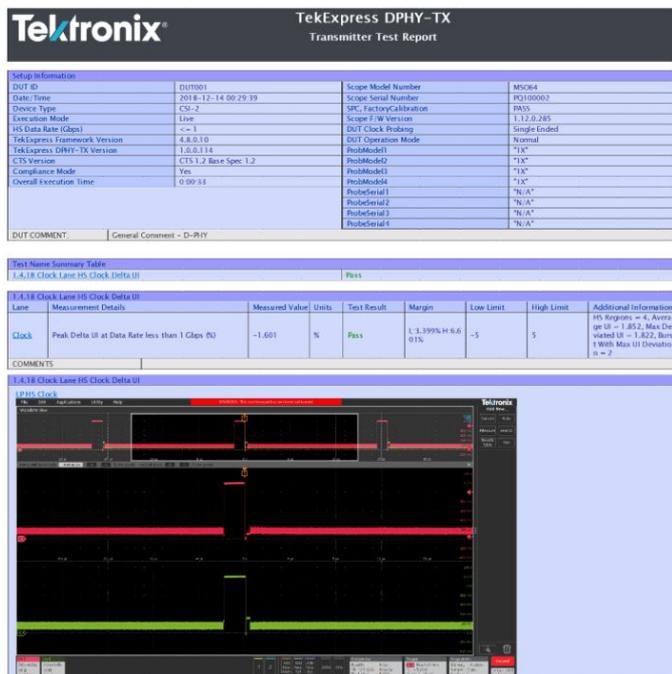


テスト選択メニューからテスト・グループまたはテスト項目を選択

ボタンを押すだけで、選択されたテストの回路図が表示されます。設定ミスを防ぐための接続図も表示されます。

### パス／フェイル・レポート

レポート・タブには、パス／フェイルのステータス、テスト・マージン、DUT のレーンごとのテスト結果のイメージとともに完全なテスト結果が表示されます。



詳細なレポートによるテスト結果

## TDP7700 シリーズ TriMode プローブ (MIPI D-PHY TX 測定用)

MIPI D-PHY アプリケーションには、ハイスピード・モードとロー・パワー・モードがあり、異なる信号源を測定しなければならないため、特有のプロービング要件があります。ハイスピード・モードでは、D-PHY 信号は差動信号、終端モードで動作します。ローパワー・モードでは、D-PHY 信号はシングルエンド信号、非終端モードで動作します。そのため、MIPI D-PHY には、主に次の 2 つのプロービング要件があります。

- 信号負荷を最小にするためにハイ・インピーダンスでなければならない
- 差動モードとシングルエンド・モードの両方に対応する必要がある

当社の TDP7700 シリーズ TriMode プローブは、これらの問題点を解決できるように設計されています。6 シリーズ MSO で TDP7700 シリーズを使用すると、プローブとチップの信号経路が完全に AC 校正され、リアルタイム・オシロスコープに必要な高度な信号忠実度が実現されます。SiGe 技術と呼ばれる革新的な新しいプローブ設計の採用により、現在、将来において必要な帯域幅性能と信号品質を提供します。



ハイ・インピーダンス入力と TriMode 機能を持つ TDP7708 型プローブを使用することで、少ない本数のプローブで D-PHY 測定が可能

TriMode プローブは、一度セットアップするだけで、差動、シングルエンド、コモンモードの測定を確実に実施できるため、作業効率も改善します。この機能により、プローブの接続ポイントをつなぎかえることなく、オシロスコープ上で差動測定、シングルエンド測定、コモンモード測定を切り替えながら作業を進めることができます。

TDP7700 シリーズは、プローブ先端からわずか数ミリの位置に入力バッファを配置し、ソルダダウン・プローブ・チップを採用しています。これにより、MIPI D-PHY 回路の測定における優れた操作性を可能にしました。

TDP7700 シリーズ・プローブには、次のような特長があります。

- チップ上のアクティブ・バッファ増幅器（プローブ入力からバッファまではわずか 3.2mm の距離）
- 8GHz までの優れたステップ応答と低インサーション・ロス
- 低 DUT 負荷（DC : 100k $\Omega$ 、AC : 0.4pF）
- 高い CMRR
- 低ノイズ

## 仕様

D-PHY ベース仕様	Revision 1.2
D-PHY 適合性仕様	Revision 1.2
測定項目	ハイスピード・モードとローパワー・モードの両方 (ULPS と BTA を含む)
<b>Group 1 tests</b>	<b>Data lane LP-TX signaling</b>
1.1.1	Data lane LP-TX Thevenin output high level voltage (VOH)
1.1.2	Data lane LP-TX Thevenin output low level voltage (VOL)
1.1.3	Data lane rise time
1.1.4	Data lane fall time
1.1.5	Data lane LP-TX slew rate versus CLOAD ( $\delta V/\delta tSR$ )
1.1.6	Data lane LP-TX pulse width of exclusive-OR clock (TLP-PULSE-TX)
1.1.7	Data lane LP-TX period of exclusive-OR clock (TLP-PER-TX)
<b>Group 2 tests</b>	<b>Clock lane LP-TX signaling</b>
1.2.1	Clock lane LP-TX Thevenin output high level voltage (VOH)
1.2.2	Clock lane LP-TX Thevenin output low level voltage (VOL)
1.2.3	Clock lane rise time
1.2.4	Clock lane fall time
1.2.5	Clock lane LP-TX slew rate vs. CLOAD ( $\delta V/\delta tSR$ )
<b>Group 3 tests</b>	<b>Data lane HS-TX signaling</b>
1.3.1	Data lane HS entry: data lane TLPX value
1.3.2	Data lane HS entry: THS-PREPARE value
1.3.3	Data lane HS entry: THS-PREPARE + THS-ZERO value
1.3.4	Data lane HS-TX differential voltages (VOD(0), VOD(1))
1.3.5	Data lane HS-TX differential voltage mismatch ( $\Delta VOD$ )
1.3.6	Data lane HS-TX single ended output high voltages (VOHHS(DP), VOHHS(DN))
1.3.7	Data lane HS-TX common-mode voltages (VCMTX(1), VCMTX(0))
1.3.8	Data lane HS-TX common-mode voltage mismatch ( $\Delta VCMTX(1,0)$ )
1.3.9	Data lane HS-TX dynamic common-level variations between 50-450 MHz ( $\Delta VCMTX(LF)$ )
1.3.10	Data lane HS-TX dynamic common-level variations above 450 MHz ( $\Delta VCMTX(HF)$ )
1.3.11	Data lane HS-TX 20%-80% rise time (tR)
1.3.12	Data lane HS-TX 80%-20% fall time (tR)
1.3.13	Data lane HS exit: THS-TRAIL value
1.3.14	Data lane HS exit: 30%-80% Post-EoT rise time (TREOT) value
1.3.15	Data lane HS exit: TEOT value
1.3.16	Data lane HS exit: THS-EXIT value

<b>Group 4 tests</b>	<b>Clock lane HS-TX signaling</b>
1.4.1	Clock lane HS entry: TLPX value
1.4.2	Clock lane HS entry: TCLK-PREPARE value
1.4.3	Clock lane HS entry: TCLK-PREPARE + TZERO value
1.4.4	Clock lane HS-TX differential voltages (VOD(0), VOD(1))
1.4.5	Clock lane HS-TX differential voltage mismatch ( $\Delta$ VOD)
1.4.6	Clock lane HS-TX single ended output high voltages (VOHHS(DP), VOHHS(DN))
1.4.7	Clock lane HS-TX common-mode voltages (VCMTX(1), VCMTX(0))
1.4.8	Clock lane HS-TX common-mode voltage mismatch ( $\Delta$ VCMTX(1,0))
1.4.9	Clock lane HS-TX dynamic common-level variations between 50-450 MHz ( $\Delta$ VCMTX(LF))
1.4.10	Clock lane HS-TX dynamic common-level variations above 450 MHz ( $\Delta$ VCMTX(HF))
1.4.11	Clock lane HS-TX 20%-80% rise time (tR)
1.4.12	Clock lane HS-TX 80%-20% fall time (tR)
1.4.13	Clock lane HS exit: TCLK-TRAIL value
1.4.14	Clock lane HS exit: 30%-80% Post-EoT rise time (TREOT) value
1.4.15	Clock lane HS exit: TEOT value
1.4.16	Clock lane HS exit: THS-EXIT value
1.4.17	Clock lane HS clock instantaneous (UIINST)
1.4.18	Clock Lane HS Clock Delta UI ( $\Delta$ UI)
<b>Group 5 tests</b>	<b>HS-TX Clock-to-Data lane timing</b>
1.5.1	HS entry TCLK-PREValue
1.5.2	HS exit TCLK-POST value
1.5.3	HS clock rising edge alignment to first payload bit
1.5.4	Data-to-Clock skew (TSKEW (TX))
1.5.5	Initial HS Skew Calibration Burst (TSKEWCAL-SYNC, TSKEWCAL)
1.5.6	Periodic HS Skew Calibration Burst (TSKEWCAL-SYNC, TSKEWCAL)
<b>Group 6 tests</b>	<b>LP-TX INIT, ULPS and BTA requirements</b>
1.6.1	INIT: LP-TX initialization period (TINIT, MASTER)
1.6.2	ULPS entry: verification of clock lane LP-TX ULPS support
1.6.3	ULPS exit: transmitted TWAKEUP interval
1.6.4	BTA: TX-Side TTA-GO interval value
1.6.5	BTA: RX-Side TTA-SURE interval value
1.6.6	BTA: RX-Side TTA-GET interval value
<b>プローピング・コンフィグレーション</b>	<b>シングルエンドと差動による取込み</b>
<b>トリガ</b>	クロック連続モードでのクロック・レーン・テストはエッジ・トリガ。その他すべてのテスト、その他すべてのモードではパルス幅トリガとトランジション・トリガを選択

レポート

CSV、PDF、MHT フォーマット (取り込まれたすべての波形のイメージを含む)

## ご注文の際は、以下の型名をご使用ください。

### 必須ハードウェア

オシロスコープ	4GHz以上の周波数帯域を持つ6シリーズMSOオシロスコープ (Opt. 6-BW-4000)
対応計測器	MSO64型
必須オプション	6-WIN (Microsoft Windows 10オペレーティング・システムがインストールされたリムーバブルSSD)

### 必須ソフトウェア

アプリケーション	Opt.	ライセンスの種類
MIPI D-PHY 1.2の自動コンプライアンス・ソリューション	6-CMDPHY	新規購入ライセンス
	SUP6-CMDPHY	アップグレード・ライセンス
	SUP6-CMDPHY-FL	フローティング・ライセンス

### 推奨プローブ

プローブ	内容
TDP7708 (TriMode プローブ)	4本 (Dp、Dn、Cp、Cnの接続用に推奨)
P77STFLXA (ソルダ・チップ。TekFlexコネクタ対応)	2組

### 推奨テスト・フィクスチャ

テスト・フィクスチャ	ベンダ
TMPC-CTB D-PHY 終端ボード (Moving Pixel Company 社製)	テクトロニクスが販売 <sup>1</sup>



当社は SRI Quality System Registrar により ISO 9001 および ISO 14001 に登録されています。



製品は、IEEE 規格 488.1-1987、RS-232-C および当社標準コード&フォーマットに適合しています。



評価対象の製品領域：電子テストおよび測定器の計画、設計／開発および製造。

<sup>1</sup> 詳細については、お近くの当社代理店までお問合せください。



ASEAN/オーストラリア・ニュージーランドと付近の諸島 (65) 6356 3900  
ベルギー 00800 2255 4835\*  
中央/東ヨーロッパ、バルト海諸国 +41 52 675 3777  
フィンランド +41 52 675 3777  
香港 400 820 5835  
日本 81 (3) 6714 3086  
中東、アジア、北アフリカ +41 52 675 3777  
中国 400 820 5835  
韓国 +822-6917-5084, 822-6917-5080  
スペイン 00800 2255 4835\*  
台湾 886 (2) 2656 6688

オーストラリア 00800 2255 4835\*  
ブラジル +55 (11) 3759 7627  
中央ヨーロッパ/ギリシャ +41 52 675 3777  
フランス 00800 2255 4835\*  
インド 000 800 650 1835  
ルクセンブルク +41 52 675 3777  
オランダ 00800 2255 4835\*  
ポーランド +41 52 675 3777  
ロシア/CIS +7 (495) 6647564  
スウェーデン 00800 2255 4835\*  
イギリス/アイルランド 00800 2255 4835\*

バルカン諸国、イスラエル、南アフリカ、その他 ISE 諸国 +41 52 675 3777  
カナダ 1 800 833 9200  
デンマーク +45 80 88 1401  
ドイツ 00800 2255 4835\*  
イタリア 00800 2255 4835\*  
メキシコ、中央/南アメリカ、カリブ海諸国 52 (55) 56 04 50 90  
ノルウェー 800 16098  
ポルトガル 800 08 12370  
南アフリカ +41 52 675 3777  
スイス 00800 2255 4835\*  
米国 1 800 833 9200

\*ヨーロッパにおけるフリーダイヤルです。ご利用になれない場合はこちらにおかけください：+41 52 675 3777

詳細については、当社ウェブ・サイト ([jp.tek.com](http://jp.tek.com) または [www.tek.com](http://www.tek.com)) をご参照ください。

Copyright © Tektronix, Inc. All rights reserved. Tektronix 製品は、登録済みおよび出願中の米国その他の国の特許等により保護されています。本書の内容は、既に発行されている他の資料の内容に代わるものです。また、本製品の仕様および価格は、予告なく変更させていただく場合がございますので、予めご了承ください。TEKTRONIX および TEK は登録商標です。他のすべての商品名は、各社の商標または登録商標です。



16 May 2019 61Z-61487-2

[jp.tek.com](http://jp.tek.com)

**Tektronix**<sup>®</sup>

## テクトロニクス／ケースレイインストルメンツ

お客様コールセンター：技術的な質問、製品の購入、価格・納期、営業への連絡

**TEL: 0120-441-046** ヨリ良い オシロ 営業時間／9:00～12:00・13:00～18:00  
(土日祝日および当社休日を除く)

サービス・コールセンター：修理・校正の依頼

**TEL: 0120-741-046** なんと良い オシロ 営業時間／9:00～12:00・13:00～17:30  
(土日祝日および当社休日を除く)

〒108-6106 東京都港区港南2-15-2 品川インターシティB棟6階