Tel/tronix[®]

TMT4 マージン・テスタ

Margin Tester Datasheet



PCle リンクの健全性評価はわずか2分で実行できます 他に例を見ない、市場初となる PCle テストツー ルです

その第一弾となる Tektronix TMT4 マージン・テスタは、PCIe Gen3 (8GT/s) および Gen4 (16GT/s) デバイスのリンク健全 性を迅速かつ簡単に評価できる専用 PCle テストツールで す。CEM、M.2、U.2、U.3 などのほとんどの PCle フォーム・ ファクタをサポートし、現在提供している PCle デバイスの 大部分とのリンクが可能です。

Margin Tester は、単一の PCle 対応 16 レーン高密度ケーブル とコネクタを使用して、システム基板またはアドインカー ドを数秒でテストすることができます。PCle Gen3 および Gen4 デバイスのトランスミッタおよびレシーバのリンク 健全性のすべての評価は、わずか2分で実施できます。そ れは本当の意味で、独自のものです。

TMT4 マージン・テスタは、PCle のリンク健全性テストの実 行方法に新たな概念を作り出します。試験対象デバイス (DUT) へのアクティブ・リンク・パートナとして、本装置 は、DUT のプリセットおよびリンク・トレーニング・パラ メータを直接制御し、レーンごとまたはプリセットごとに 潜在的な設計上の欠陥に関する洞察を提供します。PCIe Gen3 および Gen4 デバイスのリンク健全性の評価は、これ までになく簡単になりました。

テクトロニクスのイノベーションの最前線で、洞 察力と使いやすさを実現しましょう

TMT4 マージン・テスタは、最新のエンジニア向けに特別に 設計されています。今日、テスト時間と機器のセットアッ プの複雑さは往々にして、設計エンジニアや検証エンジニ アがテストを行う際のボトルネックにつながっています。 TMT4 は、これら2つの課題を念頭に置いて設計されてお り、テスト時間と使いやすさについての要望に対応してい ます。



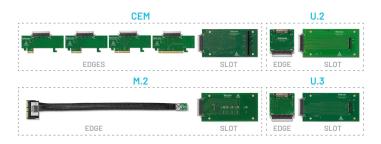
TMT4 では、わずか5分でセットアップしてテストを行うこ とができます。また、最適化されたユーザーインターフェ 一スにより、これまで以上に簡単にテストを行うことがで きます。これにより、テクトロニクスは、PCle Gen 3 および Gen 4 デバイスにおけるリンクの健全性の評価に関して、最 新のエンジニアのニーズに応えてきました。

主な特長

- PCle Gen3 (8GT/s) および Gen4 (16GT/s) の速度をサ ポート
- ・ 最大 16 レーンのリンク幅をサポート
- CEM、M.2、U.2、U.3 デバイスのサポート
- ・ 2 つのスキャンオプション: クイックスキャンとカスタ ムスキャン
- テスト対象の各レーンの DUT トランスミッタ (Tx) ア イ・ダイアグラムおよびリンク・トレーニング・パラメ ータ
- テスト対象の各レーンの DUT 機能レシーバ(Rx)評価

幅広い PCle デバイスに対応するアダプタとケー ブル

TMT4 マージン・テスタプラットフォームは、システム基板 およびアドインカードをテストするための 11 の標準 PCle アダプタをサポートしています。これにより、ユーザは想 定される幅広い DUT をテストし、マザーボード、グラフィ ックス・カード、SSD などの最も一般的な PC コンポーネン トの評価を行うことができます。これは、PCIe デバイスに リンクしてテストするための簡単な方法です。



特定の損失条件に対応する統合ケーブルを備えた M.2 エッ ジ以外のすべてのアダプタは、標準の 16 レーン高密度ケー ブルを使用して簡単に交換できます。これにより、ユーザ は PCle フォームファクタを数秒で簡単に切り替え、テスト 間のダウンタイムを最小限に抑えることができます。



DUT トランスミッタの信号パスのテストがこれ までになく簡単になりました

DUT トランスミッタ (Tx) テストは、DUT のトランスミッ タ・パス性能に関する洞察を数分で提供するように最適化 されています。今日のエンジニアにとって、DUT の全リン ク幅の Tx パフォーマンスの評価には、数日または数週間か かることが頻繁にあります。TMT4マージン・テスタを使用 すると、Gen4 デバイスの高レベルのリンク健全性評価をわ ずか2分で完了できます。

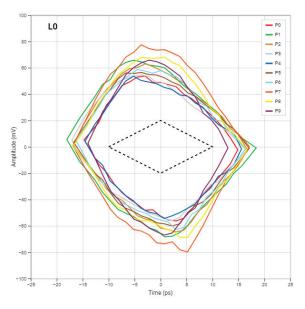
このテストでは、マージン・テスタと DUT の間に形成され たリンクのアイ・アイグラムをすばやく確認し、アイを広 げるために使用される関連するリンク・トレーニング・パ ラメータを表示します。この情報により、チームはより定 期的にリンクのパフォーマンス・チェックを実施し、レー ンとプリセットの組み合わせのグロス・エラーを迅速に特 定できます。

これは、従来のオシロスコープおよび BERT テスト機器の テスト時間が多くの場合ボトルネックとなっている設計エ ンジニアや検証エンジニアにとって特に役立ちます。たと えば、BIOS の変更がリンクの健全性に与える影響を迅速に 確認したい場合は、DUT をスキャンし、BIOS をアップデー

トし、DUTを再スキャンすることで、数分でその変更がリ ンクパフォーマンスに与える影響を評価できます。

アイ・ダイアグラムはかつてないほど高速化されています

DUT Tx テストの一部として、DUT とマージン・テスタの間 に形成されるリンクのエラーのない領域を表す、各レーン とプリセットの組み合わせのアイ・ダイアグラムがユーザ に表示されます。



マージン・テスタの大きな利点は、ユーザがこれらのアイ・ ダイアグラムを生成する速度にあります。アイはリアルタ イムでユーザに表示されるため、数秒で結果を表示するこ とができます。この速度により、DUT リンクの健全性に関 する洞察を得る時間が劇的に短縮されます。エンジニアに とって市場投入までの時間的なプレッシャが高まる中、マ ージン・テスタは設計チームと検証チームにかつてないほ ど迅速に洞察を提供するためにステップアップしていま す。

リンク・トレーニング・パラメータ:アイ・ダイアグラム がすべてとは限りません

マージン・テスタでは、アイ・ダイアグラムを表示するこ とでリンクのパフォーマンスを示すだけでなく、生成され たアイを最大化するためにマージン・テスタのレシーバが どのように調整されたかも表示されます。リンク形成のた めに一部のアイは特に高いレベルのイコライゼーションを 必要とする場合があるため、両方の情報を持つことは、パ フォーマンスを理解する上で重要です。ユーザに表示され る表において、マージン・テスタは、アイ開口部を最大化 するために使用される減衰、VGA (ゲイン)、CTLE、および 5つの DFE タップ値を表示します。これにより、ユーザは 表示されている各アイ・ダイアグラムに必要なイコライゼ ーション量をすばやく確認できます。以下の表に、これら のイコライゼーション設定の各々において可能な値の範囲 を示します。

| イコライゼーショ ン | 可能な設定の数 | レンジ |
|---------------|---------|--|
| 減衰 | 8 | -10.0dB~-2.0dB |
| VGA | 15 | 0.0dB∼+ 8.0dB |
| CTLE | 32 | +2.0dB~+ 15.0dB |
| DFE タップ 1 | 256 | -55.0mV~+55.0mV (typ ¹) |
| DFE タップ 2 | 128 | -44.0mV~+43.3mV |
| DFE タップ 3 | 128 | -22.0mV~+21.7mV |
| DFE タップ 4 | 128 | -16.0mV~+15.8mV |
| DFE タップ 5 | 128 | -11.0mV~+10.8mV |

DUT Tx

| | • • • | | | | | | | | | | |
|------|--------|---------|----------|----------|---------|--------|---------|---------|---------|---------|---------|
| Lane | Preset | EW | EH | ATT | CTLE | GAIN | DFE(1) | DFE(2) | DFE(3) | DFE(4) | DFE(5) |
| 0 | 9 | 30.1 ps | 130.0 mV | -10.0 dB | 12.1 dB | 4.6 dB | 38.6 mV | 2.1 mV | 0.7 mV | -4.0 mV | -3.1 mV |
| 1 | 6 | 33.2 ps | 111.7 mV | -10.0 dB | 11.6 dB | 2.3 dB | 28.4 mV | 3.4 mV | -1.0 mV | -0.3 mV | -1.4 mV |
| 2 | 9 | 27.1 ps | 104.8 mV | -10.0 dB | 12.5 dB | 3.4 dB | 32.5 mV | 4.8 mV | 1.0 mV | -2.0 mV | -0.2 mV |
| 3 | 6 | 31.9 ps | 97.9 mV | -10.0 dB | 10.8 dB | 2.3 dB | 28.4 mV | -0.7 mV | 1.4 mV | -0.5 mV | 0.0 mV |
| 4 | 9 | 31.1 ps | 114.2 mV | -10.0 dB | 10.4 dB | 2.3 dB | 22.3 mV | 4.8 mV | 1.7 mV | -2.0 mV | 0.0 mV |
| 5 | 9 | 31.5 ps | 104.8 mV | -10.0 dB | 12.5 dB | 4.6 dB | 36.6 mV | -3.4 mV | 0.7 mV | -2.0 mV | -1.9 mV |
| 6 | 9 | 29.6 ps | 116.6 mV | -10.0 dB | 11.6 dB | 3.4 dB | 28.4 mV | 2.1 mV | 0.3 mV | -0.5 mV | -1.0 mV |
| 7 | 9 | 30.1 ps | 117.8 mV | -10.0 dB | 11.6 dB | 3.4 dB | 26.4 mV | 4.1 mV | 0.7 mV | -2.5 mV | -1.2 mV |
| 8 | 9 | 27.3 ps | 100.3 mV | -10.0 dB | 12.1 dB | 3.4 dB | 26.4 mV | 4.1 mV | 1.4 mV | -1.0 mV | -2.1 mV |
| 9 | 9 | 30.6 ps | 118.2 mV | -10.0 dB | 9.5 dB | 2.3 dB | 24.4 mV | 0.0 mV | 1.4 mV | 1.0 mV | 1.4 mV |
| 10 | 9 | 28.0 ps | 112.9 mV | -10.0 dB | 9.1 dB | 2.3 dB | 18.3 mV | 2.8 mV | 4.5 mV | 1.3 mV | 1.2 mV |
| 11 | 9 | 27.2 ps | 105.6 mV | -10.0 dB | 9.5 dB | 2.3 dB | 22.3 mV | 2.1 mV | 1.7 mV | 0.5 mV | -0.9 mV |
| 12 | 6 | 32.7 ps | 107.3 mV | -10.0 dB | 10.8 dB | 3.4 dB | 36.6 mV | 2.8 mV | 4.5 mV | -0.3 mV | -1.2 mV |
| 13 | 9 | 27.9 ps | 114.2 mV | -10.0 dB | 10.8 dB | 2.3 dB | 20.3 mV | 8.3 mV | -0.7 mV | -0.8 mV | 0.0 mV |
| 14 | 6 | 31.9 ps | 119.4 mV | -10.0 dB | 10.8 dB | 2.3 dB | 22.3 mV | 1.4 mV | 2.1 mV | 1.3 mV | -0.7 mV |
| 15 | 9 | 30.2 ps | 162.9 mV | -10.0 dB | 10.8 dB | 3.4 dB | 26.4 mV | 8.9 mV | 4.5 mV | 0.3 mV | -0.5 mV |

これらの設定を表示することで、エンジニアは、アイ・ダ イアグラムとともにリンクのパフォーマンスを簡単に把握 できるだけでなく、アイを広げるために使用されるイコラ イゼーションを深く理解するためにレイヤーを掘り下げる こともできます。アイが大きく開いていても、イコライゼ ーション設定が最大に押し上げられている場合、そのレー ンとプリセットの組み合わせについてパフォーマンス上の 考慮事項がいくつかあることを示している可能性がありま す。アイ・ダイアグラムだけがすべてとは限りません。

DUT レシーバ(Rx) テスト機能は、DUT のレシーバ・パス の機能評価です。このテストは、エラーが返される前に、 マージン・テスタから送信される信号を動作範囲内でどの 程度減少させることができるかを判断することを目的とし ています。これにより、エンジニアは、わずか 30 秒で機能 的な Rx リンクの健全性パフォーマンスを簡単に評価でき るため、既存の機器と比較して貴重な時間と労力を節約で きます。

| DI | IT | Dv |
|----|----|----|

| Lane | Preset | C ₀ Test Range | Link Errors |
|------|--------|---------------------------|-----------------------|
| 0 | 4 | 40 down to 14 | @ C ₀ = 14 |
| 1 | 5 | 36 down to 16 | None |
| 2 | 5 | 36 down to 16 | None |
| 3 | 6 | 35 down to 17 | @ C ₀ = 18 |
| 4 | 5 | 36 down to 16 | None |
| 5 | 5 | 36 down to 16 | @ C ₀ = 31 |
| 6 | 5 | 36 down to 16 | None |
| 7 | 5 | 36 down to 16 | @ C ₀ = 19 |
| 8 | 6 | 35 down to 17 | None |
| 9 | 4 | 40 down to 14 | @ C ₀ = 37 |
| 10 | 8 | 30 down to 21 | @ C ₀ = 21 |
| 11 | 5 | 36 down to 16 | @ C ₀ = 17 |
| 12 | 8 | 30 down to 21 | None |
| 13 | 5 | 36 down to 16 | @ C ₀ = 17 |
| 14 | 6 | 35 down to 17 | None |
| 15 | 8 | 30 down to 21 | @ C ₀ = 23 |

この簡単なテストは、マージン・テスタと DUT の間のリン ク・トレーニングで構成され、DUT が通信のプリセットを 選択します。マージン・テスタは、メインカーソル値をレ ーン/プリセットごとに、予想される動作範囲内でドロッ プすることで、送信される振幅を段階的に下げます。

このアプローチにより、ユーザは 1 分以内に Rx パフォーマ ンスを高レベルで評価し、他の装置でさらに調査が必要な 問題レーンがあるかどうかを判断できます。エラーが示さ れない場合、これは機能的に合格とみなされます。エラー が表示された場合は、エラーが発生したメインカーソル値 がユーザに表示され、テストは機能的に不合格とみなされ ます。

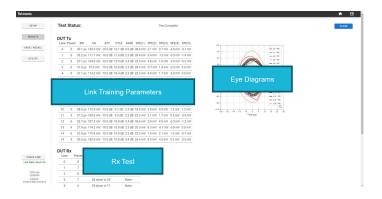
複数のスキャンオプションから選択できます

TMT4 には2つのスキャンオプションがあります。クイッ クスキャンとカスタムスキャン。どちらのスキャンタイプ にも、DUT Tx テストと DUT Rx テストが含まれており、同じ 物理的セットアップから実行できますが、ユーザは異なる レベルの制御を行うことができます。各スキャンオプショ ンにはそれぞれ利点があります。

クイックスキャン:リンクの健全性評価の最速オプション

クイックスキャンは、テストにおいて特定のパラメータを 制御するユーザの能力を最小限に抑えた、最速のオプショ ンとして開発されました。その目的は、DUT の指定速度と 最大幅(Gen4x16 まで)へのナチュラル・リンク・トレーニ ングの後で、DUT とマージン・テスタの間のリンクがどの ように実行されるかの結果を提供することです。

¹ DFE タップ1は広範囲の値を持ちますが、通常は指定範囲内です。

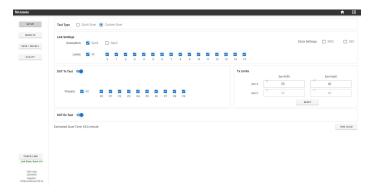


このテストでは、設計プロセス全体を通してナチュラル・ リンク・ネゴシエーション後にリンク健全性の評価をより 頻繁に行うことができ、物理層、ファームウェア、および BIOS 設定が時間の経過とともに変化することを一般的な 傾向として確認できます。結果には、トレーニングされた 各レーンからネゴシエートされたプリセットまでのアイ・ ダイアグラム、関連するリンク・トレーニング・パラメー タ、および機能 Rx テストが数分以内にすべて含まれます。 これにより、ユーザは、従来のテスト機器のセットアップ でかかる時間よりも速く、TMT4と DUT が形成するリンクの 健全性を評価できます。

Gen4x16 リンクでのおおよそのテスト時間: 2~4 分 カスタムスキャン:リンク健全性評価の包括的なオプショ

カスタムスキャンでは、ユーザはより柔軟にテストを行う ことができ、特定のテスト・パラメータにフォーカスし、 より綿密な Tx 信号パスの評価を行うことができます。カ スタムスキャンでは、次の項目を選択できます。

- 世代 (PCle Gen3 または Gen4)
- レーン(指定されたリンク幅内)
- プリセット (プリセット 0-プリセット 9)
- クロック設定(SSC または SRIS)
- パス/フェイル・リミット(ユーザ指定)



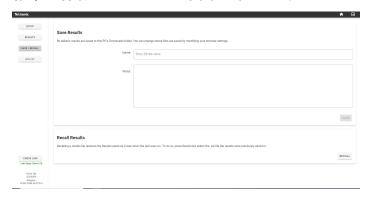
カスタムスキャンは、特定のレーン・プリセットの組み合 わせを詳細に調査することが必要な場合、またはすべての レーンとプリセットのより包括的なテストを希望する場合 に使用します。ユーザは独自のパス/フェイル・リミット を指定でき、マージン・テスタは、これらの指定された制 限値から外れた結果にフラグを付けます。



カスタムスキャンの結果は、クイックスキャンの場合とは 異なります。カスタムスキャンでは、階層化された結果構 造により、テストされた世代に基づき、または指定された 世代のテストタイプごとにデータを展開したり閉じたりで きます。Tx アイ・ダイアグラムとリンク・トレーニング・ パラメータ・テーブルの結果はどちらも、テストされたレ ーンまたはテストされたプリセットごとに結果を表示する ように設定できます。これにより、ユーザはすべてのチャ ートの結果をすばやく表示し、30分以内に最大160のレー ン・プリセットの組み合わせについて特定のレーンまたは プリセットのグループのパフォーマンスについて結論を出 すことができます。

Gen4x16 すべてのレーン/プリセットでのおおよそのテス ト時間: 25~30分

結果の保存と呼び出しが簡単に行えます



スキャンの結果は、素早く簡単に、zip ファイルに保存できま す。リンク・トレーニング・パラメータや未処理のアイ・ ダイアグラム測定値などのすべての表データは.csv ファイ ルとして保存され、アイ・ダイアグラム画像は.png ファイ ルとして保存されます。

様々なユーザ・インタフェース・オプション

TMT4 マージン・テスタは、フロントパネルの UI、Web ブラ ウザの UI、または REST API の 3 つの個別のユーザ・インタ ーフェースを使用して制御できます。Web ブラウザと REST API の両方を使用すると、ユーザは装置をリモートで 制御できます。

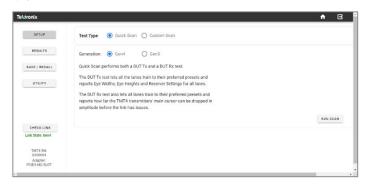
フロントパネルの UI: 迅速にテストを実施できます



フロントパネルのユーザ・インターフェースは簡易的な使 用のみを目的としており、クイックスキャンの実行、結果 の確認、データのエクスポート、およびユニットの IP アド レスへのアクセスを可能にします。カスタム・スキャンを 実行するには、Web ブラウザのユーザ・インターフェイス または REST API を介したプログラム・インターフェイスを 使用する必要があります。

Web ブラウザの UI リモートでの使用とユーザ制御の向上

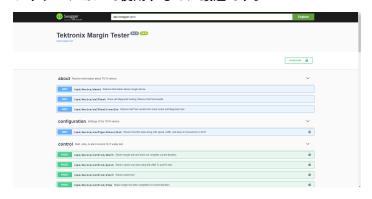
Web ベースのブラウザ・インターフェイスは、フロントパ ネルを介して利用できるものよりも多くのマージン・テス タの機能へのアクセスを望むユーザに最適です。このイン ターフェイスから、クイックスキャンとカスタムスキャン、 結果の保存/呼び出し、ユーティリティ・メニューにアク セスして、ファームウェアのリビジョンを表示したり、エ ラーログをエクスポートしたりできます。これらはすべ て、直感的で使いやすい Web ベースの UI から実行できま す。



Web ベースのブラウザ・インターフェイスにアクセスする には、ユーザは装置の背面にあるイーサネットポートを使 用して、マージン・テスタをローカルネットワークに接続 するか、またはポイントツーポイントで PC に接続する必 要があります。マージン・テスタには、一旦ローカル・ネ ットワークまたは PC に接続すると設定される専用の IP ア ドレスがあり、ユーザはマージン・テスタに表示される IP アドレスを Google Chrome、Firefox、および Microsoft Edge など のサポートされている Web ブラウザに入力することで、UI に接続できます。

プログラム可能な REST API: リモートでの使用と自動化

マージン・テスタは、REST API を介したプログラムによる 制御もサポートします。API を使用すると、ユーザはプログ ラム言語を選択でき、エンジニアがオートメーション・ア プリケーションで使用するのに最適です。



REST API の使用方法に関するマニュアルは、『TMT4 マージ *ン・テスタのユーザ・マニュアル*』に記載されています。

DUT の要件

マージン・テスタが DUT を正常にスキャンするには、DUT がサポートする必要がある一連の最小要件があります。こ れには、以下が含まれます。

- DUT は、Gen3 (8GT/s) または Gen4 (16GT/s) の速度 でLO状態を達成できる必要があります。
- DUT は PCle プロトコル対応であり、PERST (リセット) 信号を処理できる必要があります。
- 少なくとも x1 幅のリンク・トレーニングが必要です。
- ・ 選択されたテスト対象のレーンは、現在のリンク幅内で ある必要があります。
- DUT は、プロトコルを介して強制的に異なる Tx プリセ ットにできる必要があります。
- DUT は、手動介入なしに独自の制御で LO に戻ることが できる必要があります。
- アドインカードは、必要に応じて 75W を超える独自の 電力をサポートする必要があります。TMT4 は AIC に最 大 75W を供給します。
- エンドポイントの DUT はアドインカードとして設定す る必要があり、ルート・ポートの DUT はシステム基板 として設定する必要があります。

• Rx テストを実行するには、DUT はマージン・テスタから標準 PCI プリセット (0-9) を選択する必要がありま す。

仕様

すべての仕様は特に断りのないかぎり、代表値です。すべての仕様は、特に断りのないかぎり、すべての機種に適用され ます。

サポートされている PCle 世 第3世代および第4世代

PCle プリセットをサポート プリセット 0~9

サポートされている PCle ア ダプタ

| アダプタ ² | 幅 | DUT |
|----------------------|-----|---------|
| CEM エッジ | x1 | マザーボード |
| CEM エッジ | x4 | マザーボード |
| CEM エッジ | x8 | マザーボード |
| CEM エッジ | x16 | マザーボード |
| CEM スロット | x16 | アドインカード |
| M.2 エッジ ³ | x4 | マザーボード |
| M.2 スロット | x4 | アドインカード |
| U.2 エッジ | x4 | マザーボード |
| U.2 スロット | x4 | アドインカード |
| U.3 エッジ | x4 | マザーボード |
| U.3 スロット | x4 | アドインカード |

典型的な挿入損失

| 挿入損失コンポーネント ⁴ | 4GHz(代表値) | 8GHz(代表值) |
|--------------------------|-----------|-----------|
| TMT4 | 1.4 | 2.6 |
| TMT4 ケーブル | 1.4 | 3 |
| CEM エッジ x1 | 0.5 | 1.5 |
| CEM エッジ x4 | 0.5 | 1.5 |
| CEM エッジ x8 | 0.5 | 1.5 |
| CEM エッジ x16 | 0.5 | 1.5 |
| CEM スロット x16 | 7.1 | 13.5 |
| M.2 エッジ ⁵ | 1.6 | 3.5 |
| M.2 スロット | 7.5 | 13.5 |
| U.2 エッジ | 1.3 | 1.9 |
| U.2 スロット | 5.3 | 10 |
| U.3 エッジ | 1.1 | 1.6 |
| U.3 スロット | 5.4 | 10 |

電源 240W

² アダプタを通過する信号パスは、損失のないように設計されています。詳細については、一般的な挿入損失表を参照してください。

³ M.2 エッジ・アダプタは、様々な損失制約により独自の統合ケーブルを備えています。

⁴ 典型的な損失測定値は、シミュレーション、タイプテスト、およびメーカーのデータから取得されています。

⁵ M.2 エッジ・アダプタは TMT4 ケーブルをセットアップで使用しません。

物理特性

| 寸法 | 保護カバー、ハンドル、脚を 含む | 保護カバーなし、50Ω コネク タを含む |
|----|---------------------|-------------------------|
| 長さ | 286 mm | 277 mm |
| 高さ | 150 mm | 147 mm |
| 幅 | 206 mm | 200 mm |

環境仕様

| 属性 | 仕様 |
|-------|--|
| 温度 | 動作時:0℃~+50℃、最大勾配 15℃/h、結露なきこと |
| | 非動作時 :−40°C~+ 71°C(最大勾配 30°C/h) |
| 湿度 | 動作時: |
| | + 30℃までは相対湿度(RH)5~95% |
| | + 30℃超、+ 40℃以下で 5%~75%の相対湿度(RH)、 |
| | +40℃超、50℃以下で 45%の相対湿度(RH)、結露なきこと |
| | 非動作時: |
| | + 30℃までは相対湿度(RH)5~95% |
| | +40℃超、+71℃以下で 5%~45%の相対湿度(RH)、結露なきこと |
| 高度 | 動作時:最高 3,000m(高度が 1,500m を超えると 300m ごとに最大動作温度が 1°C低下) |
| | 非動作時 :最高 12,000m |
| 機械的衝撃 | 動作時: ハーフサインの機械的衝撃、ピーク振幅: 50g、持続時間: 11msec、各軸方向に3回(合計18回)(軍用規格 MIL-PRF-28800F クラス3) |

ご注文情報

以下のステップに従って、お客様の測定のニーズに合わせて、最適な装置、アダプタおよびオプションを選択してくださ

ステップ1:装置とアダプタを選択します

| 型名 | 説明 |
|-------------------|---------------------------------|
| TMT4 | Tektronix マージン・テスタ(PCle Gen4 用) |
| PCIE4-CEM-EDGEX1 | PCle 4.0x1 CEM エッジ・フィンガ・アダプタ |
| PCIE4-CEM-EDGEX4 | PCle 4.0x4 CEM エッジ・フィンガ・アダプタ |
| PCIE4-CEM-EDGEX8 | PCle 4.0x8 CEM エッジ・フィンガ・アダプタ |
| PCIE4-CEM-EDGEX16 | PCle 4.0x16 CEM エッジ・フィンガ・アダプタ |
| PCIE4-CEM-SLOTX16 | PCle 4.0x16 CEM スロット・アダプタ |
| 表(続く) | |

| 型名 | 説明 |
|----------------------|---|
| PCIE4-M2.22-EDGE | PCle 4.0 M.2 22mm M タイプ・エッジ・フィンガ・アダプタおよびケーブル |
| PCIE4-M2-SLOT | PCle 4.0 M.2 M タイプ・スロット・アダプタ |
| PCIE4-M2.22-EXTENDER | PCI4-M2.22-エッジ・アダプタ/ケーブル用交換用エクステン ダ 5 個 |
| PCIE4-U2-EDGE | PCle 4.0 U.2 エッジ・フィンガ・アダプタ |
| PCIE4-U2-SLOT | PCle 4.0 U.2 スロット・アダプタ |
| PCIE4-U3-EDGE | PCle 4.0 U.3 エッジ・フィンガ・アダプタ |
| PCIE4-U3-SLOT | PCle 4.0 U.3 スロット・アダプタ |
| PCIE4-CABLE | PCIE4-M2.22-エッジを除くすべての PCIE4 アダプタ用アクセ サリケーブル |
| PCIE4-ADAPTER-BAS | スロット·アダプタを保持し安定させるためのアクセサリベ ース |
| PCIE4-PRO-BUNDLE | ハードケース入りのすべての PCle 4.0 アダプタ |

ステップ2:電源ケーブル・オプションの選択

| 電源コードのオプション | 説明 |
|----------------|----------------------------|
| A0 | 北米仕様電源プラグ (115V、60Hz) |
| フラットトップ 2(A1) | ユニバーサル欧州仕様電源プラグ(220V、50Hz) |
| フラットトップ 2(A2) | イギリス仕様電源プラグ (240V、50Hz) |
| フラットトップ 2(A3) | オーストラリア仕様電源プラグ (240V、50Hz) |
| フラットトップ 2(A5) | スイス仕様電源プラグ (220V、50Hz) |
| フラットトップ 2(A6) | 日本仕様電源プラグ(100V、50/60Hz) |
| フラットトップ 2(A10) | 中国仕様電源プラグ(50Hz) |
| フラットトップ 2(A11) | インド仕様電源プラグ(50Hz) |
| フラットトップ 2(A12) | ブラジル仕様電源プラグ(60Hz) |
| A99 | 電源コードなし |

ステップ3:サービス・オプションを選択します

TMT4 のサービス・パッケージで投資と稼働時間を保護します。

TMT4 マージン・テスタの校正と延長保証プランをご利用いただくと、ご購入品の長期的価値を最適化し、維持費用を抑え ることができます。プランには、部品、作業、2日間の発送作業をカバーする標準型保証の延長や、通常使用による損傷、 事故による破損、ESD または EOS をカバーする修理と交換を含めたトータル保証サービス・プランなどが用意されていま す。TMT4 製品で利用可能な特定のサービス・オプションについては、以下の表を参照してください。工場修理プランと比 較することもできます www.tek.com/en/services/factory-service-plans。

また、テクトロニクスは、電子テストおよび計測機器の全ブランドに対応する業界トップの認定校正サービス・プロバイ ダーであり、9,000 社のメーカーの 140,000 以上のモデルに対するサービスを行っています。世界各地に 100 以上のラボを 有するテクトロニクスは、お客様に合わせた総合的校正プログラムを、市場価格かつ OEM 品質レベルで提供するグローバ ル・パートナーです。当社の総合的校正サービスの機能をご覧ください www.tek.com/en/services/calibration-services。

| サービス・オプション | 説明 |
|----------------|---|
| Т3 | 3年トータル保証サービス・プラン通常使用による損傷、事故による破損(ESD または EOS を含む)がすべて修理または交換の対象となるのに加えて、さらに予防的な保守も行われます。機器の返却によって発生するサービス中断期間は5日間で、カスタマ・サポートを優先的にご利用になれます。 |
| T5 | 5年トータル保証サービス・プラン通常使用による損傷、事故による破損(ESD または EOS を含む)がすべて修理または交換の対象となるのに加えて、さらに予防的な保守も行われます。機器の返却によって発生するサービス中断期間は5日間で、カスタマ・サポートを優先的にご利用になれます。 |
| R3 | 標準保証期間を3年に延長。部品、作業、国内2日の発送を保証。保証がない場合よりも 迅速な修理対応。すべての修理で校正とアップデートを実施。手続きは不要。電話一本で 修理プロセスが開始。 |
| R5 | 標準保証期間を5年に延長。部品、作業、国内2日の発送を保証。保証がない場合よりも 迅速な修理対応。すべての修理で校正とアップデートを実施。手続きは不要。電話一本で 修理プロセスが開始。 |
| G3 | 3年間のゴールド・サービス・プラン。ESD/EOSを含むすべての製品故障の迅速な修理、 ダウンタイムを短縮するための修理期間中の代替製品の提供または高性能製品との交換、 優先カスタマ・サービスを含む。 |
| G5 | 5年間のゴールド・サービス・プラン。ESD/EOSを含むすべての製品故障の迅速な修理、 ダウンタイムを短縮するための修理期間中の代替製品の提供または高性能製品との交換、 優先カスタマ・サービスを含む。 |
| C3 | 3年間の校正サービス必要に応じて、推奨される校正間隔でトレーサブル校正または機能 検証が実施されます。保証期間には初回の校正に加えて、2年間の校正サービスが含まれ ます。 |
| フラットトップ 2 (C5) | 3年間の校正サービス必要に応じて、推奨される校正間隔でトレーサブル校正または機能 検証が実施されます。保証期間には初回の校正に加えて、4年間の校正サービスが含まれ ます。 |



テクトロニクスは ISO 14001: 2015 および ISO 9001: 2015 (DEKRA 認証) を取得しています。

ASEAN/オーストラレーシア (65) 6356 3900

ベルギー 00800 2255 4835* 中東欧諸国およびベルト諸国 +41 52 675 3777 フィンランド +41 52 675 3777 香港 400 820 5835

日本 81 (120) 441 046 中東、アジア、および北アフリカ +41 52 675 3777 中華人民共和国 400 820 5835

中華人民共和国 400 820 5835 韓国 +822 6917 5084, 822 6917 5080 スペイン 00800 2255 4835* 台湾: 886 (2) 2656 6688 オーストリア 00800 2255 4835*

ブラジル +55 (11) 3759 7627 中央ヨーロッパおよびギリシャ +41 52 675 3777 フランス 00800 2255 4835* インド 000 800 650 1835 ルクセンブルク +41 52 675 3777 オランダ 00800 2255 4835* ポーランド +41 52 675 3777 ロシアおよび CIS 諸国 +7 (495) 6647564 スウェーデン 00800 2255 4835* イギリスおよびアイルランド 00800 2255 4835* **バルカン半島諸国、イスラエル、南アフリカ、および他の ISE 諸国** +41 52 675 3777

カナダ 1 800 833 9200 デンマーク +45 80 88 1401 ドイツ 00800 2255 4835* イタリア 00800 2255 4835*

メキシコ、中南米およびカリブ海域 52 (55) 56 04 50 90

ノルウェー 800 16098 ポルトガル 80 08 12370 南アフリカ +41 52 675 3777 スイス 00800 2255 4835* 米国 1 800 833 9200

*欧州のフリーダイヤル番号つながらない場合は次の番号におかけください: +41 52 675 3777

詳細情報については、Tektronix は、総合的に継続してアプリケーション・ノート、テクニカル・ブリーフおよびその他のリソースのコレクションを発展させ、技術者が最先端で仕事ができるように手助 けをします。Web サイト(*jp.tek.com*)をご参照ください。

Copyright © Tektronix, Inc. All rights reserved.テクトロニクス製品は、登録済および出願中の米国その他の国の特許等により保護されています。本書の内容は、既に発行されている他の資料の内容に代わるものです。また、本製品の仕様および価格は、予告なく変更させていただく場合がございますので、予めご了承ください。TEKTRONIX および TEK は登録商標です。他のすべての商品名は、各社の商標または登録商標です。

