

调试和验证高性能混合信号设计

应用文章

介绍

现代嵌入式计算系统逐步因为纳入高速总线、行业标准子系统和更加一体化功能的芯片而变得更加强大。它们也变得越来越复杂，对信号质量更为敏感，并要耗费更多的时间来进行故障排除。

虽然许多技术标准常用在高性能数字系统，主要测试的

要求是要确保所有内容同步和作为一个无缝的、统一的整体执行。终端设备可能包含多个子系统，其中一些需要彼此间沟通以及与外部世界沟通。调试和验证高性能混合信号设计，作为一体化测试的扩展，必须验证一体化功能的时序和子系统间的通信。这项测试不仅要求测试工具能够评估单个组成部分，而且能够评估整个系统。

应用文章

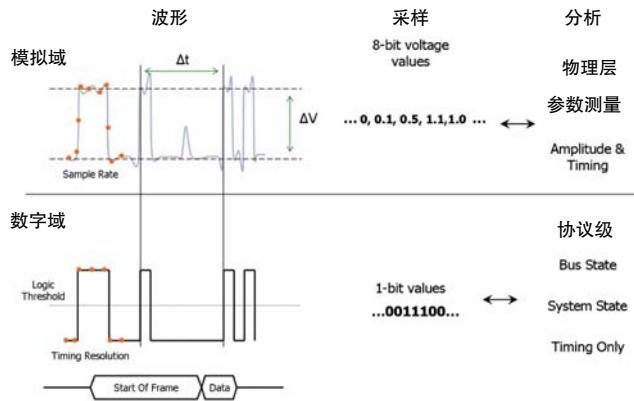


图 1: 模拟和数字测量的区别



图 2: MSO70000 可以提供模拟和数字信号的相关观测

系统测试概览

为了提高系统的功能和性能,工程师经常要在设计过程中同时与模拟信号和数字信号打交道。这样往往会使测试工作变得复杂,需要借助专业的测试工具去观测被测设备中各个测试点发生了什么情况。比如在模拟信号测试中,需要得到精确的伏值以执行诸如幅度,时序和眼图测量的物理层分析。示波器正是这种测试所需要的主要工具。数字系统测试只需要逻辑状态值并且可能仅需要时序信息。通过时间相关性,可以执行很多数字信号总线或协议层测试。数字系统测试和调试可能需要触发总线的特殊周期,比如内存的读写。逻辑分析仪的多总线测试能力,使其典型地运用于数字系统测试中。

在许多情况下,当硬件和软件工程师一起工作以解决特殊故障的根源时,他们需要观测一条总线上的所有信息—包括电子表述和更高层次的描述,比如说一系列总线协议的解码。许多设计有数目庞大的硬件组成部分用来执行特定的任务,这些组件分布在电路板的不同位置。为了测试各组件间的相互作用,工程师必须对被测设备进行系统级观测。这样做的挑战在于确保能够同步操作各个组件,这意味着测试仪器需要在提供精确的时序性能信息的同时还能够观测和分析高层次的数据。

混合信号示波器由于兼具模拟信号描述能力和数字总线事件和时序分析能力而成为理想的系统调试工具。混合信号以及数字设计和验证都得益于混合信号示波器的3个主要功能:时序相关性、状态可视性和数据判定性。

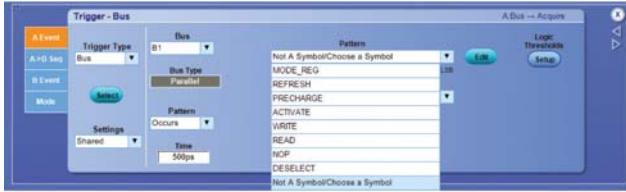


图 3: 触发用户自定义总线



图 4: 内存读取周期的总线判定触发

模拟信号和数字信号的时序相关性

模拟和数字信号的时间相关可以极大地提升调试和验证的效率。在混合信号控制系统里，基于软件的控制回路行为可以和模拟激励和响应信号相关联。调试系统时，不正确的数字状态(如无效字符)可以被更容易地追踪到物理层中更低层次的信号影响(如数据相关抖动)。

当调试数字系统时，了解事件发生的始末非常有价值。例如，内存存取在什么位置？信息数据包来源于哪儿？总线故障出现时 ASIC 的状态是什么？查明根本原因通常需要得到低层次或物理层的详细信息，然而最有效的方法往往是搞清楚高一级的系统处于什么状态。能够捕捉信号通过系统时的不同状况，可以更快的得出关键性结论。

分析特定周期类型往往是必要的，比如在一个特定内存条上读取周期和书写时序抖动的信号完整性。像DDR这样的高端信号方案使调试工作变得复杂。当周期信息分布在不同的数字信号时，需要高级触发以实时响应。因此只有在特殊总线周期内，有效的调试需要探测信号故障。数字码型判定可以应用于逻辑错误触发类型以实时监测诸如读取过程中出现的毛刺的信号故障。

应用文章

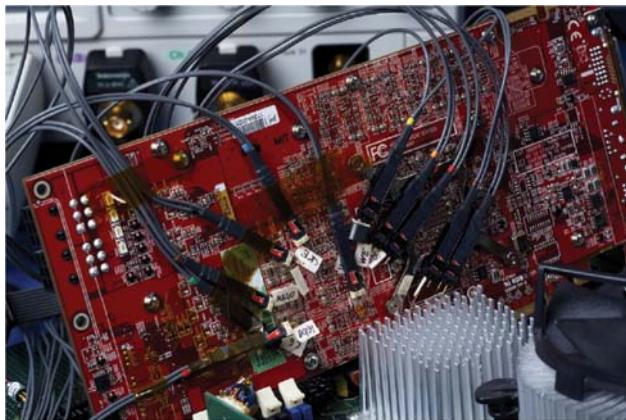


图 5: P6780 差分逻辑探头连接到 GDDR5 显卡

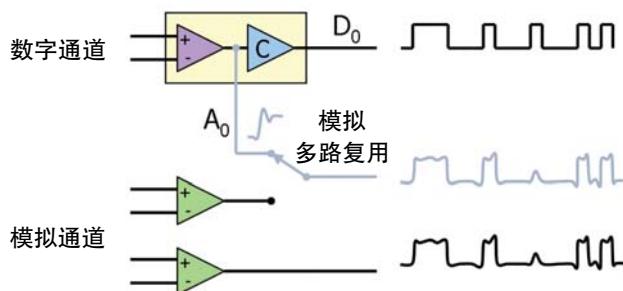


图 6a: 模拟多路复用框图

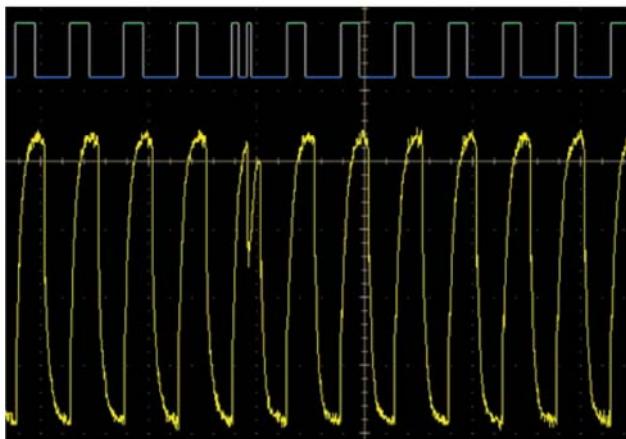


图 6b: 通过 iCapture 功能同时显示毛刺的数字和模拟特性，数字和模拟信号通过单一探头采集

信号获取

在被测设备上连接探头带来了新的挑战。被测设备较小的物理尺寸，板子上大量的探测点需要被探测，以及每一个探头都会带来容性负载从而改变被测设备的运行特点，这些都造成了探测时的挑战。探测解决方案需要使容性负载最小化，使工程师更容易地连接被测设备，并能够迅速判断探头和探测仪器屏幕上波形的相关性。

MSO70000 系列混合信号示波器提供了高性能的16路逻辑探头，例如P6780 差分逻辑探头。P6780 可以用焊接连接附件连接到很小的过孔和器件。

模拟多路复用

MSO70000系列混合信号示波器包含 iCapture 模拟多路复用技术，能够使工程师同时观测到任意一路 16 路逻辑探头探测到的模拟和数字特征。iCapture技术有两个主要优点。第一，当同时在数字和模拟域观测信号时，不需要双重探测。通过减少探测设备带来的容性负载，确保了被测设备信号的精确度。第二，iCapture 提升了 16 路逻辑通道的时序性和精确性。用户可以通过示波器的用户界面打开模拟信号，或者通过开发软件自动开关模拟多路服用器。

混合模拟和数字设备

混合信号设计的困难在于调试，并经常需要多域高级测量技术。MSO70000 系列混合信号示波器同时提供了模拟和数字信号分析功能，可以检测目标系统中硬件和软件的相互影响。以下三个例子分别是使用MSO70000 系列混合信号示波器调试高速串行技术，FPGA设计和RF 子系统的混合模拟和数字系统。

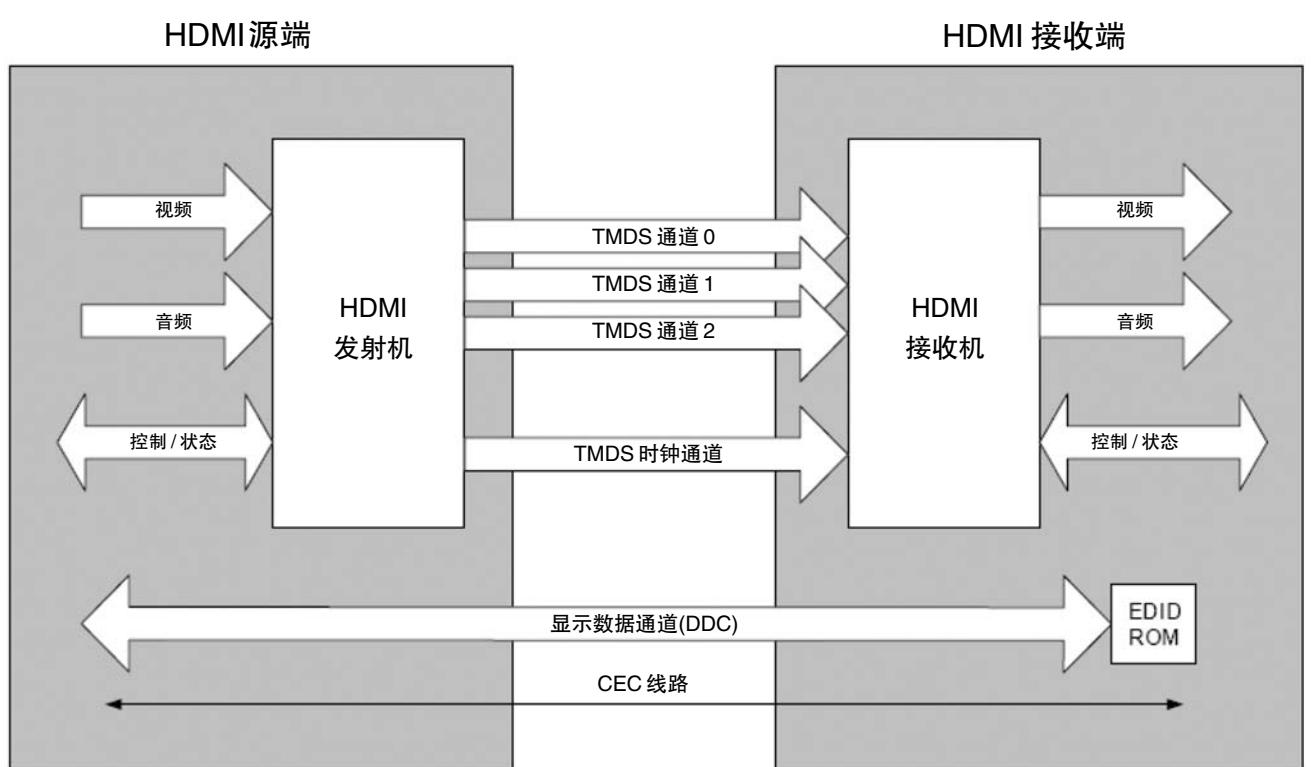
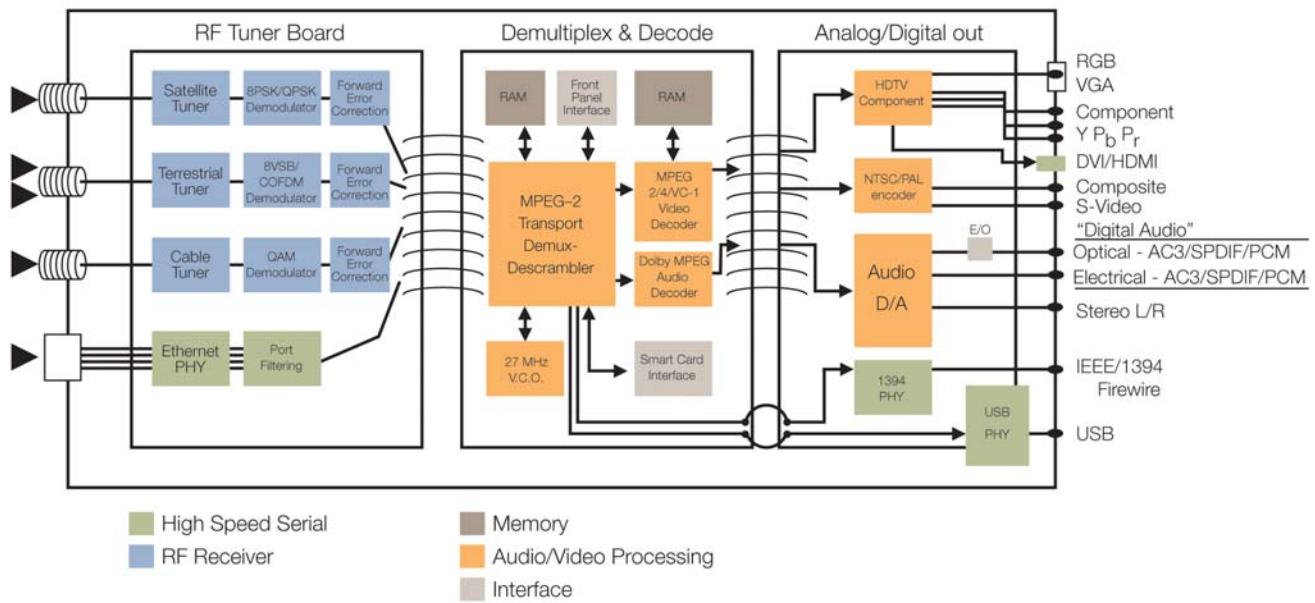
高速串行设计

高速串行总线架构包括PCI-Express, HDMI and SATA, 提供了重要的数据吞吐，并为布板带来额外的好处，诸如差分信号、更少的管脚数目和更少的空间。所有这些最新标准有一个共同特征，即，很快的上升沿和很窄的

数据脉冲宽度，从而给设计者提出了独特而更严格的要求。由于数字系统中几G 的速率变得很常见，信号完整性- 集成电路正常运行所必需的信号质量- 已成为设计者首先要考虑的问题。数据流中一位的错误可能会造成命令和执行结果的重大影响。

高性能视频系统整合了广泛的技术，例如射频接收器、视频处理器、内存和高速串行接口。图片 7 是一个典型的高端机顶盒的框图。这个系统含有的HDMI 接口，可以在三对数据线上以 3.4Gb/s 的速率运行。图片 8 展示了HDMI 连接的架构，包含高速时钟和数据线以及使用 I²C 信号标准(10MHz)的显示数据通道(DDC)。显示数据通道用于Source(发射端)和Sink(接收端)之间的数据交换。

应用文章



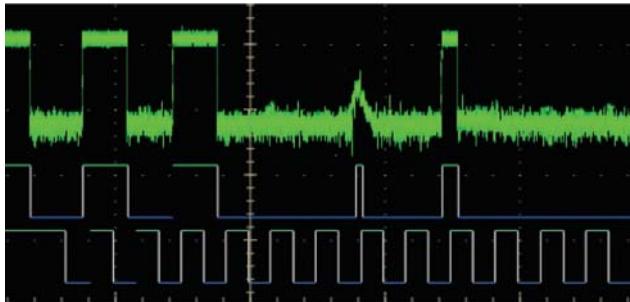
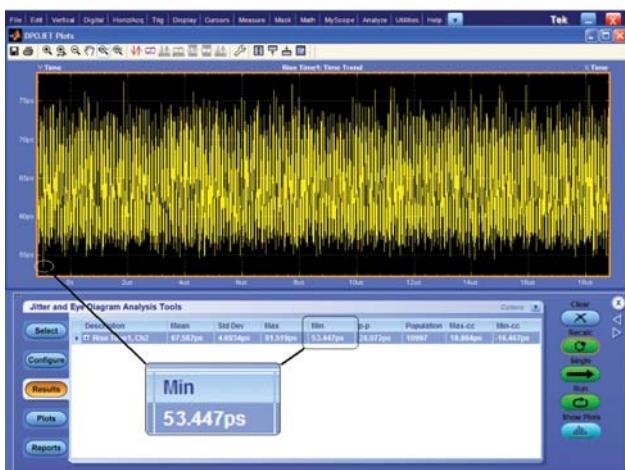
图 9: I²C SDATA 线路上的毛刺

图 10: 19 微秒的靠近毛刺时发生的上升沿时间趋势图, 测量到的最快边沿速率接近 53ps



图 11: 串扰被解决后 MSO 70000 解码地址 0xA0

由于显示器的输出会间歇性地关闭, 这项设计需要调试。第一, 对物理层做功能运行测试, 并对每条线做眼图和抖动测试。高速时钟和数据线测量之后, 需要对I²C控制线做误码和无效数据监测。在常规操作时, 显示数据通道使用的地址是0xA0和0xA1。然而经过MSO 70000系列混合信号示波器捕获和解码I²C数据流, 上电的时候有时会发现不正确的地址。图片9显示的是使用MSO 70000 iCapture功能捕获的SDATA数字和模拟波形。基于模拟型号观测, 图片呈现了干扰I²C数据流的crosstalk或噪声偶合。

为了找到引起毛刺的根本原因, 需要对相邻通道进行分析, 并对每路高速串行轴线的边沿速率进行评估。图片10显示了一个19微秒的靠近毛刺时发生的边沿时间趋势图。这项分析提供了引起信号异常的原因。测量结果中上升时间的最小值53ps比HDMI系统中正常的90到100ps的上升沿速度要快很多。因此这项设计被修改以显示边沿速率, 同时时钟屏蔽线也被改良了。图片11显示了正确的I²C通信, 包括地址0xA0和0xA1, 以及在写数据之前确认收到的信息。

现场可编程门阵列(FPGA)

随着FPGA系统的设计尺寸和复杂度明显增长, 使得整个设计流程中的验证和调试部分成为当前FPGA系统的关键部分。获得FPGA内部信号有限, FPGA封装和印制电路板(PCB)电气噪声, 这一切使得设计调试和检验变成设计周期中最困难的流程。

应用文章

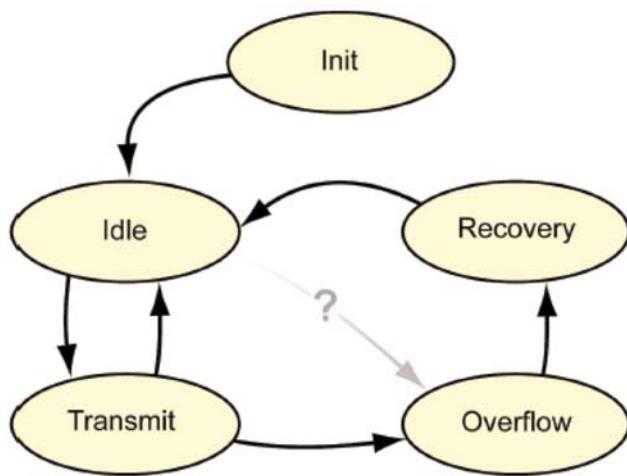


图 12: PCIE 接收端调试接口状态机

当 FPGA 设计出现故障时，工程师可以用 MSO 70000 系列混合信号示波器监测诸如信号输入和输出的模拟事件，和监测显示 FPGA 内部逻辑的供电轴线和数字轴线。能够被排除的潜在问题包括：

- 仿真不能说明原因的情形，比如电源供电问题；
- 只有当一组驱动器同时打开时，驱动能力更强的轴线影响相邻轴线会引起高速总线中的串扰；
- 发送不正确的软件命令到一台状态机，导致的意外行为；
- 状态机逻辑错误，导致锁相环失锁和 FIFO 错误运行。

让我们看看 MSO 70000 系列混合信号示波器是怎么调试作为 PCIE 链接 和 DDR 内存总线之间桥梁的 FPGA 的？这个例子展示了在外部监控FPGA状态如何加速调试 FPGA 内部状态机问题的。

PCIE 发射端/接收端组不仅包括了串行链接，而且包括了一个嵌入调试接口。这样的并行输出传递了描述设备

Command	Symbol Name	Type
INIT		PATTERN
IDLE		
TRANSMIT		
OVERFLOW		
RECOVERY		

图 13: Tektronix 对 PCIE 调试接口的符号文件

运行的实时数据。由于发射端和接收端都安装了调试接口，开发人员可以监控传输链路的运行状况，并且能够定位无论是发射端还是接收端的许多问题。图片 12 描述了一个可能在 PCIE 串行接收端发现的状态机。这里显示的简化相互影响图表示了常规链路程序，黑色箭头指示了正确的状态变化。图片是一个 tsf 例子的屏幕图像，用于 MSO 70000 中调试接口分析。图片 14 显示了从 PCIE 串行链路上采集到的波形。总线上的一个错误引起 MSO 示波器触发了总线冲突。基于良好的信号质量，我们可以清楚地判断出这个问题不是由于潜在的模拟问题造成的。图片 14 中的显示结果强烈的暗示了一个由于时序问题或者其他数字冲突引起的逻辑错误。由于串行数据错误与调试接口上的溢出状态一致，并且串行数据由 SERDES 驱动，因此我们可以得出一个合理的结论，即，这个问题是时序相关的，并且根源于 SERDES。考虑到结构性影响和其他调试结果的影响，这个问题可能会有很多种解决策略，

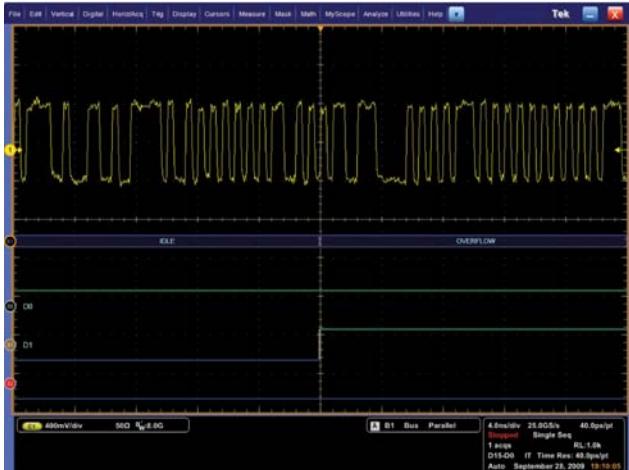


图14: 总线故障(状态溢出)与调试接口状态机的不正确状态转换一致。这暗示了 SERDES 中的时序错误, 这个问题可能是在 FPGA 综合过程中造成的。

FPGA的设计, 转变成了通过编程定义的功能模块。这个转变被认为是一种综合, 因为它通过内部资源, 真正的综合了所需要的功能。知道了这一点, 聪明的设计师首先通过仔细检查FPGA综合结果以确保所有状态机的时序运行是否正确。如果这一步不能找到问题的根本原因, 第二个实用的步骤是, 通过映射其他信号到调试连接点以追踪设备的行为。例如, 评估如图 12 所示的当前状态之后, FPGA会被调整, 传送“下个状态”的数据到调试接口。这样有助于发现在当前状态没有发现的问题, 当然除此之外, 可以研究更多的状态以发现问题。

另一个调试FPGA设计的常用方法是, 通过跟踪从错误源返回的数据流找到根本原因。通过进一步的研究,

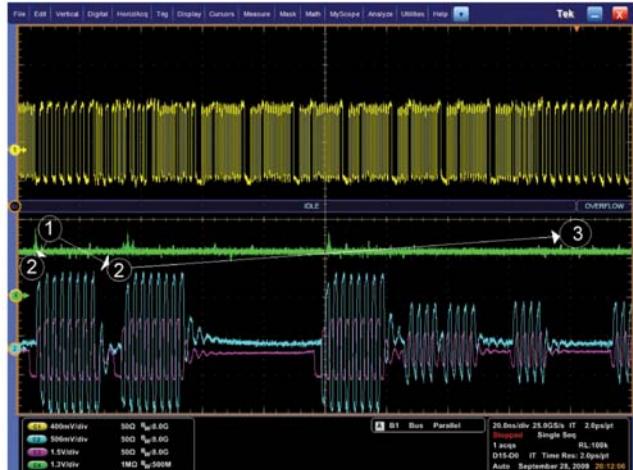


图15: 地弹(1)引起了读数据时(2)建立时间和保持时间违规, 向 PCIE 总线返回了无效数据。

MSO 70000 系列混合信号示波器能够显示电源轴线减少了 DDR 内存总线的噪声。在 FPGA 状态机把 PCIE 链接设置到闲置状态之前, 一条内存读取请求被发出。开关噪声引起了内存总线的问题, 内存总线的问题又传播到 PCIE 总线上。这是 FPGA 状态机故障的主要原因。

通常追溯逻辑要素中的系统问题不仅仅是跟踪毛刺到它的根源。总线故障的根源和影响存在于系统内的多条总线。由于这个原因, 完整的总线交叉分析成为一种不可或缺的故障排除方法。MSO 70000 系列混合信号示波器使时序相关的数字和模拟事件显示在同一屏幕, 从而为 FPGA 和多总线系统的故障排除提供了强大的工具。总线交叉分析能够显示整个系统中的相互影响, 使得追踪故障和根本原因变得更快。

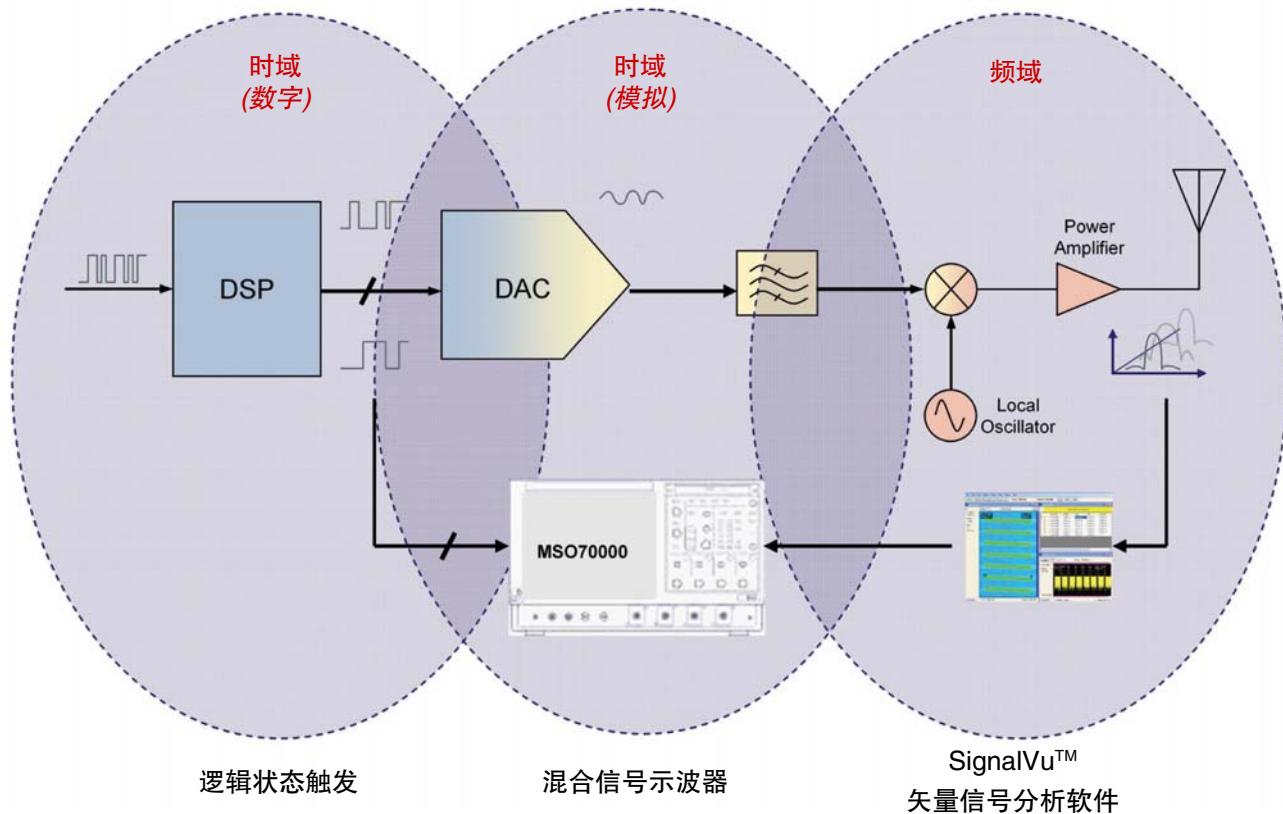


图 16: 发射段框图和混合信号示波器的连接性。

射频测试

设计软件定义无线电中的挑战之一在于排除和解决硬件及软件故障。由于 DSP 控制越来越多的模拟功能，当数字机带部分中的非法状态或滤波器值被传送到发射端的滤波器和放大器时，就会显示为射频频谱错误。

图片 16 显示了 MSO 在复杂多域分析中的连通性。不仅数字域和模拟域可以被分析，如果 MSO 混合信号示波

器还包含矢量信号分析软件，在相同的数据基础上，也可以进行完整的频域分析。

在这个例子中，MSO 混合信号示波器逻辑触发将数模转换器的输入设置为非法状态值。将状态值为全 1 时，逻辑触发便会触发上述数据采集。图片 17 中的模拟信号相关观测显示了 34ns 的时间延迟。这代表了这种高速设备在数模转换器转换过程中出现的必然延迟。

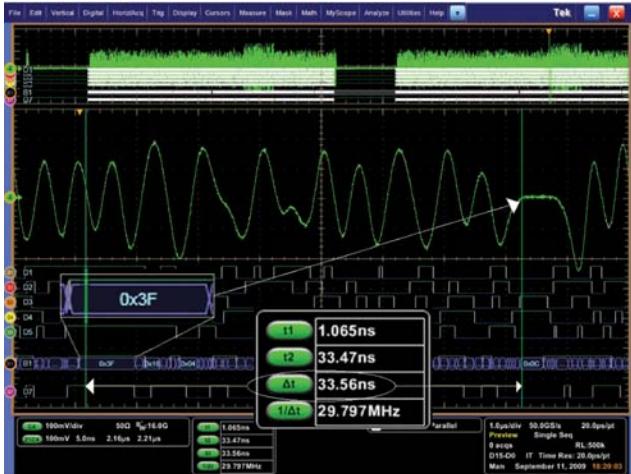


图17: DAT 和模拟输出上逻辑状态的完美观测

这项分析使逻辑状态和宽脉冲同时出现在混合信号示波器的模拟通道上。对射频信号的时域观测不能让我们对软件无线电设计中可能存在的影响进行完整的观测，因此需要对射频性能进行进一步的分析。

为了对同一采集的数据信号进行射频性能评估，SignalVu™ 软件可以直接用于分析这一数据。图片 18 展示了对图片 17 上采集到的数据信号进行分析的情况。逻辑状态触发被用于触发数据，同时 SignalVu™ 软件用于射频分析。

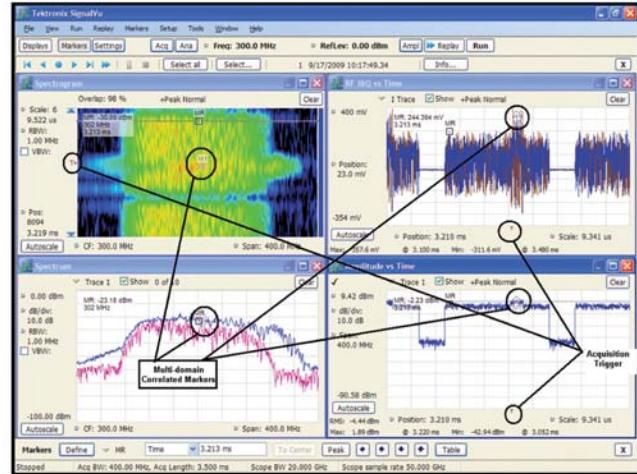


图18: SignalVu为深入分析射频信号提供了时间相关多域观测

在这个例子中，傅里叶变换技术(DFTs)用来实现三维频谱图和频谱图的分析。并且时域采集的数据被用作 I&Q vs Time 和 Amplitude vs Time 的显示。

时间相关光标可以用来演示射频信号分析中不同显示窗口的时间相关性。我们可以清楚地看到，数模转换器上触发的非法状态值导致射频频谱的再生长。频谱增长可以被追溯到框图中的数字状态，因此可以排除发射端模拟部分的硬件问题。

总结

数字设计人员需要快速地查找和分析信号完整性引起的一系列问题,例如串扰和抖动导致的总线建立时间和保持时间违规或丢包问题。MSO 70000 系列混合信号示波器拥有的80ps定时分辨能力可以同时在多达20路通道上进行精确的时域测量。通过iCapture功能,你可以迅速观测到数字通道的模拟特性而无需添加额外的探头,节省时间的同时使测试设备的负载最小化。通过总线的触发和解码,非法状态可以迅速被查明。

高性能数字系统不断演化,变得更加复杂,对信号质量更加敏感,故障排除需要耗费更多时间。一个混合信号示波器正是帮助你有效分析和调试系统,使产品更快走向市场的工具。

泰克科技(中国)有限公司
上海市浦东新区川桥路1227号
邮编: 201206
电话: (86 21) 5031 2000
传真: (86 21) 5899 3156

泰克成都办事处
成都市人民南路一段86号
城市之心23层D-F座
邮编: 610016
电话: (86 28) 8620 3028
传真: (86 28) 8620 3038

泰克北京办事处
北京市海淀区花园路4号
通恒大厦1楼101室
邮编: 100088
电话: (86 10) 6235 1210/1230
传真: (86 10) 6235 1236

泰克西安办事处
西安市东大街
西安凯悦(阿房宫)饭店345室
邮编: 710001
电话: (86 29) 8723 1794
传真: (86 29) 8721 8549

泰克上海办事处
上海市静安区延安中路841号
东方海外大厦18楼1802-06室
邮编: 200040
电话: (86 21) 6289 6908
传真: (86 21) 6289 7267

泰克武汉办事处
武汉市汉口建设大道518号
招银大厦1611室
邮编: 430022
电话: (86 27) 8781 2760/2831

泰克深圳办事处
深圳市罗湖区深南东路5002号
信兴广场地王商业大厦G1-02室
邮编: 518008
电话: (86 755) 8246 0909
传真: (86 755) 8246 1539

泰克香港办事处
香港铜锣湾希慎道33号
利园3501室
电话: (852) 2585 6688
传真: (852) 2598 6260

有关信息

泰克公司备有内容丰富的各种应用文章、技术简介和其他资料,并不断予以充实,可为从事前沿技术研究的工程师提供帮助。请访问泰克公司网站 www.tektronix.com.cn



版权所有 © 2009, 泰克有限公司。泰克公司保留所有权利。泰克公司的产品受美国和国外专利权保护,包括已发布和尚未发布的产品。以往出版的相关资料信息由本出版物所代替。泰克公司保留更改产品规格和定价的权利。TEKTRONIX 和 TEK 是泰克有限公司的注册商标。所有其他相关商标名称是各自公司的服务商标、或注册商标。
10/09 EA/POD 55C-23433-0

Tektronix®