

# 简化 USB 设计的调试和验证

## 应用文章

### 介绍

#### USB2.0 的历史

通用串行总线已经成为了连接个人电脑和外部设备的事实上的工业标准。USB2.0 最初是在 2000 年左右进入市场，提供了比 USB1.1 快 40 倍数传速度。USB2.0 彻底开启了大数据量高速传输应用的大门。USB1.0 低速

(1.5Mbps) 和 USB1.1 全速 (12Mbps) 满足对于像键盘、鼠标这类的外设的连接；高速 USB2.0 (480Mbps) 主要支持多媒体、数据存储和传输以及高速 I/O 接口等应用。

## 应用文章



图1：TDSUSB2 高速一致性测试软件

### USB2.0 构架、测试方法和方案

USB2.0是4线的串行系统: VBus, D-, D+ 和地线。D- 和 D+ 是数据传输线。有三大类USB2.0的设备：主机 (Host)、设备 (Device) 和集线器 (Hub)。USB2.0的设备 (Device) 还分为总线供电 (从主机抽取电流) 和自供电 (有自己的供电模块) 两种方式。

USB应用者论坛 (USB-IF) 为了确保产品能够通过鲁棒性和互操作性的验证, 指定了一系列的规定的一致性测试。如果产品能够满足USB-IF一致性流程所要求的最低性能, 那么该产品会被USB-IF添加到集成供应商列表中。这本电子书主要阐述了如何进行物理电气层性能测试以及提供调试和解决问题的指导。

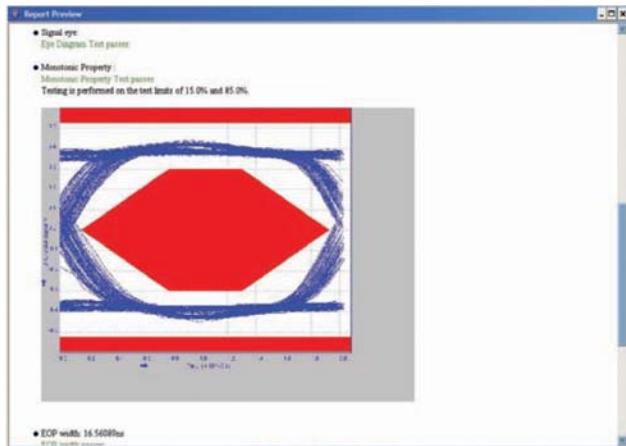


图2：TDSUSB2 测试报告

图1描述了在Tektronix DPO7254数字荧光示波器上使用USB一致性测试软件包所进行的操作。这个测试包完全实现了信号质量的自动化测试, 让产品设计人员最直接、简单的得到测试的数据。在测试之前, 设计人员要选择要被测设备的速度 (低速、全速还是高速), 然后示波器按照USB2.0规范自动进行示波器设置、波形选择、波形采集和分析以及测试结果与标准的对比, 最大程度上减少手动干预。测试结果将自动的显示在报表中, 如图2所示。

	USB 3.0	USB 2.0
数据率	5.0 Gb/s	480 Mb/s
信号	8b/10b 编码, AC 耦合, 扩频时钟 (SSC)	NRZI 编码, DC 耦合, 没有 SSC
总线供电	对于未配置功能的设备提供 150mA 电流; 对配置功能的设备提供 900mA 电流	对于未配置功能的设备提供 100mA 电流; 对配置功能的设备提供 500mA 电流
即插即用 / 热插拔	异步事件处理	设备轮询
电源管理 / 链路控制	优化的电源管理, 提供了 idle, sleep 和 suspend 状态	端口级的 suspend, 带有进入 / 退出延时
电缆 / 接口	3 个差分对, 全双工, 屏蔽双绞线	2 条差分对, 半双工, 非屏蔽双绞线

表 3: USB2.0 和 USB3.0 的物理层对比

### USB3.0 介绍以及物理层测试挑战

USB2.0技术的广泛接受和使用说明了其在高速数传应用中的成功。随着计算机技术和数据存储技术的不断升级、演化，出现了新的机遇与挑战。很多的工业发展趋势，例如不断增大的内存容量、实时视频流、增强型的图形处理单元 (GPU) 以及和 PC 同步的外围便携式电子设备等，都是 USB2.0 技术无法逾越的瓶颈。

USB3.0 技术的出现应对了不断增长的数据带宽的需求。与数十亿的 SuperSpeed USB 设备接口也提供了必要的向后兼容性，以支持传统的USB 2.0设备。上面的列表列举出来 USB2.0 和 USB3.0 技术的一些主要差别。

全新的 SuperSpeed USB 技术同时也带来了新的设计和测试的挑战。USB3.0 具有和现在流行的高速总线一样的特点，例如和 PCI Express® 和 SATA，都使用了 8b/10b 编码和扩频时钟和严重的通道衰减的问题。这些熟悉的 SATA 和 PCIE 的测试方法可以为 USB3.0 的测试挑战做好更多的准备。这篇电子书讲介绍一致性测试的方法以及如何获得发送端、接收端、线缆的精确的、可重复的测量结果。为了提供完整的测试策略，还会提供额外的技术特征和调试技巧。

## 应用文章

码型	值	描述
CP0	加扰的 D0.0	伪随机码型, 等效于没有 SKP 的逻辑空闲 (Logical Idle)
CP1	D10.2	Nyquist frequency 奈奎斯特频率
CP2	D24.3	奈奎斯特频率 /2
CP3	K28.5	COM 码型
CP4	LFPS	低频周期性码型
CP5	K28.7	带去加重
CP6	K28.7	不带去加重
CP7	50–250 个 1 和 0	带去加重的连续 50–250 个 1 接着 50–250 个 0
CP8	50–250 个 1 和 0	不带去加重的连续 50–250 个 1 接着 50–250 个 0

表 4: SuperSpeed USB 发送端测试码型

信号特性	最小	一般	最大	单位	备注
眼图	100		1200	mV	2.4
Dj			0.43	UI	1,2,3
Rj			0.23	UI	1,2,3,5
Tj			0.66	UI	1,2,3

1. 在  $10^6$  个连续 UI 上测量, 可以外推到  $10^{-12}$  BER
2. 启动接收机均衡功能后的测量结果
3. 图 6– 图 14 TP1 处参考信道和电缆端点的测量结果
4. 眼高在最大张开处测得 (眼宽中心 + 0.05 UI)
5. 用 14.069 乘以  $10^{-12}$  BER 下的 RMS 随机抖动, 得到 RJ 指标

图 5: USB3.0 发送端眼高和抖动测试要求

## 发送端测试

### 一致性测试

发射端测试会使用到各种各样的测试码型(如表 4 所示)。每一种码型用作相关测试的码型。CP0 码型是一个D0.0的加扰序列, 用来测量确定性抖动(Dj), 例如数据相关性抖动(DDJ); 而 CP1 码型是一个没有加扰的 D10.2 码型, 该码型波形是一个类似时钟的周期出现的信号, 不能产生 DDJ 抖动, 因此, 只适合于评估发射端随机抖动 (RJ)。

抖动和眼图测试需要在连续的 1 百万个 UI 中进行, 而且还需要使用均衡处理和适当的时钟恢复参数设置 (二阶 PLL, 带宽 10MHz, damping 系数 0.707)。最终的抖动 (TJ) 的测试结果是在误码率为  $10^{-12}$  条件下, 快速的提取得到。例如, RJ (峰峰值) 的推算是 RJ 的测量结果 (RMS 值) 乘以 14.069 得到的。

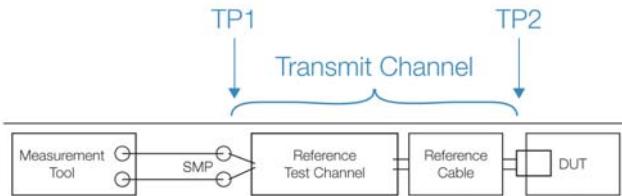


图 6：发送端测试点定义

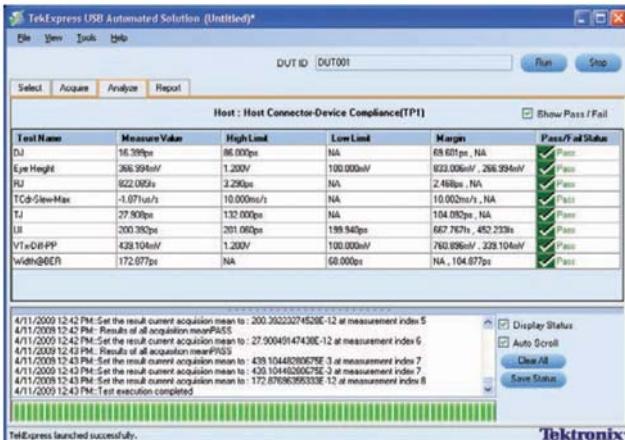


图 7：运行在 DPO/DSA70000B 上的选项 USB-TX 包含了 USB3.0 所有的必测和可选测试项。

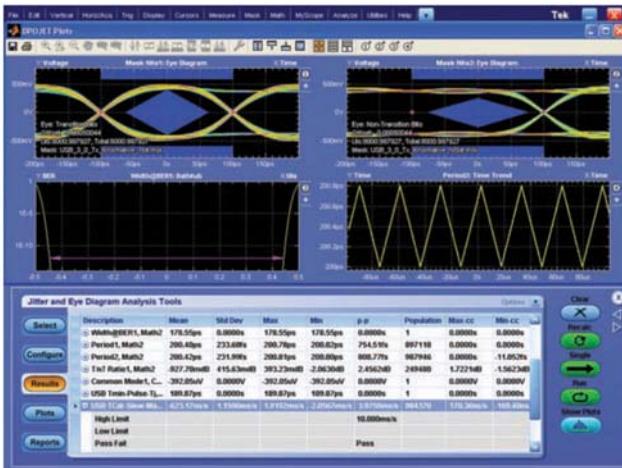


图 8：在 DPOJET 中使用用户自定义参数进行 USB3.0 分析

图 6 描述了发送端必测项目的设置，包括了参考测试通道的电缆。测试点 2 ( TP2 ) 位于靠近 DUT 端；而测试点 1 ( TP1 ) 在远端测量。注意，所有的 Tx 端必测项目都是在 TP1 点定义的。

当信号在 TP1 点采集到以后，使用 SigTest 进行后处理分析，这个过程和 PCI Express 的一致性分析很类似。除了使用 SigTest 进行一致性测试，对系统在不同条件或者参数下，进行预测试、特性描述和调试还要使用另外的工具。在图 7 中所示的是使用 Tektronix DPO/DSA70000B 示波器平台，配合 USB-TX 软件进行的所有 USB3.0 物理层的远端 ( Tx ) 必测和可选项目的自动测试。要记忆何如正确的使用仪器是很花时间的，而且通常需要深刻理解 USB 规范的资深工程师来进行测试。而 USB-TX 提供了“一键式”测试功能，可以节约配置仪器所花费的时间。在测试结束之后，会自动生成一份测试报告，将测试结果和规范要求进行对比，并指明系统设计是否存在问题是。该软件还可以使用离线数据进行分析，重现之前的测试结果。

TekExpress 的选件 USB-TX 使用建立在通用的分析能力的 DPOJET 上，对设备进行性能描述和调试。灵活的抖动和眼分析软件包提供了更多的用户自定义参数，有助于提高故障排除的速度，使性能设计测试更加容易。请参看图 8。例如，多眼图显示可以在同一时间内，允许用户分析采用了不同的时钟恢复技术或软件通道模式的眼图。还有不同的过滤器可用于 SSC 的分析，以解决影响系统的互操作性问题。

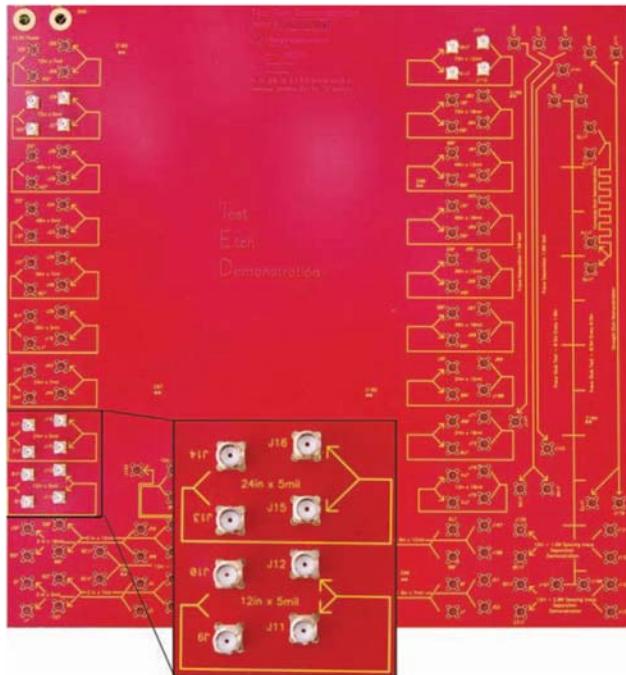


图 9：带有 12 和 24 英寸的 ISI 测试板

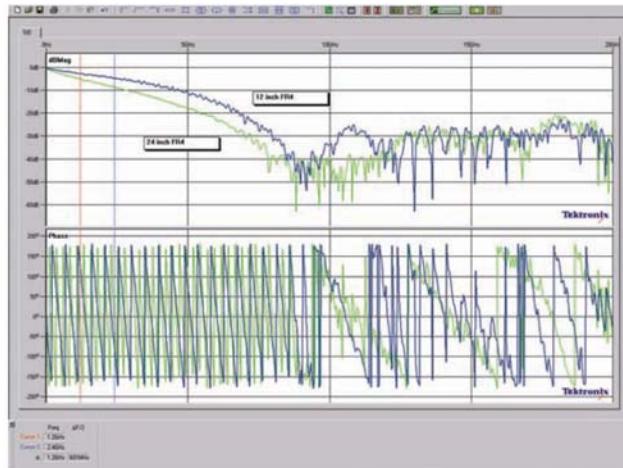


图 10：12 和 24 英寸走线的幅频和相频曲线

通过对采集的信号和通道FIR滤波器的卷积，仿真得到TP1点的信号。详细的FIR信息请详见Tektronix示波器白皮书“Arbitrary FIR Filter Theory, Design, and Application”on [www.tektronix.com](http://www.tektronix.com)”

这种方法允许工程师在可变的、可重复的通道需求下进行DUT的测试。在模型建立之后，就可直接使用S参数模型文件进行标准的兼容性测试，而不需要硬件测试通道。研发人员消除创建初始硬件测试通道所需要的时间，以及随后对测试通道的调节，可以将产品更快的投放到市场。举例来说，比较在不同PCB走线中进行5Gbps串行信号的眼图测量。图9说明了ISI抖动测试板提供的12和24英寸的走线。图10对应其两条走线的Sdd21响应。

### 参考测试通道

有两种方法可以采集在TP1“远端”的信号。第一种方法是采用USB-IF指定的硬件电缆和夹具来捕获TP1点的信号。第二种方法是用软件的方法，通过TDR、VNA测量提取得到的硬件通道模型来仿真在TP1的信号。通常使用的通道模型是S参数模型，包含了通道的幅度和相位的响应。真正的信号是在TP2点(靠近信号Tx端)采集到的，并将通道的S参数模型转化为FIR滤波器，



图 11：12 英寸走线的硬件通道及其软件仿真



图 12：24 英寸走线的硬件通道及其软件仿真

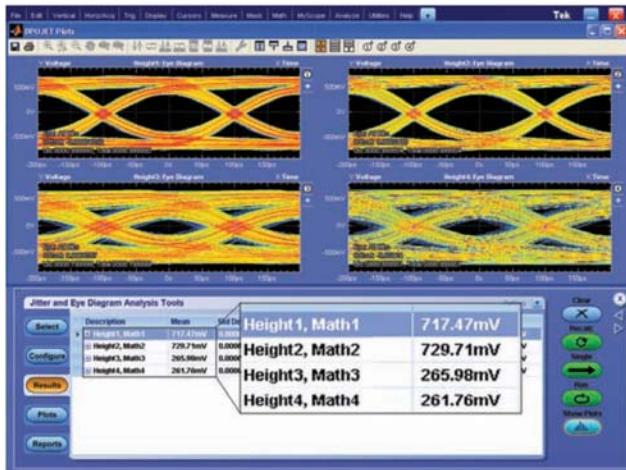


图 13：5Gbps 在经过 12 英寸、24 英寸走线后的眼图(左)，以及用软件仿真得到的眼图(右)

在包括与不包括硬件通道的情况下采集测试信号。图11 和图12 中原始信号波形用白色表示。分别通过 12 英寸和 24 英寸的硬件通道后采集到的远端波形用橙色表示，另外的波形是用原始波形分别和 12 英寸和 24 英寸走线的 S 参数进行卷积得到的波形。图 13 显示了基于硬件通道和软件仿真的信号眼图测试。

## 均衡

由于通道对信号的衰减很明显，因此 SuperSpeed USB 在信号接收端需要采取对信号眼图补偿的技术：均衡，或者在信号发送端称之为去加重 (De-emphasis)。通常用的去加重比例为 3.5dB (线性比例为 1.5 倍)。例如，发送一个跳变位的幅度为 150mV，那么发送相应的非跳变位的幅度是 100mV。

规范指定的均衡模型是连续时间线性均衡 (CTLE)。CTLE 可以在接收端芯片内实现，或者在电缆均衡器中用无源的高通滤波器实现。请参看图 14。由于该种均衡的系统传输函数简单，因此非常适用于规范的一致性测试。一个 CTLE 均衡器在频域上是由一些极点和零点构成，并非常容易设定所需的带宽。就像上面所提到的，USB-TX 软件包包含了标准的一致性参考通道，并且在同一个 S 参数文件中，同时还包含了所需要的 CTLE 滤波器。

## 应用文章

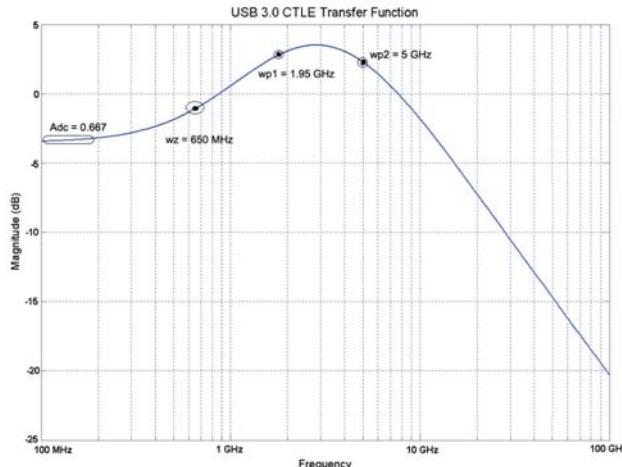


图 14: USB3.0CTLE 传输函数和幅频相应



图 15: SDLA 均衡仿真软件。可以仿真 CTLE、FFE 和 DFE



图 16: 5Gbps 原始信号(黄色)、去加重后波形(蓝色)、通过电缆波形(白色)、进行 CTLE 后的波形(红色)和经过 3 级 DFE 自适应算法后的波形(灰色)

$$H(s) = \frac{A_{dc}\omega_{p1}\omega_{p2}}{\omega_z} \cdot \frac{s + \omega_z}{(s + \omega_{p1})(s + \omega_{p2})}$$

$$A_{dc} = 0.667$$

$$\omega_z = 2\pi(650 \times 10^6)$$

$$\omega_{p1} = 2\pi(1.95 \times 10^9)$$

$$\omega_{p2} = 2\pi(5 \times 10^9)$$

另外，在 TekExpress 自动化测试软件中，用户还可以使用 Tektronix 的串行数据连读分析软件 (SDLA) 来验证不同的 CTLE 参数对系统性能的影响。请参见图 15。CTLE 的实现有助于简化设计，减少采用其他替代技术所浪费的时间。然而，在某些场合中由于受到精度、噪声放大等限制，使用 CTLE 可能不太合适。这时还可以采用其他的均衡技术，例如 FFE (前馈均衡) 和 DFE (判定反馈均衡)，利用对采样数据进行一定比例的加权以抵抗通道的损耗。CTLE 和 FFE 都是线性均衡器，都会因为对高频噪声的放大而影响信噪比。然而 DFE 在反馈环路中使用了非线性器件，因此减小了噪声放大，并补偿了 ISI。图 16 描述了 5Gbps 的信号，经过显著的电缆衰减后，分别使用去加重、CTLE 和 DFE 均衡技术补偿而得到的波形。

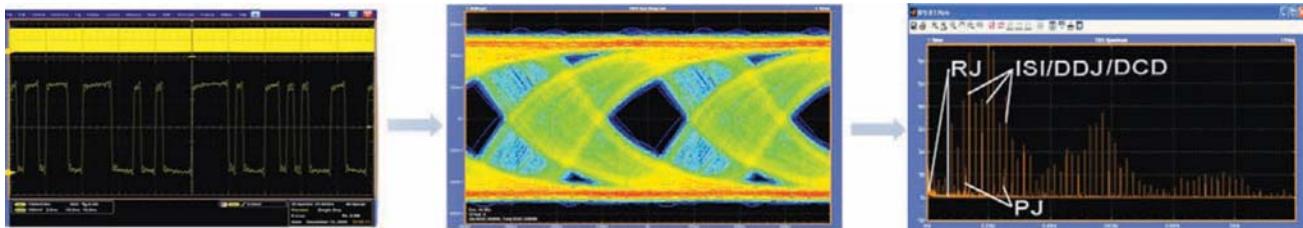


图 17: DPOJET 进行高级的串行数据参数测试和调试

## 参数测试和调试

在整个设计过程和一致性测试中都需要解决信号完整性或者抖动问题。随着电路越来越小的裕量，不断增加的复杂性，芯片设计和系统集成研发人员需要一套整合的测量工具，不仅具备智能的统计分析能力，而且还要和各种直观的可视化试图联系在一起，比如直方图、抖动频谱图和 BER 浴盆曲线。DPOJET 不仅提供了测量数据，而且还有各种分析视图，像频谱图(Spectrum) 和时间趋势图(Trend)。时间趋势分析能够揭示测试数据随时间的变化规律，例如频率漂移、PLL 启动瞬态变化和电源波动对信号的影响。抖动频谱图分析能够揭示调制在信号上的抖动频率和幅度，可以分辨出由晶振、时钟、电源噪声和串扰引起的不同的抖动。

当测试失败时，最重要的是从一致性测试模式切换到使用由用户自定义模式，使用抖动和眼图分析工具来进行调试。DPOJET 软件可以向用户提供所有的控制参数，如时钟恢复参数、滤波器设置、参考电平设置、 $Rj/Dj$  抖动分离设置以及测量极限和门限控制。而且还包含了很多 USB3.0 规范没有定义的时域、幅度和眼图的测量项目。

如图 17 所示使用 DPOJET 进行调试和分析。首先用示波器捕获大数据量的信号，用以分析 SSC。频率为 33KHz 的 SSC，一个周期的时长为 30us。因此，至少要捕获 30us 长的信号。然后使用眼图分析工具快速的检定信号电压和时序性能。很明显，这个眼图表明了信号中有过大的周期性抖动和数据相关性抖动。最后，使用抖动分离功能隔离信号完整性问题的来源。抖动频谱图非常直观的显示出抖动分量的幅度和频率信息。

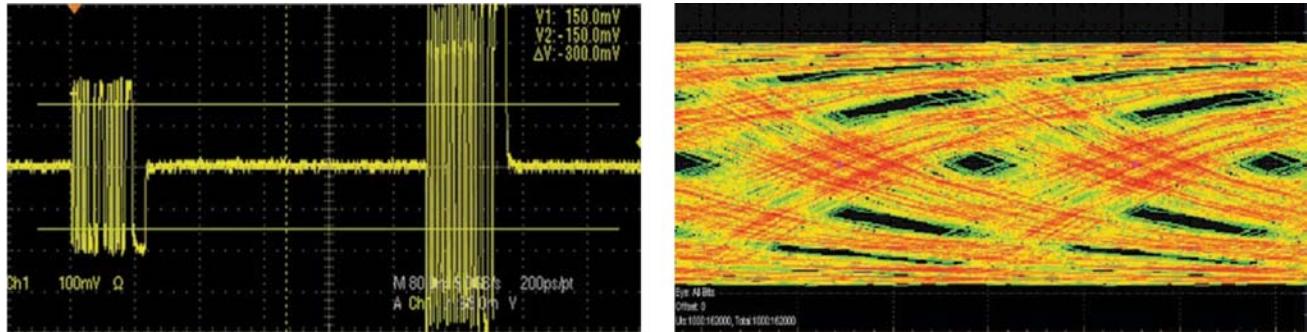


图 18: USB2.0 和 USB3.0 接收端测试举例

### 接收端测试

#### 一致性测试

USB 接收端一致性测试的目的是为了确认在误码率为 10–12 条件下，接收端是否具有正确接收数据的能力。发送端测试的重点在于幅度、抖动和其他的一些参数测试，而接收端通常的测试仅有抖动容限测试。抖动容限测试确保了接收系统能够高可靠的和其他的产品兼容使用。导致兼容性问题的因素可能有很多，如不同的电缆长度、过低的信号幅度、异步的参考时钟、不同的电源管理和链路状态等。

为了解决各种高速接口带来的相关的问题，SuperSpeed USB 一致性测试发生了显著的变化。USB2.0 的接收端验证包括了灵敏度的测试。基本上 USB2.0 的设备必须满足能够响应 150mV 以上的信号，并且忽略了 100mV 以下噪声信号的干扰。然而 SuperSpeed USB 接收端必须能够在更加恶劣的信号环境中工作，因此有比 USB2.0 更多的测试需求。USB3.0 规范定义了系统的目标 BER 是  $10^{-12}$ ，为了缩短测试时间，接收端一致性测试策略允许通过增加确定性抖动 (DJ) 来产生有效的  $10^{-10}$  误码率。基于较低的 BER 水平，以及较低的有效 RJ，通过增加 DJ，可以得到要求的 TJ(BER)。请参看图 18。

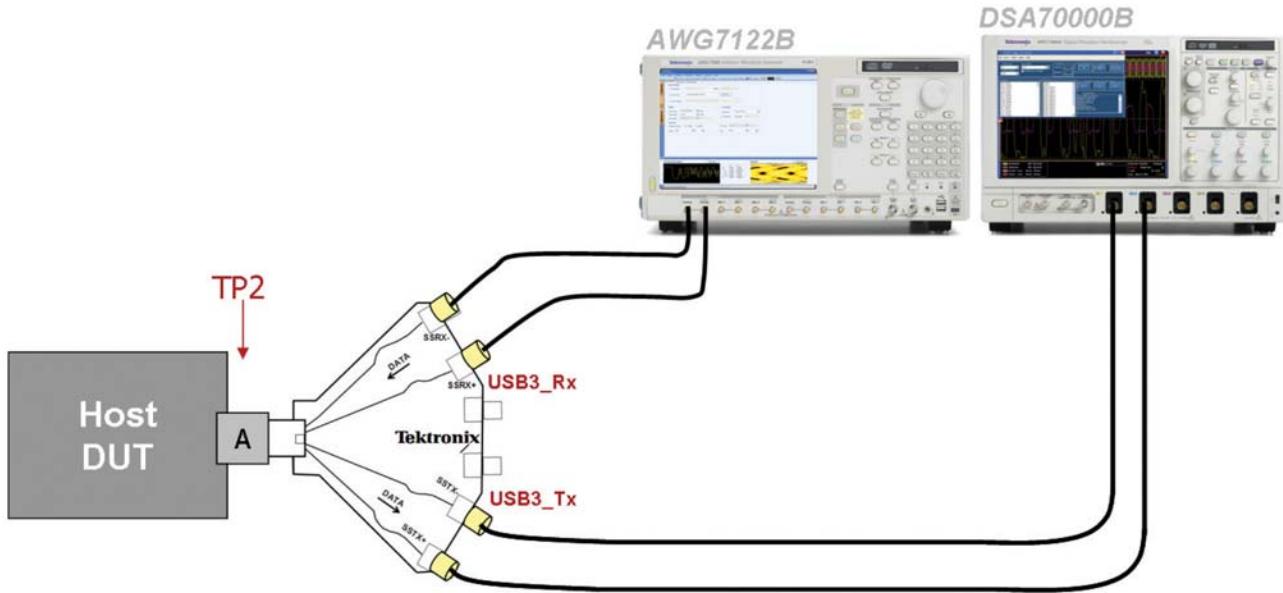


图 19: USB3.0 接收端测试。使用环回 BERT 测试方法

### 接收端状态控制和测试初始化

进行接收端评估的基础是确定有效的误码率。传送已知的码型到接收端，然后数据会在接收端比较器后进行验证。数据通过接收端的环回模式 (Loopback) 输出到外部设备中进行检查。其中一个测试挑战是：如何产生测试的码型并且将 DUT 初始化到测试模式。测试模式包括强制发送端“重复”检测到的数据，在重新定时之后，从发送端输出并启动内部的错误侦测状态。任意波形发生器 (AWG) 的优势在于能够按照协议的序列发送链路训练信号，使接收端进入环回模式，并发起误码率测试命令。如图 19 和图 20，AWG 向主机端发送初始化命令，并发起错误侦测。使用 DSA70000B 实时示波器捕获并解码接收端发出的错码计数。AWG 发起初始化序列如下：

1. Ping.LFPS: 低频周期性码型用以链路训练
2. TSEQ: 接收端均衡器训练，CDR 锁定，训练链路极性反转
3. TS1/TS2: 链路配置为回环和加扰模式
4. Error count pattern: 发送包含了一个或多个误码的波形，用以校验接收端内部的误码侦测器
5. BERT 命令: 发起 BRST(测试复位), BDTA(开始测试) 和 BCNT(误码查询)命令，用以确保误码计数器的操作
6. 发送加扰的带有 Rj 和 Dj 的 D0.0 码型。Dj 中包含规范要求的参考通道的 ISI 和 Sj
7. 重新发新 BERT 命令，进入接收端测试阶段。

## 应用文章



图 20: AWG 的序列发生器产生的链路训练码型、BERT 有序集和带抖动的码型

## 误帧探测

除了使用内部BERT进行测试之外，还可以使用芯片外部误码探测方法进行接收端测试。USB3.0需要在主机端和设备端提供分离的参考时钟，因此可能会导致时钟速度的差异。通过SKP有序集补偿链路中时钟的相位偏置。请参看图21。在接收端通过弹性缓冲器来暂时缓冲信号。弹性缓冲的深度必须能够满足最大可能的时钟相位差异，包括SSC带来的影响。最大的可容忍的频率范围在 $\pm 300\text{ppm}$ 之内，考虑到SSC(0到 $-5000\text{ppm}$ )的话，最大的时钟相位差是在300到 $-5300\text{ppm}$ 之间。

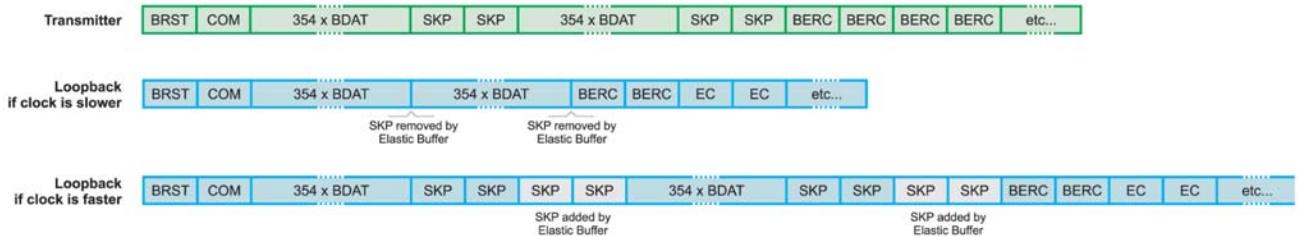


图 21a: 插入或去除 SKP 有序集的时序图

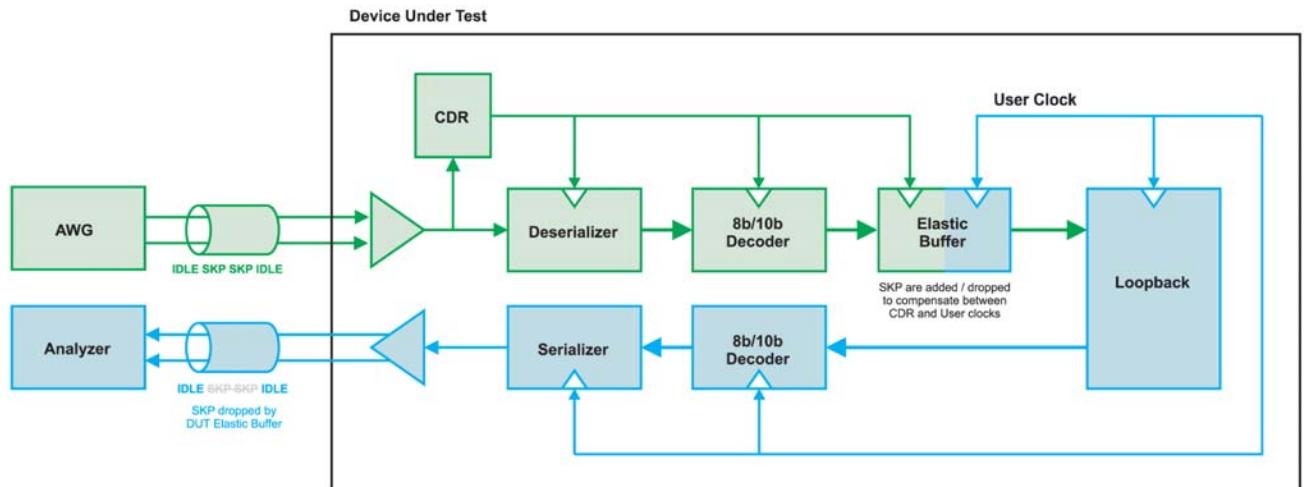


图 21b: 使用 AWG 和协议分析仪进行误帧检测

前面提到的USB3.0接收端测试包含了内部的误码检测能力。内部误码检测的性价比要其他的替代方案好。但是，内部误码检测也有局限性，只能支持CPO(加扰的D0.0)码型。而使用外部的错误检测的方法可以测试诸如CJTPAT或者PRBS等码型。外部回环验证有两种方法：同步和异步错误检测。同步错误检测要求码型发生

器和错误检测器使用同一个参考时钟，逐个进行发比特和收比特的比较。异步错误检测器不需要同一个参考时钟，而能够动态的插入或删除在比特流中的SKP码型。这类检测仪器是协议分析仪，另外错误检测器还可以完成很多的功能，如流量监视、主控端模拟和进行链路训练等。

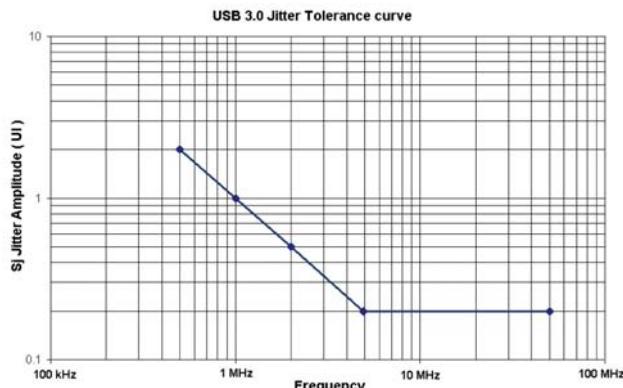


图 22：USB3.0 规范定义在 BER 为  $10^{-12}$  下的正弦抖动容限

### 调试和参考测试通道

抖动容限测试的信号需要有三种分量来模拟预期最差的工作环境：来自系统固有噪声而产生的随机抖动、由于耦合周期性噪声而产生的正弦抖动、长传输线引入的码间干扰抖动。除此之外，接收端还必须能够容忍低频的 SSC。图 22 描述了正弦抖动容限曲线。 $S_j$  和  $R_j$  的抖动校准在 TP1 处进行，或者在参考测试通道和电缆之前进行。

由于 5Gbps 的信号速率，以及长的主控端通道和电缆，导致了信号在接收端的眼图闭合，而需要采用均衡技

术。测试规范的定义者为了能够测试最差的情况，定义了对通道的要求。但是对于工程师而言，设计和制造的成本和效率才是关键所在。只有在通道模型和预算建立好之后，才能验证真实的物理层性能是否满足预期的结果。而软件仿真工具提供了许多的自由度，允许快速建模和角落检定(Corner Testing)。在某些点，模型可以付诸实现。通常参考通道模型在 PCB 上实现，能够提供和规范电气标准相似的性能。

另外一种替代的方法是使用任意波形发生器 (AWG) 直接输出带有通道效应的波形。将硬件的通道模型转换到差分的 S 参数文件中，在 AWG 中将通道 S 参数文件和产生的码型数据进行卷积，模拟通道对信号幅度和相位的影响。这种方法允许工程师使用不同的且可以精确重复的信号对 DUT 进行激励。Tektronix 的 SerialXpress 软件可以自动完成 USB3.0 复杂的波形生成，在信号上集成各种干扰。而传统的信号加扰需要外部不同的信号源，而 SerialXpress 仅仅通过软件的方式生成波形，再通过 AWG 将数字波形输入为模拟信号。除了能够生成  $R_j$ 、 $S_j$  和 ISI 等，SerialXpress 还包含了自定义的 SSC 调制生成，高精度 ISI 幅度控制（例如 12 和 12.1 英寸 PCB 走线 ISI 模拟）和预加重处理。

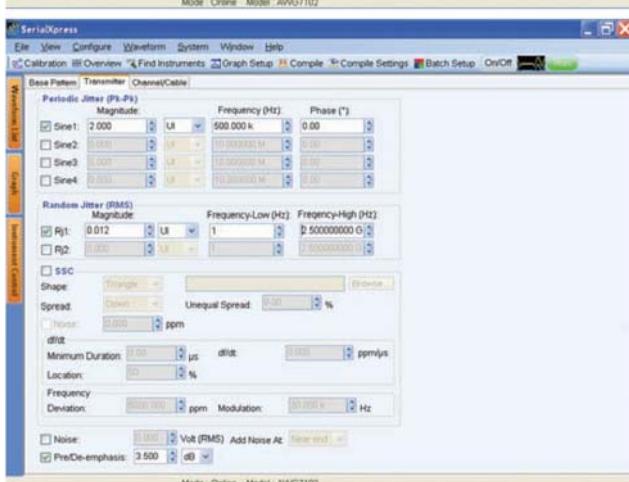
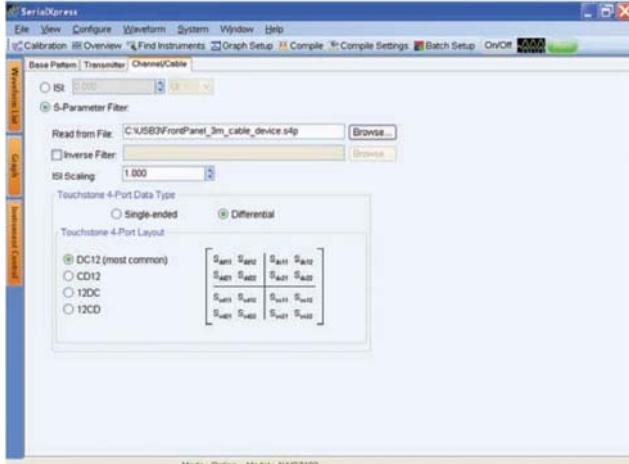


图 23: SerialXpress 生成 Rj、Sj 和 ISI 的界面

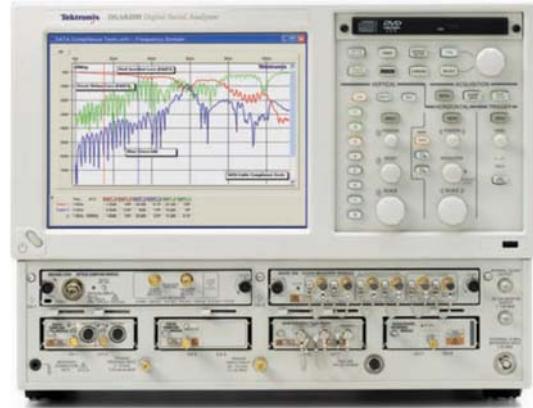


图 24: DSA8200 采样示波器，配有 IConnect TDR/S 参数测量软件

## 通道测试

### 一致性测试

在 5Gbps 的速率下，任何对信号上升时间、脉冲宽度、时序、抖动或噪声的影响会直接对系统的稳定性产生不良的后果。为了保证信号完整性，理解和控制传输线阻抗及其损耗是非常有必要的。阻抗的失配和变化会引起反射，降低信号质量。USB3.0 规范的通道一致性测试帮助最小化潜在的降低系统性能的影响。下面列表中包含了 USB3.0 通道测试的要求。DSA8200 采样示波器，配合 80E04 TDR 模块和 IConnect 测量软件，以及 A/B 接口的测试夹具，提供了完整的 USB3.0 通道一致性测试。

1. 阻抗(Impedance)
2. 差分对内时间偏差(Intra-pair Skew)
3. 差分插入损耗(Differential insertion loss)
4. 差分回损(Differential return loss)
5. 差分近端串扰(Differential Near-end crosstalk)
6. USB2.0 和 USB3.0 间差分串扰(Differential Crosstalk between USB2.0 和 USB3.0 pair)
7. 差分共模转换(Differential to CM conversion)

## 应用文章

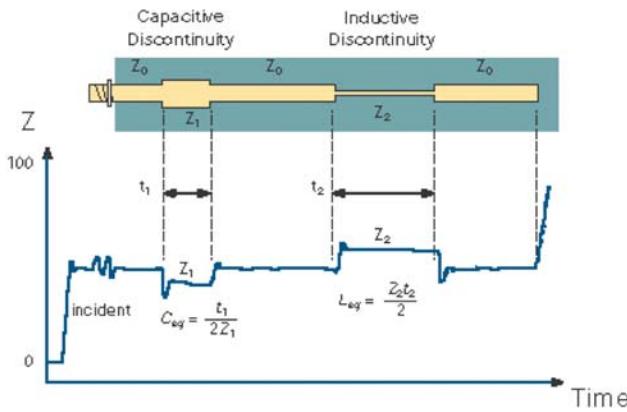


图 25: TDR 测试阻抗不连续性

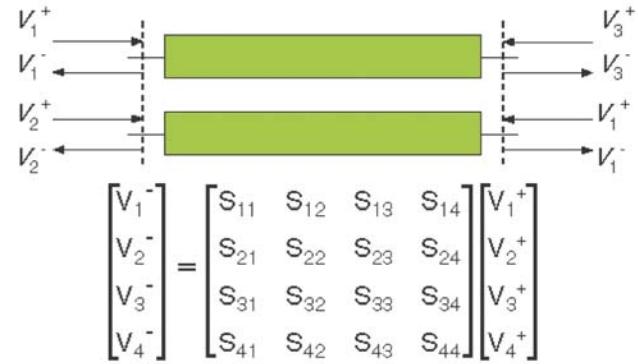


图 26: 4x4 矩阵，描述 4 端口网络的计算公式

## 参数测试和调试

阻抗的测试是通过比较反射波和入射波的幅度而得到。现代的 TDR 测量进行反射波和入射波的计算，计算结果可以用 rho ( 反射系数 ) 或 ohm 表示。图 25 描述了特性阻抗测试，TDR 入射波从连接器端输入，沿着走线传输，末端开路。能从波形中看出特性阻抗的变化。阻抗测试的精度依赖于 TDR 参考源的阻抗  $Z_0$ 。

S 参数 ( 散射参数 ) 已经成为在频域描述网络的公认的方法。S 参数定义了每个端口的入射和反射波的功率或电压随频率变化的函数。图 26 描述了相对于每一个端口的单端入射电压和反射电压。更为常见的 S 参数是进

行差分模式的测试，如图 27 所示。混合模式的 S 参数测量包括了差分和共模的测量，提供了深入观察潜在信号完整性问题的能力。差分 S 参数直接测量信号差分传输中的能量衰减。共模 S 参数和信号时间偏差以及地弹有关。差模和共模的转换可以导致电磁干扰 ( 差分转共模 ) 和电磁敏感性 ( 共模转差分 )。最后，在相邻通道间的相互耦合可以导致串扰。阻抗和 S 参数测量对于设计者发现潜在信号完整性问题是不可缺少的工具。在时域 TDR 能够隔离阻抗不连续问题，甚至还可以得到和物理测量相关的仿真模型。在频域 S 参数提供基本的系统传输函数的描述和相应的行为模型。



		差分	共模
Response	差分	S_dd	S_dc
	共模	S_cd	S_cc

图 27：差分和共模的激励和响应

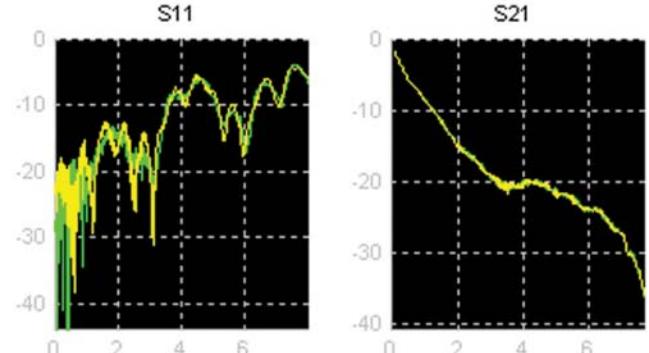


图28：在90欧姆阻抗归一化之前和之后的阻抗和S参数测试结果

USB3.0 测量可以用 TDR 来进行，包括差分阻抗、频域串扰、Sdd21 插损和差分共模转换。这些测量使用的参考阻抗是 45 欧姆或差分 90 欧姆。由于绝大多数的 TDR

系统的参考阻是 50 欧姆，因此测量的结果需要归一化到目标的差分 90 欧姆的参考特性阻抗。

### 总结

在这篇应用文章中，总结了许多 USB3.0 的测试挑战，并介绍了调试和验证 SuperSpeed 的工具。自从上世纪 90 年代后期开始出现，Tektronix 针对 USB 的仪器和方案已经验证了上百万的 USB 设备，被业内一致性测试大会和独立的认证实验室广泛采用。USB-IF 的成员可以利用 PIL 实验室验证其早期的设计。PIL 实验室为 USB 开发者提供了 Host 和 Device 一致性测试，确保设备能够正确的进行 USB3.0 电气和链路层的信号交互。

关于 USB 一致性测试更多的详细内容请访问 USB 开发者论坛 [www.usb.org](http://www.usb.org)。在该论坛上能够找到详细的测试步骤、白皮书和其他的资源。另外的有关 USB 测试的资源可以在 [www.tek.com/usb](http://www.tek.com/usb) 中找到。这个网站包括了大量的测试资源，包括应用文章、网络研讨会和推荐使用的设备。

### References

1. D.Derickson, M Muller, Digital Communications Test and Measurement: High-Speed Physical Layer Characterization, –Prentice Hall, 2008
2. USB 规格修订版 3.0(2008)  
[www.usb.org](http://www.usb.org)
3. USB3.0 电气一致性测试方法白皮书修订版 0.5  
[www.usb.org](http://www.usb.org)
4. 了解和执行 USB2.0 物理层测试  
[www.tek.com.cn/measurement/applications/serial\\_data/usb2.html](http://www.tek.com.cn/measurement/applications/serial_data/usb2.html)



**泰克科技(中国)有限公司**  
上海市浦东新区川桥路1227号  
邮编：201206  
电话：(86 21) 5031 2000  
传真：(86 21) 5899 3156

**泰克成都办事处**  
成都市人民南路一段86号  
城市之心23层D-F座  
邮编：610016  
电话：(86 28) 8620 3028  
传真：(86 28) 8620 3038

**泰克北京办事处**  
北京市海淀区花园路4号  
通恒大厦1楼101室  
邮编：100088  
电话：(86 10) 6235 1210/1230  
传真：(86 10) 6235 1236

**泰克西安办事处**  
西安市东大街  
西安凯悦(阿房宫)饭店345室  
邮编：710001  
电话：(86 29) 8723 1794  
传真：(86 29) 8721 8549

**泰克上海办事处**  
上海市静安区延安中路841号  
东方海外大厦18楼1802-06室  
邮编：200040  
电话：(86 21) 6289 6908  
传真：(86 21) 6289 7267

**泰克武汉办事处**  
武汉市汉口建设大道518号  
招银大厦1611室  
邮编：430022  
电话：(86 27) 8781 2760/2831

**泰克深圳办事处**  
深圳市罗湖区深南东路5002号  
信兴广场地王商业大厦G1-02室  
邮编：518008  
电话：(86 755) 8246 0909  
传真：(86 755) 8246 1539

**泰克香港办事处**  
香港铜锣湾希慎道33号  
利园3501室  
电话：(852) 2585 6688  
传真：(852) 2598 6260

#### 有关信息

泰克公司备有内容丰富的各种应用文章、技术简介和其他资料，并不断予以充实，可为从事前沿技术研究的工程师提供帮助。请访问泰克公司网站 [www.tektronix.com.cn](http://www.tektronix.com.cn)



版权所有 © 2009, 泰克有限公司。泰克公司保留所有权利。泰克公司的产品受美国和国外专利权保护,包括已发布和尚未发布的产品。以往出版的相关资料信息由本出版物所代替。泰克公司保留更改产品规格和定价的权利。TEKTRONIX 和 TEK 是泰克有限公司的注册商标。所有其他相关商标名称是各自公司的服务商标、或注册商标。  
06/09 EA/WOW 55C-23452-0

**Tektronix®**