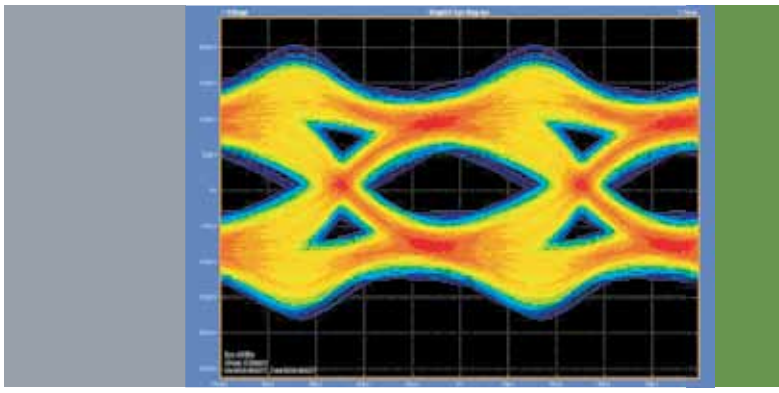


简化 USB 3.1 设计的验证和调试

应用指南

引言

本应用指南将介绍通用串行总线 (USB) 标准的演变，以及为适应这种流行的通信标准日益提高的速度和复杂性开发的各种测试方法。

Tektronix®

图 1. TEKEXPRESS USB2 高速一致性测试软件。

图 2. TEKEXPRESS USB2 测试报告。

USB 2.0 历史

通用串行总线已经被公认为连接个人电脑和其它外围设备的事实上的标准。USB 2.0 于 2000 年问世，其速度较传统 USB 1.1 规范提高了 40 倍。这一规范对数据更加密集的应用打开了大门，改善了用户体验。尽管低速 (1.5 Mb/s) 和全速 (12 Mb/s) 速率对键盘或鼠标之类的设备已经足够了，但高速速率 (480 Mb/s) 支持多媒体应用、数据存储和传送应用及其它高速输入 / 输出应用领域的开发工作。

USB 2.0 结构、测试战略和解决方案

USB 2.0 是一种串行总线，它采用 4 线系统：VBUS、D–、D+ 和接地。D– 和 D+ 是信息的主要载体。USB 的实现主要有三组：主机、设备和集线器。USB 2.0 设备既可以自行供电 (有自己的电源)，也可以通过总线供电 (通过主机获得电力)。

USB 实现者论坛 (USB–IF) 概括了产品认证要求的一系列一致性测试，以保证强健性和互操作能力。满足 USB–IF 一致性方案最低性能要求的产品会被添加到 Integrators List (集成商名单) 中。本应用指南重点介绍执行电接口测试，并为调试和解决测试问题提供指引。

图 1 显示了 DPO7254C 示波器上选项 USB2 一致性测试套件的操作。这个测试套件全面自动实现信号质量测试过程，允许设计人员简便地测试设计。用户必须选择特定信号速度 (低速、全速或高速) 要执行的测量。测试套件消除了耗时的手动示波器设置、光标放置过程，可以自动比对测试结果与 USB 2.0 规范。测试结果自动显示，并包括测试通过 / 失败标准和余量结果，如图 2 所示。

	USB 3.1	USB 2.0
数据速率	5.0 Gb/s (第一代) 和 10 Gb/s (第二代)	480 Mb/s
信令	8b/10b (第一代) 和 128b/132b (第二代) 编码，AC 耦合，扩频时钟 (SSC)	NRZI 编码，DC 耦合，没有 SSC
总线功率	未配置电源为 150mA，配置电源为 900 mA。功率传送类选项支持最高 100 W	未配置设备及挂起设备为 100 mA，配置设备最高为 500 mA
即插即用 / 热插拔	异步事件处理	设备轮询
电源管理 / 链路控制	优化电源管理，支持空闲状态、睡眠状态和挂起状态	端口级挂起，进入 / 退出时延
电缆 / 接口	2 个差分对，半双工，非屏蔽双绞线，带有 A 型 /B 型连接器。4 个差分对，半双工，非屏蔽双绞线，带有 C 型连接器	3 个差分对，全双工，屏蔽双绞线

图 3. USB 2.0 和 3.1 之间的物理层差别。

USB 3.1 和物理层测试挑战

USB 2.0 技术的采用和接受速度表明这是一种成功的高带宽总线。计算应用和数据存储应用的持续演变既带来了新机遇，也带来了新挑战。内存容量不断提高、视频性能 (如实时视频流) 不断加速、图形处理单元 (GPU) 不断增强、便携式电子器件与 PC 快速同步等行业趋势，使 USB 2.0 性能面临着发展瓶颈。

USB 3.1 满足了提高的带宽需求，以支持应用提供更加实时的体验。全世界目前正在使用的 USB 设备已经达到数十亿，因此 USB 3.1 (称为 SuperSpeed USB) 还提供了必要的向下兼容能力，支持传统 USB 2.0 设备。图 3 列明了 USB 2.0 和 3.1 之间的物理层差异。

除多种新功能外，SuperSpeed USB 也带来了新的设计和测试挑战。USB 3.1 拥有与现有高速串行技术类似的特点，如 PCI Express®(1/2.0) 和 128b/130b(3.0) 编码，明显的通道衰减，扩频时钟。熟悉 PCIe 测试方法的人可能会更好地准备处理与 USB 3.1 有关的测试挑战。我们将考察一致性测试方法，以及怎样获得发射机、接收机、电缆和互连的最准确、最可重复的测量。此外，我们将介绍全面检定和调试的其它技术，以提供完整的测试战略。

码型	值	位序列说明
CP0	D0.0 加扰	伪随机数据码型与逻辑空闲完全相同 (参阅第 7 章)，但不包括 SKP 序列
CP1	D10.2	内奎斯特频率
CP2	D24.3	内奎斯特频率 /2
CP3	K28.5	COM 码型
CP4	LFPS	低频周期信令码型
CP5	K28.7	有去加重
CP6	K28.7	没有去加重
CP7	50–250 1's 和 0's	有去加重，重复 50–250 1's，然后重复 50–250 0's
CP8	50–250 1's 和 0's	没有去加重，重复 50–250 1's，然后重复 50–250 0's
CP9		伪随机数据码型 (参阅第 6.4.4.1 节)
CP10	AAh	10 Gb/s 时的内奎斯特码型，这不是 128b132b 编码。
CP11	CCh	10 Gb/s 时内奎斯特频率 /2
CP12	LFSR15	未编码的 LFSR15，进行物理层测试和问题隔离，这不是 128b132b 编码。多项式为 ×^15+×^14+1
CP13	64 1's 和 0's	有第 6.7.5.2 节中规定的下冲 (没有去加重)。以 10 Gb/s 重复 64 1's，然后是 64 0's，这不是 128b132b 编码。
CP14	64 1's 和 0's	有第 6.7.5.2 节中规定的下冲 (没有下冲)。以 10 Gb/s 重复 64 1' s，然后是 64 0's，这不是 128b132b 编码。
CP15	64 1's 和 0's	没有第 6.7.5.2 节中规定的下冲和去加重。以 10 Gb/s 重复 64 1's，然后是 64 0's，这不是 128b132b 编码。
CP16	64 1's 和 0's	没有下冲和去加重。以 10 Gb/s 重复 64 1's，然后是 64 0's，这不是 128b132b 编码。

表 1. USB3.1 第一代和第二代一致性测试码型 (摘自标准中的表 6–13)。

	5GT/s			10GT/s				
信号特点	**最小值**	**标称值**	**最大值**	**最小值**	**标称值**	**最大值**	**单位**	**注释**
眼高	100		1200	70		1200	mV	2, 4
Dj			0.43			0.530	UI	1, 2, 3
Rj			0.23			0.184	UI	1, 2, 3, 5
Tj			0.66			0.714	UI	1, 2, 3

注：

1. 在 10^6 个连续 UI 上测得，然后推断到 10^{-12} BER。
2. 在应用接收机均衡功能后测得。
3. 在图 6–14 中 TP1 的参考通道和电缆末端测得。
4. 眼高在最大张开处测得 (在眼宽中心 ± 0.05 UI)。
5. Rj 指标用 14.069 x 10^{-12} BER 时的 RMS 随机抖动计算得出。

图 5. USB 3.1 发射机眼高和抖动要求。

发射机测试

一致性测量

通过使用图 4 列出的各种测试码型，可以方便地进行发射机测试。每种码型都是为与评估码型的测试有关的特点选择的。CP0 (5 Gb/s 的 D0.0 加扰序列) 用来测量确定性 (Dj) 抖动，如数据相关抖动 (DDJ)；CP1 (没有加扰的 D10.2 全速率 5 Gb/s 时钟码型) 不会产生 DDJ，因此更适合评估随机抖动 (Rj)。Dj 和 Rj 同等的第二代一致性测试码型分别是 CP9 (加扰的 00h) 和 CP10 (10 Gb/s 时钟)。

抖动和眼高在应用均衡器功能及相应的时钟恢复设置 (二阶 PLL、10 MHz(第一代)/15 MHz(第二代) 的闭环带宽及 0.707 的阻尼系数) 后使用 100 万个连续单位间隔测得。抖动结果计算得出，其超越实测的数据样本总量，迅速提取 1 x 10^{-12} BER 水平时的具体抖动性能。例如，在抖动推断中，把实测 Rj (rms) 乘以 14.069，可以计算得出目标 Rj。

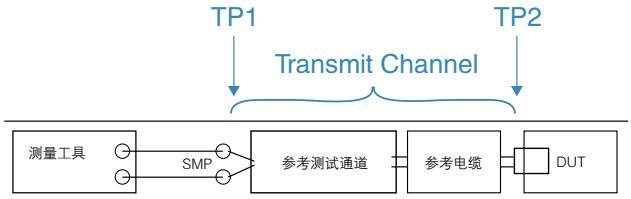


图 6. 发射机测试点。

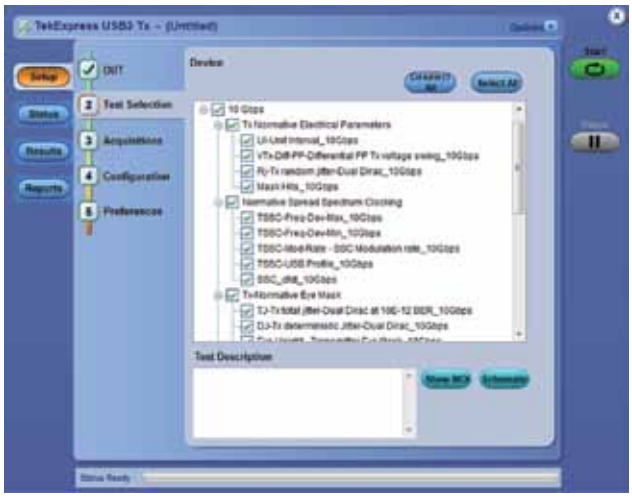


图 7. DPO/DSA70000 系列选项 USBSSP–TX，用于 USB 3.0 标准化的测量及信息性的测量。

图 6 显示了标准化的发射机一致性测试设置，包括参考测试通道和电缆。测试点 2 (TP2) 距被测器件 (DUT) 最近，测试点 1 (TP1) 则是远端的测量点。注意，所有发射机标准化的测量都在 TP1 的信号上执行。

在 TP1 采集信号之后，数据使用称为 SigTest 的软件工具处理，这与官方 PCI Express 一致性测试类似。对要求预一致性测试、检定或调试的应用，可以使用其它工具，进一步了解变化条件或参数下的设计特点。带有选项 USBSSP–TX 的泰克 MSO/DPO70000 系列示波器可以执行 USB 3.1 物理层发射机测试，如图 7 所示。单键自动软件工具，如 USBSSP–TX，通过保证正确配置测试设备，节约了时间。实验室技术人员就可以准确地运行测试，而不是非得要深入了解 USB 规范的高级工程师。在测试结束后，详细的测试通过 / 失败报告将列出可能发生设计问题的地方。如果不同测试地点 (如公司实验室、测试机构、等等) 得到的结果相互矛盾，可以使用以前运行的测试中保存的数据运行测试。

带有选项 USBSSP–TX 的 TekExpress 自动测试软件利用基于 DPOJET 通用分析功能的检定和调试环境。灵活的抖动和眼图分析软件包可以更多地以用户自定义方式控制分析参数，帮助加快调试过程，大大简化设计检定。例如，可以一次显示多个眼图，用户可以分析不同时钟恢复技术或软件通道模型的影响。另外，可以运用不同的滤波器，分析 SSC 解决系统互操作能力的效果。

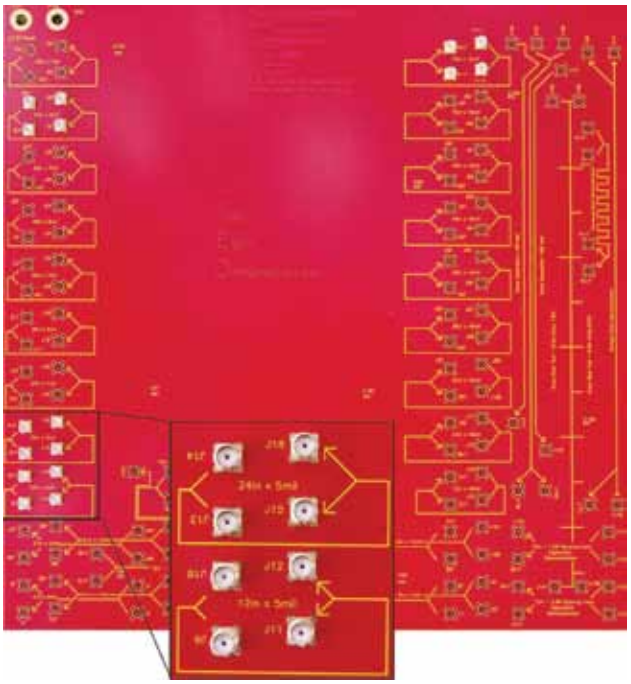


图 9. 带有 12 英寸和 24 英寸轨迹的 ISI 电路板。

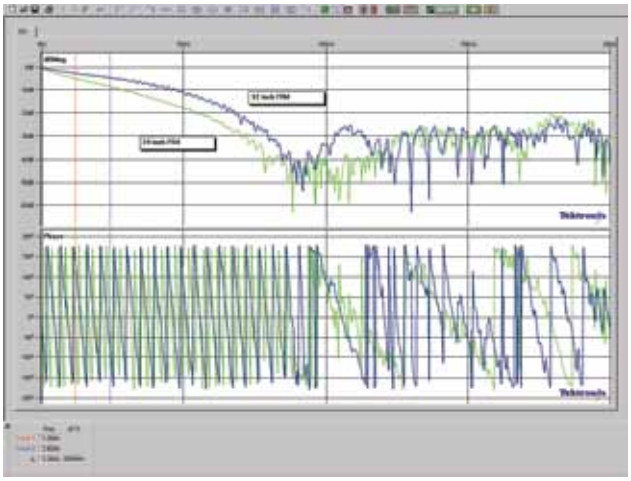


图 10. 12 英寸和 24 英寸 PCB 轨迹的幅度和相位响应。

参考测试通道

可以通过两种方法捕获 TP1 的“远端”信号。第一种方法使用 USB-IF 基于硬件的电缆和夹具，在 TP1 处采集数据。第二种方法使用从 TDR、VNA 或仿真器中提取的模型，在软件中仿真硬件通道效应。公认的通道模型是一个 S 参数文件，其中包括幅度和相位响应影响。先在 TP2 处或距发射机最近的地方采集信号，然后使用 S 参数文件对采集的数据求卷积，这个 S 参数文件已经被转换成一个有限脉冲响应 (FIR) 滤波器 (如需更多地了解泰克示波器上的滤波器应用，请参阅 www.tektronix.com 上的白皮书“任意 FIR 滤波器的原理、设计和应用”)。

通过这种方法，工程师可以使用变化而又重复的具体通道要求测量被测器件。例如，我们比较一下不同 PCB 轨迹长度中的 5 Gb/s 信号测量结果。图 9 显示了连接到 12 英寸和 24 英寸轨迹的 ISI 测试电路板，图 10 提供了相应的 Sdd21 通道响应。

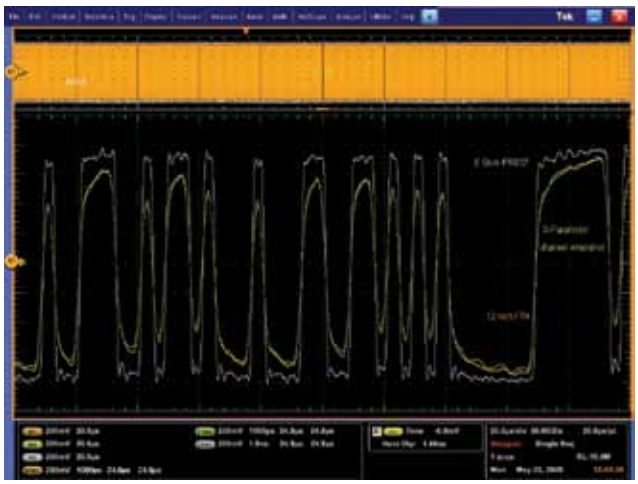


图 11. 12 英寸轨迹的硬件通道仿真和软件仿真。

图 12. 24 英寸轨迹的硬件通道仿真和软件仿真。

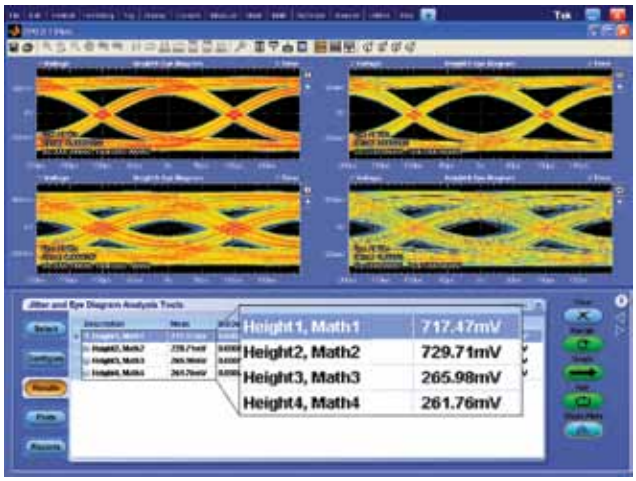


图 13. 12 英寸、24 英寸轨迹后的 5 Gb/s 眼图，硬件仿真通道 (左) 和软件仿真通道 (右)。

在包括硬件通道时、在没有包括硬件通道时都要采集测试信号。图 11 和图 12 显示了每个轨迹长度的原始信号 (白色)、远端硬件响应 (橙色) 和使用 S 参数数据卷积后的原始信号。图 13 包括来自基于硬件和基于软件的测试数据的眼图。

均衡

由于明显的通道衰减，SuperSpeed USB 要求某种形式的补偿，使接收机上的眼图张开。为实现这一点，发射机上使用均衡功能 (采取去加重形式)。规定的标称去加重比是 3.5 dB，采用线性标度时为 1.5x。例如，在跳变比特电平是 150 mV pk–pk 时，非跳变位电平将是 100 mV pk–pk。设计人员为 USB 3.1 第二代规定了一个 3 阶均衡器模型。这个模型使用去加重和下冲。去加重和下冲的标准化设置分别是 –3.1 dB 和 2.2 dB。去加重是负值，因为非跳变位的比要小于跳变位。下冲正好相反，因此比率是正值。

第一代一致性均衡模型是连续时间线性均衡器 (CTLE)。CTLE 实现方案包括片上滤波器、有源接收机均衡滤波器或无源高频滤波器，如电缆均衡器中的滤波器。这个模型特别适合一致性测试，因为它可以简单地描述转函。CTLE 在频域中使用一套电极和零极实现，得到所需频率上的峰值。如前所述，带有选项 USBSSP–TX 的 TekExpress 软件包括参考一致性通道以及要求的 CTLE 滤波器，这些都组合到一个文件中。

第二代一致性均衡模型也是一个 CTLE 模型，但使用一个 Aac 增益参数及一个两极系统。Aac 参数被设置成 3 dB，提供了一个整体高增益廓线，这对第二代预计的高损耗必不可少。除 CTLE 外，USB 3.1 第二代还使用一阶判定反馈均衡器 (DFE) 模型。这是一个自适应非线性均衡器，在 50 mV 规定了一个最大的阶值。

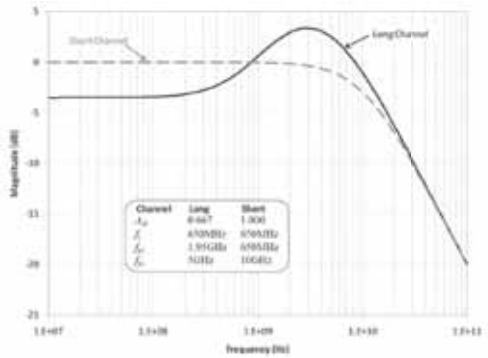


图 14a. USB 3.0 USB 3.1 第一代 CTLE 转函和幅度响应。

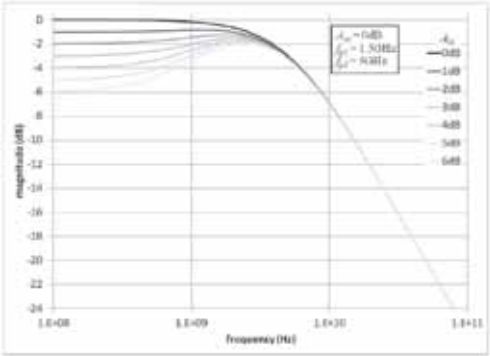


图 14b. USB 3.0 USB 3.1 第一代 CTLE 转函和幅度响应。

图 15. CTLE、FFE 和 DFE 的 SDLA 均衡配置。

图 16. 去加重 (蓝色)、长通道 (白色)、CTLE (红色) 和 31 阶 DFE (灰色) 后的 5 Gb/s 信号 (黄色)。

$$H(s)=\frac{A_{dc}\omega_{p1}\omega_{p2}}{\omega_z}\cdot\frac{s+\omega_z}{(s+\omega_{p1})(s+\omega_{p2})}$$

$$A_{dc}=0.667$$
$$\omega_z=2\pi(650x10^6)$$
$$\omega_{p1}=2\pi(1.95x10^9)$$
$$\omega_{p2}=2\pi(5x10^9)$$

$$H(s)=A_{ac}\omega_{p2}\frac{s+\frac{A_{dc}}{A_{ac}}\omega_{p1}}{(s+\omega_{p1})(s+\omega_{p2})}$$

where A_{ac} is the high frequency peak gain

A_{dc} is the DC gain

$\omega_{p1}=2\pi f_{p1}$ is the first pole frequency

$\omega_{p2}=2\pi f_{p2}$ is the second pole frequency

除使用 TekExpress 自动软件中提供的一致性滤波器外，设计人员可以使用泰克串行数据链路分析 (SDLA) 软件，验证不同的 CTLE 参数及其对链路性能的影响。CTLE 实现方案的优势在于，与其它方案相比，其设计起来更简单，能耗更低。但在某些情况下，由于适应性、精度和噪声放大方面的限制，它们可能不够。其它技术包括前馈 (FFE) 均衡和判定反馈 (DFE) 均衡，这种技术采用使用标度因数加权的数据样点，补偿通道损耗。CTLE 和 FFE 都是线性均衡器，因此，都会发生信噪比劣化，表现为高频噪声提高。但是，DFE 采用反馈环路中的非线性成分，因此使噪声放大达到最小，并补偿 ISI。图 16 显示了明显通道衰减后的 5 Gb/s 信号，以及使用去加重、CTLE 和 DFE 技术均衡后的信号。

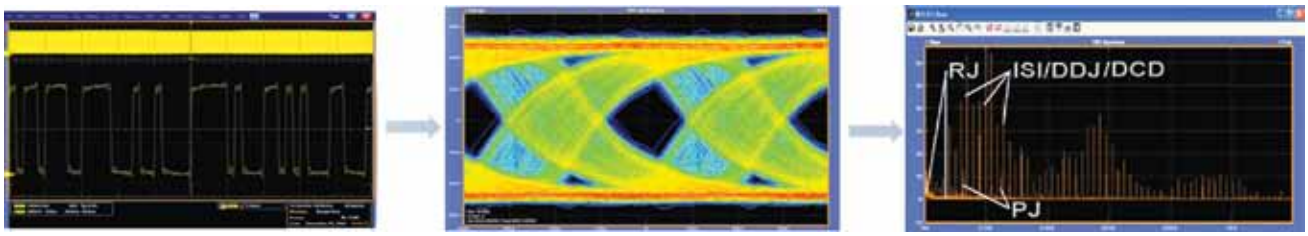


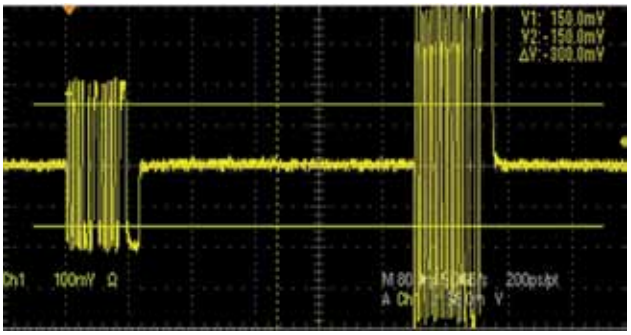
图 17. DPOJET 软件，执行高级串行数据检定和调试

检定和调试

在整个设计检验和一致性测试过程中，总是需要调试工具，解决信号完整性或抖动问题。由于电路余量下降增加了复杂性及链路问题，芯片设计人员和系统集成商需要拥有智能统计分析功能的工具以及可视化工具，如直方图、抖动频谱和 BER“浴缸”曲线。DPOJET 分析图，如频谱图和趋势图，可以提供深入信息，而不是简单地显示测量数据和结果。趋势分析显示定时参数怎样随时时间变化，如频率漂移、PLL 启动瞬态信号或电路对电源变化的响应。抖动频谱分析可以显示抖动和调制源 (相邻振荡器和时钟) 的精确频率和幅度、电源噪声或信号串扰。

在测试失败后，非常重要的一点是能够使用自动测试软件，从“一致性模式”切换到“用户自定义的”抖动和眼图分析工具系列。通过 DPOJET 软件，用户可以控制时钟恢复、滤波、参考电平、Rj/Dj 分离技术或测量限制和选通等参数。除规定的标准化 USB 3.1 测量及信息性 USB 3.1 测量外，它还包括许多定时测量、幅度测量和眼图测量。

图 17 显示了调试和分析抖动的一个程序实例。首先，我们使用相对较大的数据样本总量采集数据，进行抖动分析，包括 SSC 的影响。一个 33 kHz 的 SSC 周期要求 30 us 的时间窗口。一旦采集了数据，眼图分析可以迅速以可视化方式指明电压和定时性能。这个眼图显示周期抖动和数据相关抖动过高。最后，我们执行抖动分解，隔离信号完整性问题。抖动频谱图突出显示抖动成分及对应的相对幅度和频率。



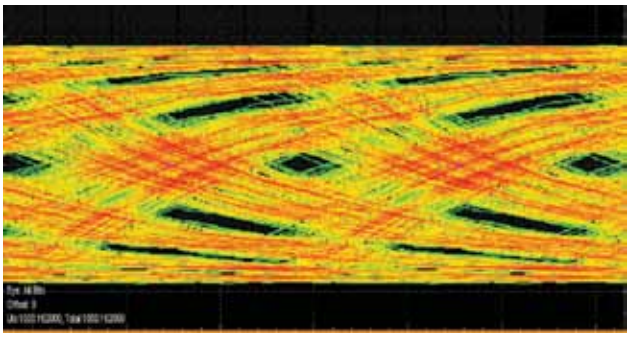


图 18. USB 2.0 和 3.1 接收机测试实例。

接收机测试

一致性测试

USB 接收机测试的目的是确认接收机能够以小于等于 1x10–12 的目标误码率 (BER) 正确检测发送的数据。发射机测试的重点放在幅度、抖动或其它参数测量上，接收机测试战略则通常涉及一项测试：抖动容限。抖动容限保证接收机系统将以高置信度与其它产品互操作。互操作能力条件可能会随不同电缆长度、低信号幅度、异步参考时钟、电源管理链路状态等因素广泛变化。优秀的受压眼图校准方法将保证抖动容限到达尽可能多的潜在条件。

USB 3.1 一致性测试已经明显变化，以适应与更高速的接口有关的新挑战。验证 USB 2.0 接收机需要执行接收机灵敏度测试。高速设备必须对等于或高于 150 mV 的测试包做出响应，并忽略 (静噪) 低于 100 mV 的信号。SuperSpeed USB 接收机必须支持多得多的信号损伤，因此测试要求要比 USB 2.0 苛刻。尽管 USB 3.1 规范规定目标 BER 为 1x10–12，但接收机一致性测试战略可以提高确定性抖动，产生 1x10–10 的有效 BER，实现更短的测试时间。由于提高了 Dj、降低了有效 Rj，在较低的 BER 基础上，这对两个目标 BER 水平会得到同等的 Tj(BER)。

对检定测试 (其通常用于第一稿芯片)，BERTScope 之类的仪器可能是一个好的选择。BERTScope 误码率分析仪不仅提供了增强型高性能误码率测试仪 (BERT) 的功能，还提供了示波器的眼图显示功能。对需要动态改变数据速率、抖动配置或数据码型等参数的测试场景，BERTScope 提供了通用码型发生及基于 BER 的调试工具，支持 USB 3.1 Rx 测试要求的全套测量。

接收机检定和调试测试

评估接收机的主要依据是确定有效的误码率。已知码型被传送到接收机，在接收机的比较器之后检验数据。数据通过接收机内部的环回机制在外部校验。接收机测试的一个挑战是生成要求的测试码型，在被测器件内部发起测试模式。

USB 3.1 的接收机测试与其它高速串行总线接收机一致性测试类似，一般分为两个阶段：

- 受压眼图校准是业内对创建最坏情况信号条件、测试接收机的叫法。损伤这个最坏情况信号的方式，通常是在水平方向增加抖动，在垂直方向把幅度设置成部署时接收机看到的最低幅度。在任何测试夹具、线缆或仪器变化时，都必须执行受压眼图校准。
- 抖动容限使用校准后的受压眼图作为输入来测试接收机，然后应用额外的提高频率的正弦曲线抖动 (SJ)。应用的这个 SJ 测试接收机内部的时钟恢复电路，因此不仅使用最坏情况信号条件测试接收机，而且还明确测试其时钟恢复。应用的 SJ 的幅度和频率遵守标准规定的一个模板。这个抖动容限模板覆盖了时钟恢复 PLL 的带宽，在环路带宽内应容许应用的高数量 SJ，因为时钟恢复将追踪出这个正弦曲线抖动，但在环路带宽之上只能经受很小的量，因为没有追踪出这个抖动，它将会影响下游的接收机电路。

这个检定过程可以自动实现，保证准确的结构及正确的受压码型生成能力。下面概括介绍了自动检定功能：

- 环回发起为其它方式不能执行接收机测试的用户提供了测试能力。环回发起是 BERTScope 和被测器件 (DUT) 之间的一种特定握手，让 DUT 准备进行接收机测试。这是一个关键步骤，不管采取什么测试仪器，对许多客户都是一个挑战。
- 自动受压眼图校准简化了其它方式繁琐耗时的程序。
- 可以单击执行抖动容限测试，结果存储在数据库中，可以简明地管理测试结果。自动抖动容限测试还可以搜索设备极限，称为“搜索余量”功能。

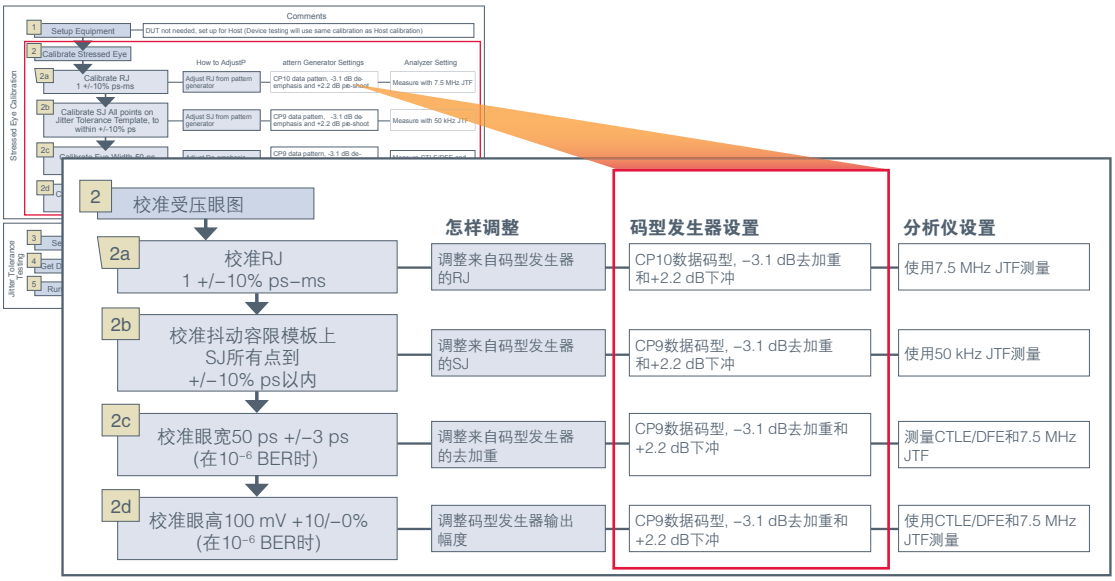


图 5. 受压眼图校准使用的码型发生器设置，包括数据码型、去加重电平和扩频时钟 (SSC) 指标。

受压眼图校准

在受压眼图校准中，首先要使用满足标准的夹具、电缆和通道设置测试设备，然后重复测量和调整应用的各类压力，如抖动。校准步骤在没有 DUT 的情况下进行，使用满足标准的测试夹具和通道以及测试设备生成的特定数据码型。

正弦曲线抖动 (SJ)

- **定义：**SJ 是有界抖动，具有周期性特点，但通常与数据码型不相关 (除非 SJ 频率恰好是码型重复频率的倍数)，因此与 RJ 一样，不管采取什么数据码型，其测量是相同的。与 RJ 不同，由于有界特点，它不会随着测量深度增长。
- **怎样调节：**与 RJ 一样，码型发生器必须能够调整 SJ 注入量，以实现所需的量。注入的 SJ 必须是特定频率，并能够调节幅度。必需校准 USB 3.1 抖动容限模板 (右上) 中的所有 SJ 频率和幅度。
- **怎样测量：**USB 3.1 一致性测试程序规定，应通过获得注入 SJ 幅度为 0 的信号的总抖动 (TJ) 与注入所需数量的 SJ 之差，来测量 SJ 数量。大多数示波器都提供了 TJ 测量。

眼高

- **定义：**眼高是指单位间隔中心的眼图张开程度，并伴有一个测量深度，在本例中为 106 个波形。眼高与数据码型相关，因为它受到信号中数据相关抖动 (DDJ) 量的影响。
- **怎样调节：**眼高通过码型发生器的输出幅度调节。
- **怎样测量：**可以在示波器上测量眼高，其应满足 106 波形要求。

眼宽

- **定义：**眼宽是指眼图在水平方向张开的程度，并伴有一个测量深度，在本例中为 106 个波形。眼高与数据码型相关，因为它受到信号中数据相关抖动 (DDJ) 量的影响。眼高指标是 50 ps +/–3 ps。
- **怎样调节：**眼高通过码型发生器的去加重调节。
- **怎样测量：**可以在示波器上测量眼宽，其应满足 106 波形要求。

码型发生器设置

前面我们介绍了需要校准“什么东西”，下面我们将讨论每个校准步骤对码型发生器的额外要求，包括：

1. 使用的数据码型。
2. 去加重和下冲量。
3. 是否应启用扩频时钟 (SSC)。

图 20. USB 3.1 接收机测试设置。

接收机测试的设备设置与受压眼图校准类似，也是把 DUT 插入测试环路中。但它不是把信号直接输回分析仪，而是码型发生器发出的测试信号流经 DUT 的接收机，“环回”通过发射机 (所以叫作“环回”)，再向回通过适配器，到达误码检测器。与误码检测器的连接质量应尽可能高。(参见图 20)

对抖动容限测试，测试仪器必须能够执行误码检测，追踪 BER。BERT、某些协议分析仪和示波器等仪器拥有这种功能。

环回是 USB 3.1 链路状态中的一种，在这种状态下，设备把它收到的比特向回发送到发射机。如果接收机发生错误，那么误码将发回到发射机及下行分析仪进行检测。为发起环回，必须在码型发生器和 DUT 之间执行一系列握手。

USB 3.1 采用 128b/132b 编码，与 8b/10b 编码系统中常见的情况一样，接收机和发射机可能位于略微不同的时钟频率上，收到的数据流恢复的时钟可能并不完全等于发射机的时钟频率。在接收机测试环回模式下，这种频率不匹配会给 DUT 带来问题，比特进入的速度可能会快于其向回发出的速度，或反之。为补偿频率不匹配，可以使用时钟补偿符号，在从接收机向回传送到发射机时，这些符号要么删除，要么插入数据流中。例如，如果恢复的时钟频率小于 (慢于) 发射机时钟频率，那么应增加符号，反之亦然。USB 3.1 采用 SKP 符号进行时钟补偿。

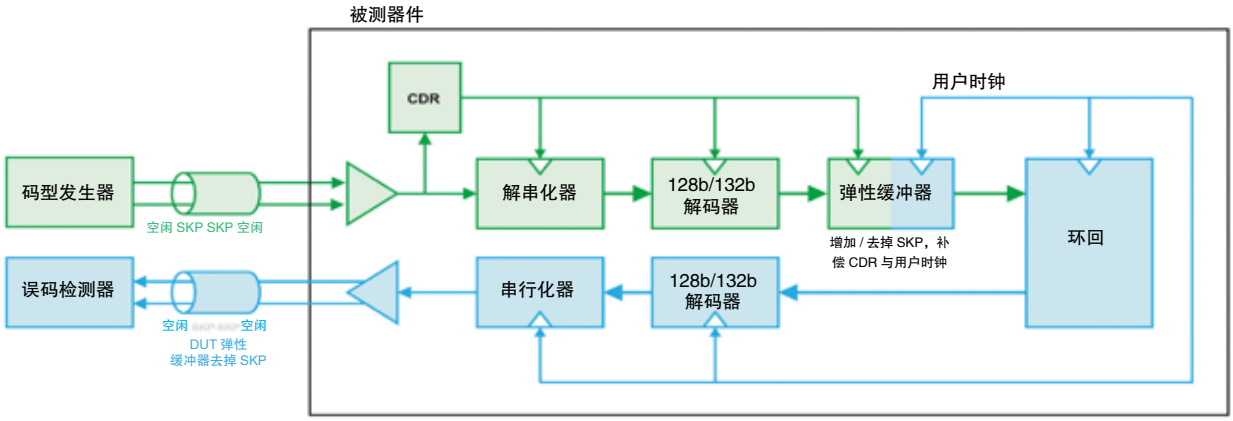
可以设置 BERTScope BSA 系列，处理输入数据流中这种数量不确定的时钟补偿符号，通常称为异步 BER 测试。这对某些 BERT 可能很难，因为 BER 一般通过比较输入数据流与已知数据码型测得。通过保持计算错帧数，协议分析仪可能会能够处理这种测试模式。

一旦已经校准受压眼图，DUT 和设备已经进行测试设置，DUT 已被置于环回模式，那么可以准备测试 DUT 的接收机。

抖动容限测试应用特定 SJ 频率中不同的 SJ 幅度，来测试接收机。一般来说，SJ 频率越低，SJ 幅度会越高，因为这些频率很好地落在接收机时钟恢复的环路带宽范围内，因此可以追踪出来。在 SJ 频率接近并超过环路带宽时，SJ 幅度会在小于 1 UI 的幅度上置平。高于接收机环路带宽的抖动将不会被追踪出来，将向回传送到接收机的判定电路。

USB 3.1 CTS 规定，应使用 3x1010 个比特测试容限曲线上的每个 SJ 点。如果在任何 SJ 测试点上检测到一个以上的错误，那么 DUT 测试失败。

对正确的 USB 3.1 接收机测试，测试体系完全基于采用校准后的受压眼图输入的抖动容限。对接收机检定和调试，BERTScope BSA 系列把校准后的受压眼图设置与自动功能融合在一起，保证成功的接收机测试调试环境。



通道仿真和自动化

由于 5 Gb/s 信令、长主机通道和电缆，这导致接收机上眼图闭合，要求均衡。测试规范开发者规定了通道要求，既要能够根据最坏情况条件执行测试，又要足够实用，使得工程师能够以经济高效的方式设计和制造产品。在创建通道模型和预算后，将验证产品，保证实际物理层性能与预计结果相符。软件仿真工具提供了许多自由度，可以迅速建模及进行边角情况测试。但在某个点上，模型必须生成到要检验的物理通道中。通常参考设计在 PCB 上制成，这个 PCB 提供了与规范类似的电气特点。

在硬件中创建通道模型的另一种方法是把模型转换成一个差分 S 参数文件，使用信号发生器的测试码型对通道求卷积，包括幅度和相位效应。通过这种方法，工程师可以使用特定通道要求驱动被测器件，这些要求不仅是变化的，也是可重复的。市场上有多种软件工具，如泰克 SerialXpress 和 BERTScope BSAUSB3，通过把所有损伤集成到一个信号中，可以自动为 USB 3.1 接收机测试生成复杂的信号。可以同时增加复杂的抖动成分，如 Rj、Sj、ISI、自定义 SSC 调制配置和预加重，创建真实世界环境中经常看到的复杂通道模型。图 24 说明了使用 USB3 接收机自动测试工具实现统一码型生成和设备控制。

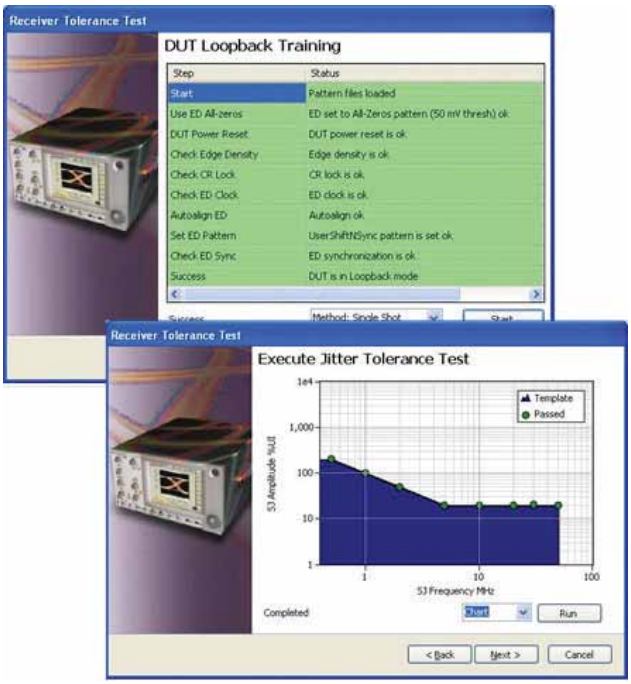


图 24. BSAUSB3 自动软件设置屏幕。

通道测量

一致性测试

在 10 Gb/s 数据速率下，影响信号上升时间、脉宽、定时、抖动或噪声内容的任何东西都会影响系统级可靠性。为了保证信号完整性，必需了解和控制信号流经的传输环境中的阻抗和损耗。不匹配和变化可能会导致反射，整体降低信号质量。USB 3.1 通道一致性测试帮助消除性能劣化的潜在来源。下面列出了要求的 USB 3.1 通道测量。DSA300 采样示波器、80E04 TDR 模块及 IConnect 测量软件和 A/B/C 插座测试夹具提供了完整的通道一致性测试解决方案。

1. 阻抗
2. 对内时延
3. 差分插入损耗
4. 差分回波损耗
5. 差分近端串扰
6. USB3.1 对和 USB2.0 对之间的差分串扰
7. 差分到共模转换

图 25. DSA300 采样示波器，装有 IConnect TDR/S 参数测量软件。

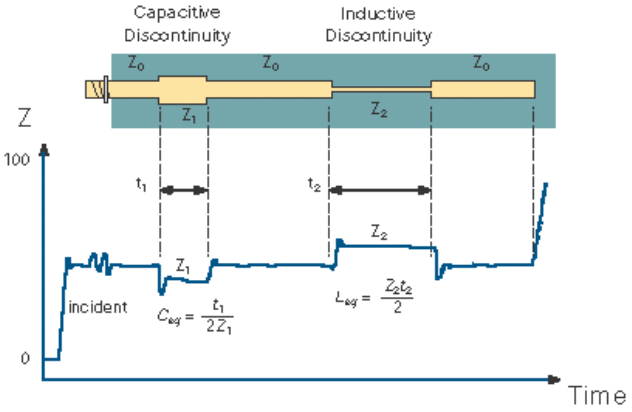


图 26. TDR 揭示阻抗不连续点。

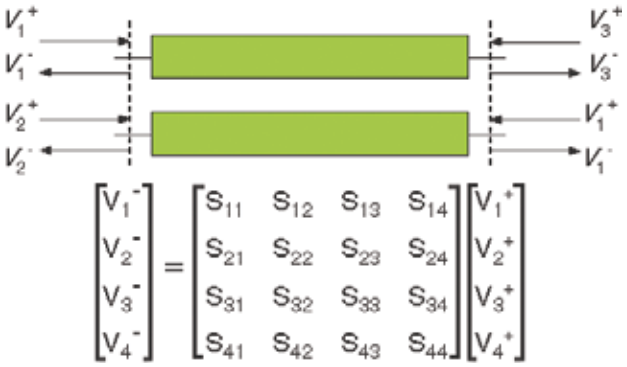
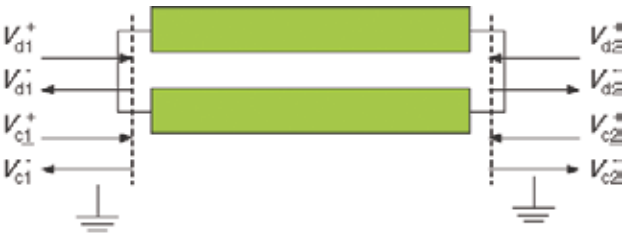


图 27. 4x4 矩阵描述了计算 4 端口 S 参数的公式体系。



		Differential	Common
Response	Differential	S_{dd}	S_{dc}
	Common	S_{cd}	S_{cc}

图 28. 差分和共模激励和响应。

检定和调试

阻抗测量是相对的，通过比较反射幅度与入射幅度得出。现代 TDR 仪器执行所有计算，比对入射幅度和反射幅度与报告的 rho(反射系数) 或欧姆值。图 26 显示了在入射 TDR 阶跃从连接器移向轨迹末端、直到开路时相对于特性阻抗 Z_0 的阻抗变化。注意这个过程的精度与 TDR 信号源的参考阻抗高度相关，在本例中为 Z_0。

S 参数 (散射参数) 在描述频域网络性能中变得越来越常用。它们用每个端口上的入射波和反射波定义，描述了存在的与频率有关的功率或电压。图 27 表明了相对于每个端口的单端入射电压和返回电压。图 28 说明了一种比较流行的测量配置，其在差分模式下执行测量。混合模式下的 S 参数测量，包括差分测量和共模测量，提供了一个优势，可以洞察潜在的信号完整性问题。差分测量与信号衰减直接相关，因为信号大多数能量以这种模式传播。共模测量与时延和地电平弹跳有关。模式转换会导致电磁干扰 (Diff–CM) 和电磁易感性 (CM–Diff)。最后，相邻线路之间的交叉耦合会产生串扰。阻抗测量和 S 参数测量对设计人员都至关重要，这些工具可以识别潜在的信号完整性问题。在时域中，TDR 可以隔离阻抗不连续点，甚至把仿真模型与物理测量关联起来。在频域中，S 参数在本质上提供了转函表示或相对的行为模型。

可以使用 TDR 进行的 USB 3.1 测量包括差分阻抗、频域串扰和 S 参数，包括 Sdd21 插入损耗和差分到共模转换。这些测量使用 45 欧姆的参考阻抗或 90 欧姆的差分阻抗进行。由于大多数 TDR 系统采用 50 欧姆参考阻抗，因此测得数据需要在软件中归一化到目标 90 欧姆差分参考阻抗。

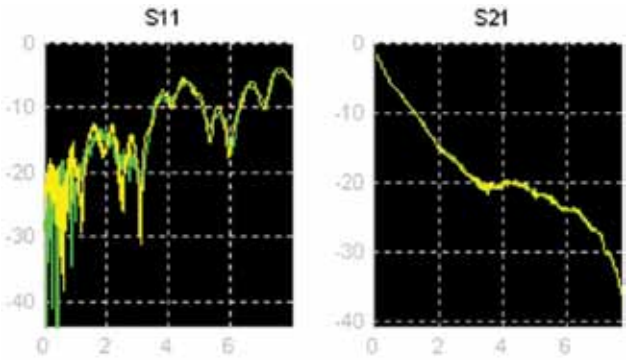


图 25. 90 欧姆归一化之前 (绿色) 和之后 (黄色) 的 S 参数。

小结

在本应用指南中，我们考察了与 USB 3.1 有关的许多新挑战，介绍了验证和调试 SuperSpeed 设计所需的工具。自 USB 在 20 世纪 90 年代出现以来，行业互操作能力测试及独立测试实验室已经使用泰克设备，认证明数百万种 USB 设备。USB–IF 成员可以利用 Platform Integration Lab (PIL)，测试及关联早期设计。USB 可以利用 PIL，测试主机和设备互操作能力，确保设备执行正确的 USB 3.1 电接口和链路级信令。

如需更详细地了解 USB 一致性测试，请访问 USB 实现者论坛网页：www.usb.org。在这里，您将看到详细的测试程序、白皮书和其它配套材料。如需更多地了解 USB 测试，可以参阅：www.tektronix.com/usb，该网站中提供了全面的材料，如应用指南、网络研讨会和推荐的测试设备。

参考资料

1. D. Derickson, M Muller, 数字通信测试和测量：高速物理层检定 , – Prentice Hall, 2008
2. 通用串行总线规范修订版 3.1(2013)。www.usb.org
3. USB 3.0 电接口一致性测试方法白皮书修订版 0.5，www.usb.org
4. 了解和执行 USB 2.0 物理层测试，www.tektronix.com/usb

泰克科技(中国)有限公司
上海市浦东新区川桥路1227号
邮编：201206
电话：(86 21) 5031 2000
传真：(86 21) 5899 3156

泰克北京办事处
北京市海淀区花园路4号
通恒大厦1楼101室
邮编：100088
电话：(86 10) 5795 0700
传真：(86 10) 6235 1236

泰克上海办事处
上海市徐汇区宜山路900号
科技大楼C楼7楼
邮编：200233
电话：(86 21) 3397 0800
传真：(86 21) 6289 7267

泰克深圳办事处
深圳市福田区南园路68号
上步大厦21层G/H/I/J室
邮编：518031
电话：(86 755) 8246 0909
传真：(86 755) 8246 1539

泰克成都办事处
成都市锦江区三色路38号
博瑞创意成都B座1604
邮编：610063
电话：(86 28) 6530 4900
传真：(86 28) 8527 0053

泰克西安办事处
西安市二环南路西段88号
老三届世纪星大厦26层C座
邮编：710065
电话：(86 29) 8723 1794
传真：(86 29) 8721 8549

泰克武汉办事处
武汉市解放大道686号
世贸广场1806室
邮编：430022
电话：(86 27) 8781 2760/2831

泰克香港办事处
香港九龙尖沙咀弥敦道132号
美丽华大厦808-809室
电话：(852) 2585 6688
传真：(852) 2598 6260

有关信息

泰克公司备有内容丰富的各种应用文章、技术简介和其他资料，并不断予以充实，可为从事前沿技术研究的工程师提供帮助。请访问泰克公司网站 **cn.tektronix.com**

©2015 年泰克公司版权所有，侵权必究。泰克产品受到已经签发及正在申请的美国专利及外国专利的保护。本文中的信息代替以前出版的材料中的所有信息。本文中的技术数据和价格如有变更，恕不另行通告。TEKTRONIX 和 TEK 是泰克公司的注册商标。本文中提到的所有商号均为各自公司的服务标志、商标或注册商标。

01/15 RL/WWW 55C–23452–4

Tektronix®