

RapidIOテストの 理解と実践



▶ はじめに

RapidIOアーキテクチャは、次世代のネットワーク機器/通信機器に求められる、高速な伝送速度を実現します。実現には、コンプライアンスと相互運用性の問題が伴いますが、当社の統合ツール・セットでは、この問題を迅速かつ効率的に解決し、RapidIOを設計に簡単に取り入れることができます。

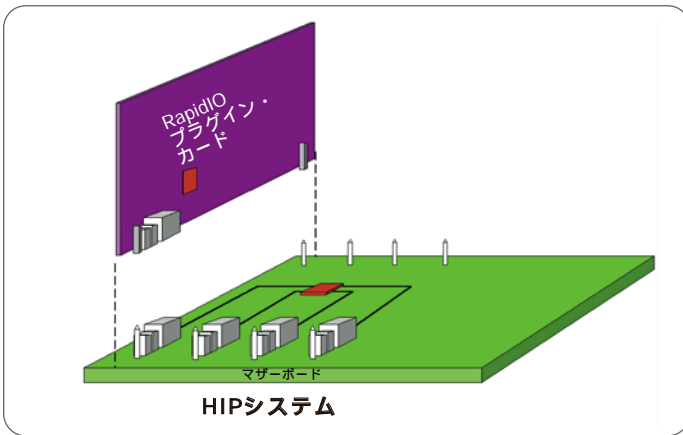
通信業界でデジタル・ハードウェアや組込み型ソフトウェアの設計に携わるエンジニアは、プロセッサ速度の高速化や、プロセッサにデータを供給するために必要とされるデータ帯域幅で発生する問題に直面しています。ボトルネックになっているのが、「ボックスの中の」さまざまなコンポーネント間の相互通信速度です。

バックプレーンを経由し、チップ間および基板間を接続するために設計されたオープン通信規格RapidIOが、このボトルネックを解消します。この高性能パケット交換バス技術は、より高いデータ帯域幅、より優れたスループット、ソフトウェアの透明度、より高い信頼性、フォールト・トレランス、低レイテンシ、低消

費電力、低コストを実現することで、次世代のネットワーク機器や通信機器に対する需要に応えます。RapidIOアーキテクチャは、10Gbpsを上回る性能での通信を可能にする、超高速のバス速度を提供します。設計エンジニアは、新しいI/Oチップに複数のRapidIOポートを追加でき、専用スイッチング・チップを追加するコストをかけずに、ファブリック・インタコネクットの性能上の利点を享受できます。

RapidIOテスト

▶ アプリケーション・ノート



▶ 図1. HIPアーキテクチャ

RapidIOの相互運用性とコンプライアンス・テスト

RapidIOバス技術に伴うコンプライアンスおよび相互運用性の問題は、RapidIOポートを実装するにあたって設計エンジニアが解決しなければならない問題です。RapidIOのHIP (Hardware Interoperability Platform) は、シリコン・ベンダがシームレスな相互運用性を示すための共通環境を提供し、多くの機器、半導体メーカーに対して門戸を開放します。

このHIPアーキテクチャにより、スイッチ・ファブリックやエンド・ポイントでの接続形状は共通になり、相互運用性テストに影響を与える重要な要素である電力およびRapidIOシグナル・バスには共通のコネクタおよびピンの割り当てを定義しています。このアーキテクチャは、図1に示すように、マザーボードとRapidIOプラグイン・カードで構成されています。HIPマザーボードは、RapidIOプラグイン・カードをRapidIO接続することを目的としています。

HIPアーキテクチャは、シリコン・ベンダが相互運用性を示す共通環境だけではなく、RapidIOシステムが正しく運用できない場合は、それを評価するための標準環境をも提供します。2つのポイント・ツー・ポイント・デバイス間で2GHzのデータ通信に失敗すると、何が起きるでしょうか？エラーが発生すると、設計エンジニアは、エラーを正確に観察、評価、解析、デバッグしなければなりません。

よくある問題としては以下の項目が考えられます。

- ▶ 設計がRapidIOの仕様に適合していることを確認する方法は？
- ▶ RapidIOポートへのプロービングは？
- ▶ 制御シンボル、パケット・タイプ、トランザクションなど、RapidIOポートのリアルタイムの動作にトリガをかける方法は？
- ▶ RapidIOのシンボルとパケットのデコーディング方法は？
- ▶ Txバス、Rxバス間のトランザクション・レベルとオペレーション・レベルのバス・アクティビティのリンク付けを自動化する方法は？
- ▶ 最低限の訓練で設計エンジニア・チーム全体を稼働させるには？
- ▶ RapidIOを完全にデバッグするために必要なツールとは？

このプラットフォームと適切な計測機器との組み合わせにより、こうしたエラーを正確に評価、解析でき、確実に製品をRapidIOの仕様に準拠させることができます。

製品にRapidIO技術を実装する場合、信号品質の目安となる物理層と、RapidIO通信プロトコルが正しく運用されていることを確認するためにプロトコル層を調べる必要があります。対象となる個々の信号の取り込み、観察、解析を可能にする理想的な診断ツールにより、RapidIO実装のための正確かつ効率的な検証、評価、デバッグが可能になります。このための測定システムには、ロジック・アナライザ、オシロスコープ、プローブ、アプリケーション専用のテスト・ソフトウェアなどが含まれます。

このアプリケーション・ノートでは、設計がRapidIOの仕様に適合していることを保証するための正しい知識とコンプライアンス・テストに焦点をあてて説明します。必要なテスト機器についても取り上げます。

プローピング・ソリューション

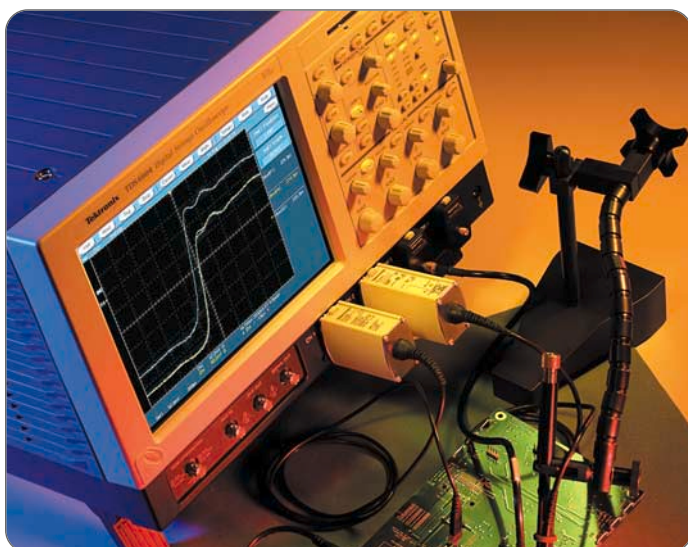
RapidIOのコンプライアンス・テストは、プローブ・チップから始まります。RapidIOを実装するにあたっての理想的なプローピング・ソリューションでは、高速差動信号の正しい取り込みや、高速デジタル信号のアナログ・コンポーネントの評価、あるいは組込みコネクタや外部ハードウェアなしでのRapidIOの送/受信ポートの監視が可能です。

タイミングと信号品質を適切に評価するには、広帯域の能動プローブと差動プローブが必要です。これらのプローブは信号を保持し、プローブの負荷を最小限に抑えるとともに、今日の高密度実装回路基板にも容易にアクセスできるため、最大の信号忠実度、正確な測定、信号の挙動観測が保証されます。

	プローブ型名	プローブの帯域
オシロスコープ・プローブ	P7260型、TekConnectインタフェース	DC ~ 6.0GHz、シングルエンド
	P7240型、TekConnectインタフェース	DC ~ 4.0GHz、シングルエンド
	P6249型、TEKPROBE IIインタフェース	DC ~ 4.0GHz、シングルエンド
	P7330型、TekConnectインタフェース	3.5GHz差動
	P6330型、TEKPROBE IIインタフェース	3.5GHz差動
ロジック・アナライザ・プローブ	P6880型、コネクタレス高実装密度	2.0GHz差動
	P6810型、汎用プローブ	2.0GHz差動
	P6860型、コネクタレス高実装密度	2.0GHzシングルエンド

RapidIOテスト

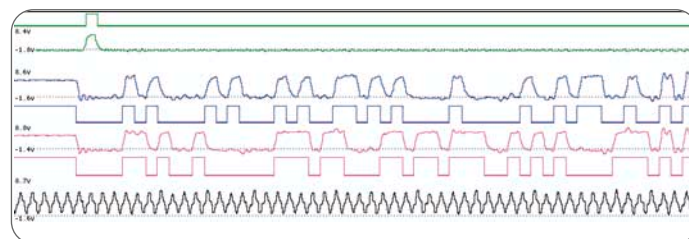
▶ アプリケーション・ノート



▶ 図2. オシロスコープ・プローブ.

オシロスコープ・プローブ

P7260型シングルエンド・アクティブ・プローブは、これまでにない16GHzの帯域と< 75psの立上り時間を実現し、次世代デジタル機器の超高速の信号観測を可能にしました。高性能、低回路負荷、低ノイズのプローブは、高速通信バスを調べるのに最適です。P7260型を使用することで、迅速かつ効率的に高速信号を測定し、最高の信号忠実度で信号の挙動をより高いレベルで観測することができます。他に例をみない< 0.5pFの入力容量により、信号への負荷効果を最小限に抑えます。P7260型の小型プローブ・ヘッドは、今日のファイン・ピッチ回路に共通する、物理的に厳しい制限の中でのプロービングを可能にしています。データ伝送速度を向上させるためには、信号振幅をさらに抑えることが必要です。振幅が小さくなるにつれ、今日の信号の多くは、信号喪失につながるグラウンド誘発ノイズに強い差動伝送に移行しています。このような差動信号を測定するために、P7330型高性能差動プローブは3.5GHzの帯域と< 130ps(代表値)の立上り時間という、広帯域、低回路負荷、低ノイズ差動のプロービング・ソリューションを提供します。小型プローブ・ヘッド形状は、高密度実装回路基板上の測定ポイントへのプロービングを可能にします。P7330型は、現在から将来における帯域要求を満たす18GHzの信号忠実度を持ったTekConnect™プローブ・インターフェースを装備しています。P7330型は、RapidIOのような通信アプリケーションに共通して見られる広帯域信号の時間領域と周波数領域の測定を可能にします。



▶ 図3. デジタルとアナログの統合表示og display.

2つの世界を1つの画面で

絶えず高速化に向かう信号速度と複雑さを増すRapidIOのような高速バスにより、システムを効率的にデバッグし、検証するために、デジタル信号とアナログ信号両方の特性を確認することが必要になってきました。ロジック・アナライザで問題を指摘し、オシロスコープの高い分解能によりその問題のアナログの詳細を確認します。RapidIOの場合、設計エンジニアは、第1段階のデバッグ中に、RapidIOポートのアナログ内容とデジタル内容を同時に確認できなければなりません。

iView (Integrated View) 技術を採用したTLA700シリーズ・ロジック・アナライザは、ロジック・アナライザの多チャンネル表示と強力なトリガ機能に、当社高性能デジタル・オシロスコープのサンプル速度と測定精度を統合し、1つの画面上で時間相関の取れたデジタル信号とアナログ信号の波形を確認することを可能にしています。iView技術により、図3に示すように、エラーの原因となるアナログ現象とデジタル症状を正確に関連付けることができます。

ロジック・アナライザ・プローブ

TLA700シリーズ・ロジック・アナライザのTLA7AxxモジュールとiView技術を組み合わせることで、ステート、高速タイミング、アナログ解析を完全に統合し、関連させることができるため、1本のコネクタレス高実装密度ロジック・アナライザ・プローブ・システムを介してRapidIOバスの実際の動作を確認できます。P6880型ロジック・アナライザ差動プローブ（図4参照）が実現する低容量性負荷（0.7pF）により、被測定信号に影響を与えることなく、最大の信号忠実度と測定精度を得ることができます。

さらに、TLA700シリーズ・ロジック・アナライザをTMS805 RapidIO サポート・パッケージと組み合わせることで、8ビットまたは16ビットのRapidIOトランスミット・バスやレシーブ・バスとロジック・アナライザを直接接続し、最大データ・レート1Gbps（500MHzクロック）での観測が可能になります。このソリューションは、外部ハードウェアを使用することなく、パケットと制御シンボルの情報を取り込む強力なソリューションとなります。

1枚のTLA7Axx4モジュールで、同期したRapidIOトランスミット・バスとレシーブ・バス（つまり、単一の水晶発振子をベースにした、位相ドリフトのない、同一周波数の2つのバス）を取り込むことができます。非同期トランスミット・バスとレシーブ・バス（つまり同一水晶発振子をベースにしていないバス）の場合は、各バスを取り込むために別のモジュールが必要になります。RapidIOサポート・パッケージのチャンネル割り当ては、RapidIO接続仕様書（パートIV、セクション6.6）の推奨ピン配列を使用し、プローブのフットプリントへのルーティングを単純化するように考えられています。

詳細については、当社ホームページ www.tektronix.com/rapid_io をご参照ください。8ビットと16ビット両方のRapidIOをサポートするP6880型コネクタレス高実装密度プローブの接続方法や、TLA7Axxロジック・アナライザ・モジュールを使用したRxバスおよびTxバスの取り込みについて説明しています。



▶ 図4. ロジック・アナライザ・プローブ

RapidIOテスト

▶ アプリケーション・ノート

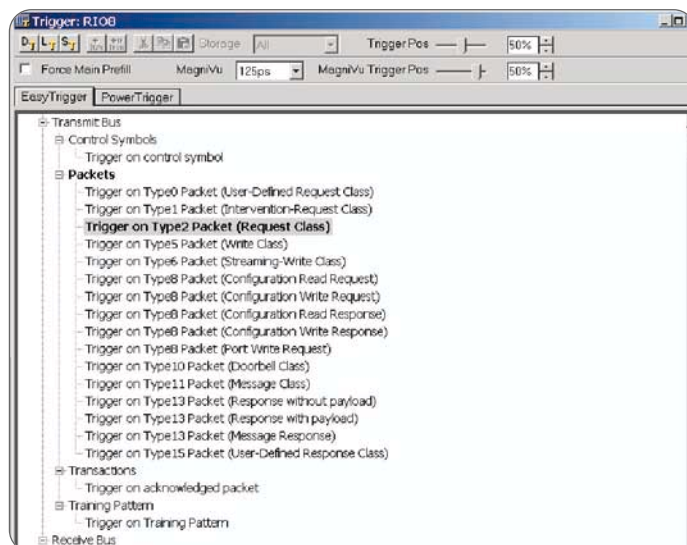
ロジック・アナライザを使用したプロトコル層のテスト

プロトコル層のテストは、信号を正確に取り込むことから始まります。優れたプロービング・ソリューションに加え、高度なトリガ能力も重要です。測定データを適切に取り込み、意味を持つ結果に変換する必要があります。TMS805 RapidIOサポート・パッケージを搭載したTLA700シリーズ・ロジック・アナライザは、RapidIOポート・サイクルのトリガ、取り込み、デコーディング、表示を行うための強力なツールです。

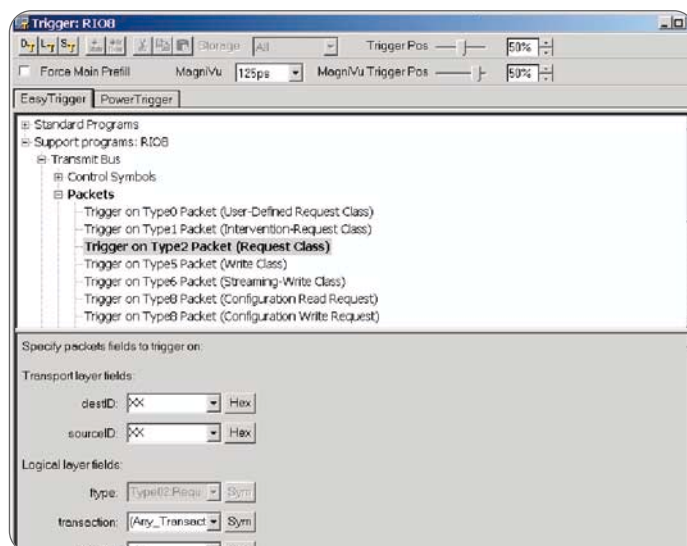
トリガ

TLA700シリーズ・ロジック・アナライザは、TMS805 RapidIO サポート・パッケージと組み合わせることで、指定したRapidIOトランザクションの識別と取り込みを簡単に行える、高度なトリガ機能を実現します。

TMS805 RapidIO サポート・パッケージには、EasyTriggerテンプレート（図5参照）のライブラリが含まれており、RapidIOポート・アーキテクチャの複雑なシリアルトリガ設定が単純化されるため、すばやくトリガをかけることができます。トランスミット・バスとレシーブ・バスを同一モジュールで取り込むことで、（パケットとその応答制御シンボルからなる）トランザクションに簡単にトリガをかけることができます。対象のテンプレートを選択し、要求されたフィールドに適切な情報を入力するだけで、TLA700シリーズ・ロジック・アナライザを対象となる個々のイベントにトリガをかけるツールとして使用できます。EasyTriggerテンプレートでは、最高750Mbpsのデータ・レートで、パケット、制御シンボルおよびトランザクションに対しトリガをかけることができます（図6参照）。



▶ 図5. RapidIOサポート・パッケージに含まれるEasyTriggerのリスト



▶ 図6. EasyTriggerの例

逆アセンブリと表示

取り込まれた測定データはデコーディングし、意味を持つ結果として適切な形で表示する必要があります。TLA700シリーズ・ロジック・アナライザの逆アセンブラは、図7に示すように、RapidIOプロトコルから取り込んだデータをデコードし、パケット形式でリスト・ウィンドウに表示します。

画面は、パケット/制御シンボルの要約、パケット/制御シンボルのフィールドをデコードした詳細および生データの3つの要素で構成されています。これら3つそれぞれの要素を区別するため、またパケット/制御シンボルの要約における制御シンボルとパケットを区別するために、色分けされています。

TMS805 RapidIO サポート・パッケージを搭載したロジック・アナライザには、RapidIO Tx、Rxポートの動きに対応した組み込みプロセッサ動作の詳細取り込みや、ポートの詳細な相関表示など、高度な逆アセンブリ機能があります。逆アセンブラは、制御シンボルのデコーディングと物理層における各フィールドの表示、パケットのデコーディングと物理層、トランスポート層、論理プロトコル層の各フィールドを色分け表示し、送信ポートと受信ポート両方の同時デコーディングを行います。

Sample	Time	Packet/Control Symbol	Decoded Fields
190	0	Packet Control	Control Symbol
191	0	Packet Control	Control Symbol
192	0	Packet Control	Control Symbol
193	0	Packet Control	Control Symbol
194	0	Packet Control	Control Symbol
195	0	Packet Control	Control Symbol
196	0	Packet Control	Control Symbol
197	0	Packet Control	Control Symbol
198	0	Packet Control	Control Symbol
199	0	Packet Control	Control Symbol

▶ 図7. RapidIOプロトコルから取り込まれたデータの

モジュール要件

RapidIOポートそれぞれに、対象ポートのトランスミット・ポートとレシーブ・ポート両方の取り込みを行う、136チャンネルTLA7Axxロジック・アナライザ・モジュールが1枚必要です。モジュールの取り込み速度は、ユーザ要件によって異なります。TMS805 RapidIO サポート・パッケージでは、TLA7Axxロジック・アナライザ・モジュールとコンプレッション差動プローブ以外に、ハードウェアを追加する必要はありません。

TMS805 RapidIO アプリケーション・サポート・パッケージは、DCから500MHzまでのクロック・レートと、DCから1Gbpsまでのデータ・レートでの、8ビットと16ビットのRapidIOポートをサポートしています。

サポート・パッケージ	バス幅	クロック・レート	データ・レート
RIO8	8ビット	DC ~ 375MHz	DC ~ 750Mbps
RIO16	16ビット	DC ~ 375MHz	DC ~ 750Mbps
RIO8_T	8ビット	DC ~ 500MHz	DC ~ 1Gbps
RIO16_T	16ビット	DC ~ 500MHz	DC ~ 1Gbps

リアルタイム・オシロスコープを使用した物理層のテスト

ロジック・アナライザにより、RapidIOトランザクションのプロトコル層を観測し、RapidIOのプロトコル通りに正常に動作しているか確認できます。一方、高性能リアルタイム・オシロスコープにより、RapidIOトランザクションの物理層を、高分解能でアナログ的に詳細に確認できます。シグナル・インテグリティの課題を解決するとともに、設計がRapidIO AC仕様に適合していることを検証するために、信号の挙動を最大限まで観測することが可能です。

RapidIOのような高速バスが複雑さを増すにつれ、環境、機械、電気的条件を満たすために求められる信号アベレーションを確保することが重大な課題となっています。TDS6604型やTDS7000シリーズ、CSA7000シリーズなどの高性能リアルタイム・オシロスコープは、これらのアベレーションを測定、評価する理想的なソリューションです。

RapidIOの転送速度による、オシロスコープに必要とされる仕様を次に示します。

データ・レート	クロック・レート	1U I	有効データまでの時間	立上り時間	信号帯域幅*
500Mbps	250MHz	2000ps	370ps	200ps	1.75GHz
750Mbps	375MHz	1333ps	266ps	133ps	2.63GHz
1000Mbps	500MHz	1000ps	212ps	100ps	3.50GHz
1500Mbps	750MHz	666ps	158ps	66.6ps	5.26GHz
2000Mbps	1000MHz	500ps	125ps	50ps	7.00GHz

* Approximations based on 0.35/rise time rule.

RapidIOテスト

▶ アプリケーション・ノート

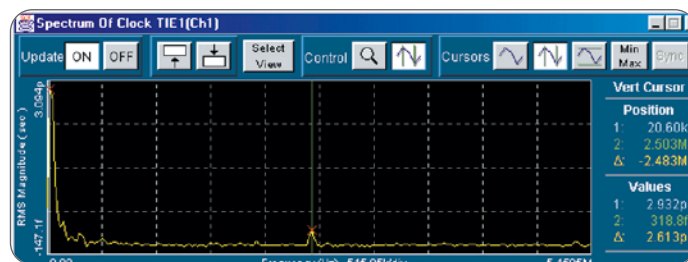
ジッタ・タイミングと解析

RapidIOをはじめとしたシリアル・データ通信規格では、通信機器の設計において、ジッタ成分の判別と測定を行うデバッグ・ツールが必要です。TDSJIT3ジッタ解析ソフトウェアを搭載したTDS6604型デジタル・ストレージ・オシロスコープは、リアルタイムのジッタ測定を業界最高の精度で行うことができ、実装したRapidIOがRapidIO Trade Associationにより定義されたRapidIO AC仕様を満たしているかの検証が可能になります。総合的なジッタ解析アルゴリズムにより、ジッタとその原因発見を容易にするとともに、設計プロセスを迅速化します。このソフトウェア・パッケージにより、ランダム・ジッタ (Rj) とデータミニステック・ジッタ (Dj) を評価し、ビット・エラー・レート (BER) を予測することができます。システムの全体的な品質をすばやく判断し、より安定した製品を市場に送り出すことができます。

RapidIOの規格では、ジッタのコンプライアンス測定はマスク・テストを用いて行います。マスク・テストは、ワング、振幅ノイズ、ゲイン安定度、DCドリフトなど、ジッタ成分の長期的な効果を考慮するうえでは有用ですが、ジッタの原因を明確にするうえでの助けとはなりません。リアルタイム・オシロスコープでサイクルごとのジッタを測定することにより、被測定信号の基本部分だけでなく、ジッタそのものを詳細に調べることができます。

ジッタのFFTプロットからは、電源による変調効果、隣接回路からのクロストーク、デューティ・サイクルの歪み、および伝送損失が原因のデータ依存性のある効果がすばやく読み取れます (図10参照)。

TDSJIT3のようなアプリケーション・パッケージを備えたリアルタイム・オシロスコープでジッタを測定するもう1つの利点は、無限パーシスタンス表示上に何時間あるいは何日間もかけて収集することなくデータ信号を測定し、アイの閉じ具合を正確に予測する機能があることです。TDSJIT3のBER機能を使用することにより、わずか2~3秒で、 10^{-12} ビットのビット・エラー・レート時に要求される、ピーク・ツー・ピーク・ジッタが判断できます。BERの予測や測定に用いられる他の手法では、数分から数時間かかり、マスク解析に要する一般的なテスト時間は30分と言われます。

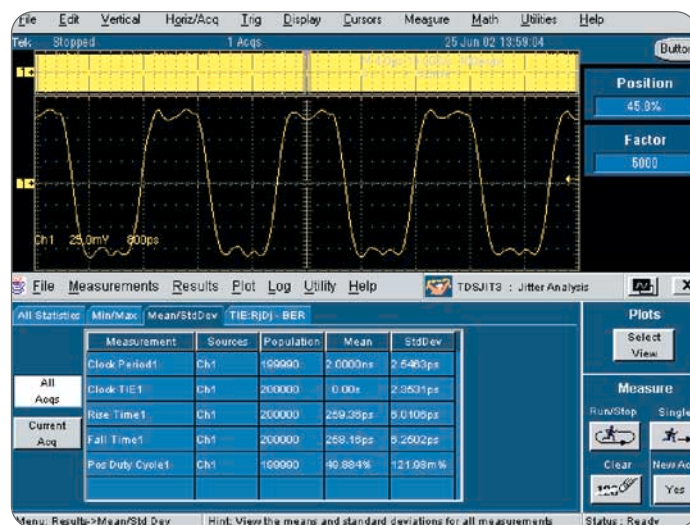


▶ 図10. ジッタ・スペクトラム

デューティ・サイクル (DC) や静的スキュー (t_{DPAIR})、動的なクロック不確定性 (t_{DCU}) など、RapidIOで定義された要件を測定するためには、リアルタイム・オシロスコープが必要です。リアルタイム・オシロスコープに加え、TDSJIT3のようなアプリケーション・ソフトウェアも、これらの信号を迅速かつ正確に測定するために使用します。信号が予想通りの挙動をしていることを確認したり、信号の挙動が予想外の場合は、その理由を推測する手がかりを得ることができます。立ち上がり時間 (t_{RISE}) や立ち下り時間 (t_{FALL}) のような単純なパラメータも、サイクルごとに見れば、回路の性能に悪影響を及ぼす変化として見ることができます。これらは、リアルタイム測定技術を用いないと、多くの場合、見逃してしまうことがあります (図11参照)。

タイミング測定では、無限パースタンス・モードを装備した等価時間測定方式のオシロスコープを使用すると、一度のトリガに対してデータ・ストリームのサンプルが1点しか提供されないため、短期間の情報には大きなギャップが生じます。リアルタイム測定方式のオシロスコープでは、この短期間のデータの取り込みと表示が可能だけでなく、無限パースタンス・モードを使用すれば長期的に取り込むこともできます。TDSJIT3ジッタ解析ソフトウェアを用いると、測定の変動対時間をプロットすることができ、信号への影響が生じた過程と理由を理解することができます。このソフトウェアでは、すべての測定項目の周波数スペクトラムをプロットすることも可能です。

マスク・テストでは、立ち上り/立ち下り時間や、クロック・ジッタ、振幅ノイズなどの個々のパラメータがなくても、信号の絶対的な制限を指定することができます。しかし、レコード数がさらに増加したときにアイ・パターン測定結果が大きく変化することがないように、十分な数の波形レコードが必要です。マスク・テストでは独立したビット・テストを行うことができず、高い信頼度を得ることが困難であり、妥当な大きさの波形数を得るために30分以上という長いテスト時間が必要です。TDS6604型、CSA7404型、TDS7404型などのリアルタイム・オシロスコープで実行されるTDSJIT3*ジッタ解析ソフトウェアは、コンプライアンスを判断するより迅速かつ効率的な方法です。



▶ 図11. リアルタイム・オシロスコープによるサイクル・サイクル・ジッタ解析

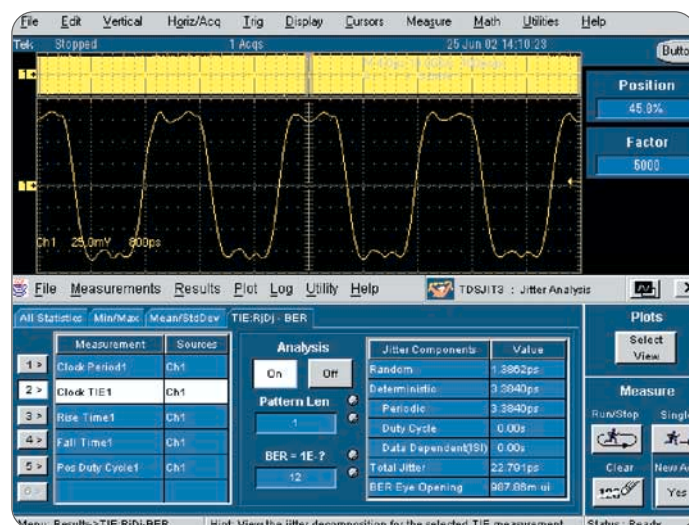
* TDSJIT3と標準的なBERテストとの差は 10^{-12} ビットのエラー・レートにおいて2.1%です。

RapidIOテスト

▶ アプリケーション・ノート

2つのポート間でデータ伝送するRapidIOバスを調べてみましょう。1UIが500psのとき、データ・レートは2Gbpsです。リアルタイム・オシロスコープを使用すると、静的パラメータに加え、最大データ間スキューと最大データ・クロック間スキューを簡単に測定することができます。また、クロック周期測定機能の標準偏差とピーク値測定結果を使用することにより、クロック・ジッタ (tDCU) を直接測定することもできます。TDSJIT3を使用すると、指定されたビット・エラー・レートにおける信号のアイの開き具合を測定することもできます。TDSJIT3はクロックTIE測定を使用して、指定されたビット・エラー・レートにおける予測アイの開き具合、および総ジッタ量のランダム・コンポーネントと、周期性コンポーネントの内訳を表示します(図12参照)。tDCUジッタを測定した結果、指定されたリミットを越えてアイが閉じていた場合は、個々のRj/Dj結果を表示させ、ジッタの原因を見つけることができます。周期性ジッタの場合、スペクトラムを表示し、電源や近くにあるオシレータの周波数との周波数関係を確認できます。テストは簡単に繰り返し行うことができるため、高い信頼度で結果の相関をとることができます。テストの完了と結果の表示には(10ns以内で行われるオシロスコープの単発取り込みを用いるため)数秒しかかかりません。

シグナル・インテグリティ問題の症状と原因を客観的に調べるには、正しいブローピング技術、取り込みシステム性能、測定ツール、解析ツールに注意を払う必要があります。波形を確認するだけでは今や十分とはいえません。一般的に、信号には人間が容易に理解できる範囲を超えた情報が含まれています。リアルタイム・オシロスコープのようなツールとオプションのソフトウェアと併用することで、設計品を調べ、回路性能を向上させることを可能にする、広範囲にわたる測定と解析の能力を確保することができます。



▶ 図12. TDSJIT3による指定ビット・エラー・レートにおけるアイの開き具合予測とジッタのランダム成分とデターミニスティック成分の分析

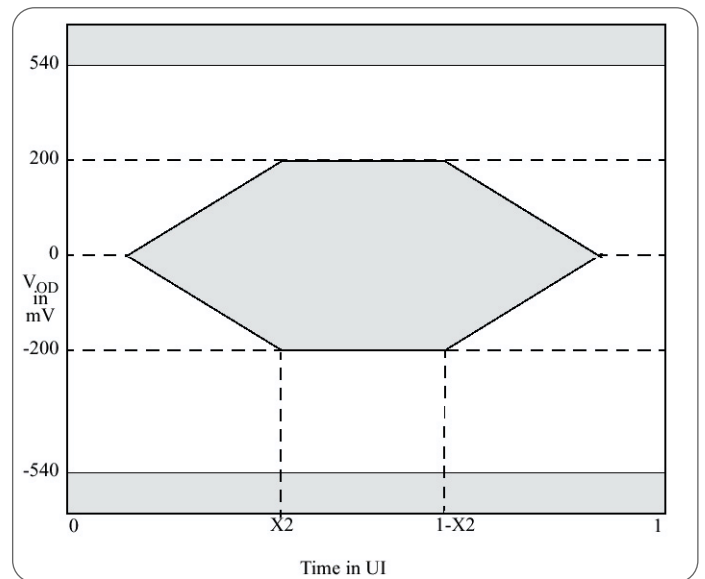
通信マスクとRapidIOアイ・ダイアグラムを使用したコンプライアンス・テスト

アイ・ダイアグラム

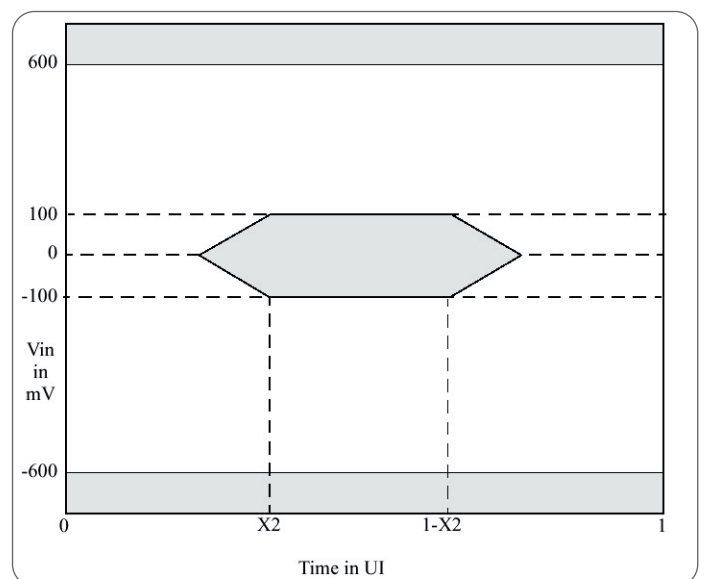
一連のデータ波形を重ねて表示する「アイ・ダイアグラム」は、コミュニケーション信号の品質を評価する最も一般的な方法です。これは、乱数または擬似乱数のビット配列をもつデータ・ストリームを入力に接続し、そのデータ・ストリームに同期させながらオシロスコープをトリガすることにより得ることができます。オシロスコープのトリガには、同期クロック信号、データそのもの、または（オシロスコープにクロック・リカバリ回路がある場合に）データから再生されるクロックを使用します。1つの画面に、その信号で可能なすべての信号のトランジションが表示されるため、1つの画面でアイ・オープニング、ノイズ、ジッタ、立上り/立下り時間および振幅を観測、測定することができます。

アイ・ダイアグラムは、最も重要な時間領域の信号特性すべてを一度に観測できる、非常に便利なオシロスコープ表示で、時間を節約しながら、立上り/立下り時間、オーバシュート、アンダシュート、リングング、ジッタおよびノイズを表示することができます。この表示は定性的解析に使用でき、オシロスコープに組み込まれた統計データベースは、定量的測定に使用できます。

信号評価に関する数値情報を抽出することに比べ、マスクと呼ばれる違反ゾーンのグループとアイ・ダイアグラムの2次元の形状を比較するのは簡単です（図13、14、15、16参照）。マスクは、規格ごとに定義されています。アイの形状をマスクと比較するのは、トランスミッタの出力信号がレシーバ性能の過度な劣化の原因とならないことを確認する迅速かつ効率的な方法です。



▶ 図13. RapidIOトランスミット・マスク



▶ 図14. RapidIOレシーブ・マスク

RapidIOテスト

▶ アプリケーション・ノート

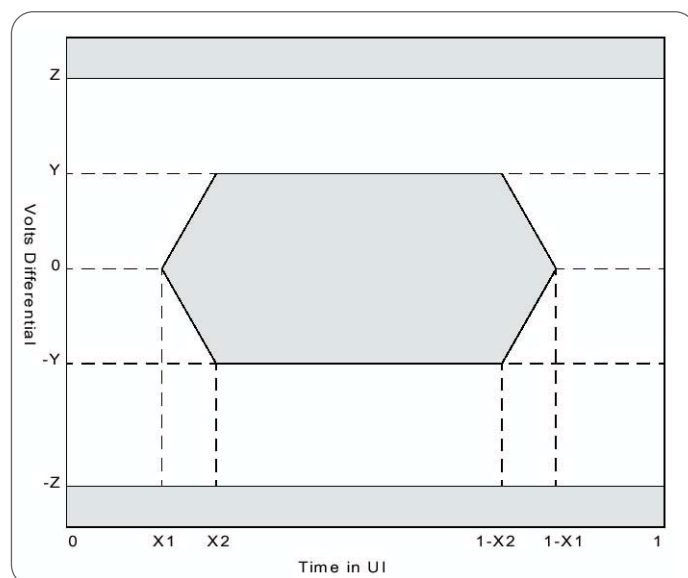
アイ・ダイアグラム・マスク・テスト

アイ・ダイアグラム・テストは、RapidIO仕様に記載されたコンプライアンスと相互運用性の測定の主要項目となっています。RapidIO AC仕様に記述されているドライバおよびレシーバ用のマスク・テストには、アイ・ダイアグラムの測定が必要です（図13、14参照）。TDS6604型、TDS7000シリーズおよびCSA7000シリーズのリアルタイム・オシロスコープは、これらの測定に適しています。これらのオシロスコープにはクロック・リカバリ回路が用意されており、データ・エッジ検出回路が見逃してしまうパターン依存性のある異常や、ドロップアウトを明らかにするためのトリガ・ソースとして使用することができます。

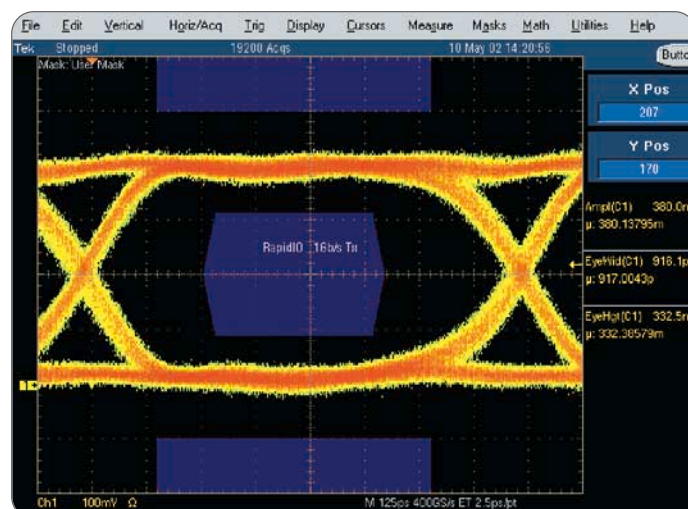
電気信号のアイ・ダイアグラム・テストは、次の手順で実行します。

1. トランスミッタの遠端からの信号を、ブレイクアウト・ボードを使用して、レシーバに入れるのと同じようにオシロスコープに接続します。まず、差動ペアの1本のラインを確認するか、P7330型のような差動プローブを使用します。RapidIOの波形が表示されます。
2. マスク・メニューで、選択されたデータ・レートに対応するRapidIOマスクを選択します（注：この手順は、TDS6604型またはTDS7000シリーズにオプションSM型が装備されていることを前提にしています。CSA7000シリーズでは標準で装備されています）。
3. [Auto Set] を押します（注：マスクがユーザ・マスクの場合は、信号を手動で調整する必要があります）。
4. 図15に示すように、画面にアイ・ダイアグラムが表示されます。
5. オシロスコープのマスク・テスト機能を使用して、決められた数の波形やサンプルでのマスク・テストを実行することも簡単です。あらかじめ指定された波形（またはサンプル）数の処理が終了するとシステムが停止し、合否がレポートされます。

リアルタイム・オシロスコープを使用したマスク・テストの設定と実行の詳細については、当社ホームページwww.tektronix.comをご参照ください。



▶ 図15. 差動電圧とUI単位で定義されたアイ・ダイアグラム・マスクの例



▶ 図16. リアルタイム・オシロスコープで取り込まれた実際のRapidIO 1Gbps Tx 信号（マスク・テスト合格波形）

まとめ

RapidIOバス技術の登場による伝送速度の大幅な向上は、次世代ネットワークおよび通信機器の設計を可能にしますが、製品にRapidIOポートを実装する前に解決しなければならないコンプライアンスおよび相互運用性の問題が伴います。

RapidIOのコンプライアンスと相互運用性のテストでは、RapidIOバス動作のプロトコル層と物理層の両方を調べる必要があります。RapidIOのHIPアーキテクチャとともに、ロジック・アナライザ、オシロスコープ、プローブ、テスト・ソフトウェアからなる測定システムは、対象となる個々の信号の取り込み、表示、解析を可能にし、RapidIO実装の検証、評価、デバッグが正確かつ効率的に行えます。



RapidIO実装用の総合的なツール・セット

当社のトップクラスのロジック・アナライザ、高性能オシロスコープ、豊富なプローブが提供する、優れたプロービング、トリガ、表示、解析機能により、RapidIOを製品にすばやく、簡単に搭載することが可能になります。

Tektronix お問い合わせ先:

アメリカ 1 (800) 426-2200
アメリカ (輸出販売) 1 (503) 627-1916
イタリア +39 (02) 25086 1
インド (91) 80-2275577
英国およびアイルランド +44 (0) 1344 392400
オーストリア +43 2236 8092 262
中央ヨーロッパおよびギリシャ +43 2236 8092 301
オランダ +31 (0) 23 569 5555
カナダ 1 (800) 661 5625
スウェーデン +46 8 477 6503/4
スペイン +34 91 372 6055
大韓民国 82 (2) 528-5299
台湾 886 (2) 2722-9622
中華人民共和国 86 (10) 6235-1230
デンマーク +45 44 850 700
ドイツ +49 (221) 94 77 400
東南アジア諸国/オーストラリア/パキスタン (65) 6356-3900
日本 81 (3) 6714-3010
ノルウェー +47 22 07 07 00
フィンランド +358 (9) 4783 400
ブラジルおよび南米 55 (11) 3741 8360
フランスおよび北アフリカ +33 (0) 1 69 86 80 34
ベルギー +32 (2) 715 89 70
ポーランド +48 (0) 22 521 53 40
香港 (852) 2585-6688
南アフリカ +27 11 254 8360
メキシコ、中米およびカリブ海諸国 52 (55) 56666-333
ロシア、その他の旧ソ連共和国およびバルト海諸国 +358 (9) 4783 400
その他の地域からのお問い合わせ: Tektronix, Inc., USA 1 (503) 627-7111

Updated 20 September 2002

詳細については、当社ホームページ (www.tektronix.com または www.tektronix.co.jp) をご参照ください。



Copyright © 2002, Tektronix, Inc. All rights reserved. Tektronix の製品は、発行済み、出願中を問わず、米国およびその他の国の特許法で保護されています。本文書は過去に公開されたすべての文書に優先します。仕様および価格は予告なしに変更することがあります。TEKTRONIXおよびTEKはTektronix, Inc.の登録商標です。参照されているその他のすべての商品名は、該当する各会社が保有するサービス・マーク、商標、または登録商標です。

07/02 HMMH/BT

5AW-16056-0

16 www.tektronix.com/rapid_io

Tektronix
Enabling Innovation

日本テクトロニクス株式会社

東京都港区港南2-15-2 品川インターシティ B棟6階 〒108-6106
製品についてのご質問・ご相談は、お客様コールセンターまでお問合せください。

TEL 03-6714-3010 FAX 0120-046-011

電話受付時間 / 9:00~12:00・13:00~19:00 月曜~金曜 (祝日は除く)

当社ホームページをご覧ください。 <http://www.tektronix.co.jp/>
お客様コールセンター ccc.jp@tektronix.com

●記載内容は予告なく変更することがありますので、あらかじめご了承ください。