

소개

디지털 TV 혁명의 촉매 역할을 할 HDMI(High-Definition Multimedia Interface) 기술은 대규모 채용 초기 단계에 있습니다. 컨텐츠 제공자, 시스템 운영자 및 가전기기 제조업체는 신규 표준 을 두고 새로이 결집하고 있습니다. 결과적으로, 이제는 초점이 HDMI 표준에 의해 정의된 테스트에 대한 적합성을 증명하는데 맞 취지고 있습니다. 설계 및 검증 엔지니어는 광범위한 표준 요구 테 스트를 신속하고 신뢰성 있게 수행하여 효율성을 향상시킬 수 있는 도구를 필요로 합니다.

이 응용 자료에서는 검증을 보장하는 여러 가지 테스트, 복합 HDMI 신호를 테스트하면서 직면하게 되는 문제와 오실로스코프 내장 테 스트 소프트웨어가 어떻게 신뢰성 있는 결과와 함께 뛰어난 효율 성 향상과 탁월한 자동화를 가능하게 하여 광범위한 테스트(싱크 테스트 포함)를 수행하는지를 설명합니다.







1 www.tektronix.com





▶ 애플리케이션 노트

기본 원리

HDMI는 성공적인 TMDS(Transition Minimized Differential Signaling) 기술을 사용합니다. 차동 신호는 +3.3 V이고, 500mV (+2.8V $\sim +3.3$ V)의 공칭 진폭 전이와 함께 50Ω로 종단됩니다. 전압 진폭은 150mV ~ 800 mV까지 변경될 수 있습니다. 신호는 약 100ps 상승 시간을 가집니다.

단일 링크상에서 데이터 속도는 25Mpps ~ 165Mpps(Mpps = Mega pixel per second)까지 변경될 수 있습니다. 각각의 픽셀은 10비트의 데이터로 표시되기 때문에, 일반적으로 TBIT라고 부르며, 606 ps까지 낮출 수 있습니다. 전형적인 HDMI 데이터 신호는 그림 1에 나와 있습니다. 대부분의 마진은 TBIT(즉, 데이터 신호에 대한 비트 시간)와 관련하여 정의됩니다.

TMDS 전송 링크는 세 개의 데이터 채널 및 하나의 클럭 채널로 구성됩니다. 두 개의 TMDS 링크는 최대 330Mpps까지의 더 빠른 데이터 속도를 실현하는데 사용될 수 있습니다. 그림 2는 TMDS 신호의 논리 링크를 표시합니다.

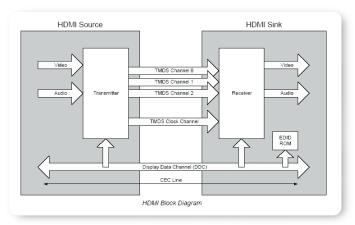
물리 계층 HDMI 적합성 표준

신뢰성 있는 정보 전송과 상호 운용성을 보장하기 위해, 산업 표준에는 네트워크의 물리 계층에 대한 요건이 지정되어있습니다. 즉 HDMI 적합성 테스트 사양(또는 CTS)[2] 은 HDMI 물리 계층에 대한다수의 적합성 테스트를 정의합니다.

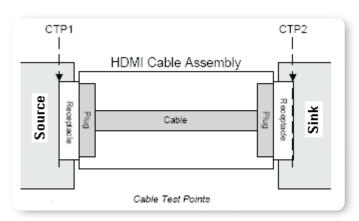
그림 3은 HDMI 전송 시스템의 주요 소자(소스, 케이블 및 싱크)를 도해한 것입니다. 소스 신호는 TP1에서 특성화 되면, 반면에 싱크 장치는 표준 마진 내에 있는지 보증하기 위해 TP2에 테스트 됩니다. 테스트 케이블의 경우, TP1 및 TP2에서 측정을 수행해야 합니다. TP1에서의 측정은, TP2에서의 측정이 규정된 환경에서 수행될 수 있게 해줍니다.



▶ 그림 1.



▶ 그림 2.



▶ 그림 3.









▶ 애플리케이션 노트

전기적	신호	테스트	CTS 테스트 ID	테스트 지점
소스	클럭 및 데이터	데이터 아이 다이어그램	7–10	TP1
		클럭 지터	7-9	TP1
		클럭 듀티 사이클	7-8	TP1
		오버슈트/언더슈트	7-5	TP1
		기동/하강 시간	7-4	TP1
		인터 페어 스큐	7–6	TP1
	데이터-데이터	인터 페어 스큐	7–6	TP1
	단일 종단	인트라 페어 스큐 Low Level 출력 전압(VL)	7-7 7-2	TP1 TP1
싱크		지터 허용오차	8–7	TP2
		최소/최대 차동 스윙	8–5	TP2
		허용오차		TP2
		인트라 페어 스큐	8–6	TP2
		차동 임피던스	8–8	
케이블		데이터 아이 다이어그램	5–3	TP1, TP

▶ 표 1:

테스트를 최대한 많이 수행하기를 권장하지만, 동시에 핵심 테스트는 적합성에 대단히 중요합니다. 표 1에는 다음과 같은 일부 핵심 테스 트가 요약되어 있습니다.

소스 전기적 테스트

이들 테스트는 TP1에서 클럭 및/또는 데이터 신호에 대해 수행됩니 다. 테스트 설정을 고려하여 테스트는 클럭-데이터, 데이터-데이터 및 단일 종단 테스트로 세분화할 수 있습니다. 다음 단락은 이 테스 트에 대해 좀 더 상세히 설명합니다.

1. 클럭 데이터 테스트

a. 데이터 아이 다이어그램 테스트

이 테스트의 목적은 전송 후 싱크 장치에서 효과적인 복구가 가능하 도록 차동 데이터가 적절한 "아이 오프닝"을 갖는지 확인하기 위한 것입니다. 데이터는 복구된 클럭과 관련하여 클럭 처리되고 +1.0 TBIT 의 윈도우 크기에 표시됩니다. 마스크의 비교를 통해 합격과 불합격 을 결정하고 데이터 지터의 분석을 통해 신호 무결성에 대한 유용한 정보를 제공합니다.

$$H(j\omega) = 1 / (1 + j\omega/\omega_0)$$

Where
$$\omega_0 = 2\pi F_0$$
, $F_0 = 4.0 MHz$

▶ 그림 4.

표준에는 클럭 복구에 대한 방법이 분명하게 기술되어 있습니다. 클 럭은 그림 4에 나온 PLL 기능을 통해 복구됩니다.

신호 특성을 적절하게 표시하기 위해, CTS에는 데이터 신호를 수집 하기 위한 최소 오실로스코프 레코드 길이가 지정되어 있습니다.

이는 아이 다이어그램을 형성하기 위해 최소 400,000 단위 간격 (또는 TBT)이 축적되는 것을 보장합니다. 16M/20M 레코드 길이 를 이용하여 저해상도 및 고해상도 장치를 위한 최소 400,000 단 위 간격 및 2.6M UI 이상의 데이터를 포착할 수 있습니다.

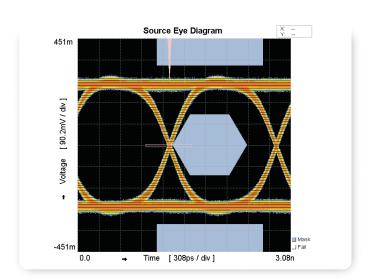




▶ 애플리케이션 노트

그림 5는 오실로스코프에서 수행되는 아이 다이어그램 테스트의 스크린 샷을 보여줍니다. 위반이 발생할 때까지 마스크가 왼쪽으로 이동합니다. 엄격한 마진은 위반 탐지에서 엄격한 규칙이 적용됨을 의미한다는 것에 주의를 요합니다. 일반적으로, 오실로스코프 스크린은 격자선에 대해 500 x 400의 픽셀 해상도 또는 그 이상의 해상도를 가질 수 있고 합격—불합격 테스트는 스크린 이미지에 의해 분해되는 마스크 히트에 기초합니다.

이것이 HDMI 저해상도에 수용 가능하지만 종종 잘못된 결과를 도출할 수 있습니다. 그런 경우, 데이터 샘플 해상도까지 마스크 위반 테스트를 수행하는 것이 바람직합니다. 이미지 해상도를 이용하여 이테스트를 수행했다면, 결과는 부정확하게 나왔을 것입니다.



▶ 그림 5.

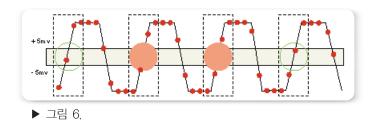
b. 클럭 지터

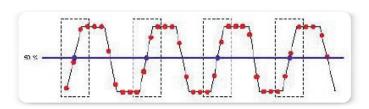
클럭 신호는 모든 전송 시스템의 신경 역할을 합니다. 지터 테스트를 통해 클럭 신호가 과도한 지터를 전달하고 있지 않도록 확인합니다. 이 테스트를 수행하기 위해, 클럭은 복구된 클럭을 기준으로 합니다. 표준에서는 그림 5에서 앞서 보여준 바와 같이 동일한 클럭 복구 기능을 정의합니다.

클럭 신호는 복구된 클럭에 대하여 작성됩니다. 히스토그램 박스가 가장자리 중앙에 배치되고 신호 범위는 신호에 존재하는 지터를 결정합니다. 측정된 지터는 적합성에 맞게 0.25*TBIT 이하로 유지되어야 합니다.

전통적으로, 히스토그램 박스를 이용하여 지터를 측정할 때, 박스는 상승 에지의 중앙에 위치하고 높이는 최소치로 유지됩니다. 이 기법 은 편의상 미니 박스(min-box) 접근법이라고 합니다.

165 MHz의 클럭 속도에서, 에지에서 샘플의 수는 크게 높지 않을 수 있다는 점을 이해하는 것이 중요합니다. 소수 샘플의 문제를 극복하기 위해서, 히스토그램 박스의 크기는 수직으로 증가시킬 수 있습니다. 본질적으로 더 이상 미니 박스 접근법이 아닙니다. 이렇게함으로써 그림 6에 표시된 것처럼 지터 값이 높아집니다.





▶ 그림 7.

보다 좋은 방법은 샘플을 보간하여 미니 박스 기법을 통해 측정을 수행하는 것입니다. 그림 7은 미니 박스 접근법으로 보간된 샘플을 이용한 지터 측정을 보여줍니다. 그림 6의 값과 이 값을 비교함으로써보간된 미니 박스 접근법의 효용이 증명됩니다.





▶ 애플리케이션 노트

다른 유용한 지터 평가 기법으로는 TIE(Time Interval Error) 방법 이 있습니다. 이 경우에 에지 변위는 각 주기에 대해 얻어지며 최소 값 및 최대값의 차는 피크-피크 지터로 제공됩니다. 여기서 다시, 보 간 방식은 정확한 분석 및 테스트를 위해 고해상도를 제공합니다.

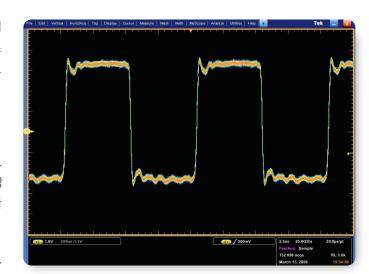
c. 클럭 듀티 사이클

듀티 사이클 지터는 결정적 지터를 평가하는 우수한 방법입니다. CTS는 마진이 명목 50% 듀티 사이클에서 +10%가 되도록 정의합 니다. 그러므로, 측정된 TDUTY는 40%와 60% 내에 유지되어야 합 니다.

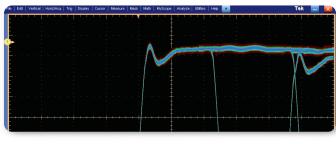
듀티 사이클에서 편차는 매우 많은 신호를 획득하여 측정합니다. CTS에 있어. 이 테스트 목적으로 최소 10,000 트리거 파형이 필요 합니다. 오실로스코프의 트리거 재준비 속도가 핵심 단계를 차지합니 다. 명목상으로, 오실로스코프 트리거 재준비 속도는 대략 초당 약 100파형(wfms)입니다. 이것은 용인할 수 없는 긴 포착 및 테스트 시 간을 의미합니다.

다행히도, 트리거 재준비 속도를 향상시키고 250,000 wfms/s 이상 을 전달하는 디지털 포스퍼 오실로스코프(DPO)에 FastAcq와 같은 정교한 기술이 있습니다. 그림 8은 FastAcq™ 기술을 이용한 클럭 듀티 사이클 테스트를 시연해 줍니다.

충분한 정보가 납득할 만한 측정을 보증한다는 것을 기억하십시오.



▶ 그림 8.



▶ 그림 9.

d. 오버슈트 및 언더슈트

오버슈트 및 언더슈트 테스트는 신호가 미리 정해진 한계 내에 존재 함을 보증합니다. 이들 테스트는 비선형으로 되고 간섭을 시작하게 될 정도로 송신기가 채널을 과구동하거나 ESD 구조를 구동하지 않 는다는 것을 확인시켜 줍니다. 또한 복구성을 위한 테스트 신호로 상 호 운용성을 보장합니다.

CTS 표준은 전체 안정 상태 전압 진폭의 오버슈트 15%. 언더슈트 25%로 한계를 정의합니다. 테스트는 데이터 쌍뿐만 아니라 클럭에 대해서 수행됩니다. 테스트는 상승 및 하강 에지에 대해 오버슈트 및 언더슈트와 전압 스윙(VH 및 VL)의 정확한 측정을 포함하여 여러 가지 파라미터의 측정을 필요로 합니다. 전부, 이 한가지 테스트는 결과를 선언하기 전에 6가지 이상의 파라미터를 필요로 합니다.

측정될 다수의 파라미터 이외에도, 측정이 확실하게 수행되었는지 확 인하는 것도 매우 중요합니다. 오버드라이브하지 않고 최대한 많은 A/D 범위를 사용하기 위해 디스플레이 상의 신호 크기를 최대화하 는 것이 중요합니다. 그림 9는 정확한 오버슈트 측정 기법의 좋은 예 입니다. 엄격한 마진에서 신뢰성 있는 결과를 얻으려면 이와 같은 조 치가 필요합니다.





▶ 애플리케이션 노트

e. 기동 및 하강 시간

상승 및 하강 시간 테스트는 대부분의 물리 계층 테스트의 핵심이었습니다. 한계치는 신호가 필요한 신호 속도를 유지하고 또한 EMI가 포함되도록 보장합니다. CTS는 상승 및 하강 시간이 75ps 초과 및 0.4 * TBIT 값 미만이 되도록 명시합니다.

클럭 듀티 사이클 테스트의 경우와 같이, 이 테스트에서도 다수의 포착이 필요합니다. 다시 한번 트리거 재준비 속도가 중요합니다. 테스트는 디지털 포스퍼 오실로스코프에서 FastAcq 모드를 이용하여 쉽게 수행할 수 있습니다.

f. 클럭 데이터 인터 페어 스큐

인터 페어 스큐는 상호 운용성을 보장하기 위해 매우 중요한 테스트입니다. 이 테스트는 클럭 간의 스큐와 어떤 데이터 쌍이 한계치 내에 유지되는지 확인합니다. 표준은 스큐 한계를 픽셀 시간(TPKL)의 20%를 초과하지 않도록 규정하고 있습니다. 이 테스트는 또한 데이터 채널 간에도 수행됩니다. 데이터—데이터 테스트에 대한 다음 단락은 이 테스트를 좀더 상세히 설명합니다.

2. 데이터-데이터 테스트(인터 페어 스큐)

인터 페어 스큐 테스트에서는 몇 가지 중요한 측면을 고려해야 합니다. 첫째, 스큐는 양쪽 쌍이 특정한 패턴을 전송할 경우에만 효과적으로 측정할 수 있습니다. 둘째, 측정 경로(프로브 및 오실로스코프 포착 시스템)는 자체의 스큐 현상을 발생시킬 수도 있습니다. 셋째, 오실로스코프는 직렬 트리거링 기능이라고도 부르는 특정한 직렬 패턴에서 트리거시켜야 합니다. 마지막으로, 마진은 픽셀 시간과 관련하여 지정됩니다. 따라서, 클럭 속도를 정확히 결정하는 것도 중요합니다.

포착 경로에서 스큐를 제거하는 것이 중요합니다. 이 처리를 "디스큐 (De-skew)" 처리라고 합니다. 정확한 결과를 위해 이 테스트를 진행하기 전에 디스큐를 수행하는 것이 좋습니다.

3. 단일 종단 테스트

이 테스트는 단일 종단 프로브를 사용하여 각 쌍에서 수행됩니다.

a. 인트라 페어 스큐

인트라 페어 스큐 테스트는 신호가 차동적이고 여러 가지 신호 아티 팩트를 나타내므로 중요합니다. 차동 쌍 내의 스큐는 테스트를 받고 표준은 비트 시간(TBIT)의 15%의 한계치를 지정하고 있습니다.

인터 페어 스큐의 경우와 같이, 이 테스트를 수행하기 전에 디스큐를 수행하는 것이 중요합니다. 이는 프로빙 및 포착 시스템의 스큐로 인한 오차가 최소화되는 것을 보장합니다.

b. Low Level 출력 전압(VL)

VL 테스트는 신호 전압 수준이 규정된 한계 내에 있도록 하기 위해수행됩니다. 테스트는 각 TMDS 신호용 HDMI 링크에서 DC 전압수준에 대해 검사합니다. CTS에는 낮은 레벨의 전압이 2.7 V와 2.9 V 내에 유지되어야 한다고 명시되어 있습니다. 적합성을 보장하기 위해, 다수의 파형이 분석됩니다. 표준은 최소 10,000 파형을 규정합니다. FastAcq는 이 테스트를 보다 빨리 수행하는데 도움을 줍니다. 전압 수준을 결정하기 위해 히스토그램 방법이 채용됩니다. 히스토그램의 통계 최대값(히스토그램 최고치)은 VL로 표시되며 표준 한계와 비교됩니다.









-(

TDSHT3 HDMI 적합성 테스트 소프트웨어를 이용한 HDMI의 물리 계층 적합성 테스트

▶ 애플리케이션 노트

테스트	디지털 오실로스코프	차동 프로브	단일 종단 프로브	TPA-P 테스트 어댑터 세트	DC 전원	EDID 에뮬레이터
아이 다이어그램	•	•		•	•	•
클럭 지터	•	•		•	•	•
듀티 사이클	•	•		•	•	•
오버/언더슈트	•	•		•	•	•
기동/하강 시간	•	•		•	•	•
인터 페어 스큐	•	•		•	•	•
인트라 페어 스큐	•		•	•	•	•
출력 로우 V _L	•		•	•	•	•
참고	16 M RL, ST	〉 2 개.	2 개.	1 세트	3,3 V	SI로부터

▶ 표 2:

소스 테스트 준비

a. 테스트 양식

표 2에는 앞서 설명된 광범위한 테스트를 수행하는데 필요한 장비가 요약되어 있습니다.

또한, 디지털 멀티미터, 프로토콜 분석기, LCR 미터 및 I²C 분석기 는 CTS 표준에 규정된 일부 다른 테스트를 수행하는데 필요합니다.

b. 테스트 장비 - 중요 고려 사항

테스트 설정을 위한 적합한 장비 선택 시 검토해야 할 여러 가지 측 면을 이해하는 것이 중요합니다. 검토해야 할 부분들은 다음과 같습 니다.

디지털 스토리지 및 디지털 포스퍼 오실로스코프

시스템 성능은 측정 정확도를 결정합니다. 필요한 대역폭을 선택하면 서 해당 HDMI 신호의 상승 시간을 고려하는 것이 중요합니다. 지원되는 해상도의 신속한 계산, 리프레시 속도 및 블랭킹 주기는 TBIT 값에 대한 좋은 지표를 제공합니다. TBIT 값은 HDMI 신호의 상승시간(~0.2 - 0.3*TBIT)을 근접하게 하는데 사용할 수 있습니다.

165 MHz 클럭 속도에서 상승 시간은 $75 ps \sim 250 ps$ 사이입니다. 예를 들어, 텍트로닉스 TDS7704B는 약 60 ps 상승 시간을 제공하며 180 ps 초과 상승 시간을 가진 신호를 위해 효과적으로 사용될수 있습니다. DPO70804는 약 33 ps의 상승 시간을 제공하고 또는 HDMI 테스트에 효과적으로 사용할수 있습니다.

아이 다이어그램 및 클럭 지터 테스트는 최소 16Meg 레코드 길이를 필요로 합니다. 아이 다이어그램 테스트는 두 개의 채널(데이터와 클럭)을 사용하여 수행되며 두 채널 모두에 대해 16M이 사용 가능해야 합니다.

여러 가지 테스트에는 다수의 포착(10,000 파형 이상)이 필요하고 테스트를 보다 빨리 수행할 수 있도록 고속 트리거 재준비 속도를 가 져야 합니다. FastAcq™ 기술은 테스트를 보다 빨리 할 수 있도록 많은 텍트로닉스 오실로스코프에 이용할 수 있습니다.

인터 페어 스큐 테스트는 지정된 직렬 패턴에서 트리거를 필요로 합니다.





▶ 애플리케이션 노트

차동 프로브

예를 들면, 2개의 텍트로닉스 P73XXSMA 프로브는 신뢰성 있는 결과를 위해 SMA를 통해 연결할 수 있는 TPA-P-TDR 어댑터로 연결시킬 수 있습니다. HDMI TMDS 신호는 차동 전송 시스템을 사용합니다. 공통 모드의 높은 제거율, 고감도 및 응답 정확도와 낮은 노이즈 플로어를 지닌 차동 프로브는 이 목적에 잘 맞습니다. 높은 신호 속도 및 엄격한 마진을 고려하여 프로브를 여러 측면 및 옵션을이해하는 것은 필수적입니다. 기초 - 고속 차동 신호 및 측정³³을 통해이러한 측면을 상세히 이해하는데 도움을 줍니다.

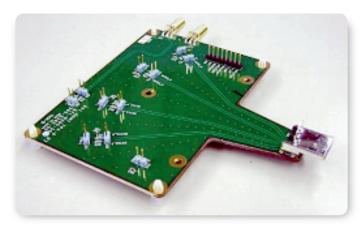
차동 프로브는 두 개의 동일한 입력 핀을 갖고 있기 때문에 일반적으로 신뢰할 수 있는 연결을 만드는 일이 더 어렵습니다. 정사각형 핀을 제공하는 테스트 어댑터에 연결하도록 세심하게 계획하는 것이 중요합니다. 비록 프로브 팁 어댑터 목록이 많이 있지만 모든 기법을 채용하기 전에 각 옵션을 신중하게 고려해야 합니다.

텍트로닉스 입문서(3)에는 이러한 각각의 옵션에 대한 세부 사항이 기술되어 있습니다. 예를 들어, 가변 간격 어댑터는 과도한 오버슈트를 일으킬 수 있습니다. 불편하더라도 테스트 포인트를 결합하는 것이 최상의 결과를 제공합니다. 텍트로닉스의 P7380과 P7360 프로브는 지점간 프로빙을 고려하기 위해 프로브 포지셔너 또는 핸드헬드 프로브 하우징을 사용하여 프로브를 납땜하거나 유지할 수 있는다양한 프로브 팁을 제공합니다.

프로브 대역폭은 고려해야 할 또 다른 중요한 요소입니다. 신호 상승 시간에 따라 프로브의 상승 시간이 측정 장치에서 신호 충실도를 기할 수 있을 만큼 빠르게 하기 위해 프로브가 선택되어야 합니다. 텍트로닉스 오실로스코프 및 프로브는 프로브 팁까지 정확한 시스템 대역폭을 제공합니다.

테스트 어댑터

신뢰성 있는 연결은 정밀도와 신호 무결성을 유지하는데 핵심입니다. 사용할 수 있는 테스트 어댑터에는 두 가지 유형이 있습니다. 대부 분의 소스 장치의 경우, 플러그형 어댑터(TPA-P)는 피계측물(DUT) 에 1차 연결부로 적합합니다. 그림 10은 TPA-P 플러그 타입 테스 트 어댑터를 나타냅니다.



▶ 그림 10.

자동화 도구

소스 테스트에 대한 적합성은 광범위한 테스트를 신뢰성 있게 수행한다는 것을 의미합니다. 엄격한 마진과 복잡한 테스트 절차 때문에이들 테스트에는 매우 많은 시간이 소모됩니다. 대부분의 테스트는 최적의 조건에서 수행되어야 하며 사용자는 테스트 장비의 사용법 및 HDMI 기술 전문가이어야 합니다.

본 응용자료에서 나중에 언급하게 될 TDSHT3는 빠르고 신뢰할 수 있는 테스트를 가능하게 합니다. 정격 측정 기법은 신뢰성 있는 결과를 보장하고 자동화는 사용자의 힘들고 지루한 테스트 절차를 경감시켜 줍니다.

c. 소스 테스트를 위한 테스트 설정 클럭 데이터 및 데이터-데이터 테스트는 그림 11을 참조하십시오. 단일 종단 테스트는 그림 12를 참조하십시오.

d. DUT에서 테스트 신호 수신

- EDID 에뮬레이터 구성: 이것은 신호의 주고받기를 가능하도록 하기 위한 싱크 장치를 에뮬레이트 합니다. PC 기반 소프트웨어를 사용하여 알맞은 해상도 설정으로 EDID 에뮬레이터를 설정합니다
- 외부 전원 공급 제공: 풀업 저항기를 통과하는 전압을 활성화시 킵니다
- 요구하는 명시된 테스트 패턴이 없으므로 소스 DUT에 의해 생성된 HDMI 패턴은 모두 적합합니다. 예를 들면, DVD 플레이어로 동작되는 DVD는 필요한 테스트 신호를 발생시킵니다.

연결 상세 정보는 위에서 설명한 테스트 설정을 참조합니다.

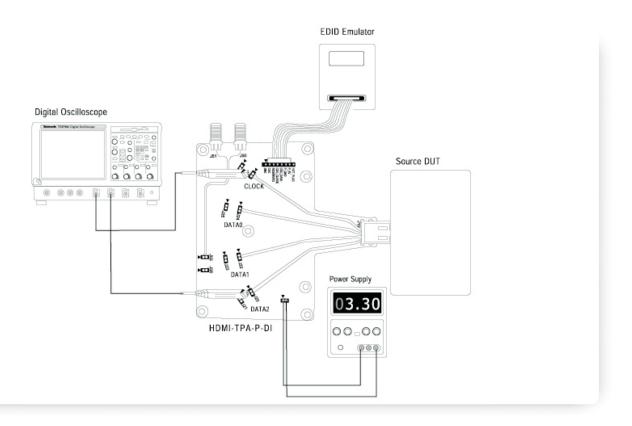




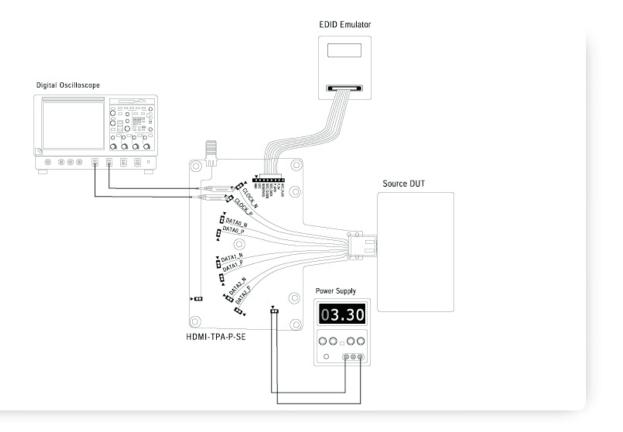




▶ 애플리케이션 노트



▶ 그림 11.



▶ 그림 12

•

TDSHT3 HDMI 적합성 테스트 소프트웨어를 이용한 HDMI의 물리 계층 적합성 테스트

▶ 애플리케이션 노트

싱크 전기적 테스트

이 테스트는 싱크 장치의 TP2 HDMI 커넥터에서 수행됩니다. 다음 단락에서 이 테스트에 대해 좀 더 상세히 설명합니다.

1. 지터 허용오차 테스트

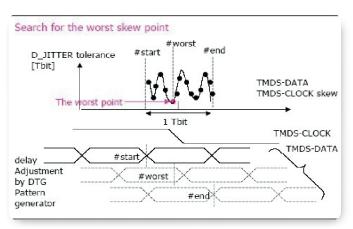
싱크 장치의 가장 중요한 특성 중 하나는 신호에서 지터의 명시된수준까지가 그 허용오차입니다. 표준은 한계치를 0.3*TBIT로 정의합니다. 명시된 지터량은 싱크 장치가 신호를 회복하는데 실패할 때까지 단계별로(낮은 지터에서 높은 지터로) 전송된 TMDS 신호로주입됩니다. 싱크 장치가 허용할 수 있는 지터량은 적합성 한계와비교됩니다.

지터 허용오차 테스트는 다음과 같은 폭넓은 단계로 수행됩니다.

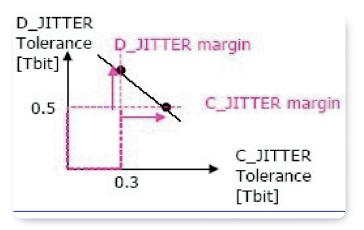
- 최악의 클럭-데이터 스큐 결정: 데이터에서 스큐는 최악의 포인 트가 결정될 때까지 달라집니다. 이 테스트는 그림 13에서 설명 한 것처럼 여러 번 반복해서 수행됩니다 그리고 나서, TMDS 신호 생성기는 최악의 스큐를 생성하도록 설정됩니다.
- 지터 마진 측정: 여러 가지 측정은 지정된 양의 지터를 주입하여 이루어집니다. 두 가지 테스트 사례에 대해 세 가지 측정이이뤄집니다. (a) 500KHz에서 데이터 지터 주파수와 10MHz에서 클럭 지터 주파수 및 (b) 1MHz에서 데이터 지터 주파수와 7MHz에서 클럭 지터 주파수. 세 가지 측정은 다음과 같습니다.
- 1. 데이터 지터 진폭 (Djw)
- 2. 최악의 데이터 지터 진폭(D_JITTER 마진)
- 3. 최악의 클럭 지터 진폭(C_JITTER 마진)

그림 14는 D_UTTER 및 C_UTTER 마진에 대한 측정 기능을 이 해하는데 유용합니다.

조정된 다양한 매개변수 및 엄격한 마진 때문에 이 테스트가 매우 복잡하고 장시간 소요될 수 있습니다.



▶ 그림 13



▶ 그림 14

2. 최소/최대 차동 스윙 허용오차

이 테스트는 대부분의 직렬 표준에 매우 일반화되고 있습니다. 이 테스트에서는 차동 전압 스윙이 최소 레벨(150mV)인 경우에도 싱 크가 상호 운용성을 적절하게 지원하는지 확인합니다.

진폭을 변경 능력을 갖춘 TMDS 신호 생성기가 이 테스트에 채용됩니다. 각 비디오 시간 동안 0 \sim 255까지 RGB 그레이 램프 신호를 반복하는 싱크 지원 27MHz 비디오 형식이 모두 생성합니다.







▶ 애플리케이션 노트

테스트는 모든 쌍에서 170mV VDFF부터 시작하고 차동 스윙은 싱 크 장치가 오류를 보고할 때까지 20mV의 단계로 감소됩니다. 싱크 가 오차 없이 응답하는 최소 VDFF가 150mV 미만인 경우, 장치는 테스트를 통과합니다. 최소 Vaff가 70mV에 도달하면 테스트는 중 단됩니다.

이 테스트의 또 다른 중요한 요소는 3.0V와 3.3V인 2가지 다른 Vicm (동상 전압) 설정 값에서 수행된다는 것입니다. CTS1.2a에는 1.2V의 차동 스윙으로 신호를 테스트하도록 규정되어 있습니다.

3. 인트라 페어 스큐

싱크 장치는 또한 인트라 페어 스큐에 대한 내성을 필요로 합니다. 이 테스트는 싱크 장치가 각 TMDS 쌍 내에서 타이밍 스큐를 고려 할 수 있게 해줍니다. CTS 표준은 인트라 페어 스큐 허용에 대해 한 계를 0.4*TBIT 로 정의합니다.

테스트는 스큐 없이 클럭 및 데이터 쌍을 설정한 후 싱크 장치가 오 류를 출력할 때까지 O.1*TBIT의 단계로 각 쌍(한번에 한 쌍)에서 인 트라 페어 스큐를 증가시켜 시작합니다. 오류 없는 싱크 작동과 함 께 최대 스큐는 인트라 페어 스큐로 정의되고 한계치와 비교됩니다. 0.4*TBIT보다 큰 경우, 장치는 표준에 준거하는 것으로 간주합니다.

4. 차동 임피던스

고속 데이터 속도를 유지하는데 사용된 차동 전송 라인은 임피던스 정합에 매우 민감합니다. 따라서, 임피던스 특성화는 HDMI의 적합 성 테스트에서 매우 중요한 테스트입니다. 임피던스는 1000 사양에 15% 변화의 한계치를 갖습니다. 종단에서 임피던스는 마진이 100♀ 의 특성 값에서 10%에 불과하므로 보다 엄격해야 합니다.

이 테스트는 싱크 장치의 스위치를 OFF시킨 상태에서 수행됩니다. DUT 입력 커넥터까지의 측정 거리가 우선 측정됩니다. 거리는 커넥 터까지의 거리를 나타내는 2000 이상까지 임피턴스 곡선이 급격이 상승하는 곳에서 TDR 메소드를 사용하여 가장 잘 결정됩니다.

그런 다음, 차동 임피던스 값, ZDFF는 임피던스 곡선이 종단 임피던 스로 안정화되는 지점까지 입력 커넥터로부터 각 쌍에 대해 결정됩 니다. 나머지 테스트되지 않은 쌍은 50Ω으로 종단됩니다. ZDIFF 값 은 장치가 테스트를 통과하기 위해 $85\Omega \sim 115\Omega$ 내에서 유지되어야 합니다.

텍트로닉스는 제어된 임피던스에 대한 측정과 TDR 테스트에 대한 심도 깊은 이해를 돕기 위해 자세하게 설명된 일부 응용 자료(4)와 (5)를 제공합니다.





▶ 애플리케이션 노트

	지터 허용오차	최소 차동 감도	인트라 페어 스큐	차동 임피던스	비고
DSO(디지털 스토리지 오실로스코프)	•	•	•		16M RL
차동 프로브	•	•	•		2개 초과.
데이터 타이밍 생성기	•	•	•		DTG5274 (3DTGM30 포함)
임의 파형 재생기					AW G71 0/B
TDR 샘플링 오실로스코프				•	TDS8200 (80E04 + 80E03 포함)
TPA-R 테스트 어댑터 세트	•	•	•		013-A012-50
TPA-P 테스트 어댑터 세트	•	•	•	•	013-A013-50
50 Ω 종단(6개)				•	015-1022-01
DTG DC O/P 핀에서					012-1506-00
바이어스 티(Bias Tee)	•				+015-0671-00
의SMA까자 케이블(2개)					+015-1018-00
SMA 케이블(12개)	•	•	•		174-1428-00
SMA(m) - SMA(f) 케이블(2)	•				*1 미만
미니 회로 바이어스 티(2개)	•				ZFBT-4R2GW *1
JAE 케이블 에뮬레이터(각 1개)	•				74.25, 27 MHz
DC 전원	•	•	•	•	+5V
GPIB USB 컨트롤러	•	•	•	•	NI GPIB-USB-B
GPIB 케이블	•	•	•	•	

丑 2:

싱크 테스트 준비

a. 테스트 양식

표 3에는 앞서 설명한 싱크 테스트를 수행하는데 필요한 장비가 요약되어 있습니다.

또한, 디지털 멀티미터, 프로토콜 분석기 및 LCR 미터는 CTS 표준에 규정된 일부 다른 테스트를 수행하는데 필요합니다.

b. 테스트 장비 - 중요 고려 사항

테스트 설정을 위한 적합한 장비 선택 시 이 장비에 의해 검토되어 야 할 중요한 측면을 이해하는 것이 중요합니다. 검토해야 할 측면들은 다음과 같습니다.

DSO(Digital Storage Oscilloscope)

지터 허용오차 테스트는 오실로스코프에서 최소 16Meg 레코드 길이를 필요로 합니다.

데이터 타이밍 생성기

TMDS 신호 생성기는 싱크 테스트에서 중추적인 역할을 합니다. TMDS 신호 재생기에 대한 핵심 문제는 고도록 정확한 신호의 전량 및 매개변수를 정확히 통제하는 능력을 제공하는 것입니다.

최소 차동 감도 테스트를 수행하기 위해, 20mV의 분해능이 필요합니다. 인트라 페어 스큐 테스트는 피코초 이하 분해능까지 정밀한 지연 설정을 필요로 합니다. 텍트로닉스는 고도로 정밀한 테스트 신호로 싱크 테스트가 가능하도록 하기 위해 데이터 재생기 전원을 펄스재생기의 기능과 결합하는 DTG5274(DTGM30 모듈 내장)를 제공합니다.

임의 파형 재생기

지터 허용 테스트는 클럭 및 데이터 지터 모두가 변경되어야 한다는 것을 커다란 문제로 가정합니다. 10 MHz의 지터 주파수를 발생시키려면 신호 생성기의 조합이 필요합니다. 마진이 엄격하므로, 지터 진폭에 정밀 제어가 요구됩니다. 텍트로닉스의 AWG710B는 이와 같은성능 레벨을 일으킬 수 있는 선택 플랫폼입니다.







^{*1:} RFin에서는 SMA(m) 그리고 RF+DC 출력 포트에서는 SMA(f)가 바람직함.



TDSHT3 HDMI 적합성 테스트 소프트웨어를 이용한 HDMI의 물리 계층 적합성 테스트

▶ 애플리케이션 노트

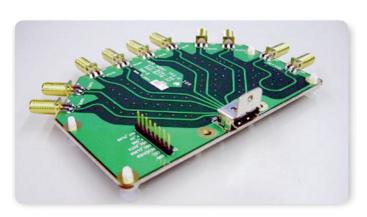
TDR 샘플링 오실로스코프

TDR(Time Domain Reflectometry)는 상호 접속에서 임피턴스와 길이를 측정하기 위한 강력하고 정확한 도구입니다. TDR의 기본 개념은 비교적 단순하지만, 참-차동 TDR을 수행하는데 최우선 성능인 측정을 정확하게 할 수 있도록 여러 가지 문제를 고려해야 합니다. 이 점이 80E04 모듈이 내장된 TDS8200이 차동 임피던스 테스트를 수행하기 위한 도구로 선택되어야 하는 이유입니다. TDR 연결이 회로 보드에 프로브되기 위한 것이면 80A02 모듈은 P8018과 결합될 수 있습니다.

케이블을 테스트 중이면(예컨대 제조 중 일 경우), P8018가 필요하지 않고 발판 구동 장치를 갖춘 80A02가 사용될 수 있습니다. 이것은 연결 케이블에서 발생 가능한 운영자 오류를 방지합니다.

테스트 어댑터

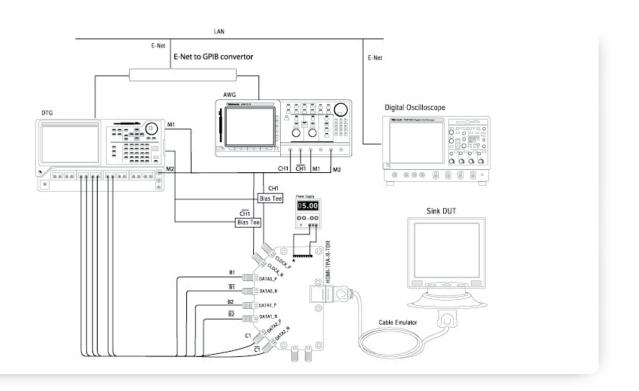
소스 테스트에서와 마찬가지로 신뢰할 수 있는 연결이 싱크 테스트를 위한 정확도 및 신호 무결성을 유지하는 핵심입니다. 사용할 수 있는 테스트 어댑터에는 두 가지 유형이 있습니다.



▶ 그림 15.

대부분의 싱크 테스트 장치의 경우 플러그 타입 어댑터(TPA-P) 세트 및 소켓 타입 어댑터(TPA-R) 세트가 피계측물(DUT)에 일차적으로 접속하는데 매우 적합합니다. 그림 15는 TPA-R 플러그 타입 테스트 어댑터를 보여줍니다.

C. 싱크 테스트를 위한 테스트 설정 지터 허용오차 테스트 (그림 16 참조) 최소 차동 감도 (그림 17 참조) 인트라 페어 스큐 테스트 (그림 18 참조)

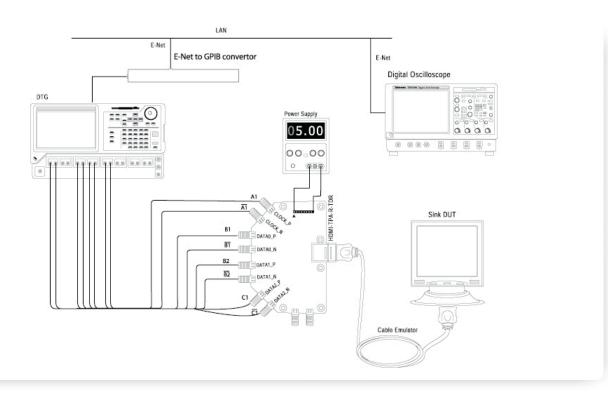


▶ 그림 16.

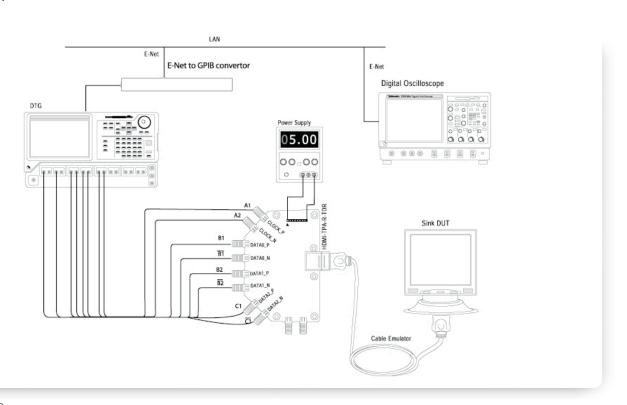
•

TDSHT3 HDMI 적합성 테스트 소프트웨어를 이용한 HDMI의 물리 계층 적합성 테스트

▶ 애플리케이션 노트



▶ 그림 17.



▶ 그림 18.



14 www.tektronix.com/hdmi







▶ 애플리케이션 노트

자동화 도구

소스 테스트 경우와 마찬가지로 싱크 테스트에는 시간이 많이 소모 됩니다. 싱크 테스트의 경우, 측정을 완료하기 위해 여러 가지 도구 를 제어하는 추가적인 복잡성이 있습니다. 정밀하게 설정하는 지터 파라미터에 대한 문제가 여기에 추가됩니다. 이 모든 것 때문에 자 동화는 절대적인 요건입니다.

이 문건에서 나중에 언급하게 될 TDSHT3는 전체 테스트 절차를 단 순화하며 여러 가지 매개변수를 원격으로 통제하는 GPIB를 사용합 니다. 디지털 포스퍼 오실로스코프는 GPIB 케이블을 이용하여 DTG5274에 연결하고 GPIBUSB-B 케이블을 이용하여 AWG에 연 결합니다(National Instruments로부터 이용 가능). TDS7000B DPO는 GPIB 케이블을 이용하여 DTG5274에 연결하고 GPIB-USB-B 케이블 또는 E-Net - GPIB 컨버터를 이용하여 AWG에 연 결합니다. (National Instruments로부터 이용 가능)

케이블 전기적 테스트

이 테스트는 TP1 및 TP2 양쪽에서 HDMI 케이블에서 수행됩니다. 다음 단락은 이 테스트에 대해 좀 더 상세히 설명합니다.

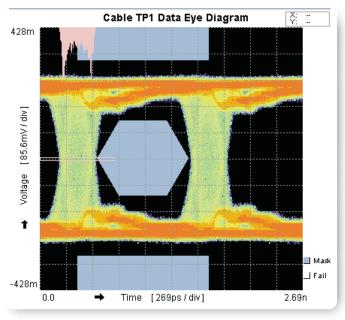
1. 데이터 아이 다이어그램 테스트

이 테스트의 목적은 케이블이 소스에서 싱크로 신호를 정확히 중계 하도록 하기 위한 것입니다. 케이블이 신호의 성능 저하를 다소 야 기할 것이라고 예상됩니다. 테스트는 저하 수준이 장치간의 상호 운 용성을 보장할 만큼 충분히 낮은지 확인시켜 줍니다.

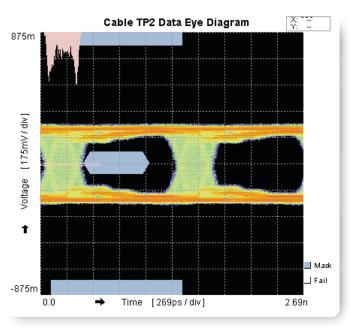
신호는 전송 시스템에 케이블을 유도하기 전에 TP1에서 우선 특성 화됩니다. TMDS 신호를 생성하기 위해 HDMI 신호 재생기가 사용 됩니다. HDMI 신호 생성기 파라미터는 지정된 양의 클럭 및 데이터 지터를 지닌 신호를 전송하도록 조정됩니다. 아이 다이어그램 및 지 터 테스트는 이들 테스트 조건에 대한 적합성을 확인시켜 주고 소스 테스트와 유사하게 수행됩니다.

그러고 나서 케이블이 연결되고 데이터 아이 다이어그램이 TP2에서 다시 검증됩니다. 표준은 TP2에서 허용된 성능 저하량을 몇 가지 반 대 조건에서 테스트함으로써 설명합니다.

- 마스크 테스트
- 데이터 지터는 0.67ns (75MHz에서 0.5*TBIT에 상응) 미만입니다.



▶ 그림 19.



▶ 그림 20.

데이터 지터는 히스토그램 박스를 사용하여 측정됩니다. 소스 지터 테스트와 유사하게, 미니 박스 접근법은 매우 권장됩니다. 미니 박스 접근법을 사용하여 측정된 데이터 지터는 신뢰할 수 있는 결과를 제 공합니다. 그림 19 (TP1) 및 20 (TP2에서)는 오실로스코프에서 수 행 중인 케이블 아이 다이어그램 테스트를 나타냅니다.





▶ 애플리케이션 노트

	데이터 아이 다이어그램	인트라 페어 스큐	인터 페어 스큐원단 누화(FEXT)	비고
DSO(디지털 스토리지 오실로스코프)	•	•		16 M RL
차동 프로브	•			> 2 nos,
데이터 타이밍 생성기	•	•		DTG5274 (3 DTGM30 포함)
샘플링 오실로스코프		•	• •	TDS8200 (80E03/80E04 포함)
TPA-R 테스트 어댑터 세트	•	•	• •	013-A012-50
TPA-P 테스트 어댑터 세트	•			013-A013-50
50 Ω 종단(14개)			•	015-1022-01
SMA 케이블(8개)	•	•	•	174-1428-00
GPIB USB 컨트롤러	•	•	• •	National Instruments GPIB-USB-B
GPIB 케이블	•	•	• •	

▶ 표 4.

2. 옵션 (파라메트릭) 테스트

이 테스트는 케이블의 신호 무결성에 대한 신뢰할 수 있는 지표입니다. 테스트는 권장되지만 필수적인 것은 아닙니다. 이 테스트는 다음과 같습니다.

- a. 인트라 페어 스큐
- b. 인터 페어 스큐
- c. 원단 누화

인트라 및 인터 페어 스큐 테스트는 샘플링 오실로스코프를 이용하여 수행됩니다. 싱크 차동 임피던스 테스트에 사용된 텍트로닉스 TDS8200은 TDT 플러그인을 이용하여 이들 테스트에 사용할 수 있습니다. TDR에 사용된 텍트로닉스 80E04는 듀얼 차동 TDR 스텝 생성기에 더불어 듀얼 채널 샘플러이므로 이 테스트에도 사용할 수 있습니다. 원단 누화 테스트는 보통 네트워크 분석기로 수행되지만, 누화 측정 시 TDR의 사용은 측정을 보다 빠르고 저렴하며 TDR과함께 훨씬 직관적으로 수행할 수 있으므로 선호되고 있습니다. TDA 시스템은 TDR로 누화를 측정하는 것에 대한 약간의 정보 전달 응용자료를 가지고 있습니다.

케이블 테스트 준비

d. 테스트 양식

표 4에는 앞서 설명한 싱크 테스트를 수행하는데 필요한 장비가 요약되어 있습니다. 네트워크 분석기는 원단 누화 테스트를 수행하는데 사용할 수 있습니다.

e. 테스트 장비 - 중요 고려 사항

테스트 설정을 위한 올바른 장비를 선정할 때 검토할 필요가 있는 중 요한 측면들을 이해하는 것이 중요합니다. 검토해야 할 측면들은 다음과 같습니다.

디지털 포스퍼 오실로스코프

테스트에는 표준에 대한 적합성을 보장하기 위해 최소 16M 레코드 길이가 필요합니다. 데이터 지터는 측정해야 합니다. 소스 테스트에서 설명한 것처럼 지터는 PLL-복구 클럭에 대해 측정된다는 것을 인지하는 것도 중요합니다. 앞서 권장된 바와 같이, 미니 박스 접근법은 신뢰성 있는 데이터 지터 측정을 위해 가장 적합합니다.

데이터 타이밍 생성기

TMDS 신호 생성기는 케이블 테스트에서 핵심적인 역할을 합니다. 텍트로닉스는 고도로 정밀한 테스트 신호로 케이블 테스트를 보증하 기 위해 데이터 생성기의 전원과 펄스 생성기의 기능을 결합하는 DTG5274(DTGM30 모듈 내장를 제공합니다.

샘플링 오실로스코프

스큐 테스트에 대한 제한 때문에 초정밀도 측정이 필요합니다. 80E04 또는 80E03 모듈을 갖춘 TDS8200은 이들 테스트를 수행하기 위해 요구된 측정 정확도와 분해능을 제공합니다.



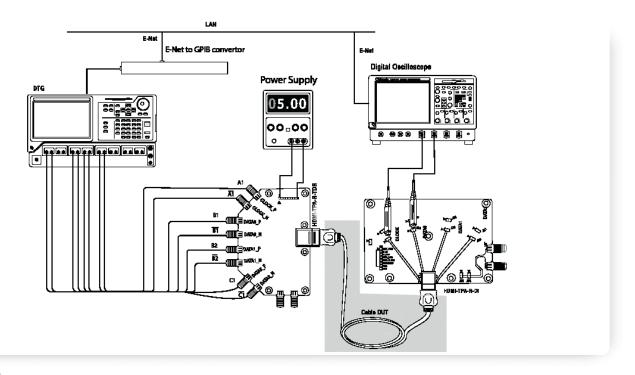




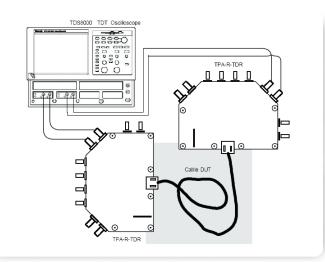




▶ 애플리케이션 노트



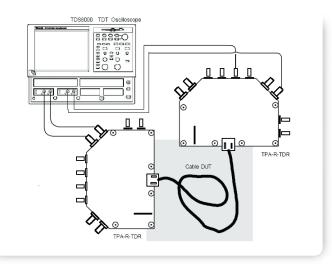
▶ 그림 21.



▶ 그림 22.

자동화 도구

케이블 아이 다이어그램 테스트는 싱크 테스트뿐만 아니라 소스 테스트의 복잡성을 초래합니다. 몇몇 도구를 제어하는 지루함과 결합된 아이 렌더링의 복잡성 및 정확한 데이터 지터 측정 기법은 이 테스트를 더욱 복잡하게 만듭니다. 이 문건의 후반부에 설명된 TDSHT3은 이 테스트를 비교적 용이하게 해줍니다. 디지털 포스퍼 오실로스코프는 GPIB 케이블을 이용하여 DTG5274에 연결하고 GPIB-USB-B 케이블을 이용하여 AWG에 연결합니다. (National Instruments 로부터 이용 가능)



▶ 그림 23.

대만의 LiTek사는 다른 몇 가지 테스트를 자동화하는 고속 케이블 테스트 솔루션(LT-4165)을 제공합니다.

f. 케이블 테스트를 위한 테스트 설정

데이터 아이 다이어그램 테스트는 그림 21을 참조하십시오. 인트라 페어 스큐 테스트는 그림 22를 참조하십시오. 인터 페어 스큐 테스트는 그림 23을 참조하십시오.







▶ 애플리케이션 노트

TDSHT3 소개

HDMI 물리 계층을 설계하고 검증하는 엔지니어는 기업 내에서 철저한 검증을 수행해야 합니다. 수행해야 할 많은 테스트가 있습니다. 이 테스트는 정확한 측정 기법 및 다양한 테스트 장비의 복잡한 제어를 요구하는 엄격한 마진을 가집니다. 또한 표준은 여러 가지 지원 픽셀 해상도를 통해 수행할 많은 테스트를 요구하여 복잡성은 배가됩니다.

TDSHT3 HDMI 적합성 테스트 소프트웨어는 소스, 싱크 및 케이블 테스트를 포함한 포괄적인 범위의 테스트를 자동화하여 신뢰성 있는 결과와 더불어 전례 없이 뛰어난 효율성을 제공합니다.

신뢰할 수 있는 결과

TDSHT3은 신뢰성 있는 결과를 보장하기 위해 소프트웨어 클릭 복구(SoftCRU)를 포함하여 HDMI CTS 적합성 테스트 절차를 내장하고 있습니다. 정확한 아이 렌더링 및 정밀한 위반 테스트는 신뢰성 있는 결과를 제공합니다. 싱크 테스트는 테스트 설정의 비선형성을 제거하는 폐 루프 측정과 함께 정확하게 수행됩니다. 정격 측정 기법과 자동화는 확실한 결과를 제공하기 위해 오류를 제거합니다.

더 빠른 검증 주기

TDSHT3에서 제공되던 최상의 자동화는 더 빠른 검증을 가능하게합니다. 싱크 장치에 대한 테스트 시간은 복잡한 테스트 과정을 자동화하기 위해 DTG 및 AWG를 원격으로 제어하는 TDSHT3을 통해시간 단위부터 분 단위까지 축소됩니다. 원-버튼 "Select All" 기능은 여러 가지 소스 테스트를 수행하여 효율을 증명합니다. TDSHT3은, 버튼을 누를 시, 즉시 csv 형식 요약 또는 상세 보고서를 생성합니다.

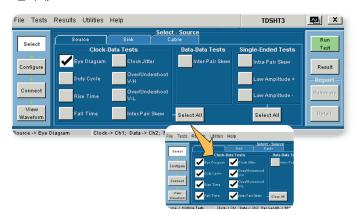
검증을 위한 종합 솔루션

TDSHT3은 표준에 대한 완전한 검증이 가능하도록 광범위한 테스트를 제공합니다. 제공된 테스트에는 소스, 싱크 및 케이블 장치가 포함됩니다. TDSHT3로 오실로스코프, 임의 파형 생성기, 데이터 타이밍 생성기, 테스트 설비 및 TDR이 포함된 테스트 종합 솔루션을 사용하여 신뢰할 수 있는 검증을 수행할 수 있습니다.

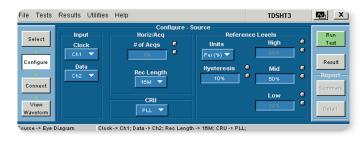
TDSHT3를 사용한 테스트 수행

사용자는 "Select All" 버튼을 클릭하여 전체 테스트 범위를 선택하고 버튼 하나를 눌러 테스트를 실행할 수 있습니다. 싱크 테스트는 싱크 탭을 누르면 동작됩니다.

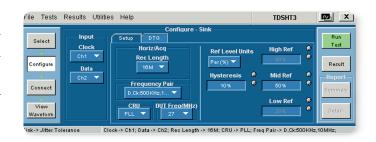
TDSHT3 빠른 시작 사용자 설명서는 HDMI 싱크 테스트 예를 제공합니다.



사용자 인터페이스는 테스트 설정 시 유연성을 제공하며 혼동을 제거합니다.



진폭 및 주파수 같은 여러 가지 지터 매개변수로 싱크 테스트를 쉽게 구성할 수 있으며 한편으로 소프트웨어는, 자동화된 테스트를 위해 DTG 및 AWG로의 적절한 파일 전송을 관리합니다.



테스트 실행(Run Test) 버튼을 누르면 테스트 프로세스가 시작되고, 모든 테스트를 수행한 후 관련 플롯이 표시되 고 아래에 나온 바와 같이 결과 요약이 제공됩니다





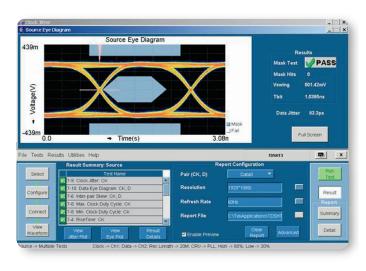






TDSHT3 HDMI 적합성 테스트 소프트웨어를 이용한 HDMI의 물리 계층 적합성 테스트

▶ 애플리케이션 노트



File Edit View Object Help

Test:Source Clock-Data Eye Diagram

Test:Source Eye Diagram

Source Eye Diagram

File Total Test: Total Test:

버튼을 누르면 한계 및 측정된 값에 대한 추가 정보가 제공됩니다. 보고서는 버튼을 누르면 즉시 생성됩니다. 게다가, 보고서는 휴대 문 서 파일 및 기타 대중적인 형식으로 쉽게 전환될 수 있습니다.

TDSHT3 빠른 시작 사용자 설명서는 HDMI 싱크 테스트 예를 제공합니다.

이점

TDSHT3 HDMI 적합성 소프트웨어는 검증 주기를 몇 일에서 몇 시간으로 단축시킵니다. 정격 측정 기법 및 폐 루프 측정은 신뢰할 수있는 결과를 보증합니다. 최상의 자동화는 테스트 시간을 단축시키며인위적 과오를 최소화합니다. 다양한 테스트 장비와 결합하여 HDMI테스트를 위한 최적의 솔루션을 구현합니다.

보고서는 또한 요약(Summary) 버튼을 누르면 콤마로 구분된 가변 형식으로 문서화할 수 있습니다. 이것은 여러 포트를 테스트하고 그 것을 요약하는 문서를 작성할 때 매우 유용합니다. CSV 형식은 Excel 및 기타 애플리케이션 같은 대중화된 도구에서 쉽게 문서를 작성할 수 있도록 합니다.

요약

HDMI(High-Definition Multimedia Interface) 기술은 고속으로 성장하고 있습니다. 결과적으로, 이제는 초점이 표준에 대한 적합성을 증명하는데 모아지고 있습니다. 해당 제품에 대한 HDMI 물리 계층을 설계하고 검증하는 엔지니어는 광범위한 테스트를 신속하고 신뢰성 있고 효율적으로 수행해야 합니다.

전례가 없는 복잡성으로 결합된 다수의 엄격한 테스트는 테스트 엔지니어에게 여러 가지 과제를 안겨 줍니다. 마진이 엄격하기 때문에 오류 기여 요소를 완전히 이해하고 신중하게 측정해야 합니다.

TDSHT3는 광범위한 테스트를 빠르고 신뢰할 수 있게 수행함으로써 효율성을 향상시킵니다.





참고 문헌

- 1. HDMI Specifications version 1.0
- 2 CTS(Compliance Test Specifications)
- 3. High Speed Differential Data Signaling and Measurements Tektronix Primer (55W-16761-0)
- 4. Differential Impedance Measurements with the Tektronix 8000B Series Instruments Tektronix Application Note (85W-16644-0)
- 5. Measuring Controlled Boards with TDR Tektronix Application Note (85W-8531-0)
- TDSHT3 Quick Start User Manual Tektronix Manual (071–1565– 00)

텍트로닉스 연락처:

ASEAN / 대양주 (65) 6356 3900

오스트리아 +41 52 675 3777

발칸, 이스라엘, 남아프리카 및 다른 ISE 국가들 +41 52 675 3777

벨기에 07 81 60166

브라질 및 남미 55 (11) 3741-8360

캐나다 1 (800) 661-5625

동유럽 중부, 우크라이나 및 발트해 연안 +41 52 675 3777

중앙 유럽 및 그리스 +41 52 675 3777 덴마크 +45 80 88 1401

핀란드 +41 52 675 3777

프랑스 및 북아프리카 +33 (0) 1 69 86 81 81

독일 +49 (221) 94 77 400 홍콩 (852) 2585-6688

인도 (91) 80-22275577

E- (91) 00 ZZZ / 33/ /

이탈리아 +39 (02) 25086 1

일본 81 (3) 6714-3010

룩셈부르크 +44 (0) 13 44 392400

멕시코, 중앙아메리카 및 카리브해 52 (55) 56666-333

중동, 아시아 및 북아프리카 +41 52 675 3777

네덜란드 090 02 021797

노르웨이 800 16098

중국 86 (10) 6235 1230

폴란드 +41 52 675 3777

포르투갈 80 08 12370

대한민국 82 (2) 528-5299

러시아 및 CIS +7 (495) 7484900

남아프리카 +27 11 254 8360

스페인 (+34) 901 988 054

스웨덴 020 08 80371

스위스 +41 52 675 3777

대만 886 (2) 2722-9622

영국 및 아일랜드 +44 (0) 13 44 392400 미국 1 (800) 426-220 0

기타 지역: 1 (503) 627-7111

최종 업데이트 일자 2006년 2월 23일

텍트로닉스 최신 제품 정보 리소스: www.tektronix.com

Copyright ® 2006, Tektronix. All rights reserved. 텍트로닉스 제품은 현재 등록되어 있거나 출원중인 미국 및 국제 특허의 보호를 받고 있습니다. 이 문서에 포함되어 있는 정보는 이전에 발행된 모든 자료에 실린 내용에 우선합니다. 사양이나가격 정보는 예고 없이 변경될 수 있습니다. 텍트로닉스 및 TEK은 텍트로닉스, Inc. 의 등록 상표입니다. 본 문서에 인용된 다른 모든 상표는 해당 회사의 서비스 마크, 상표 또는 등록 상표입니다.

05/06 FLG/WWW

61 K -17974-2





