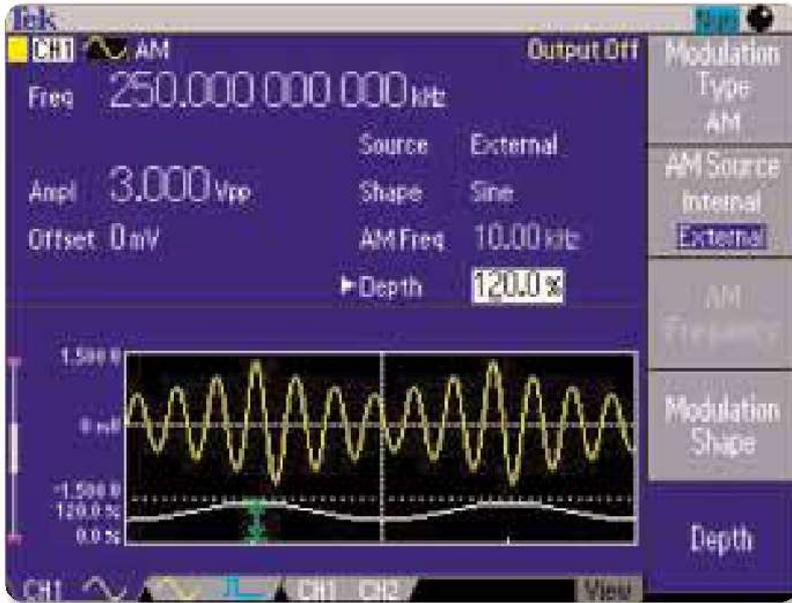


# 신호 생성 방법론의 이해

## DDS(Direct Digital Synthesis) 방식과 가변 클럭 아키텍처("True Arb") 간의 선택



전자 테스트 및 측정 시, 종종 신호원은 외부적으로 제공되지 않는 한 만들어 낼 수 없는 신호를 발생시켜야 할 필요가 있습니다.

신호원은 "양호한" 파형을 생성하거나 혹은 반복 가능한 종류와 양의 기저 왜곡(또는 오류)을 신호에 추가할 수 있습니다. 이러한 특성은 신호원이 가진 가장 큰 장점 중 하나에 해당되는데 회로 그 자체만을 사용하는 상황에서 이러한 신호원이 필요한 시점과 장소에서 예측 가능한 왜곡을 생성하는 것은 불가능한 경우가 많기 때문입니다. 신호원은 설계 확인에서부터

특성화까지와 스트레스 및 마진에서 적합성 테스트까지의 범위를 이루는 수 많은 애플리케이션에 걸쳐 사용됩니다. 특정 애플리케이션에 대한 각각의 장점, 성능 및 비용 효율성에 따라 신호원 아키텍처를 선택할 수 있습니다. 이 문서에서는 임의/함수 발생기에 사용된 신호 아키텍처와 임의 파형 발생기에 사용된 신호 아키텍처의 두 가지 신호 발생 아키텍처를 비교합니다. 애플리케이션에 따라 적합한 선택은 크게 다릅니다.

## 신호 생성 방법론의 이해

### ▶ 기술 개요

임의/함수 발생기(AFG)는 내부 메모리의 내용을 읽어 함수 파형 및 임의 파형을 생성합니다. 최신 AFG는 DDS(Direct Digital Synthesis) 기술을 이용하여 광범위한 주파수에 걸쳐 신호를 전달합니다.

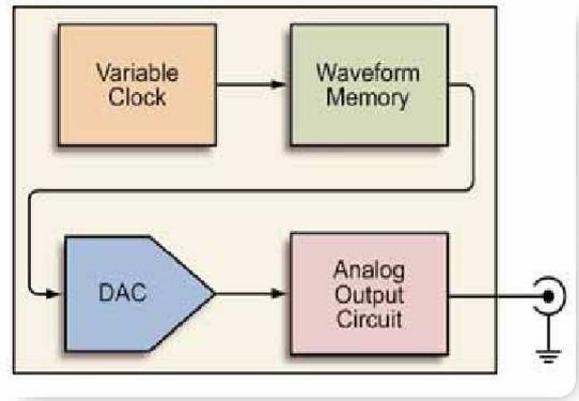
실제 가변 클럭 아키텍처(보통 "true arbs\*1"라고 부름)을 기준으로 하는 임의 파형 발생기(AWG)는 모든 주파수에서 보다 복합적인 파형 발생에 선호됩니다. AWG도 역시 내부 메모리의 내용을 읽지만 방식이 다릅니다(뒤에 설명). 고급 통신 및 컴퓨팅 요소와 함께 작업하는 설계자는 복잡한 변조 및 변형과 함께 고속 신호를 구동하기 위해 AWG를 선택합니다. 결과적으로 AWG는 연구, 개발 및 엔지니어링 애플리케이션의 최고 층을 차지합니다.

두 가지 아키텍처는 파형 발생 접근법 측면에서 크게 다릅니다. 이 기술 개요에서는 가변 클럭 기반 임의 파형 발생기와 DDS 기반 임의/함수 발생기 간의 차이를 설명합니다.

### 전면 패널 이면: 플랫폼 비교

#### AWG: 단순한 개념, 최대 유연성

두 가지 아키텍처 중에서 보다 더 유연성이 있지만, AWG의 기본 파형 발생 기술은 간단합니다. AWG 재생 방식은 "샘플링 반전(sampling in reverse)"으로 생각할 수 있습니다. 그것이 무슨 의미일까요? 궁극적인 샘플링 플랫폼인 오실로스코프를 생각해 봅시다. 샘플링의 주파수가 사용자 선택 클럭 속도에 의해 결정된 상태에서, 연속적인 포인트에서 시간에 맞춰 아날로그 신호의 전압 값을 디지털화하여 파형을 수집합니다. 결과적인 샘플은 메모리에서 끝납니다.



▶ 그림 1. AWG 아키텍처의 단순 블록 다이어그램

AWG는 프로세스를 반전합니다. AWG는 파형이 이미 메모리에 놓인 상태에서 시작합니다. 파형은 메모리 위치의 지정된 번호를 차지합니다. 매 클럭 사이클마다 장비는 메모리에서 다른 파형 샘플을 출력합니다. 파형을 나타내는 샘플의 수가 고정되어 있기 때문에, 보다 빠른 클럭 속도는 메모리에서 파형 데이터 포인트를 통해 보다 신속하게 읽어 보다 높은 출력 주파수를 생성합니다. 다시 말하면, 출력 신호 주파수는 메모리에서 파형 샘플의 수와 클럭 주파수에 전적으로 의존합니다\*2. 그림 1의 단순 블록 다이어그램에는 AWG 아키텍처가 요약되어 있습니다. AWG의 유연성은 메모리에 저장된 파형에서 비롯됩니다. 파형은 어떤 형태든 취할 수 있고, 수치를 가지거나 갖지 않을 수 있습니다. PC 기반 도구를 이용하면, 사용자는 구상할 수 있는 어떤 파형이든 (물리적 제약 범위 내에서) 완전히 만들 수 있습니다. 장비가 발생할 수 있는 모든 클럭 주파수에서 메모리로부터 샘플을 읽을 수 있습니다. 파형은 클럭이 1MHz로 동작하든 1GHz로 동작하든 간에 동일한 형태를 지닙니다.

\*1 엔지니어는 종종 모든 유형의 임의 파형 발생 장비를 말할 때 "arb"라는 간편한 용어를 사용합니다.

\*2 물론 모든 AWG 모델에 대해 최대 메모리 성능이 있습니다. 파형은 최대 성능보다 적은 메모리를 차지할 수 있습니다.

**AFG는 고주파수에 대해 효과적인 방법을 사용합니다**

AFG는 또한 저장된 파형을 출력 신호의 기준으로 사용합니다. 클럭 신호는 샘플 읽기와 연관됩니다.

그렇지만 AFG의 클럭은 한 가지 고정 속도로 동작합니다. 또한 파형 샘플의 수가 메모리에 고정되어 있습니다. AFG가 변하는 주파수에서 파형을 어떻게 전달할 수 있을까요?

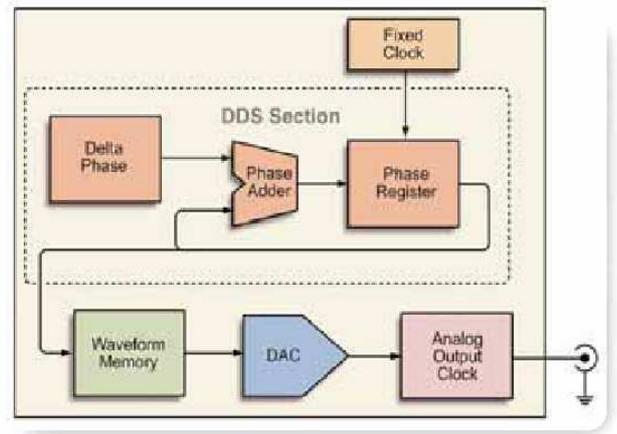
예를 들어, 1MHz의 고정 속도로 출력되는 1000 샘플로 구성된 저장된 파형과 함께 AFG를 이용한다고 가정해 볼 수 있습니다. 출력 신호는 정확하게 1ms(1kHz)로 고정됩니다.

명확하게 단일 주파수 신호원은 대부분의 애플리케이션에서 제한적으로 사용될 것입니다. 그러므로 DDS 기술은 한 가지 솔루션을 제공합니다. DDS 기반 장비는 매 샘플을 읽는 대신에 1000 샘플 이하로 읽어 파형을 재구성합니다.

그림 2에서는 단순한 형태로 DDS 섹션을 포함하여 전형적인 AFG 아키텍처를 보여주고 있습니다. 출력 신호는 파형 메모리의 내용과 위상 값을 나타내는 저장된 2진수, 클럭에 의해 형성됩니다.

앞서 설명한 바와 같이, AFG는 고정 시스템 클럭 주파수를 유지합니다. 360°의 파형 사이클은 파형 샘플의 최대 수를 통해 확산되고, DDS 섹션은 자동으로 사용자가 선택한 주파수와 파형 길이에 기초한 위상 증분을 결정합니다.

고주파수 설정은 큰 위상 증분을 발생시켜 AFG는 360° 사이클을 통해 신속하게 앞선 스킵을 일으키고, 고주파수 신호를 제공합니다. 저주파수 값은 보다 낮은 속도의 파형 샘플을 통해 이동하도록 위상 어큐뮬레이터를 트리거합니다. 그리고 적은 증분을 일으키고 360°를 완료하도록 개별 샘플을 일정하게 반복하여 저주파수 파형을 발생시킵니다.



▶ 그림 2. AFG 아키텍처의 단순 블록 다이어그램

이 의사 결정에 대한 수학적 계산은 이 논의의 범위를 벗어납니다. AFG는 자체 내부 알고리즘에 기초하여 선택된 파형 데이터 포인트를 스킵한다고 말하면 충분합니다. 위상 증분 접근법 때문에 매 사이클에서 항상 동일한 샘플을 스킵하지는 않습니다. AFG는 다양한 파형과 주파수를 발생시키는 적절한 방법을 제공하지만, 최종 사용자는 데이터 포인트의 스킵을 제어할 수 없습니다.

이는 출력 파형 충실도에 대한 일부 영향력을 갖도록 제한됩니다. 연속적인 형태의 파형(정현파, 삼각파, 기타)은 일반적으로 문제가 되지 않지만 오늘날의 디지털 환경에서 일반적인 과도 특성 및 펄스와 같은 고속 전이를 지닌 신호는 영향을 받을 수 있습니다. 예를 들어 통신 스위치의 새로운 구성 요소에서 스트레스 테스트를 한다고 가정해 볼 수 있습니다. 테스트 파형은 상승 에지에서 과도 특성을 지닌 연속된 이진 펄스입니다. 일부 주파수에서 DDS 위상 증분은 신호의 일부로 클럭되지 않고 과도 특성을 정확히 통과하여 스킵할 수 있습니다. 테스트 대상 장치(DUT)에서 신호는 간섭 받지 않는 펄스 스트림처럼 보이고 실제 "스트레스"가 걸려진 스트레스 테스트는 무효화됩니다.

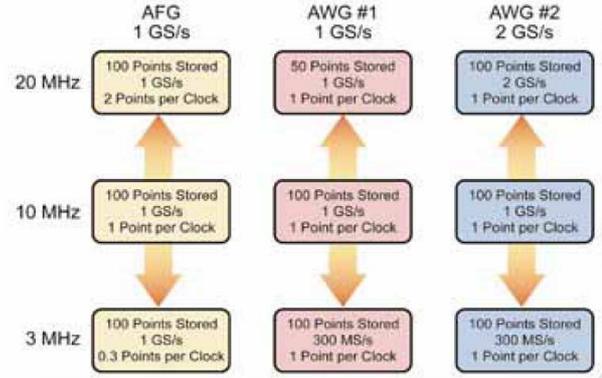
## 신호 생성 방법론의 이해

### ▶ 기술 개요

	AFG(DDS)	AWG
샘플 클럭 속도	고정	가변
샘플 증분	출력 주파수 설정에 따라 자동으로 변함	고정, 클럭당 1포인트
메모리 깊이	고정 또는 가변	가변

▶ 표 1. AFG 대 AWG 샘플링 특성

AFG 아키텍처는 전 기능을 갖춘 AWG 톨셋보다 구현하는데 비용이 적게 소요됩니다. 따라서 각각의 엔지니어와 연구원에게 충분히 할당할 수 있습니다. 또한 AFG는 자체적인 일부 고유한 성능 장점이 있습니다. 일부 주요 모델은 파형 발생 플랫폼의 최상의 주파수 가변 능력(신호의 단절을 일으키지 않고 다른 주파수 사이에서 원활하게 스위칭하는 능력)을 갖추고 있습니다. 표 1에는 AFG와 AWG 플랫폼의 클럭 및 메모리 특성이 요약되어 있습니다.



▶ 그림 3. 출력 신호의 주파수 관리에 대한 세 가지 접근법

### 세부 사항 파악

AWG와 AFG 아키텍처 간의 차이를 보다 잘 이해하기 위해, 간략한 "사례 연구"가 순서대로 설명되어 있습니다. 두 가지 플랫폼이 출력 파형을 정의하는 샘플 포인트를 처리하는 방식을 고찰합니다.

이 비교를 위하여 세가지 장비를 비교하겠습니다. 1GS/s의 최대 샘플 속도를 지닌 AFG, 1GS/s의 최대 샘플 속도를 지닌 AWG #1과 2GS/s의 최대 속도를 지닌 AWG #2입니다.

목표는 3MHz ~ 20MHz 범위의 주파수에서 정현파를 발생시키는 것입니다. AWG 및 AFG는 샘플 메모리의 100포인트에서 정현파의 1 사이클 상태로 로딩됩니다. 그림 3은 세 가지 플랫폼의 속성이 작업을 처리하는 방식에 어떤 영향을 미치는지를 보여줍니다.

세 가지 모든 도구는 10MHz 정현파(그림 3의 중간행)를 발생시키기 위해 1GS/s의 샘플 속도에서 100포인트를 통해 읽을 수 있습니다.

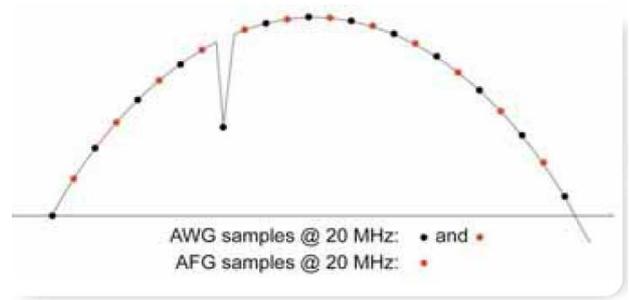
- ▶ 출력에서 10MHz를 제공하도록 지시된 AFG의 DDS 구성은 1GS/s 클럭의 각 순간마다 1포인트의 증분을 계산합니다. 100 샘플 포인트를 모두 하나씩 접촉합니다.
- ▶ AWG의 양쪽에서 클럭은 1GS/s로 수동으로 설정되고, 역시 10MHz 파형을 발생시키기 위해 100포인트를 읽습니다.  
방법은 출력 주파수를 3 MHz(하부행)로 설정할 때 나뉘집니다.
- ▶ AFG의 클럭은 여전히 고정 1GS/s 속도로 동작합니다. 그렇지만 이제 DDS는 증분을 0.3포인트/클럭으로 자동으로 설정합니다. 다시 말하면, 개별 데이터 포인트는 3회 또는 4회 반복됩니다.
- ▶ 양쪽 AWG에서 클럭 주파수는 수동으로 300MS/s로 감소시켜야 합니다. 그러면 클럭은 포인트를 통해 보다 느리게 읽어 3MHz 출력 주파수를 발생시킵니다.

이제 출력 주파수는 20 MHz로 증분되어야 합니다. 여기에서 세 가지 모든 플랫폼은 문제를 다르게 처리합니다.

- ▶ AFG의 DDS 요소는 샘플 증분을 두 개의 샘플로 설정합니다. 파형을 정의하기 위해 총 50포인트를 이용하여 매번 다른 샘플을 읽습니다. 이는 100포인트를 읽는 길이의 절반만 소요됩니다. 결과는 20MHz 출력 신호입니다.
- ▶ AWG #1은 모든 주파수 설정에서 모든 AWG가 수행하는 대로 클럭당 하나의 샘플을 읽습니다. 그러나 최대 샘플 속도가 1GS/s이기 때문에 20MHz 정현파 사이클의 50ns 주기 내에 100 샘플을 읽을 수 없습니다. 따라서, 저장된 파형 이미지는 총 50 샘플로 사용자 개입을 통해 감소시켜야 합니다. 결과는 20MHz 출력 신호입니다. 필요 시 소프트웨어 도구를 이용하여 사용자가 샘플 수를 편집할 수 있습니다. 외부 도구를 사용할 경우 수정된 파형은 AWG로 리로딩되어야 합니다.
- ▶ AWG #2는 클럭당 1 샘플을 읽습니다. 그러나 클럭 속도는 2GS/s로 배가됩니다. 장비는 두 배 고속으로 100 포인트 메모리를 통해 읽습니다. 결과는 20MHz 출력 신호입니다.

처음에는 AWG #1이 AFG와 동일한 파형 분해능으로 제한된 것으로 보일 것입니다. 그러나 중요한 차이가 있습니다. 20MHz 출력 주파수에서 AWG는 정현파의 50 샘플을 모두 하나씩 읽습니다. AFG는 샘플을 스킵합니다.

그림 4에는 AFG/DDS와 AWG 접근법 간의 기본 이분법이 설명되어 있습니다. 그림은 DAC에서 순간적인 강하를 시뮬레이션하기 위해 추가된 이상 파형을 포함하여 25포인트로 구성된 정현파의 1/2 사이클을 보여줍니다.



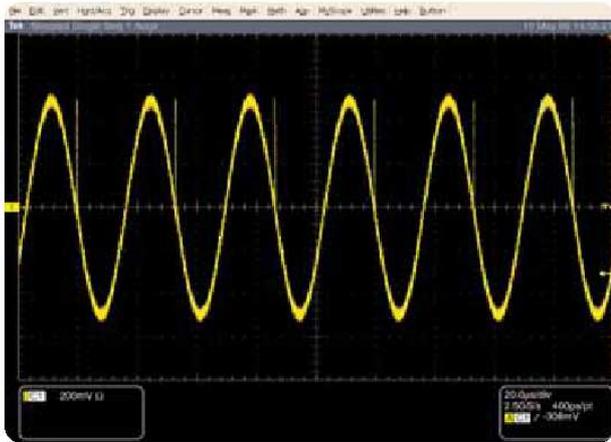
▶ 그림 4. AFG는 샘플을 스킵하여 출력 주파수를 증가시킵니다. 개별 신호 상세 사항은 일부 주파수에서 간과될 수 있습니다.

AWG는 출력 주파수 설정과 관계 없이 모든 적색 또는 검정색 포인트를 읽습니다. 출력 주파수가 10MHz로 설정된 경우 AWG는 25포인트를 읽습니다. 20MHz로 설정된 경우 AWG는 여전히 25포인트를 읽습니다. AWG 내의 최대 클럭 속도가 포인트를 모두 읽어 원하는 주파수를 발생시킬 만큼 충분히 높지 않은 경우 포인트의 수를 감소시킬 수 있습니다. AWG의 샘플 수를 변경할 때 사용자가 원하는 파형 특성을 보존하는데 주의를 기울인다고 가정하면, 장비는 매 사이클 마다 한번씩 글리치를 신뢰성 있게 전달합니다.

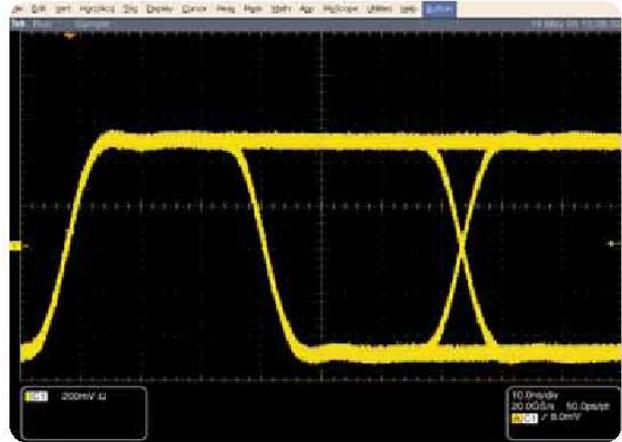
이제 AFG를 생각해 볼 수 있습니다. 출력 주파수가 10MHz로 설정된 경우 매 포인트마다 읽습니다. 20MHz로 설정된 경우, 명목상으로 매 두 번째 포인트마다 읽습니다. 이들 DDS 포인트는 적색으로 표시됩니다. AFG가 글리치를 완전히 바이패스 한다는 점을 참고하십시오. 강하를 정의한 그 샘플을 스킵합니다. 파형은 순수 정현파로 나갑니다. 테스트 대상 장치는 수차를 수신하지 않습니다.

## 신호 생성 방법론의 이해

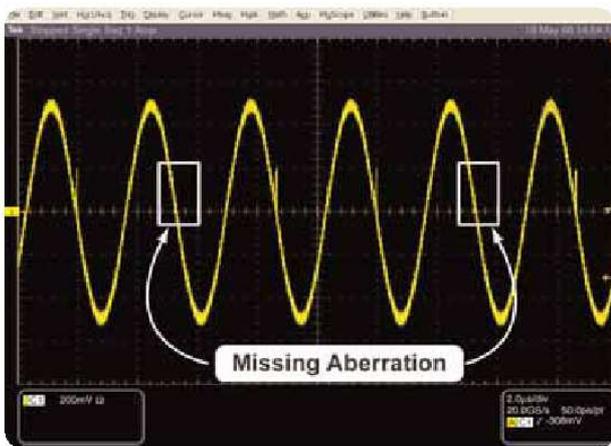
### ▶ 기술 개요



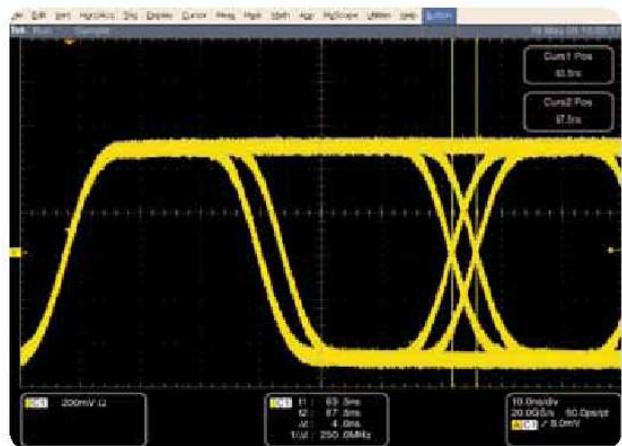
▶ **그림 5.** AWG로부터 이 정현파 신호는 매 사이클의 이상 파형을 보여줍니다. AWG는 메모리에서 매 샘플을 읽습니다. 이는 이상 파형이 일정하게 자체적으로 반복되는 것을 보장합니다.



▶ **그림 7.** 30MS/s로 동작하는 AWG로부터 30Mbps 랜덤 패턴



▶ **그림 6.** AFG로부터 이 정현파는 과도특성을 정의한 샘플을 스킵하기 때문에 일부 사이클에서 이상 파형을 재생하지 못합니다.



▶ **그림 8.** 250MS/s로 동작하는 AFG로부터 30Mbps 랜덤 패턴. 지터 값은 250MS/s의 가역입니다. 다시 말하면 4ns입니다.

### 이상 파형을 포함한 신호

그림 4는 엄밀히 말하면 "교과서적인" 예입니다. 관련된 알고리즘 및 주파수에 따라, DDS는 스킵하기 위해 다른 데이터를 선택합니다. 그러므로 적색과 검정색 샘플 간의 이분법은 매 경우마다 적용되지 않습니다. 그림 5와 6은 두 가지 샘플링 및 파형 재구성 아키텍처의 차이를 강조한 실제 스크린 샷입니다.

### PRBS(Pseudo-random Bit Stream) 패턴 생성

지터는 DDS 기반 AFG 및 고정 샘플 속도를 이용하여 PRBS(Pseudo-random Bit Stream) 패턴을 발생할 경우의 문제입니다. 간단히 언급된 AFG는 상승 및 하강 양쪽의 고속 변화 펄스 에지에 지터의 1개 샘플 주기 가치를 가하는 경향이 있습니다\*3. 예를 들면, AFG의 샘플 속도가 250MS/s인 경우, 4ns의 지터가 신호 에지에 나타납니다. 지터 값은 AFG의 샘플링 주기와 동일합니다.

지터는 AFG가 고정 샘플링 속도를 갖기 때문에 나타납니다. 이는 복합적인 데이터 속도가 아닙니다. 여기에서 다시 강조하면 (실세계 신호원은 일부 지터를 발생시키지만) AWG는 이 제한을 받지 않습니다.

\*3 보다 느린 전이를 지닌 정현파 및 다른 신호는 영향을 받지 않습니다.

### 포인트/카운터포인트

언제나 도구의 궁극적인 선택은 애플리케이션에 따라 다릅니다. 샘플 속도 및 메모리 깊이에 고려될 때 가장 큰 숫자를 가진 "베스트 넘버"의 장비를 선택하려는 유혹이 항상 존재합니다. 눈치 빠른 사용자는 그 대신 애플리케이션의 실제 신호 요건에 적합한 선택을 합니다.

예를 들면, 일정한 중간 범위 AFG는 1 GS/s 샘플 속도를 제공합니다. 그 반면에 동일 등급에서 일부 AWG는 600 MS/s로 제한됩니다. 그러나 애플리케이션이 광범위한 주파수에서 소신호 세부사항을 신뢰성 있게 전달해야 할 경우, AWG가 선호되는 도구입니다. AWG는 저장된 파형에서 매 샘플 포인트를 읽기 때문에, 과도 특성, 에지 상승 시간 및 잡음 효과가 정확하게 재생되는 것을 확인할 수 있습니다.

또한, AWG는 PRBS(pseudo-random bit streams)와 같이 낮은 지터 디지털 파형을 공급하는 보다 좋은 도구입니다. 이 때문에 많은 직렬 버스 측정 애플리케이션에 최상의 솔루션입니다.

불가피하게 몇 가지 감수해야 할 조건이 있습니다. 앞서 설명된 AWG#1의 경우에서와 같이 출력 주파수를 증가시키기 위해 샘플의 수를 편집하는 것은 한 가지 설정을 변경하여 주파수를 바꾸는 AFG 방법보다 편리성이 떨어집니다.

또한 AWG 아키텍처는 모든 채널을 통해 1 가변 마스터 클럭에 의존하기 때문에, 여러 채널을 통해 다른 주파수를 동시에 발생시키려면 각 채널 뒤에 다른 파형 파일을 저장해야 합니다.

예를 들어, 채널 1에서 10MHz 정현파를 발생시키고 동시에 채널 2에서 20MHz 정현파를 발생시켜야 할 경우, 채널 2 파형 메모리는 2 사이클로 로딩되어야 합니다.

그러므로, 클럭이 메모리를 통해 이동할 때, 2 개의 사이클이 채널 1로부터의 매 단일 사이클이 나오는 동안 채널 2에서 나와 출력 주파수를 배가시킵니다. 이 프로세스는 다른 주파수가 단순 복합 기본 주파수가 아닌 경우 보다 복잡해집니다.

AFG는 다른 장점을 제공합니다. 위상 잡음 사양과 주파수 가변능력은 AWG보다 더 우수한 경향이 있습니다. 일부 주요 AFG 모델에서, 마스터 클럭은 여러 주파수를 한번에 전달하기 쉽도록 각 채널에서 DDS 요소에 의해 독립적으로 처리됩니다. 또한 AFG는 일반적으로 이용 가능한 선택 중에서 가장 적절한 솔루션입니다. 임의 함수 발생기는 다목적 신호원의 핵심 장치가 되었습니다.

AFG는 낮은 지터와 매우 좁은 과도 특성을 필요로 하는 애플리케이션에는 덜 적합합니다. 플랫폼은 출력 파형에서 본질적으로 보다 높은 지터가 DUT 수신 소자의 잘못된 응답을 초래할 수 있으므로 PRBS 애플리케이션에 불충분할 수 있습니다. 또한 예상 가능한 신호 왜곡을 필요로 하는 스트레스 테스트의 경우, AFG의 샘플 스키핑 기법은 일부 주파수에서 잘못된 결과를 일으킬 수 있습니다.

### 결론

흔히 있는 일이지만, AFG와 AWG 간의 선택은 2개의 강력한 경쟁자 중에서 가장 적합한 것을 선택하는 것입니다.

- ▶ 애플리케이션이 순수하고, 규칙적인 파형 및/또는 주파수간의 고속 스위칭을 필요로 하거나 다중 채널이 다른 주파수를 동시에 전달해야 할 경우 AFG를 선택합니다.
- ▶ PRBS 스트림, 변조된 RF 신호, 기타와 같이 대부분 복합 신호인 경우 AWG를 선택합니다. 소스가 매 이용 가능 주파수의 매 작동 사이클에서 잡음, 제어된 지터, 수차를 신뢰성 있게 발생해야 할 경우, AWG가 보다 좋은 도구입니다.

**텍트로닉스 연락처:**

ASEAN/남양주 (65) 6356 3900  
오스트리아 +41 52 675 3777  
발칸, 이스라엘, 남아프리카 및 다른 ISE 국가들 +41 52 675 3777  
벨기에 07 81 60166  
브라질 및 남미 55 (11) 3741-8360  
캐나다 1 (800) 661-5625  
중앙동유럽, 우크라이나 및 발트국 +41 52 675 3777  
중앙 유럽 및 그리스 +41 52 675 3777  
덴마크 +45 80 88 1401  
핀란드 +41 52 675 3777  
프랑스 및 북아프리카 +33 (0) 1 69 86 81 81  
독일 +49 (221) 94 77 400  
홍콩 (852) 2585-6688  
인도 (91) 80-22275577  
이테리 +39 (02) 25086 1  
일본 81 (3) 6714-3010  
룩셈부르크 +44(0) 1344 392400  
멕시코, 중앙아메리카 및 카리브해 52 (55) 56666-333  
중동, 아시아 및 북아프리카 +41 52 675 3777  
네덜란드 090 02 021797  
노르웨이 800 16098  
중국 86 (10) 6235 1230  
폴란드 +41 52 675 3777  
포르투갈 80 08 12370  
대한민국 82 (2) 528-5299  
러시아 및 CIS 7 095 775 1064  
남아프리카 +27 11 254 8360  
스페인 (+34) 901 988 054  
스웨덴 020 08 80371  
스위스 +41 52 675 3777  
대만 886 (2) 2722-9622  
영국 및 아일랜드 +44 (0) 1344 392400  
미국 1 (800) 426-2200  
기타 지역: 1 (503) 627-7111  
최종 업데이트 일자 2006년 2월 23일

텍트로닉스 최신 제품 정보 리소스: [www.tektronix.com](http://www.tektronix.com)



Copyright © 2006, Tektronix. All rights reserved. 텍트로닉스 제품은 현재 등록되어 있거나 출원중인 미국 및 국제 특허의 보호를 받고 있습니다. 이 문서에 포함되어 있는 정보는 이전에 발행된 모든 자료에 실린 내용에 우선합니다. 사양이나 가격 정보는 예고 없이 변경될 수 있습니다. TEKTRONIX 및 TEK은 Tektronix, Inc.의 등록 상표입니다. 본 문서에 인용된 다른 모든 상표는 해당 회사의 서비스 마크, 상표 또는 등록 상표입니다.

7/06 HB/WOW

76K-19764-1

**Tektronix**  
Enabling Innovation