



- DDRのRead/Writeサイクルの分離や各種タイミング測定でお困りではないですか？
- LVDSのClock-Data間のジッタ測定やアイ・ダイアグラム測定はどのように行われていますか？
- モータ駆動回路や電源ノイズなどによる、まれに発生する障害でお困りではないですか？



DDR、DDR2、DDR3、GDDR3

- DDR Analysis (DDRA)によるRead/Writeの自動識別/分離とウィザードによる各種パラメータの自動測定
- 毎秒25万波形以上取り込み可能なDPXにより発生頻度の少ない障害現象を高速捕捉
- 100エッジのパラメータ測定も15秒程度で完了し、短時間で統計的ばらつきを把握
- サーチ&マーク機能により電源ノイズ、振幅異常など、障害現象の原因特定をスピード・アップ



LVDS

- DPOJETによるN逓倍 (例えば7逓倍) でのアイ・ダイアグラム解析
- 特定ビットのData-Clock間のジッタ、Dataのジッタを評価 (ビット・タイミング)
- クロック・ジッタ測定
- SSCの解析



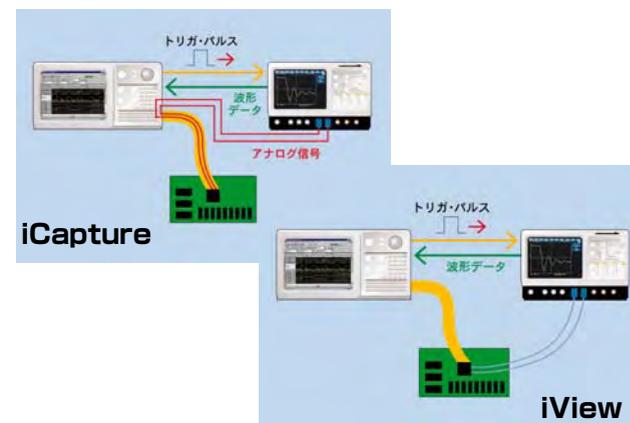
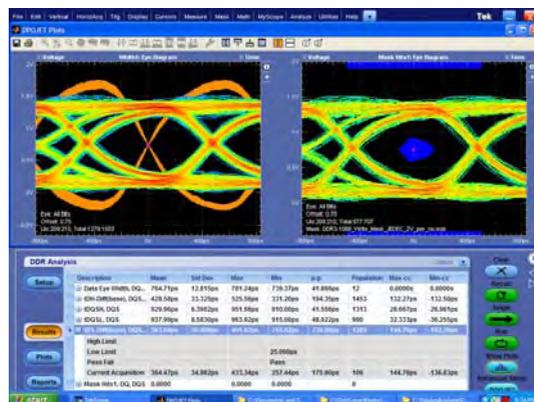
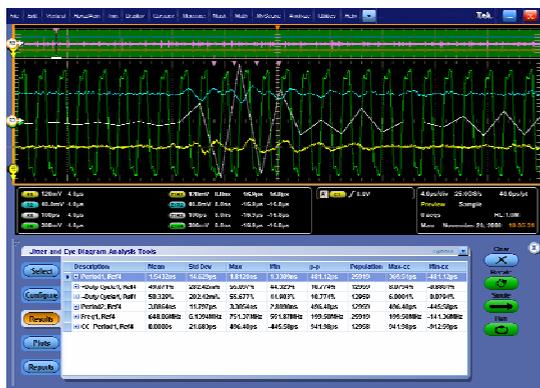
プロービング

- 耐久性の高いTriModeソルダイン・アダプタによる安定したプロービング (P7500シリーズ)
- 1.5mの延長が可能な耐温度プローブ (-50°C~+150°C)
- ±42V入力レンジ (非破壊入力: ±100V) の広帯域差動プローブ (TDP1000型)
- 電流プローブ、フローティング測定用1300V 差動プローブおよび電源解析ソフトウェア

アミューズメント機器の設計評価ソリューション

ソリューション・ファクト・シート

オシロスコープによるDDR、LVDS測定のスPEED・アップ（他社測定スピード比：240倍以上）



電源ノイズに起因する障害解析

- ロング・レコードの中からスペック違反波形を自動検索 (Search & Mark)
- クロック・ジッタ、Setup/Hold時間など各種測定項目のタイム・トレンドをもとに検索することも可能
- 電源ノイズ、クロック・ジッタと障害現象の相関をスピーディに特定
- パワー・インテグリティの評価

アイ・ダイアグラム解析

- DDRにおけるストロブ・エッジを基準にしたアイ・ダイアグラム
- LVDSにおけるクロックの7通倍のタイミングを基準にしたデータのアイ・ダイアグラム
- マスクに違反した波形を自動検索

iCapture、iView

- ロジック・アナライザと連動した解析も可能
- アナログ波形とデジタルを同一時間軸上で解析
- フレキシブルなトリガ機能をサポート
 - ロジック・データによるトリガ
 - アナログ波形によるトリガ
 - ロジックとアナログの組み合わせによるトリガ

推奨機器



DPO7000シリーズ

- 最高3.5GHzの周波数帯域
- 最高10GS/s(4ch同時)のサンプル・レート
- 最大100Mポイント(4ch時)のレコード長
- 4ch同時に毎秒25万回以上の高速波形取込を実現



DSA/DPO70000Bシリーズ

- 最高20GHzの周波数帯域
- 最高50GS/s(4ch同時)のサンプル・レート
- 最大250Mポイント(4ch時)のレコード長
- 4ch同時に毎秒30万回以上の高速波形取込を実現