

次世代の高速シリアル・インタフェース技術
その2
リンク・シミュレーションと
ジッタ／ノイズ解析、PAM4

神林 一郎

アプリケーション・エンジニア

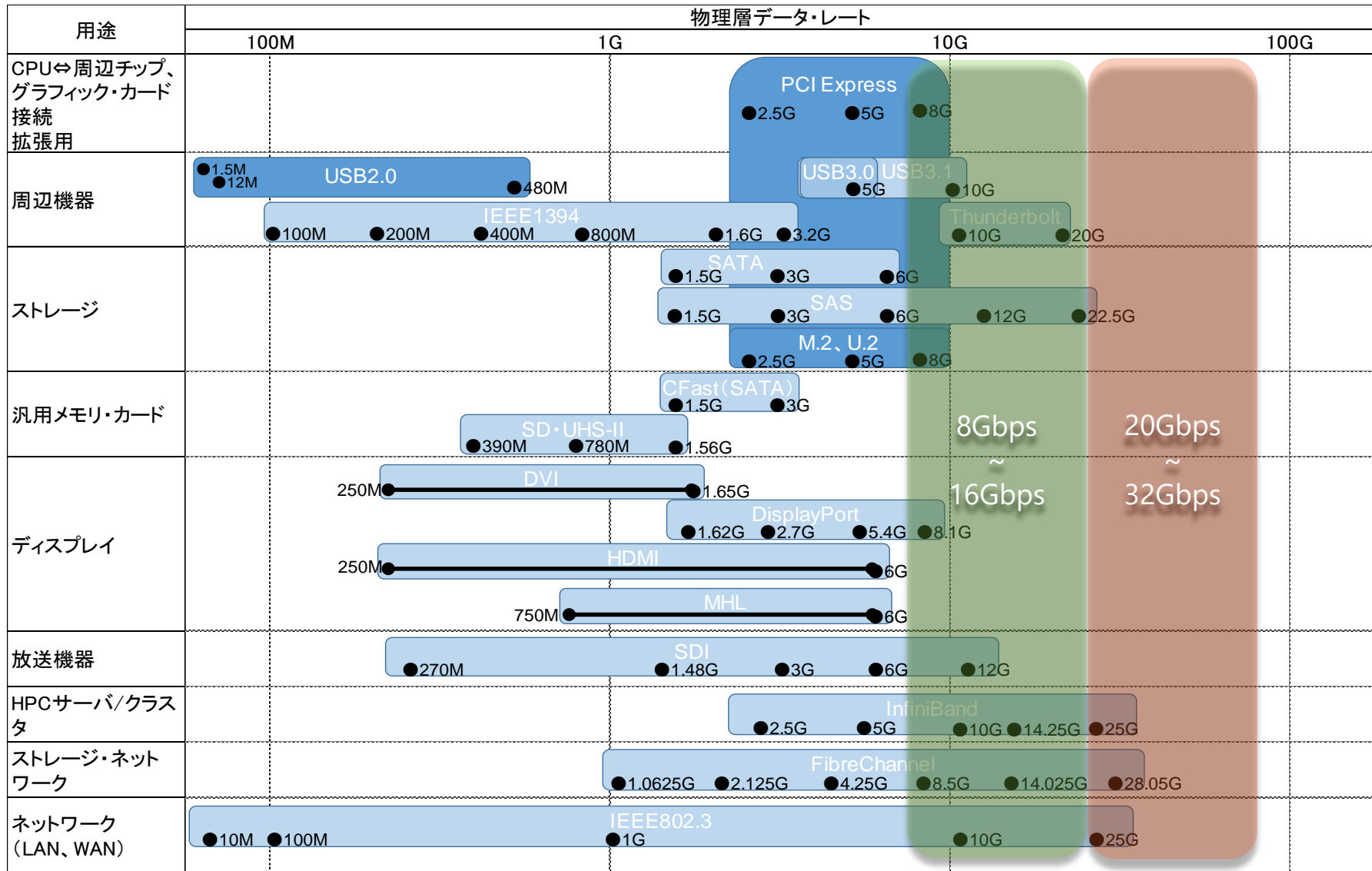
本日の内容

- ・イコライザ時代の測定技術
- ・ジッタ解析からクロストーク、ノイズ解析へ
- ・PAM4と測定技術（Pulse Amplitude Modulation）

イコライザ時代の測定技術

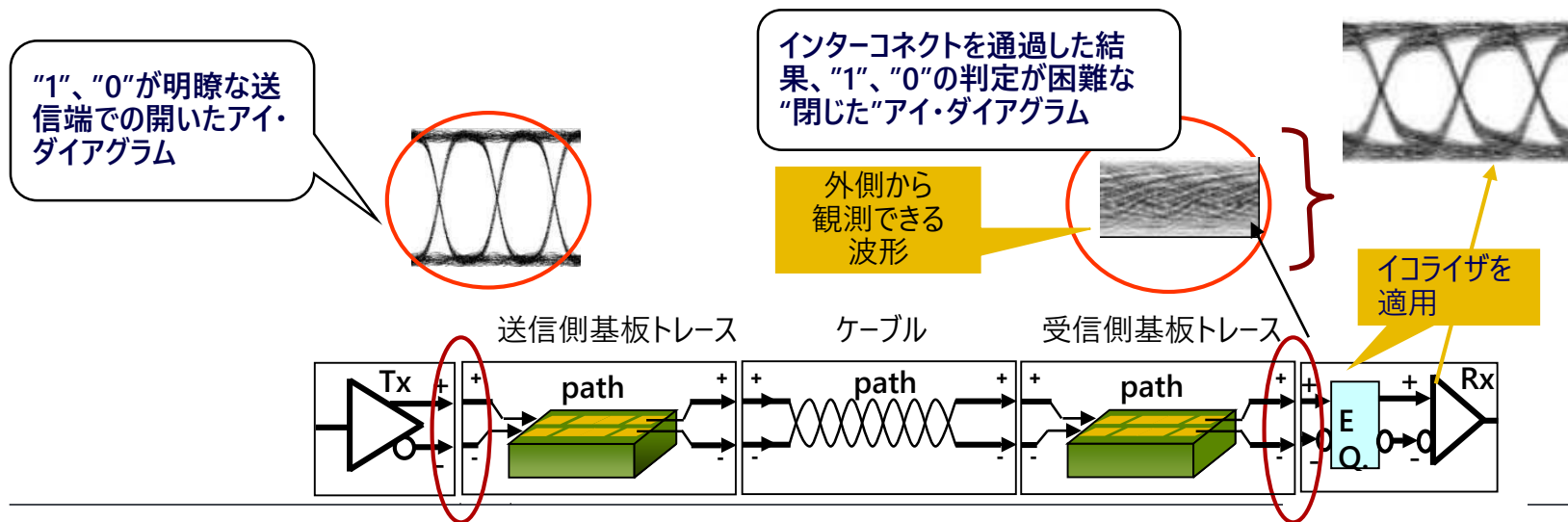
- ・ジッタ解析からクロストーク、ノイズ解析へ
- ・PAM4の測定技術

データ・レートの高高速化



伝送波形評価の変化

- データ・レートの高速化に伴い、トランスミッタ側のエンファシスに加え、レシーバ・イコライザを積極活用
 - イコライザ技術自体は従来からも利用されている技術
 - 最近の傾向は高速シリアル規格で標準化され、コンプライアンス・テスト（規格適合試験）に導入している
- 外部で観測している信号波形とデバイス内部のイコライザ適用後の波形が異なる
 - 計測機器によりイコライザのエミュレーションが必須となる



高速伝送基板における波形検証の問題

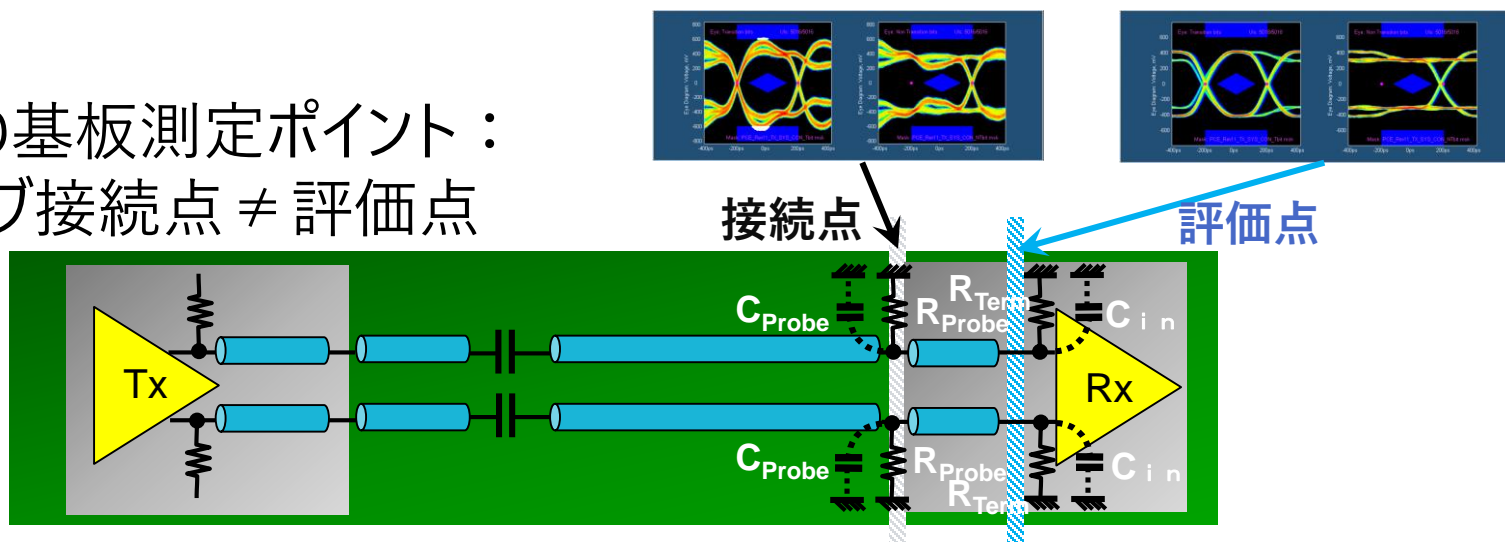
問題点	原因	現象
高速化	より波長 (λ) が短くなり、伝送路インピーダンスの微小な変化・短距離での変化が波形に影響	<ul style="list-style-type: none">• 反射の影響が顕在化• プロブ接続点と実際に評価したい点の波形の違いが顕在化
LSIの大型化 (ダイ、パッケージ)	ダイとプロブ接続点が距離を持つように PCH DMI2 : 1.1~1.5cm Processor DMI2 : 1.8~1.9cm	
高実装密度化	プロブ接続点が限定的に評価したい点とプロブ接続点が距離を持つように	
高周波数化	LSI入力容量がより大きく影響	<ul style="list-style-type: none">• 実リンクでの信号が規格仕様と離れる
	伝送路損失がより大きく影響	
	プロブ負荷が増加	<ul style="list-style-type: none">• プロブ接続による信号高周波成分の損失が顕在化

基板設計評価ポイントの推移

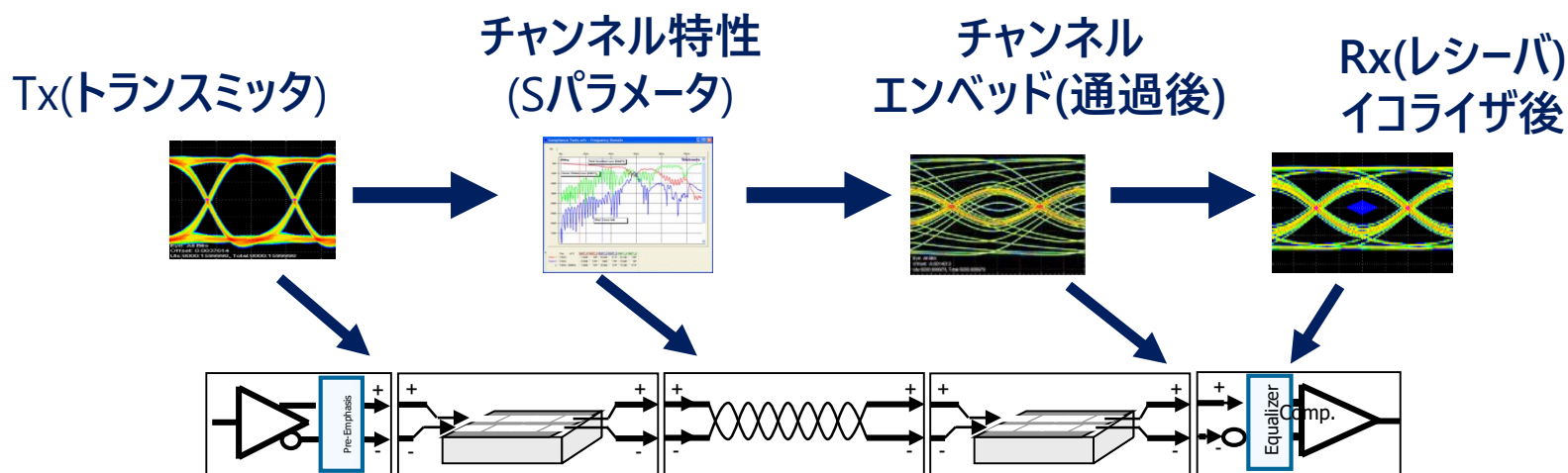
- 従来の基板測定ポイント：
プローブ接続点 ≈ 評価点



- 今後の基板測定ポイント：
プローブ接続点 ≠ 評価点



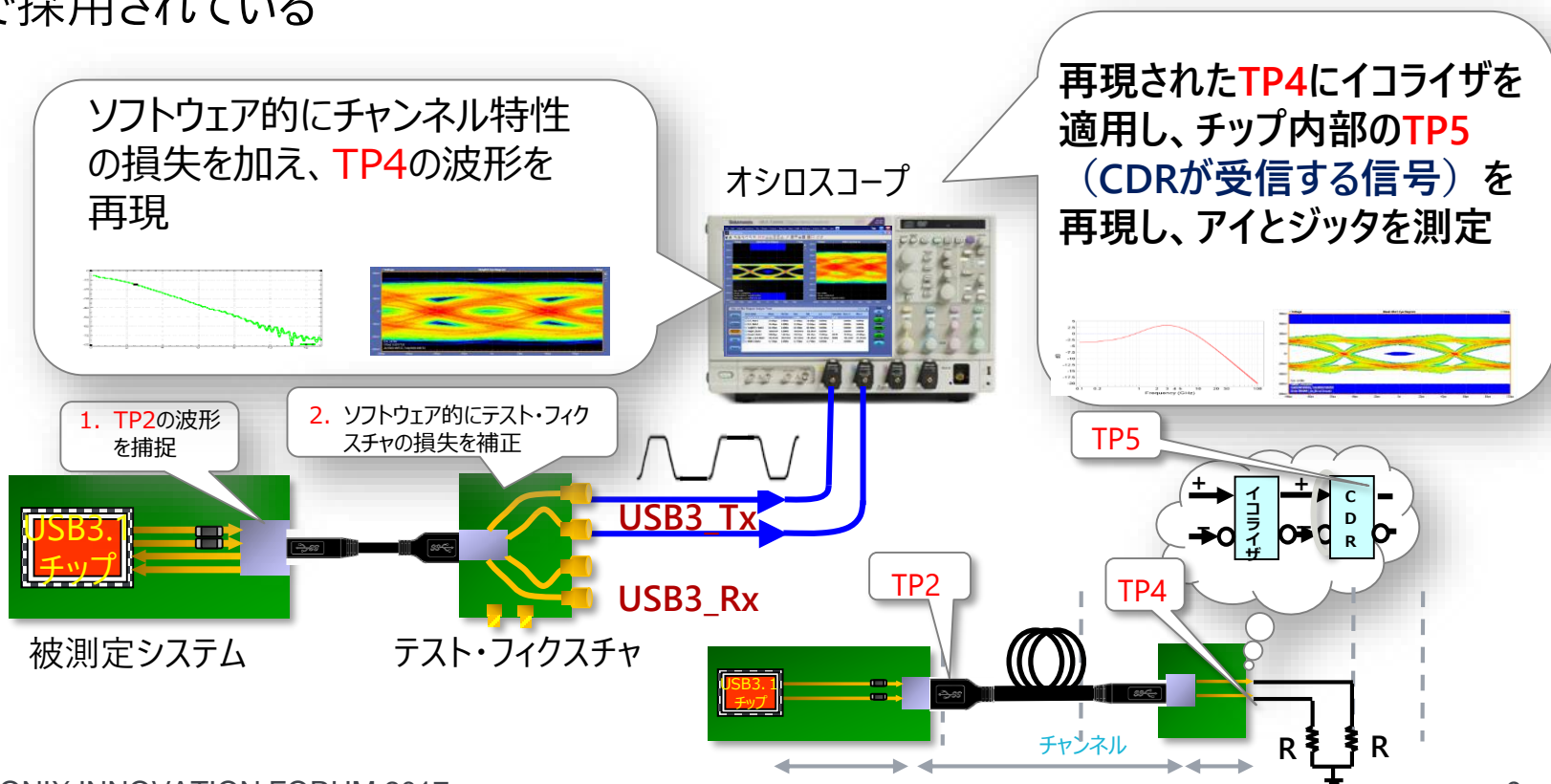
SDLA (Serial Data Link Analysis) とは



- De-embed : 測定点から伝送路を遡りTx特性を解析するために、テスト・フィクスチャ、ケーブルなどのチャンネルの影響を除去
- Embed : 測定点から伝送路を下り、Rxピンでの波形を観測するためにチャンネル特性を印加
- Equalization(Rx) : レシーバ・コンパレータでの波形を観測するためにRxイコライザをシミュレーション

SDLAによるシミュレーションが必須に

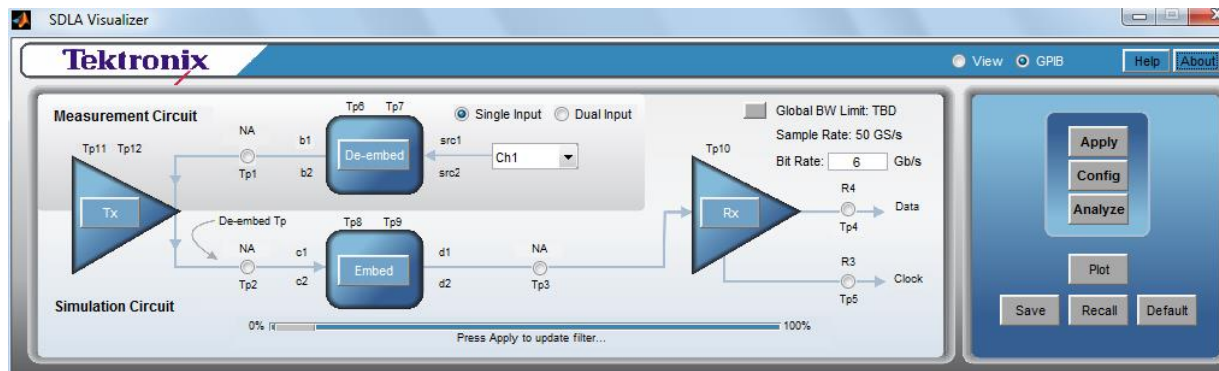
- Tx側TP2で信号を捕捉、Rxチップ内イコライザ後の波形を再現
- 規格コンプライアンス試験では、規格が想定する最も長いチャンネルにて測定する
- USB3.0/3.1、PCI Express Rev3.0（8Gbps）、DisplayPortなどの試験で採用されている



SDLAビジュアライザ

ソフトウェアの特徴

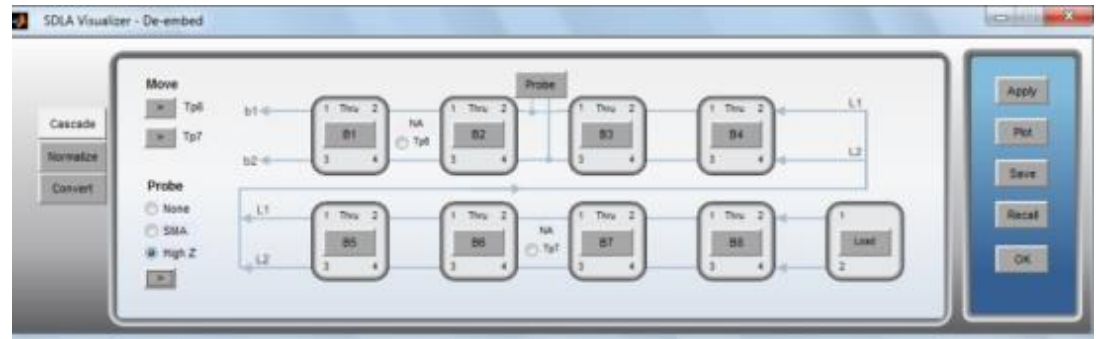
- 1本のソフトウェアでチャンネル・エンベッド、ディエンベッド、イコライゼーションをサポート
- 測定点移動：信号線路の任意の複数箇所の波形を表示（バーチャル・プローブ機能）
- 反射除去
- プローブ負荷除去
- DPOJETとシームレスに連携した動作：アイ、ジッタ測定はDPOJETが担当



SDLAビジュアライザ

伝送路モデリング：シミュレーション・ブロック

- Sパラメータを含むモデルのカスケード接続（最大8段）
- Sパラメータ・モデル・サポート（16/12/8/6/4/2/1ポート）
- ハイ・インピーダンス・プローブ（負荷のみ）
- TDT波形
- Tモデル（無損失遅延）
- RLCモデルの使用
- プローブ・モデル（3ポート）
- Rx、Tx理想終端
- Sパラメータのポートの割付け、および受動性（Passivity）チェック
- Sパラメータ・リサンプラ／変換／ノーマライズ／ピーク・リミッタ



SDLAビジュアライザ

RXブロック：イコライゼーション

- CTLE

- SDLA標準モデル

- DCゲイン (Adc)

- 第1極周波数 (ω_{p1})、第2極周波数 (ω_{p2})、零周波数 (ω_z)

- Sパラメータ

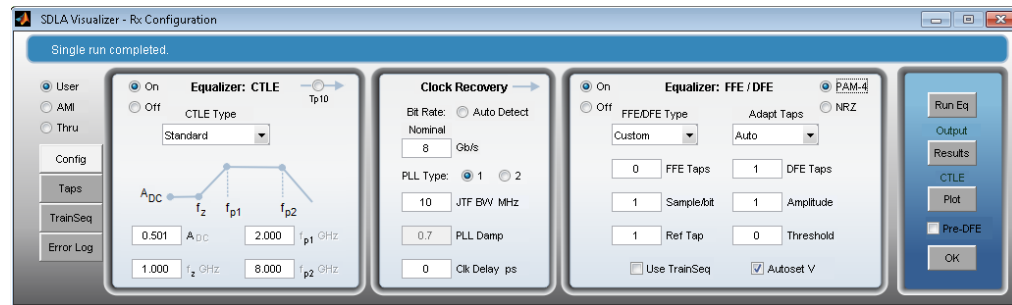
- 標準規格

- PCI Express 3/4、USB3.1、Thunderbolt
 - M-PHY、CAUI-4

- FFE/DFE (Feed Forward Equalizer/Decision Feedback Equalizer)

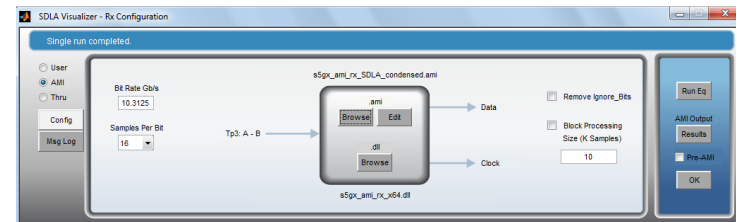
- IBIS-AMIモデル

- Rxイコライゼーション／クロック・リカバリをサポート
 - 実際のRxが使用しているアルゴリズム/パラメータの利用
 - シミュレーションとの高い相関性



$$H(s) = \frac{A_{DC} \omega_{p1} \omega_{p2}}{\omega_z} \cdot \frac{s + \omega_z}{(s + \omega_{p1})(s + \omega_{p2})} \quad \text{CTLE}$$

FFE/DFE



IBIS-AMI

SDLAビジュアライザ

Rxイコライザの最適化：PCI Express/USB3.1 10Gbps

- 取り込んだ波形に対してすべてのイコライザを試し、もっともアイ・ダイアグラムが開くイコライザを使用
- SDLAにより、最適CTLE（アイ開口=EW*EH 最大）の自動選択とDFE適用を最適化

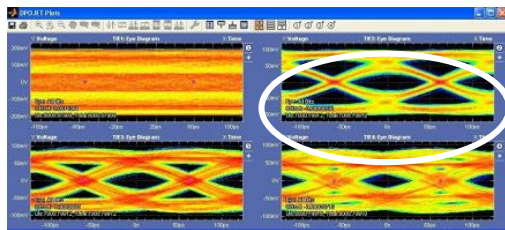
7種類のCTLEから最適な設定を選択した結果

CTLE (dB)	CTLE (lin)	DFE Tap (mv)	Eye Area (UI*mv)	Eye Height (mv)	Eye width (UI)
-6	0.501	30.00	57.56	92.32	0.62
-7	0.447	30.00	76.73	111.78	0.69
-8***	0.398	29.63	83.59	118.24	0.71
-9	0.355	29.34	76.77	113.90	0.67
-10	0.316	25.58	63.72	102.26	0.62
-11	0.282	20.51	48.37	87.88	0.55
-12	0.251	16.73	35.60	73.99	0.48

CTLE/DFE設定

CTLE: ナシ

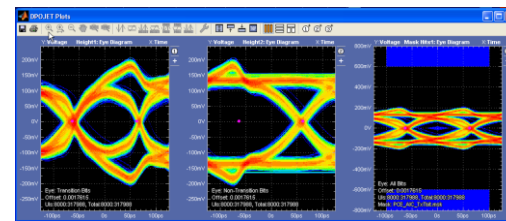
CTLE: -9



最適CTLE選択

CTLE: -8

CTLE: -6



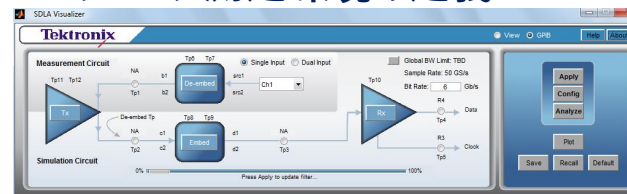
DFEの適用

SDLAビジュアライザ

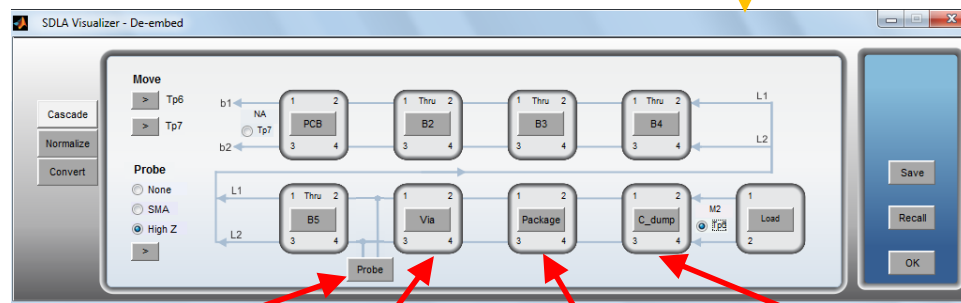
測定点移動、反射除去：信号線路の任意の箇所の波形、アイ・ダイアグラムを表示

- 複数のノードのアイ比較が可能
- 反射除去
- 例：伝送路途中でのプロービング
(Rx側LSI直下ビア) で、Rx波形を求める
- 測定点よりTx側はディエンベッド、
Rx側はエンベッド
- Tx波形をシミュレーション
・ブロックへ利用

測定ブロック プローブ測定環境の定義



新測定点の追加

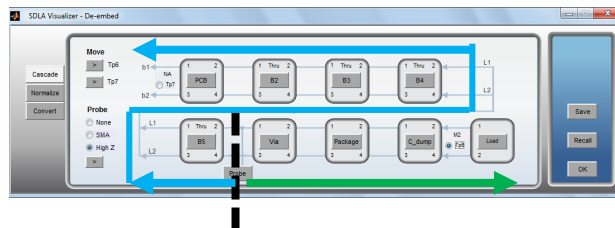


プローブ

ビア

パッケージ

入力容量



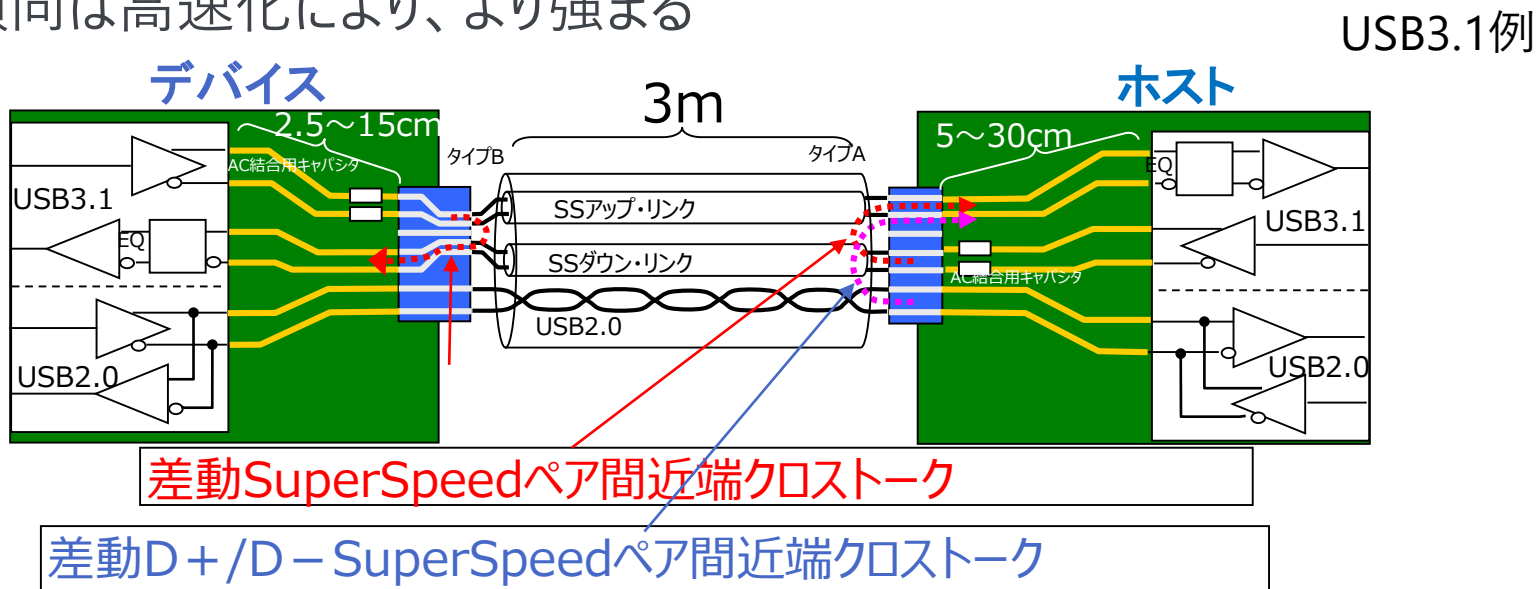
シリアル・データ・リンク解析に必要なモデルと入手方法のまとめ

要素	モデル	入手方法
ドライバ トランスミッタ レシーバ	IBISモデル	<ul style="list-style-type: none"> ピン情報（Pin）、RLCモデル
	Sパラメータ	<ul style="list-style-type: none"> リターン・ロスの計測とSパラメータ抽出
パッケージ	Sパラメータ	<ul style="list-style-type: none"> IBIS-AMIモデルに付属。WIElementの場合はSパラメータに変換
伝送路	Sパラメータ	<ul style="list-style-type: none"> TDR/VNAにより実測 CADから導出
イコライザ、CDR	IBIS-AMIモデル	<ul style="list-style-type: none"> ベンダWebページなど
フィクスチャ	Sパラメータ	<ul style="list-style-type: none"> フィクスチャに付属している場合有り
ケーブル	Sパラメータ	<ul style="list-style-type: none"> TDR/VNA、SignalCorrectにより実測
プローブ P7520A型、 P7700シリーズ	Sパラメータ	<ul style="list-style-type: none"> プローブに内蔵。初接続時にオシロスコープに自動的に読み込まれる

- ・イコライザ時代の測定技術
- ジッタ解析からクロストーク、ノイズ解析へ
- ・PAM4の測定技術

クロストークの抑制が伝送路の鍵

- レシーバ側で受ける影響に対し、根本的にセンシティブ
- 高速信号をできる限り長距離伝送。高周波損失の影響を受けて減衰した信号を受信端でイコライザで改善
- しかしながらイコライザ（CTLE）は受信端近傍で受けた影響を増強（クロストーク、反射、ノイズ、電源ノイズ...）
- この傾向は高速化により、より強まる

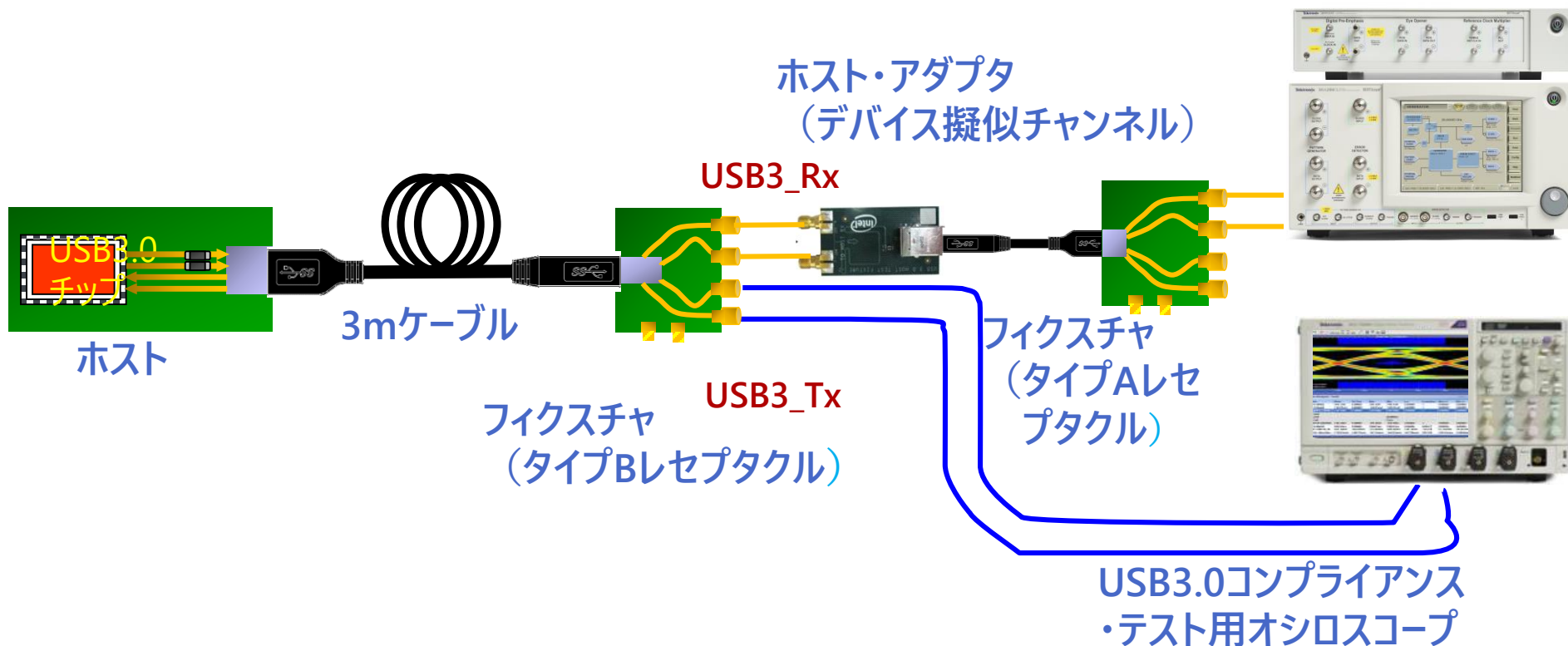


クロストークの影響

NEXT測定構成例：USB3.0タイプBレセプタクルでの近端クロストーク確認

- 同様な測定を採用しているインタフェースも増えてきている
 - InfiniBand（マルチレーン）、SFP+、Thunderboltなど

USB3.0擬似信号源
(アグレッサ)

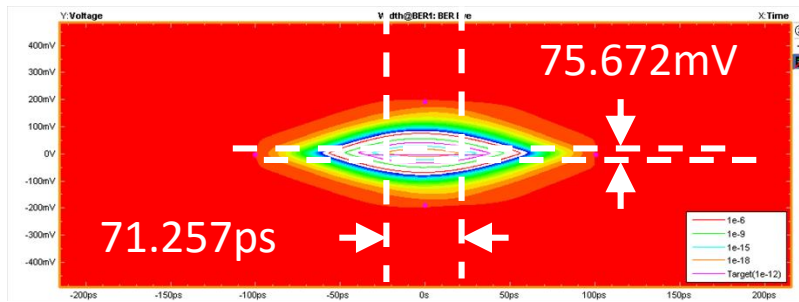
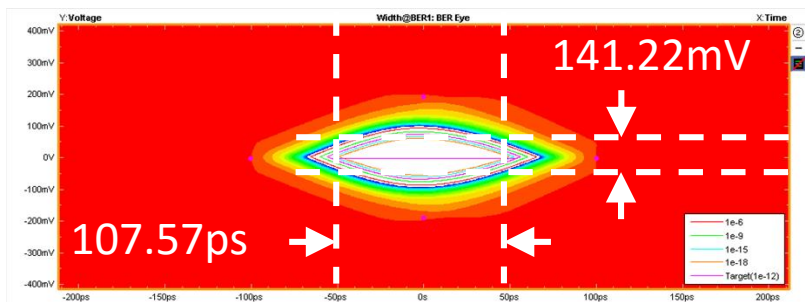
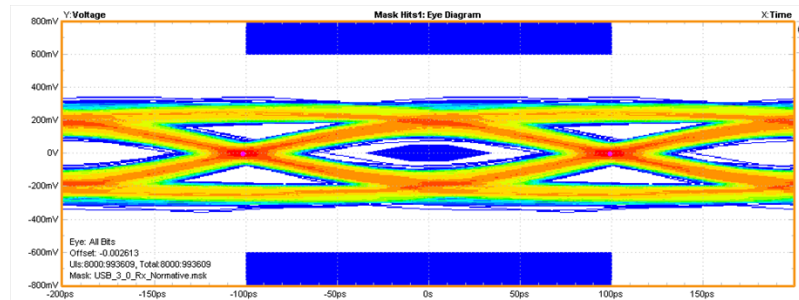
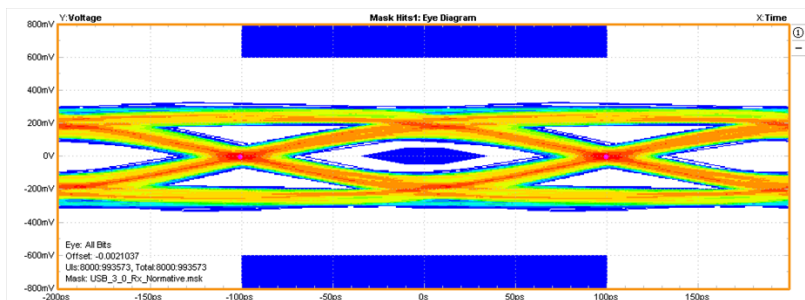


クロストークの影響

伝送波形の測定：BERでのアイ幅、高さ

- クロストーク・アグレッサなし

- クロストーク・アグレッサあり



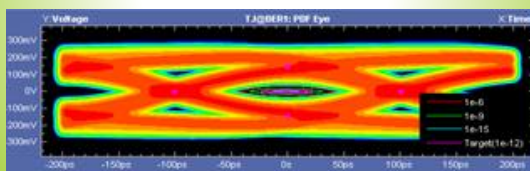
クロストーク測定

DPOJETにおける解析

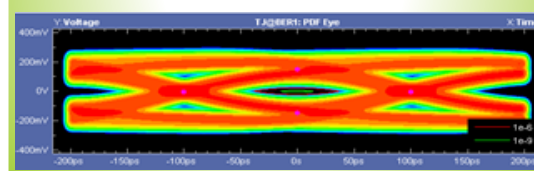
- クロストークをRjとして測定しているため TJ値が大きくなる

NPJ分離機能有り

+ TJ@BER1, Ref1	159.08ps
+ RJ1, Ref1	3.8938ps
+ NPJ1, Ref1	10.566ps

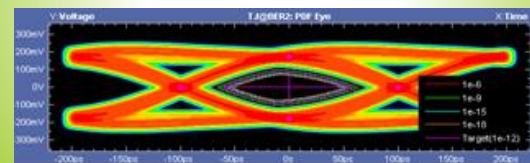


+ TJ@BER1, Ref1	200.36ps
+ RJ1, Ref1	6.4947ps

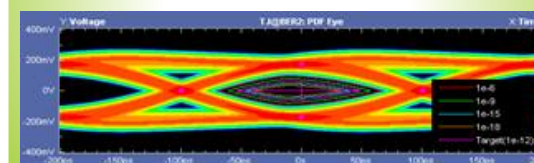


Rxイコライザ有り

+ TJ@BER2, Ref2	81.934ps
+ RJ2, Ref2	3.5491ps
+ NPJ2, Ref2	4.3050ps

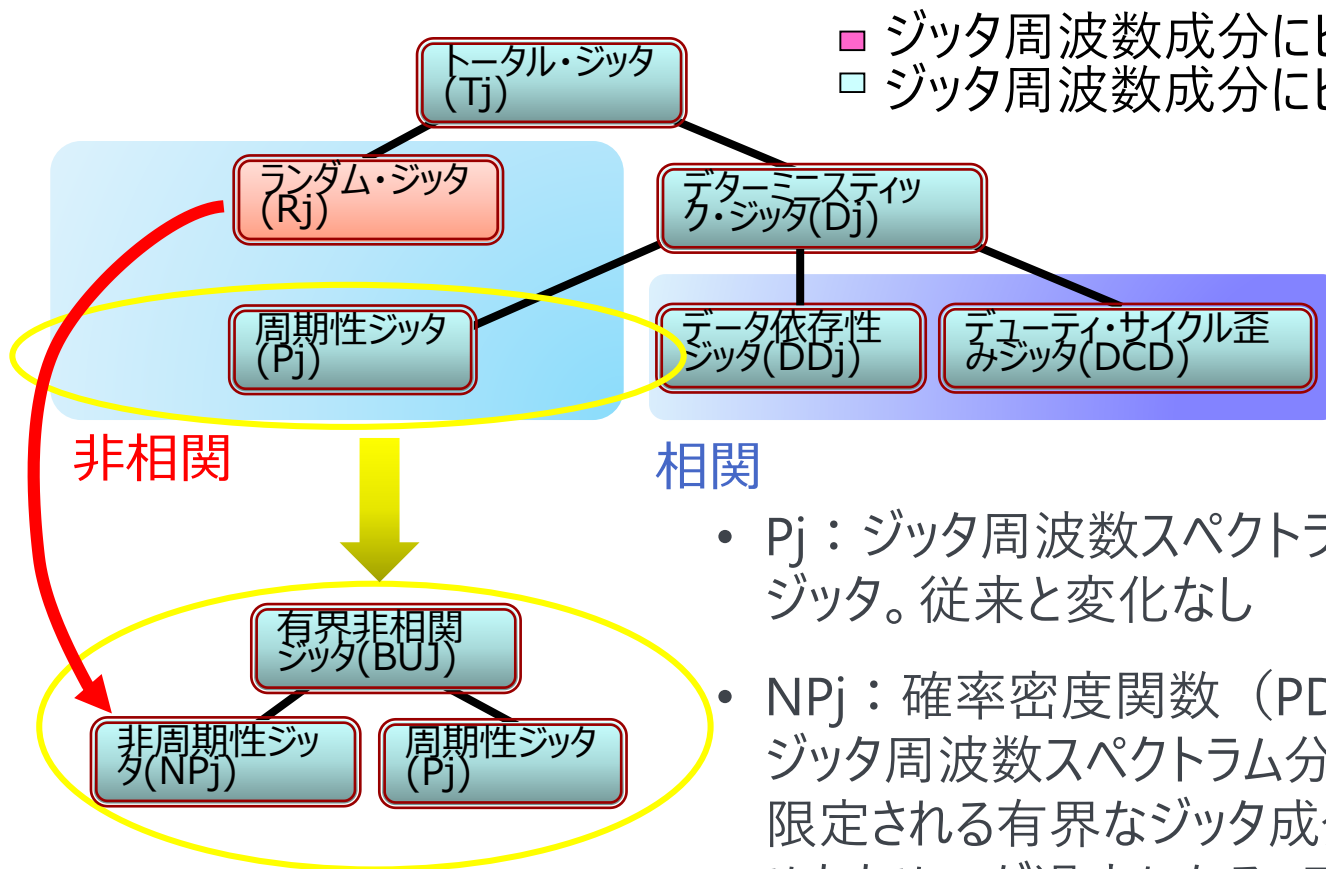


+ TJ@BER2, Ref2	98.894ps
+ RJ2, Ref2	5.1599ps



ジッタ測定

クロストークの影響を分離した測定

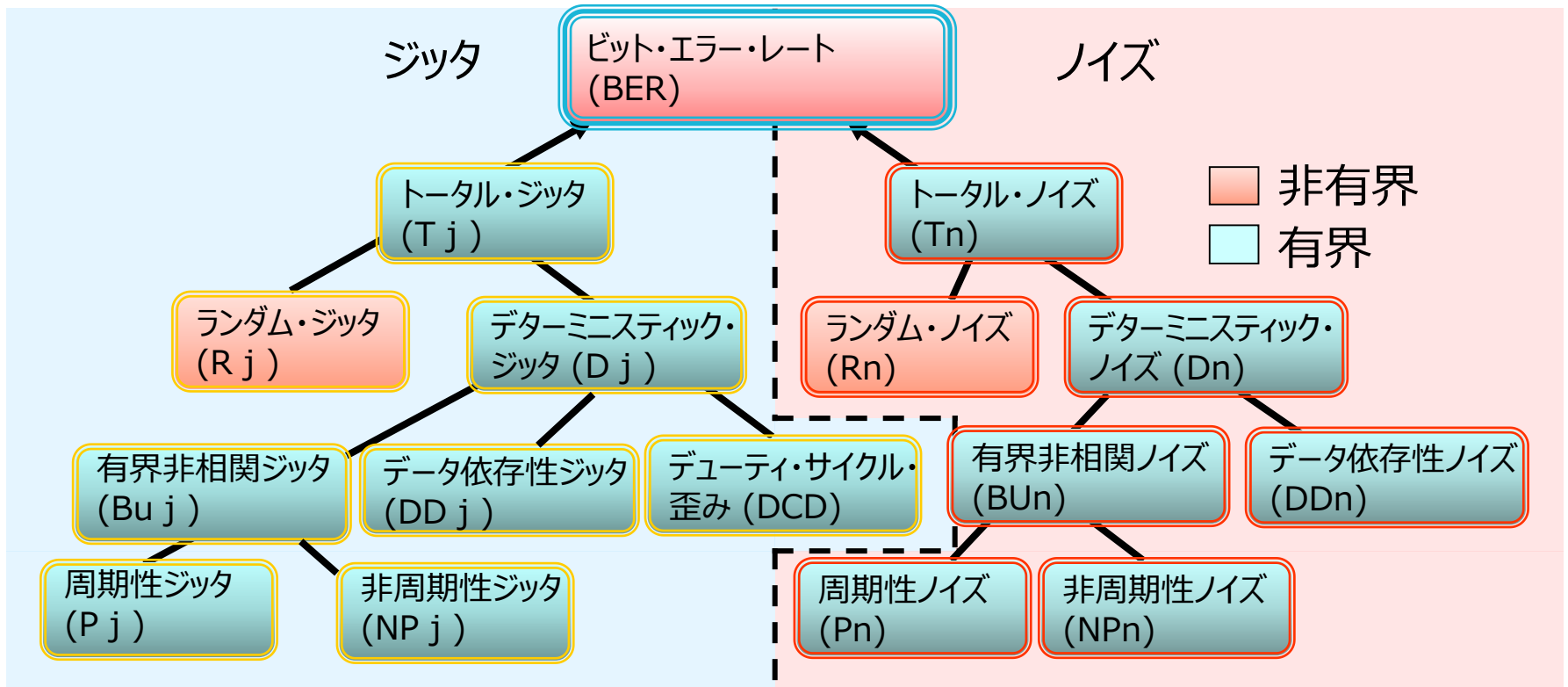


- P_j : ジッタ周波数スペクトラム分布にピークを持つジッタ。従来と変化なし
- NP_j : 確率密度関数 (PDF) はガウス曲線に類似。ジッタ周波数スペクトラム分布の広がりがある範囲に限定される有界なジッタ成分。従来測定は R_j に含めたため R_j が過大になる。アイ幅 / $T_j @ BER$ を悪化させる要因になる

BER劣化の要因:

ジッタとノイズの測定

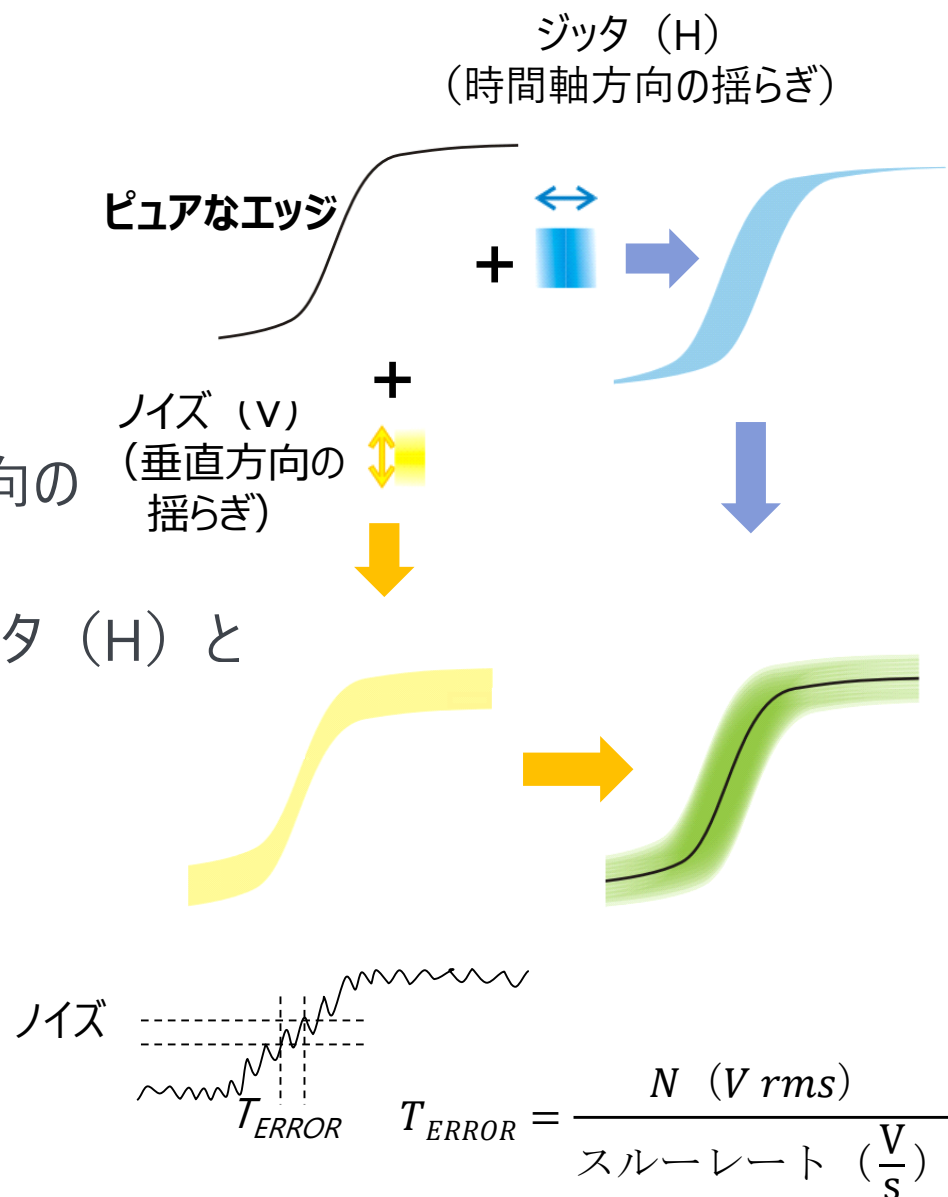
- ノイズもジッタと同様に分類される
- ノイズにもジッタと同様な考え方が適用可能 ⇒ BERとバスタブ曲線



ジッタ測定

ノイズ成分によるジッタの分離

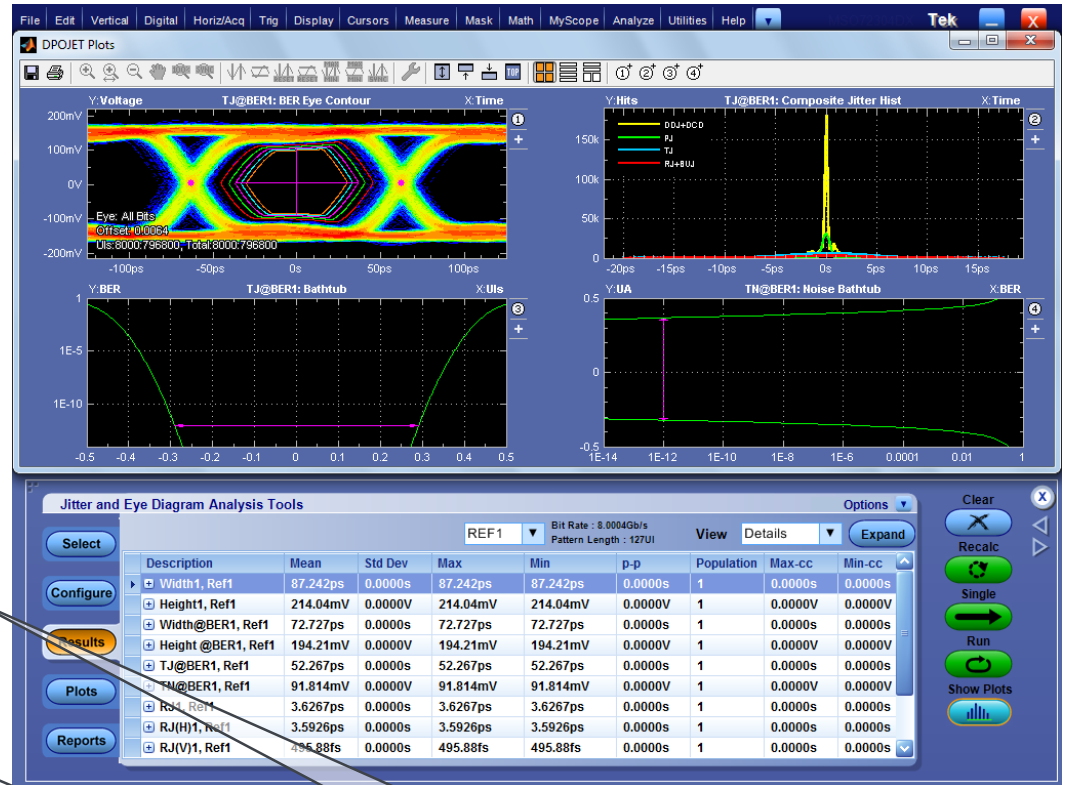
- 信号エッジは2つの影響を受ける
 - ジッタ (H)
 - ノイズ (V)
- ノイズ (V) はエッジにて時間軸方向のジッタ (V) に変換される
- 結果として観測されるジッタにはジッタ (H) とジッタ (V) が合成されている
 - ジッタはノイズにより悪化する
 - 信号に重畳したノイズ
 - オシロスコープの入力系のノイズ
- ノイズ (V) の影響ジッタ (V) はエッジのスルーレートに依存



RJ・RN測定

DPOJETソフトウェア (DJA) + ノイズ解析 (DJAN) の測定結果

Description Mean	
Width	87.242ps
Height	214.04mV
Width@BER	72.727ps
Height @BER	194.21mV
TJ@BER	52.267ps
TN@BER	91.814mV
RJ	3.6267ps
RJ(H)	3.5926ps
RJ(V)	495.88fs
RN	3.4415mV
RN(V)	3.4051mV
RN(H)	499.23uV



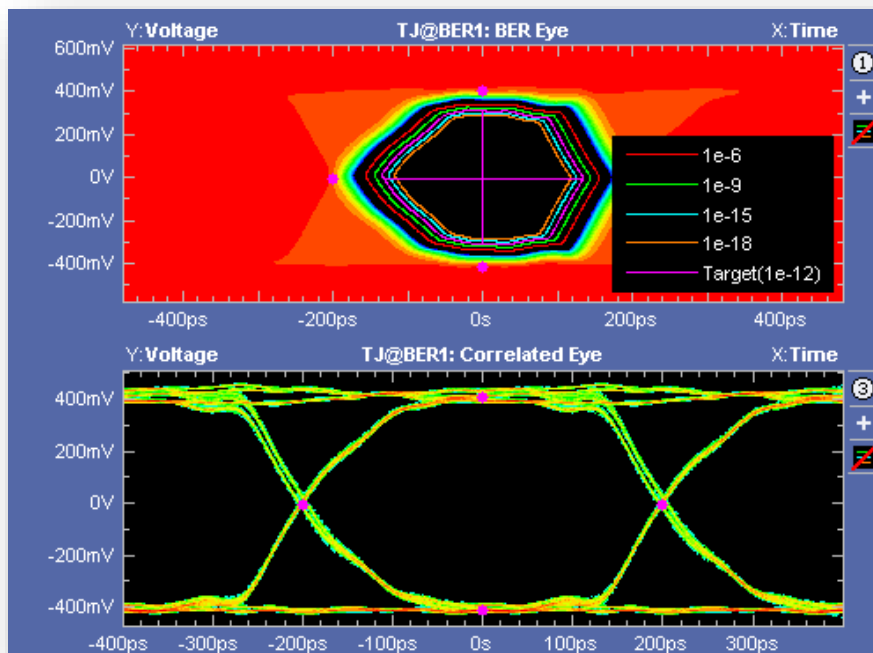
ランダム・ノイズ

ランダム・ジッタ

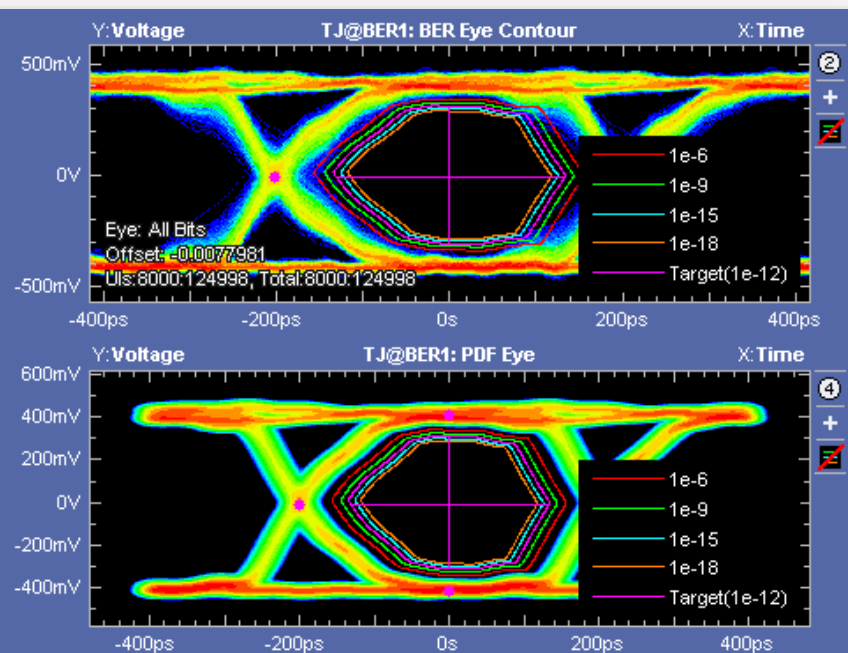
EYE表示とBER等高線 :

DJANのプロット表示

BERアイダイアグラム
CDF アイダイアグラム+BER等高線



BER等高線
アイダイアグラム+BER等高線



相関アイダイアグラム
データに相関性のない成分を除去

PDFアイダイアグラム
PDFアイダイアグラム+BER等高線

PDF: Probability Density Function 確率密度関数

CDF: cumulative distribution function 累積分布関数

- ・イコライザ時代の測定技術
 - ・ジッタ解析からクロストーク、ノイズ解析へ
- ## PAM4と測定技術

400G

規格の現状

Distance	Standard	Modulation/signaling	e.g.
>1,000 km	OIF, OTN, ITU	Complex optical	DP-QPSK
100M (MMF)	Ethernet	PAM2 at 25 GBd	400GBASE-SR16
10 km	Ethernet	PAM4 at 25 GBd	400GBASE-LR8
2 km	Ethernet	PAM4 at 25 GBd	400GBASE-FR8
500 m	Ethernet	PAM4 at 56 GBd	400GBASE-DR4
Backplane < 1m	OIF CEI	PAM4 at 25 GBd	400GBASE-KR8
Interconnect module to chip, chip to chip	Ethernet OIF CEI	NRZ PAM4 NRZ PAM4	CDAUI-16, CDAUI-8 CAUI-4 CEI-56G-LR/VSR

Optical Interfaces

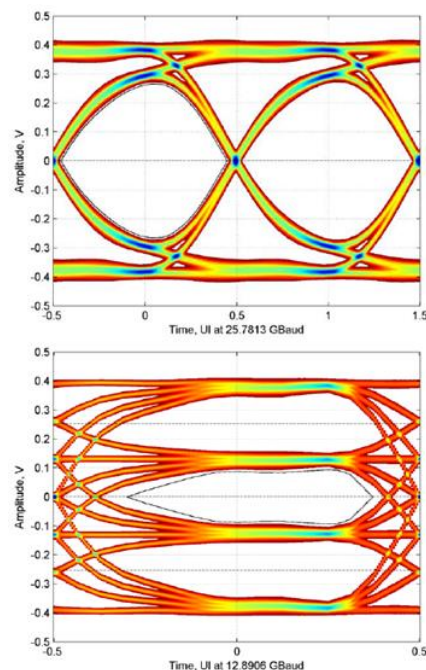
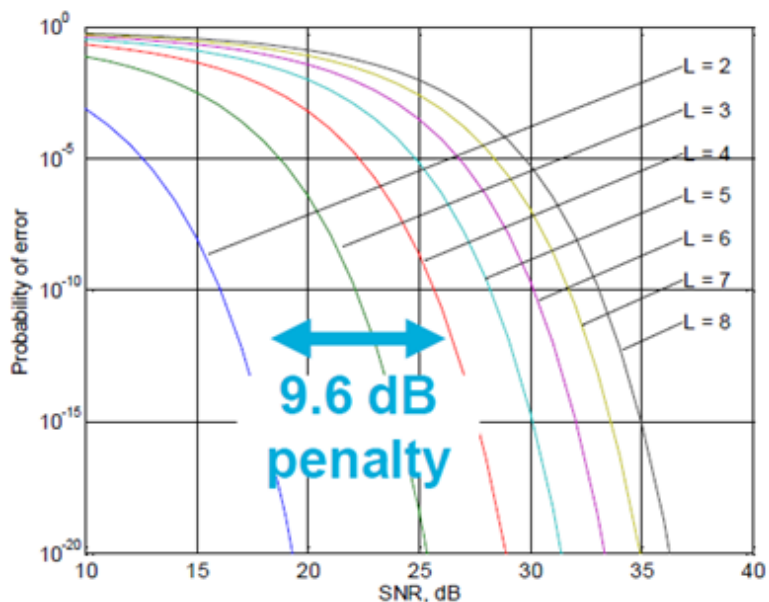
To 400G across the stack

Electrical Interfaces

PAM4

56GBAUD PAM4における設計とテストの課題

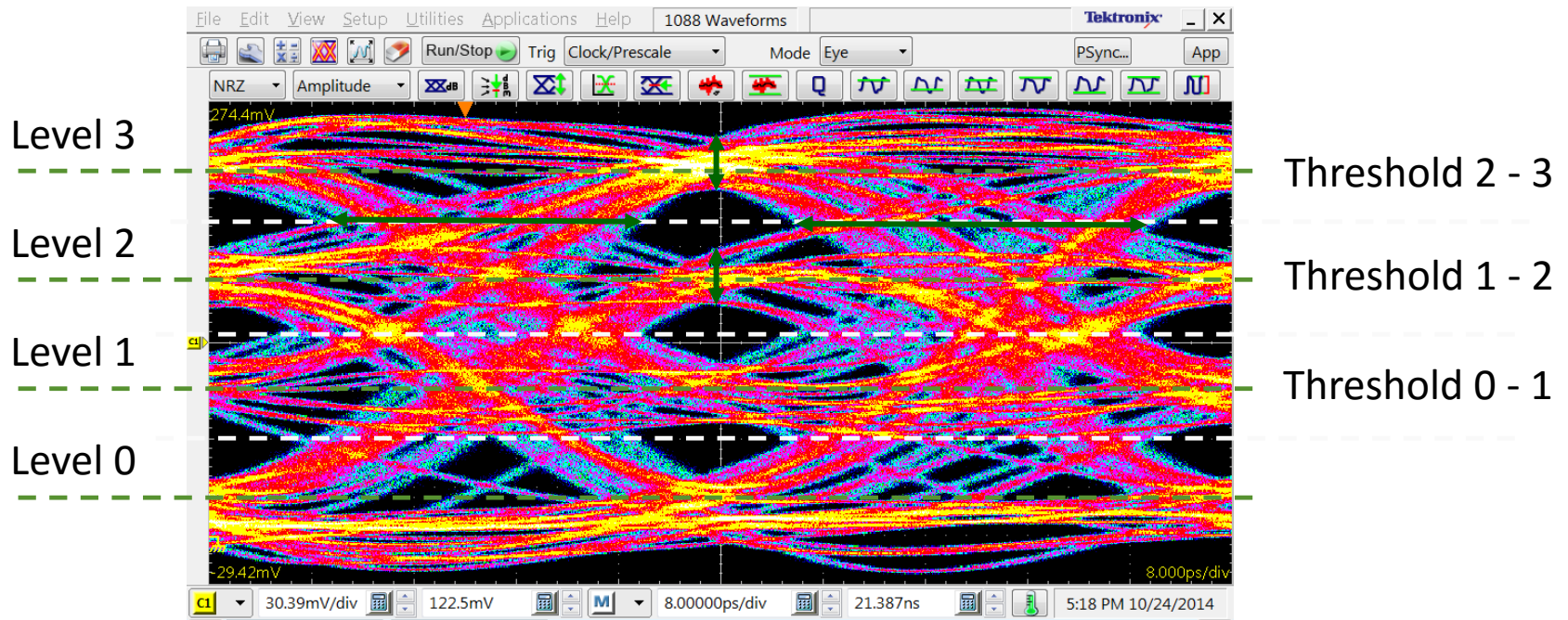
- 従来のチャンネルと変調方式では帯域不足を生じる
 - 高次の (PAM n) によりチャンネル・ロスに対応
 - シンボル数の増加でシンボル・レートと基本伝送周波数を抑制
 - SN比の低下 \Rightarrow BERの悪化 \Rightarrow FEC (Forward Error Correction) の導入、Rxイコライザによりリンク品質の確保



PAM4測定

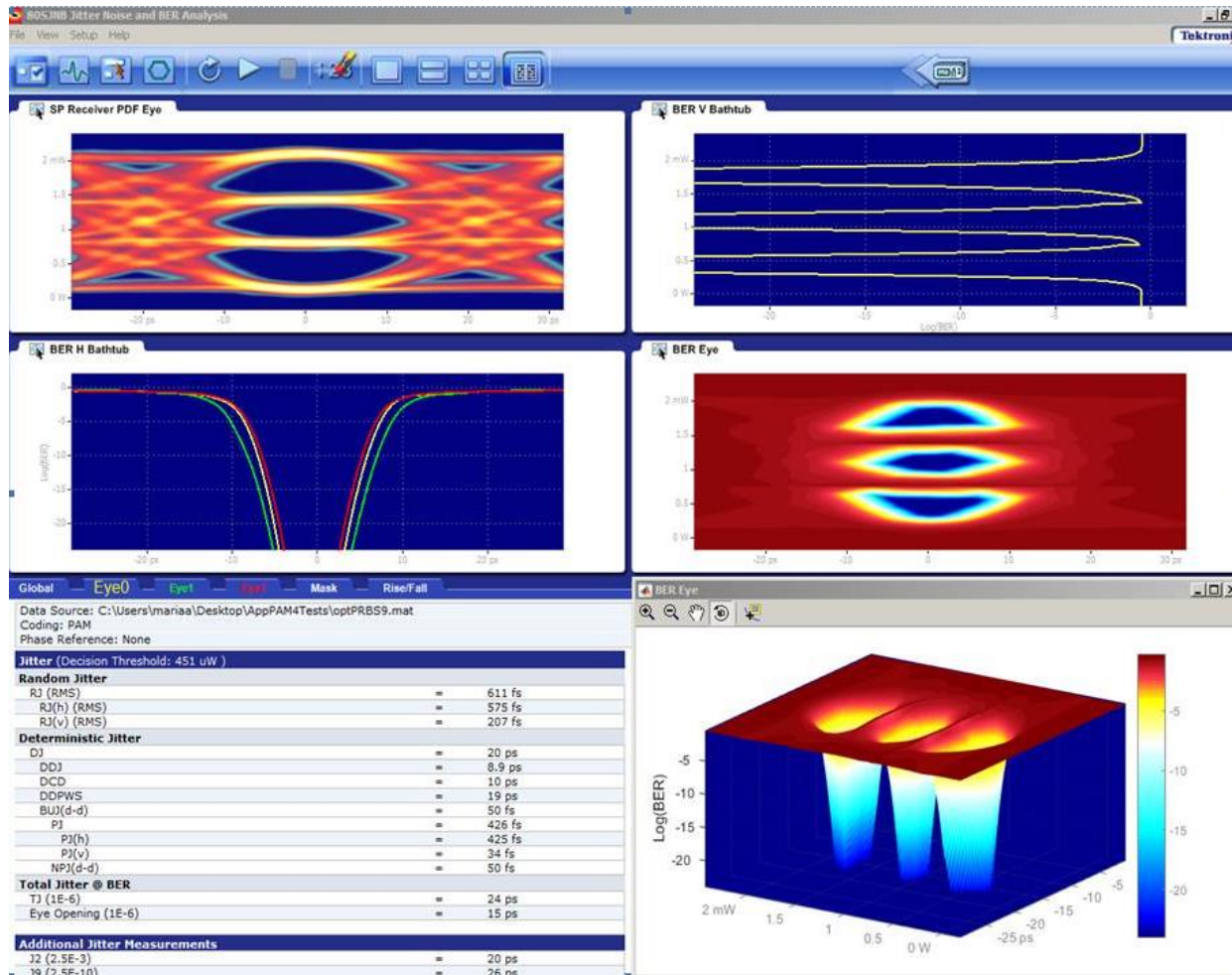
LEVEL, THRESHOLDの計算

- Levels: 閾値はノイズ計算結果、リニアリティ、時間設定により決定
- Thresholds: 閾値はジッタ計算結果、アイ中心位置、アイ・パラメータにより決定



PAM4測定

PAMレベル毎のジッタ・ノイズ解析

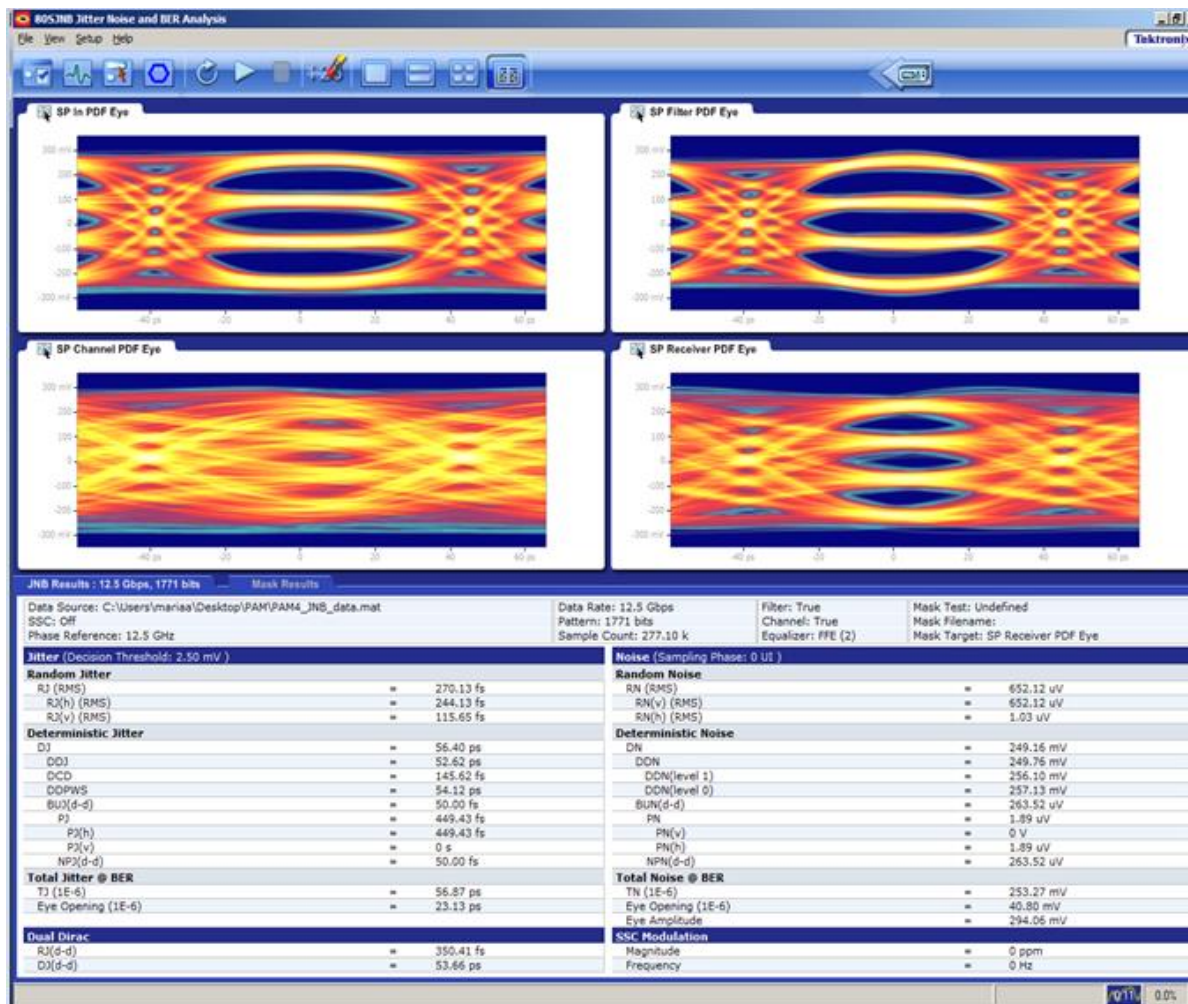


PAM4測定

電気・光信号のプロセッシング

Input ->

Channel ->



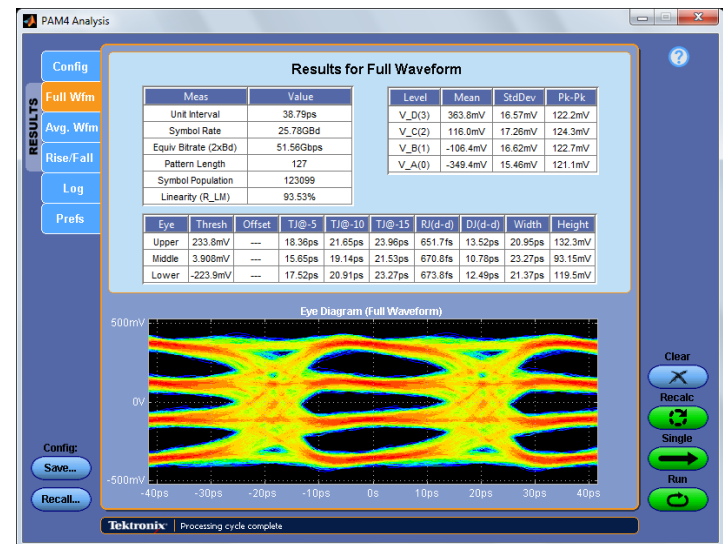
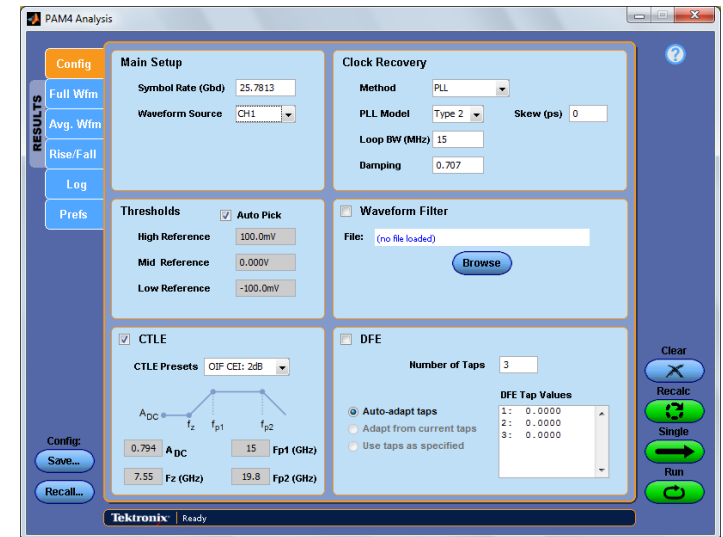
<- CTLE

<- Equalized

PAM4測定

リアルタイム・オシロスコープを用いた解析

- MSO/DPO70000シリーズ用Opt.PAM4
- DSPベースのクロック・リカバリ
- DPOJETと連動したPAM解析ツール
 - Opt.DJANでノイズ解析を追加可能
- 電気・光チャンネル プロセッシング
- ディエンベデッド・エンベデッドをサポート
- レシーバ・イコライザを装備
 - CTLE, DFE, FFE
- 56GBaudPAM4の解析サポート



PAM4測定

サンプリング：MASK測定からTDECQ (TRANSMITTER AND DISPERSION EYE CLOSURE) 測定へ

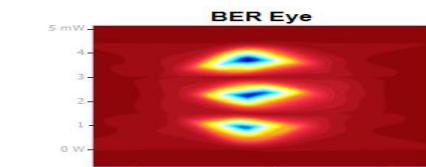
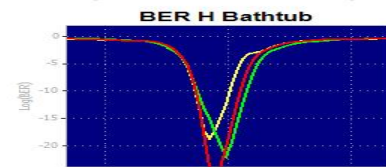
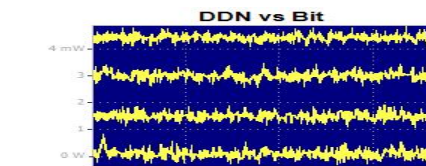
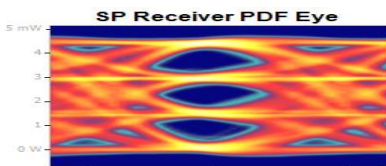
- ワorstケース光伝送条件での光送信波形のノイズによるアイ・クローズを理想値に対するペナルティ値として測定

Data Source: CH1	Rate: 56 GBaud	Filter: False	Rx Optimizer: On
Coding: PAM	Pattern: 2047 symbols; Samples/UI: 40	Channel: False	Rx Common Phase: True (IEEE)
Phase Reference: 28 GHz	Sample Count: 461880	Equalizer: FFE (5)	Rx Status: Optimized

BER = 1E-5	RJ (RMS)	TJ	Eye Width	Decision Threshold	RN (RMS)	TN	Eye Height	Sampling Phase	Center Deviation	OMA
Eye2	241 fs	12.9 ps	5.00 ps	3.70 mW	39.1 uW	895 uW	533 uW	0 s	0 s	1.47 mW
Eye1	241 fs	12.3 ps	5.59 ps	2.33 mW	39.8 uW	909 uW	590 uW	0 s	0 s	1.37 mW
Eye0	239 fs	13.7 ps	4.12 ps	957 uW	36.9 uW	1.08 mW	328 uW	0 s	0 s	1.29 mW

Tx Levels	Mean	StdDev	PkPk
Level3	4.39 mW	32.5 uW	257 uW
Level2	3.08 mW	32.9 uW	255 uW
Level1	1.45 mW	30.9 uW	257 uW
Level0	321 uW	31.8 uW	244 uW

Global Measurements	
Minimum Signal Level	565.98 uW
Effective Symbol Level 1	0.43
Effective Symbol Level 2	0.37
Level Mismatch (R_{LM})	0.84
Level Deviation	13.14%
Level Thickness	1.58%
Level Time Deviation	0.00%
Vertical Eye Closure	6.32 dB
OMA Outer	4.13 mW
TDECQ	1.40 dB
ER	12.71 dB
AOP	2.33 mW



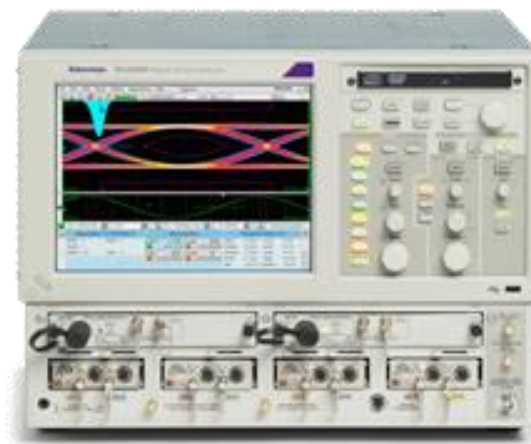
100G/400G オシロスコープ・ソリューション

業界一の最小ノイズと最高帯域をもつ2種類の測定システムにより
すべての400Gの検証と設計ニーズに対応

- リアルタイム (70GHz ATI) : シングルショット取り込みとトリガ機能による高度な解析とデバッグ



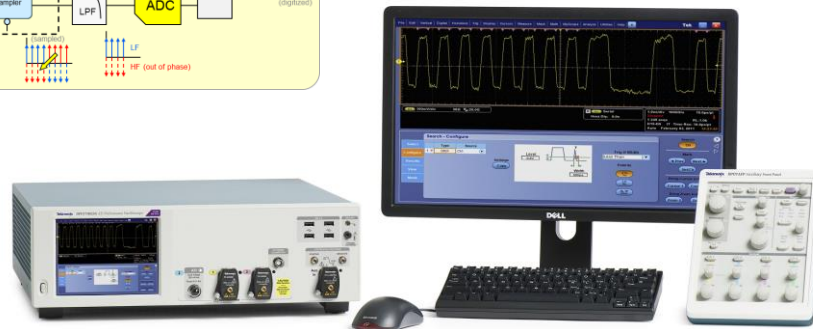
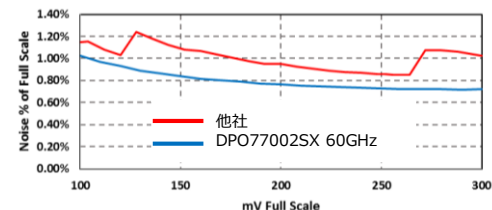
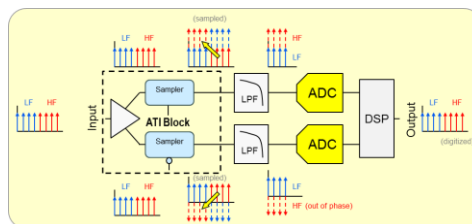
- サンプリング : 低ノイズと高感度測定システムにより、最高のマージンで製品、デバイス特性評価



PAM4リアルタイム・ソリューション

DPO70000SXシリーズ ATIパフォーマンス・オシロスコープ

- ATI (Asynchronous Time Interleaving) 技術：広帯域・低ノイズを両立
 - 0.83%@フルスケール
- 70GHz アナログ帯域, 4.3ps 立上り時間 (20-80%)
- 200GS/s サンプル・レート
- <125fs ジッタ・ノイズ・フロア
- $\geq 25\text{GHz}$ エッジ・トリガ帯域
- コンパクト3Uサイズ (133mm)
- HWクロック・リカバリ不要 (400Gでは重要)
- 業界一の電気ソリューション



参考：
ATI技術

<http://info.tek.com/jp-dpo70000sx-ati-performance-oscilloscope-em.html>

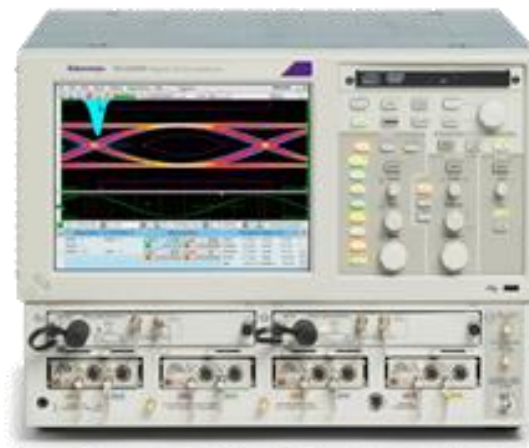
リアルタイム・サンプリング／等価時間サンプリング

<http://news.mynavi.jp/series/serialif/013/>

PAM4サンプリング・ソリューション

DSA8300型サンプリング・デジタル・シリアル・アナライザ

- 85GHz 帯域(光)
- 70GHz 帯域(電気)
- <math><100\text{fs}</math> ジッタ・ノイズ・フロア
- 20nW ~ .6uW 光分解能.
- 80 以上の規格に対応.
- 業界一の光ソリューション



まとめ：高速シリアルリンク解析

- 光・電気信号の高速シリアル・インタフェースでは送信デバイスの特性、伝送路の分散、損失により波形品質の良い伝送が難しい
- 伝送部品の微細化は伝送帯域の向上により重大なクロストークを招きジッタへの影響も顕著に
- 波形品質をすこしでも改善するためにレシーバ・イコライザを用いて波形改善が必須に
- 波形品質の劣化、ジッタの増加はBERの劣化を招く
- これからの高速伝送回路の設計は、イコライザ設定の最適化、クロストークの影響をエミュレーションをした結果を反映した設計が必要
- BERの劣化に伴い、FECコードのエミュレーションをしてBERの改善を目指すことも必須に
- 当社は高速化・技術変化が著しい高速シリアル向けに優れたソリューションを継続的に提供

ご静聴ありがとうございました。

展示コーナーで実機デモを行っております。ぜひご覧ください。

展示：
RFからパワー、高速シリアルまでの最新のソリューション展示。新製品も多数ご紹介。



ミニ・セミナー：
5シリーズMSO
オシロスコープのご紹介
【登録不要】