

高周波基板設計を目指すTDRの検証とレイアウトの提案



テクトロニクス・イノベーション・フォーラム2012

神林 一郎

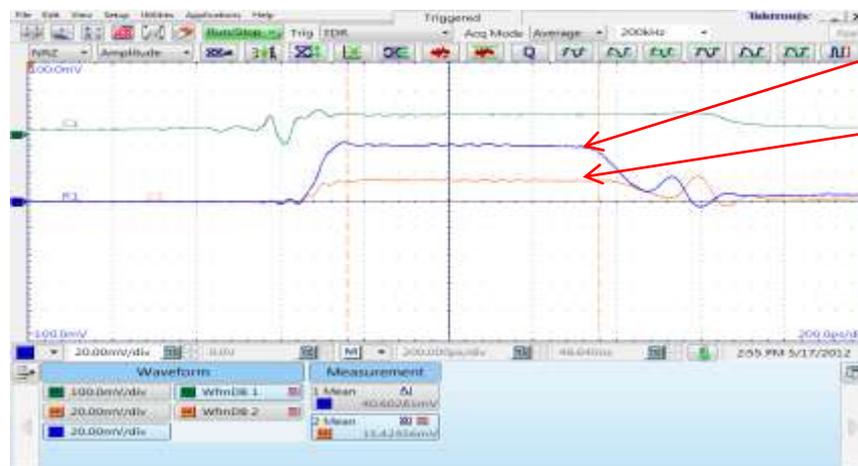
• www.tektronix.com/ja

セミナー内容

- 1. 近接配線におけるガードラインの影響
- 2. 内層GNDとコネクタGNDの結合度による影響
- 3. 高周波コネクタの基板水平接合部レイアウトによる影響
- 4. グランドビア・レイアウトによる周波数特性への影響
- 5. SMAコネクタ基板垂直接合の影響
- 6. 差動線での等長配線
- 7. 差動信号伝送とインターコネクタ部の問題
- 8. 差動信号伝搬スキューによるモード変換の影響

1. 近接配線におけるガードラインの影響 クロストークの影響を低減する

- 近接した信号配線をする場合には隣接信号線によるクロストークの影響を受けます。
- クロストークを減少させるためには線間間隔を開ける、線間にビアを設置する、線間にガードラインを置くなどの対策があります。しかし現実の配線では配線高密度化により線間間隔を近接せざるを得ないことがあります。近接配線の場合のクロストーク量を測定してみました。
- 線幅を w とした場合に線間間隔 $=w$ の測定結果を図1の波形1に線間間隔 $=2w$ の測定結果を図1の波形2に表します



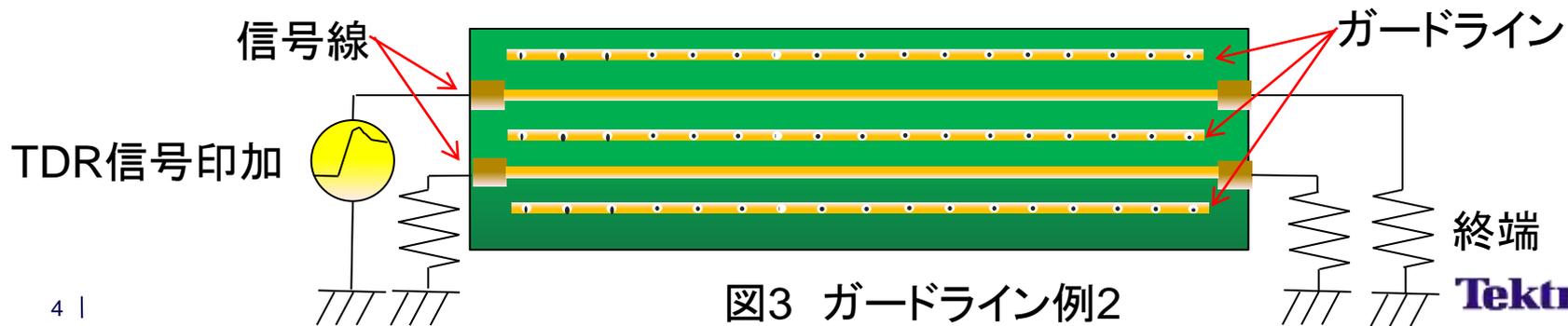
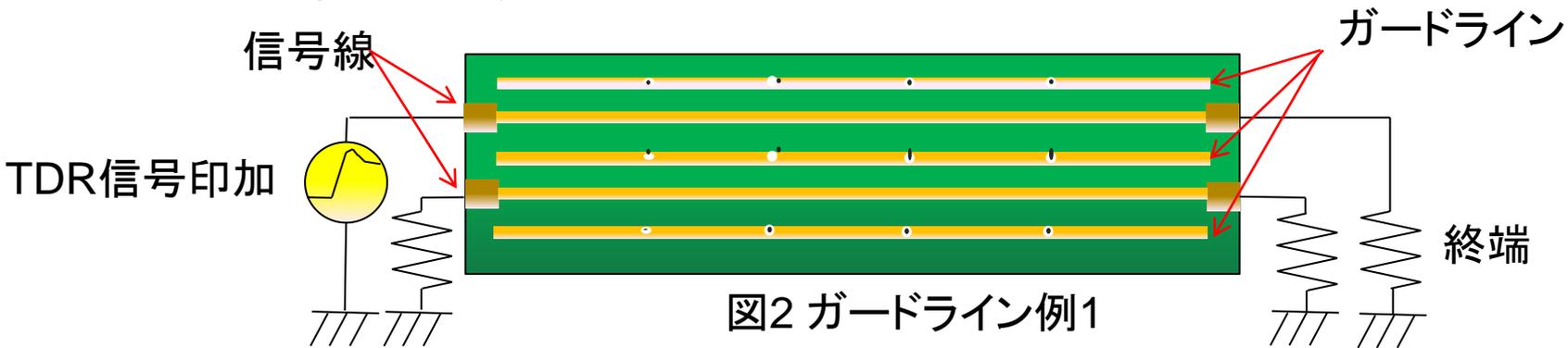
波形1 (線間間隔= w)
40.6mV
波形2 (線間間隔= $2w$)
15.42mV

図1クロストーク波形

近接配線におけるガードラインの影響

ガードラインの設計例

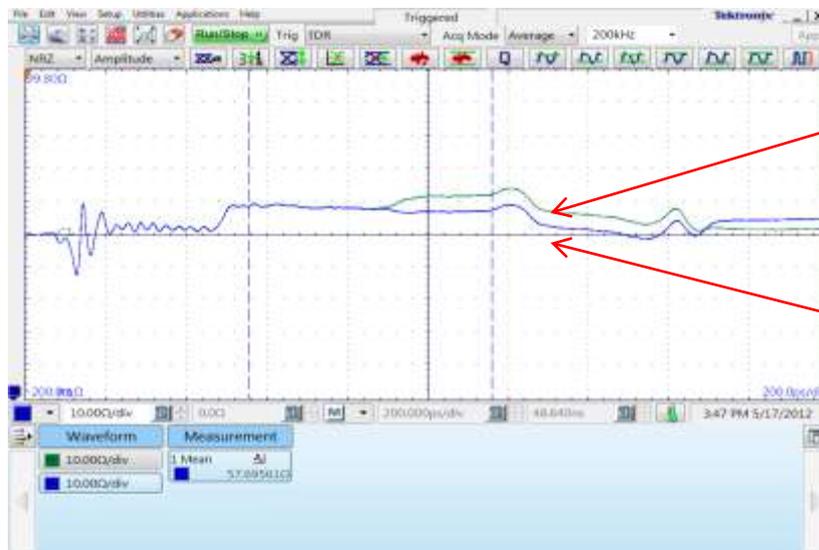
- 近接配線においてクロストークを防止のためにガードラインを置いた場合にガードラインとGNDとの結合状態により逆に信号線へ影響を与えます
- ガードラインとGND基準面との結合が弱く両端を解放している例1と、結合を強め両端にもGNDビアを置いた例2を比較します
 - 図2ガードライン例1はガードライン両端にビアが無くビアピッチが長い場合
 - 図3ガードライン例2はガードライン両端にビアを置きビアピッチを短くした場合
 - 測定結果を図4に表します



近接配線におけるガードラインの影響

ガードラインからの放射

- GND結合の強弱によるガードラインが信号線に与える影響を図4に示します
 - ガードラインは信号線からのクロストークを受けて共振振動を引き起こすことがあります。この振動によりガードラインから放射されて信号線のインピーダンスを乱す原因となることがあります。
 - 信号線に隣接してガードラインを設置する場合にはGNDとの結合を強くするためにGNDビア間隔を短くします。
 - ガードラインの両端にはGNDビアを置き解放端にしない工夫をします。
 - ガードラインは1Gbps以上の伝送線路に対して隣接設置するには取扱注意です。
 - 図4はガードラインの違いによる信号線側(アグレッサ)の反射波形です。



両端ビアなしGND結合
弱い例 図2例1

両端ビアありGND結合
強い 図3例2

図4

2. 内層GNDとコネクタGNDの結合度による影響

- コネクタを含む基板レイアウトをする場合には、コネクタGNDと基板GNDとの結合度が影響して信号通過周波数帯域を下げる可能性があります。
 - 図5は差動線両端のGNDビアがコネクタ近端では設置されていない場合と、図6のように設置されている場合を示しています。
 - コネクタを取り付ける表面層と内層GNDを結ぶGNDビアの数が図5では少なく、図6ではGNDビアの数が多し事例を紹介します。

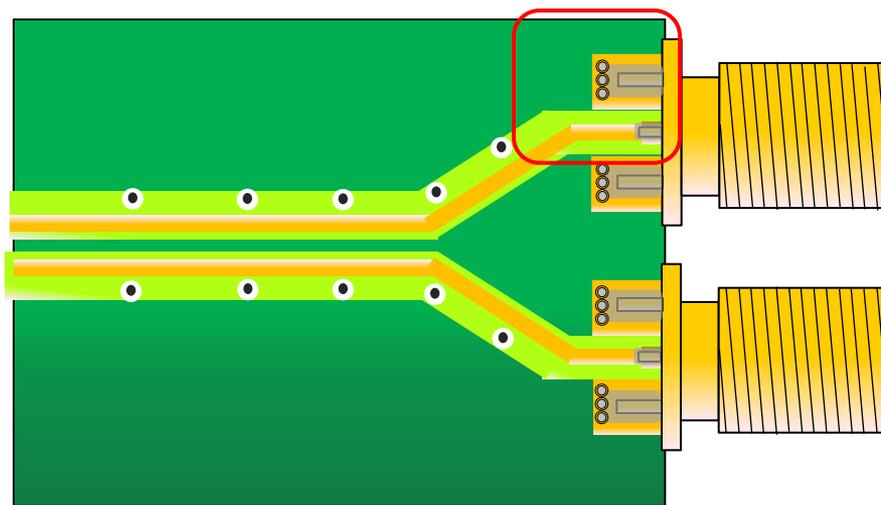


図5

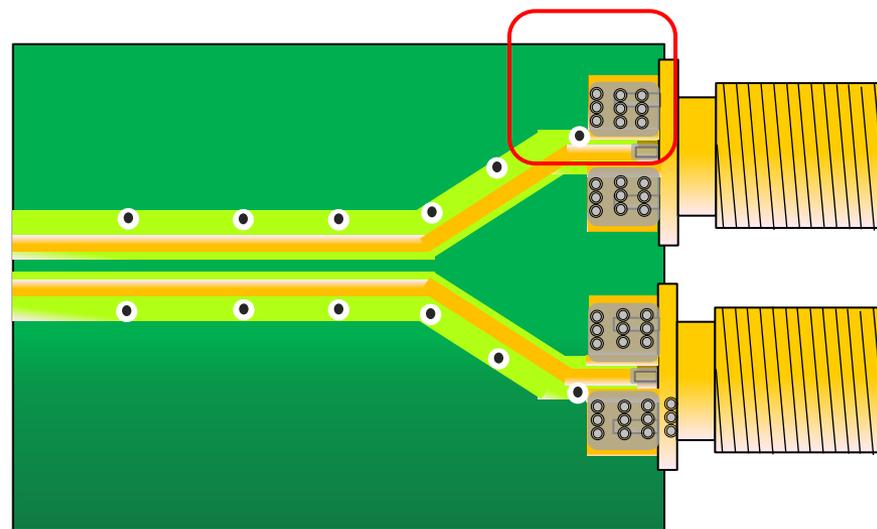


図6

内層GNDとコネクタGNDの結合度による影響

- 測定結果から原因を見た場合以下のことが考えられます
 - 差動両サイドGNDビアはSMAコネクタに近傍まで設置して結合を強めます
 - 差動両サイドGNDビアのピッチを細かくして結合度の変動を抑えます
 - 表面層SMAコネクタの取り付けPAD部のGNDビアはできるだけ多くしてSMAコネクタ本体GNDと基板GNDの結合を強くします
 - 図6のレイアウトではSMAコネクタ本体と内層GNDの結合が強まり、安定した周波数特性を得られています(図8)

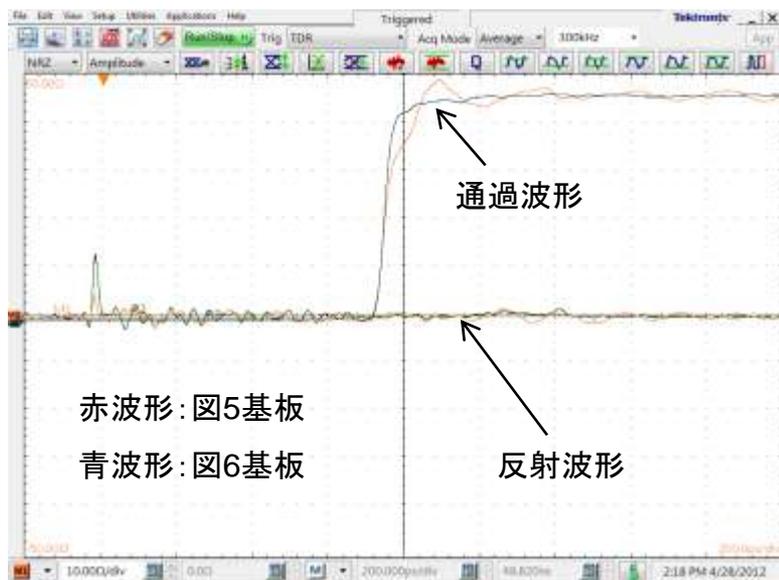


図7

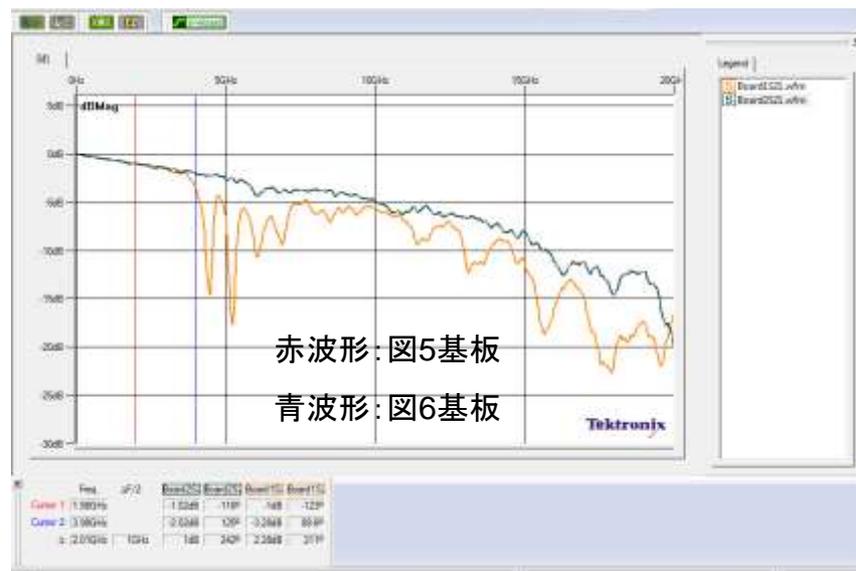


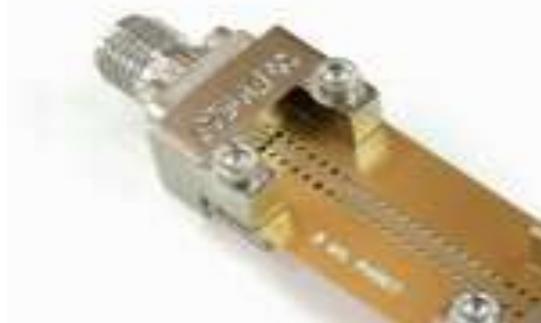
図8

3. 高周波コネクタの基板水平接合部レイアウトによる影響

- コネクタと基板接合には以下の点の注意を払います
 - コネクタ選択の際に半田無しでの接合が可能かどうかを検討します
 - 半田接合の場合に表面層レジストを工夫して半田面積をできるだけ最少にします
 - コネクタピン接合部の反射振動を抑えるために、可能な限りコネクタピンに適した接合部のマイクロストリップ線路形状にするためにシミュレーションをします
 - 内層GND層が基板端面までない場合にも表面層GNDを基板端面まで配置します
 - コネクタGNDと基板表面層GNDおよび内層GNDの結合を強くするために多くのGNDビアを配置します

コネクタピン接合部まで線路両端にGNDビアを設置している点とピン直径と伝送線幅が異なることに着目しています

コネクタGNDを基板表面層GNDに丁寧に半田している点とコネクタピンの半田を最少にする工夫をしている点に着目しています



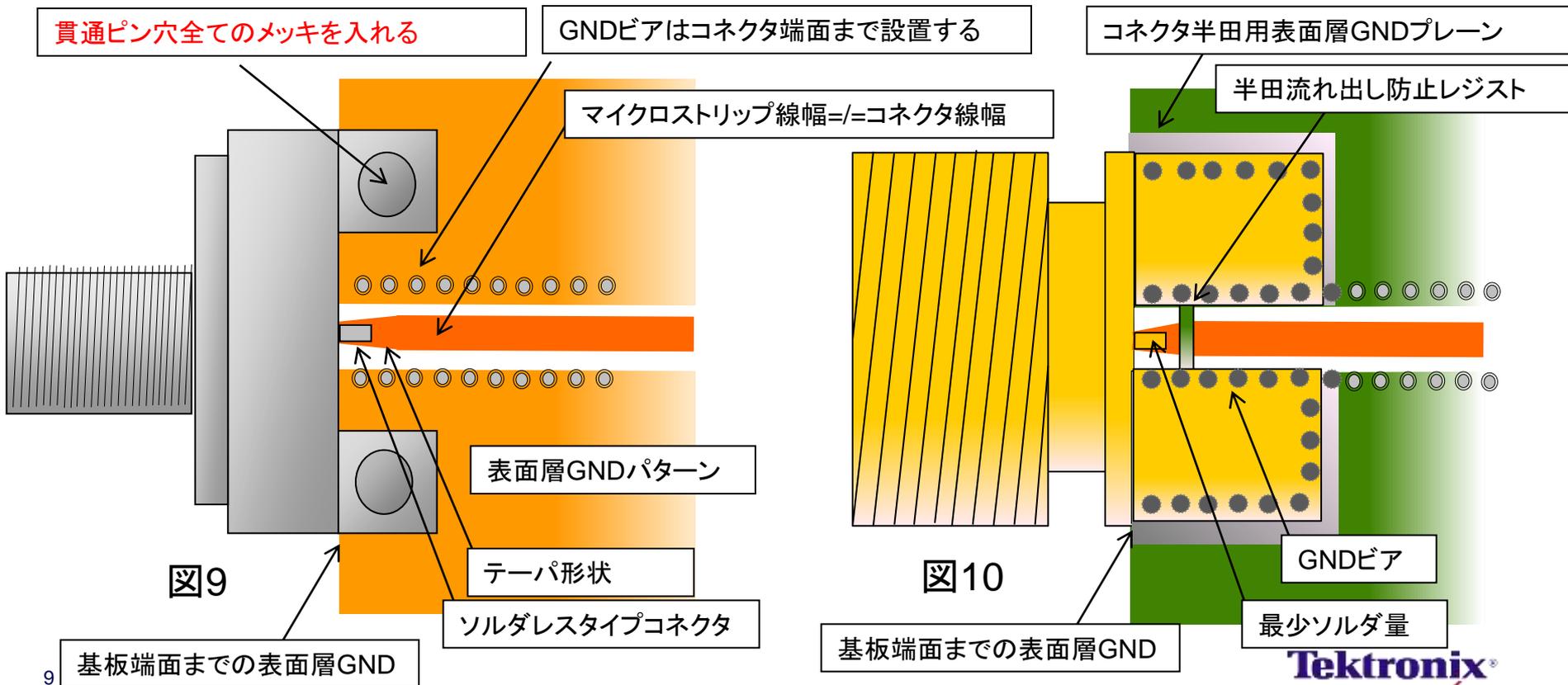
www.southwestmicrowave.com
End Launch Connector Series.pdf
Page6 Coplanar Test Dataより抜粋



www.EmersonNetworkPower.com/connectivity
Pi-142-0761-841[1].pdf
Page7 Mounting instructionsより抜粋

高周波コネクタの基板水平接合部レイアウトによる影響

- コネクタの実装にはコネクタメーカーのガイドラインを参照します
 - マイクロストリップ線幅とピン直径は最も重要なパラメータです
 - 図9はコネクタピン両サイドに空間があるタイプのコネクタ、図10はコネクタピン両サイドが狭くピンを挟み込む構造のものです
 - 図9コネクタ、図10コネクタともにコネクタ取り付け用のガイド端子が基板を貫通させて裏面のGND面まで通しているタイプのもを使用しています



高周波コネクタの基板水平接合部レイアウトによる影響 接合部のインピーダンス変化

- 実装されたコネクタのTDR測定をしてみます
 - 図11はコネクタピン両端に空間があるコネクタのTDR反射波形
 - 図12はコネクタピン両端にコネクタGND面が近接しているコネクタのTDR波形
 - 図11の接触型の2.92mmコネクタの容量30fFは、PAD面にピンが接触している構造のため半田による容量増加がありません
 - インダクタンスの変化の違いは基板内層GNDとの結合の強さが反映されています
 - 基板コネクタ取り付け穴をメッキして基板内層GNDと結合させます

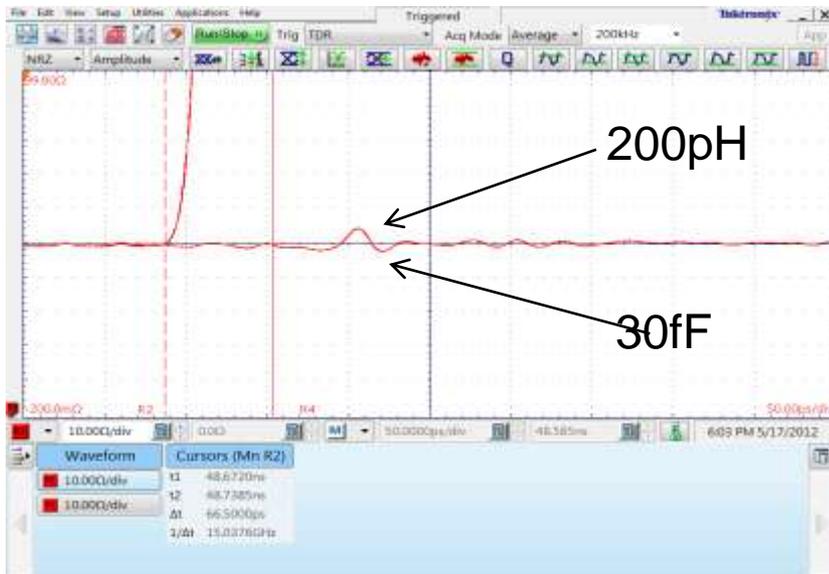


図11

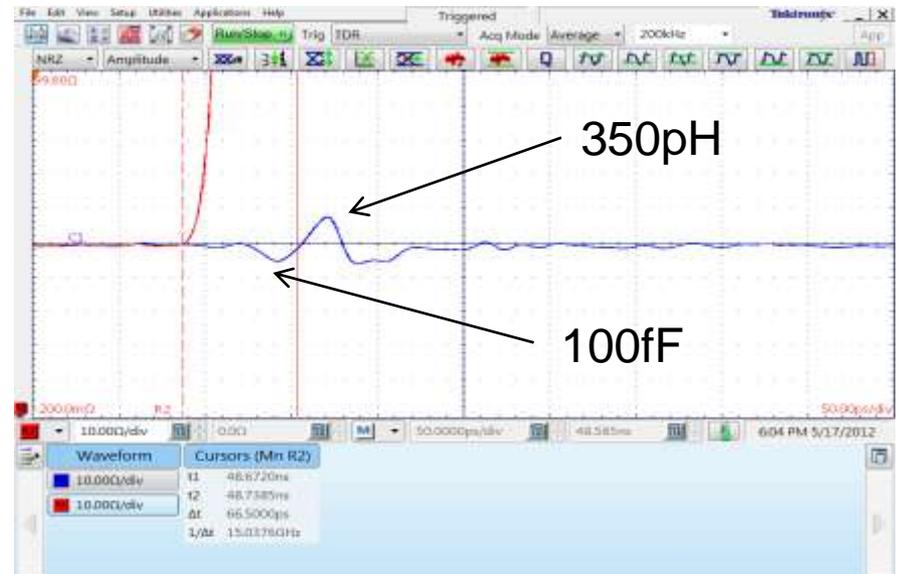


図12

4. グランドビア・レイアウトによる周波数特性への影響

- グランドビアレイアウト条件を変えた場合のTDR測定結果を検証します
 - 図13は測定基板を表しています。シングル伝送のマイクロストリップライン
 - レイアウト変更した条件はビアピッチ(P)、ビア径(Φ)、信号ラインからの距離(D)について以下の条件で変更します
 - ピッチ(P)を1mm、2mm、3mm
 - ビア径(Φ)を0.3mm、0.5mm
 - 信号線との距離(D)を0.5mm、1mm

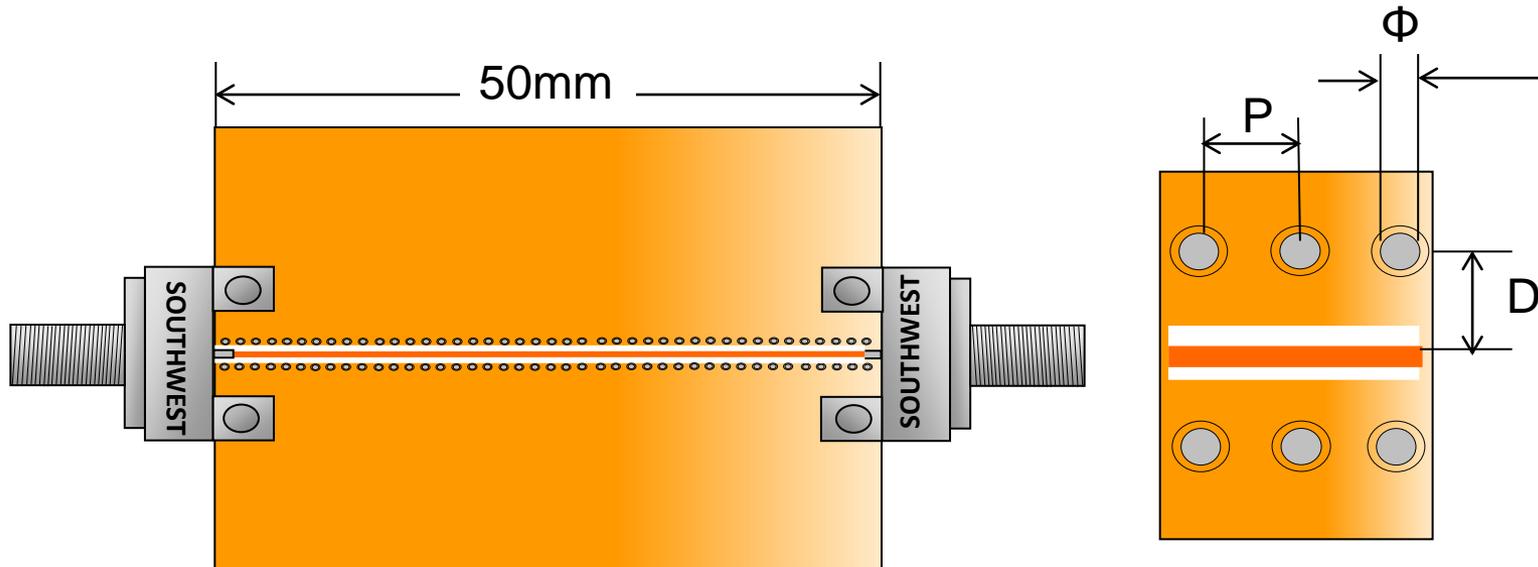


図13

グランドビア・ピッチサイズによる反射波への影響

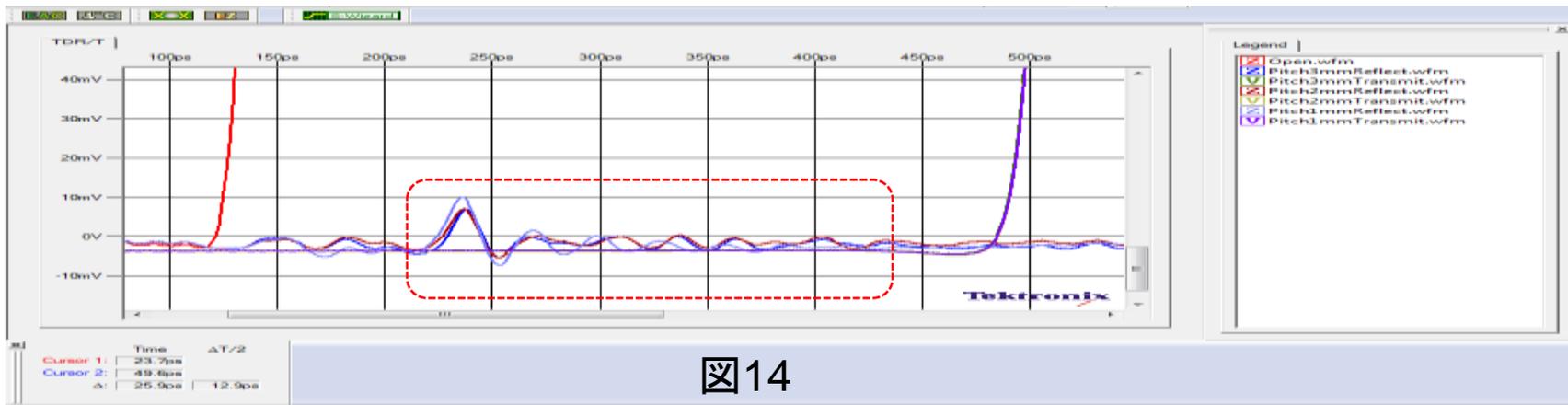
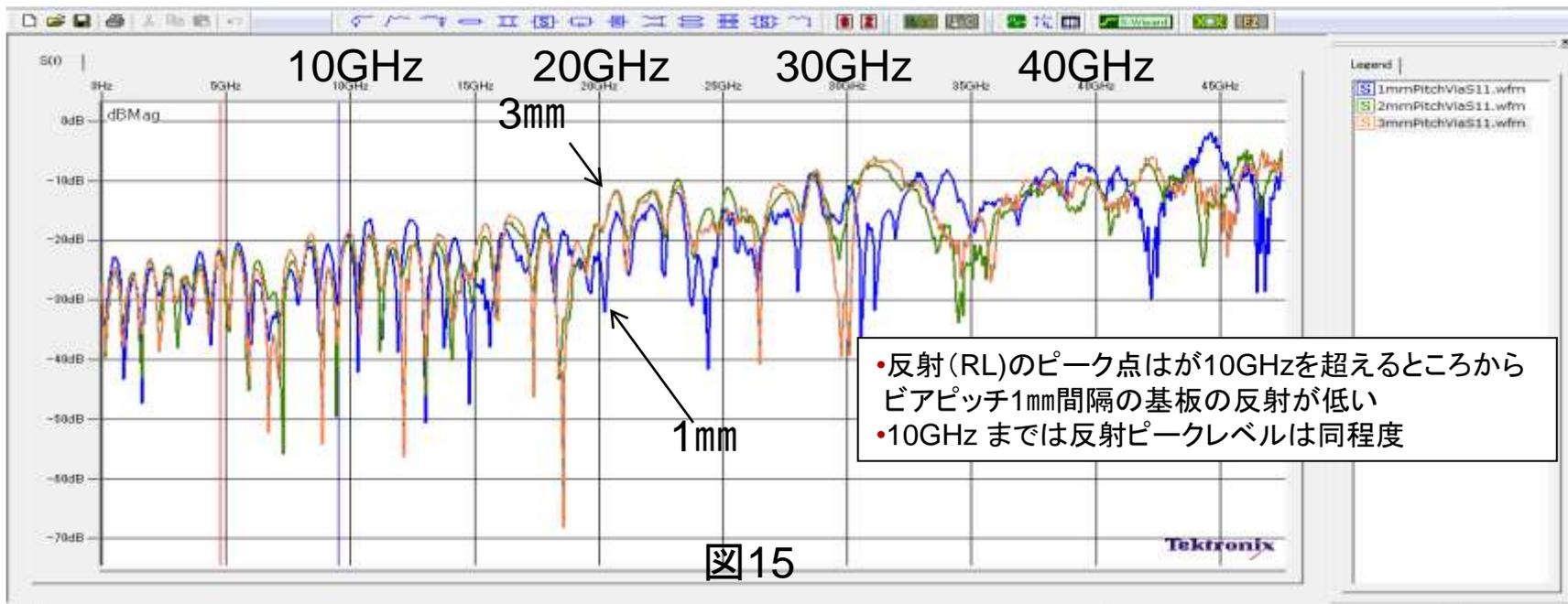


図14



- 反射 (RL) のピーク点は 10GHz を超えるところからビアピッチ 1mm 間隔の基板の反射が低い
- 10GHz までは反射ピークレベルは同程度

図15

グランドビア・ピッチサイズによる通過波への影響



図16

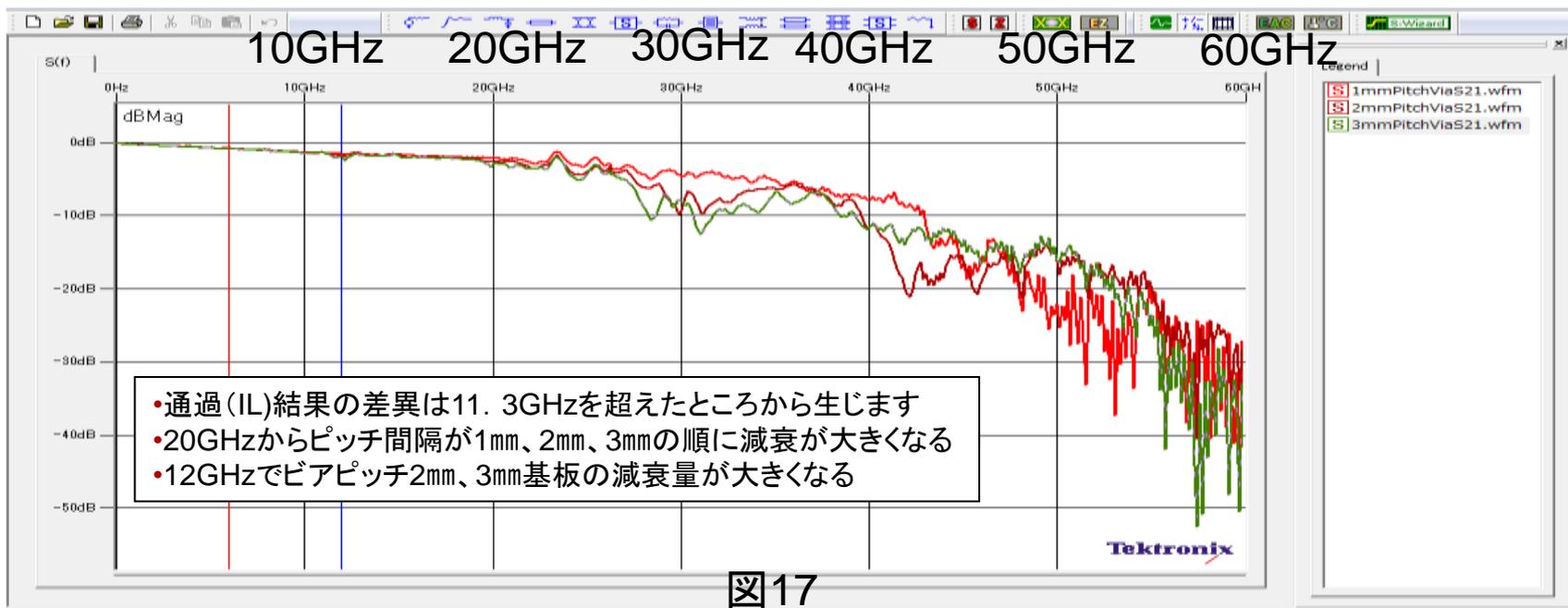
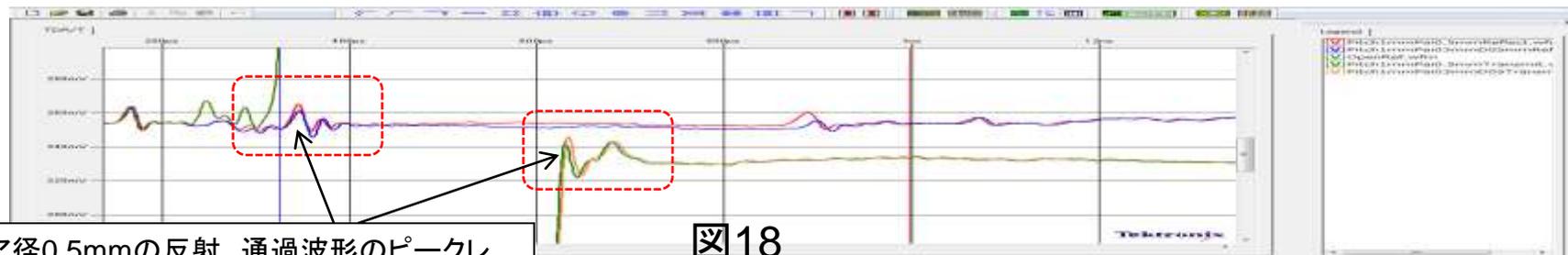


図17

グランドビア径の違いによる反射波、通過波への影響



•ビア径0.5mmの反射、通過波形のピークレベルが高い

図18

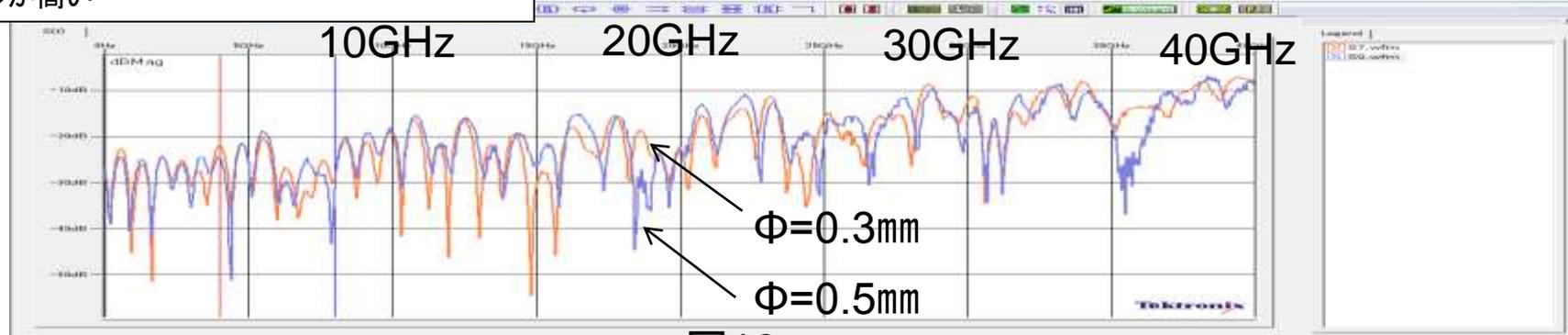
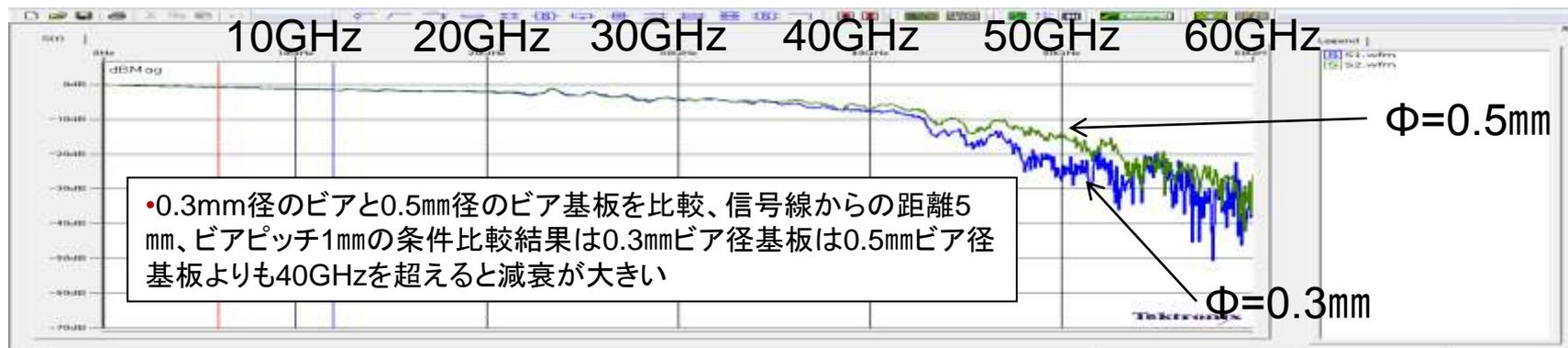


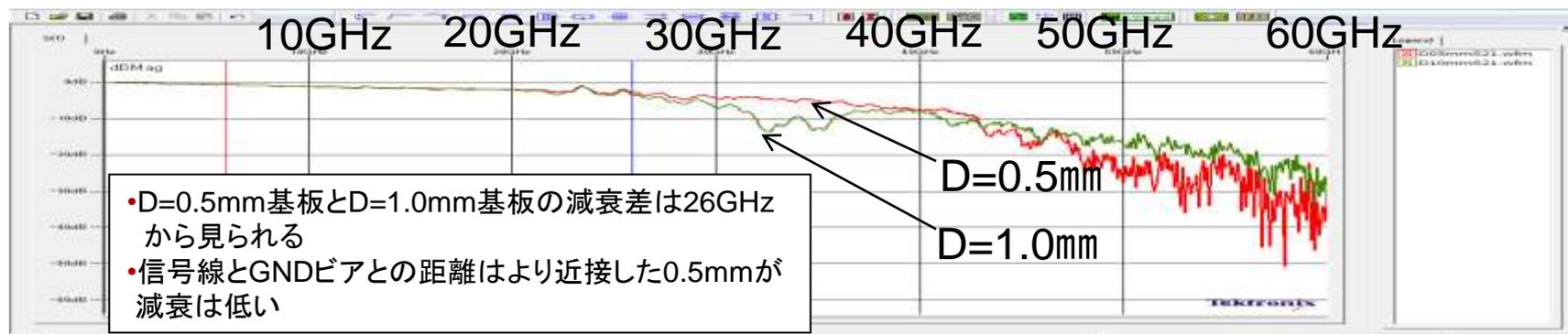
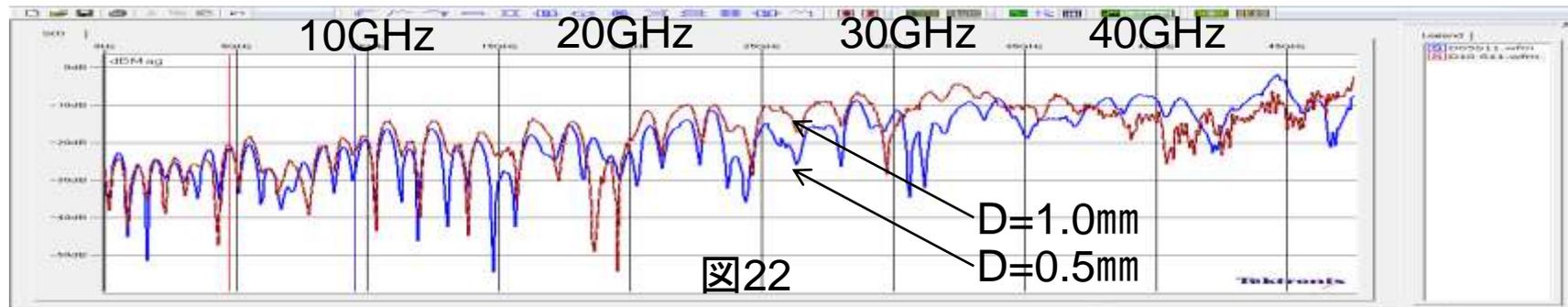
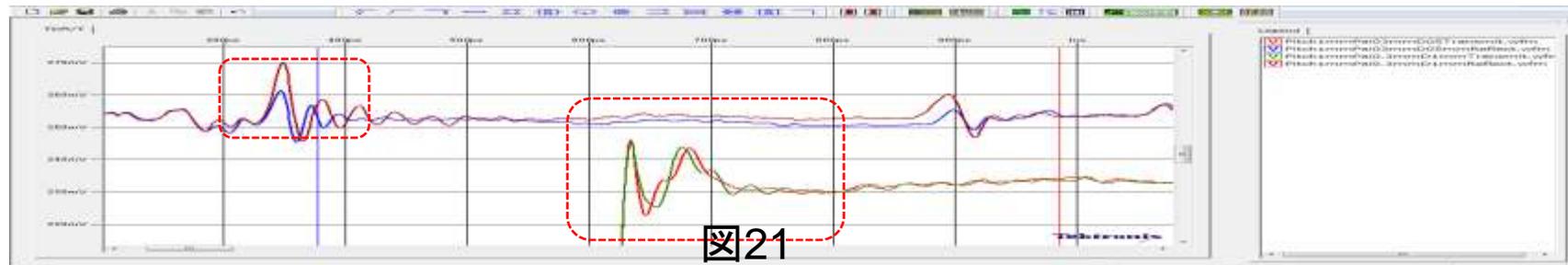
図19



•0.3mm径のビアと0.5mm径のビア基板を比較、信号線からの距離5mm、ビアピッチ1mmの条件比較結果は0.3mmビア径基板は0.5mmビア径基板よりも40GHzを超えると減衰が大きい

図20

グラウンドビアと信号線との間隔による影響



グランドビア・レイアウトによる周波数特性への影響

GNDビアレイアウトまとめ

- グランドビアレイアウト条件を変えた場合のTDR測定結果から、この基板においては以下のレイアウトが良い結果を出しています。
 - ビアピッチは1mm
 - ビア径はクリアランスに依存しますが0.5mm
 - 信号線とGNDビアとの距離は0.5mm
- 図17、図20、図23のS21測定結果から、ビアピッチ、ビア径、信号線との距離は、何れも20GHz以下であればともに通過損失に大きな差異を生じないことが解ります。ビアピッチを3mm以上は荒くせずに、信号線との距離を0.5mm程度にビア径0.5mm以上の条件であれば10Gbps(5GHz)への対応は問題が無いと考えます
- GNDビアレイアウト以上に周波数特性に影響を与えるものは、使用するコネクタピンとストリップ線路との接合部になります。接合部周辺のGNDとの結合状態を強くして安定したものにしてから接合部のインピーダンス変化を極力押さえることにより周波数特性を伸ばすことが可能です

5. SMAコネクタ基板垂直接合の影響

貫通型、非貫通型SMAコネクタのインピーダンス変化

- SMAコネクタを基板に垂直に取り付ける場合にピン接合部の容量が伝送周波数に与える影響を検討します
 - 基板に垂直に取り付けるSMAコネクタは基板を貫通させて裏面にて半田付けをするためコネクタピンの長さで半田面の面積により容量が付加されてしまいます
 - 非貫通型SMAコネクタの場合には表面層線路と半田せずに接触させるために、ピンが短く、PADクリアランスが狭いため接合部の容量が少なくなります
 - 非貫通型SMAコネクタの反射波形と貫通型裏面半田付けタイプSMAコネクタの反射波形を図24に、実測からの容量測定を図25に表します

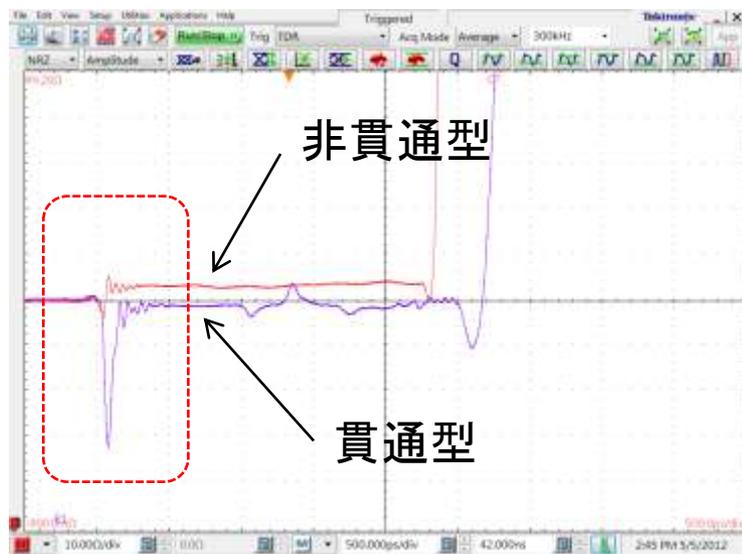


図24

非貫通型
0.1pF



貫通型
1.0pF

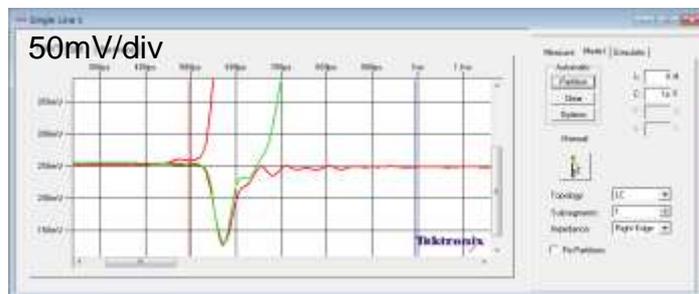
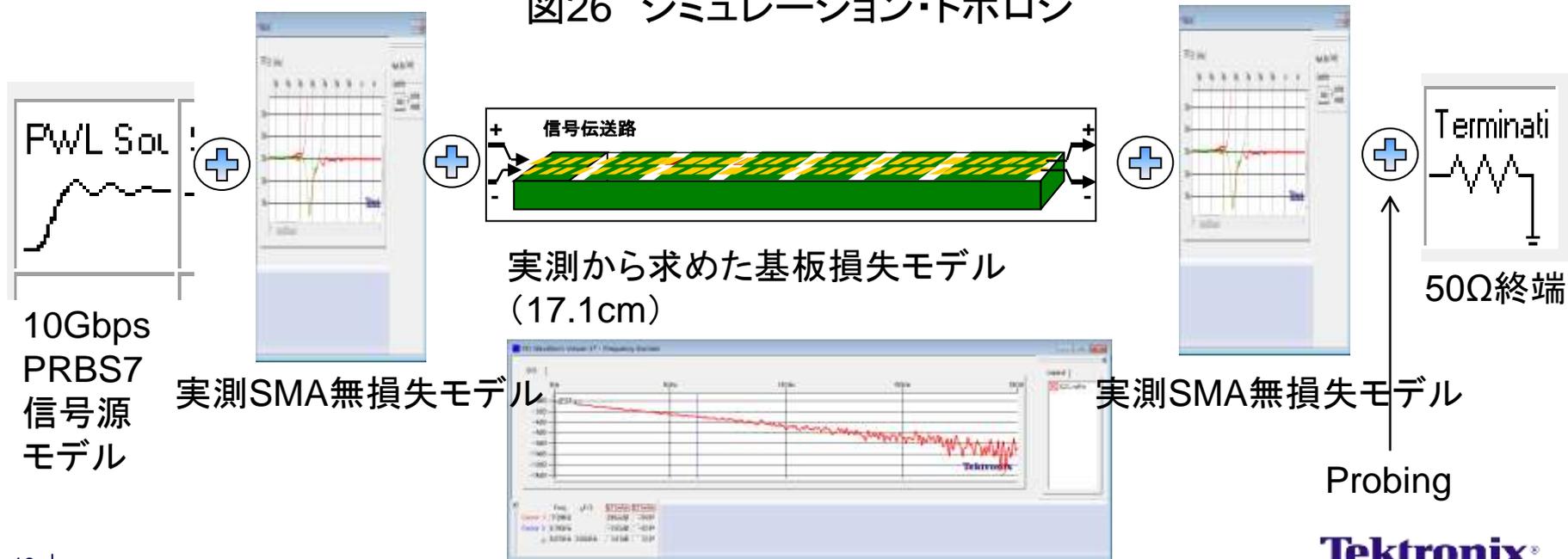


図25

SMAコネクタ基板垂直接合の影響 伝送路モデル化とシミュレーション

- 両端にSMAコネクタを基板に取り付けて10Gbps信号を伝送した波形をシミュレーションにより求めてみます
 - 使用する基板は4層FR4 線路長17.1cmの基板をTDR実測結果から損失モデルを抽出します
 - 非貫通型SMAコネクタと貫通型SMAコネクタを実測結果によりモデル化
 - シミュレーションをする理由は図24の通り実験基板の誘電体材料、電気長、線路中のインピーダンス変化が異なるため、非貫通型SMA基板を使い損失を同じにして比較をしたいためです。

図26 シミュレーション・トポロジ

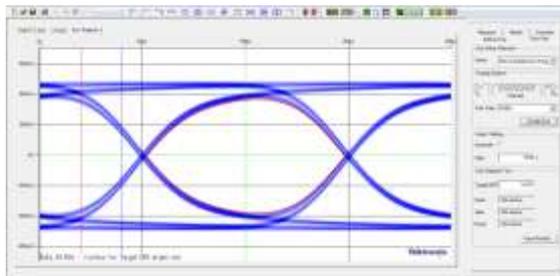


SMAコネクタ基板垂直接合の影響

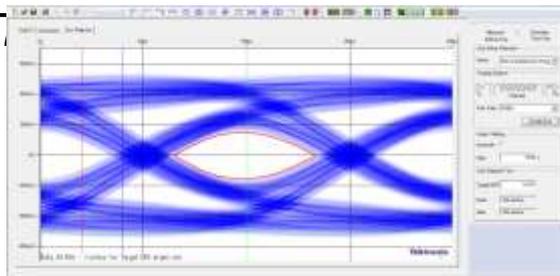
シミュレーション結果と実測波形比較

- SMAコネクタ容量を変化させた場合の10Gbpsシミュレーション結果波形
 - アイダイアグラムが閉じる原因として基板伝送路の周波数に応じた有損失成分が支配的ですが、端子容量などのLCリアクタンス成分が増加した場合を調べます
 - コネクタ端子容量の少ない場合にアイダイアグラムが十分開くことも確認します
 - 結果波形のそれぞれの伝送路基板損失モデルは同じものを使用します

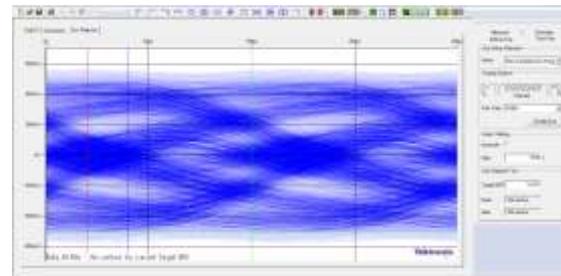
図27シミュレーション結果波形 PRBS7 10Gbps 17.1cm



端子容量0.1pF

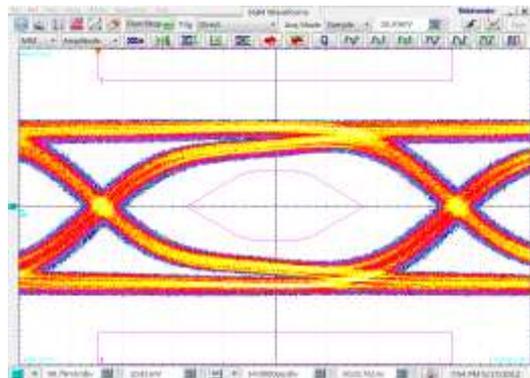


端子容量1.0pF



端子容量2.0pF

- 10.3125Gbps実測波形

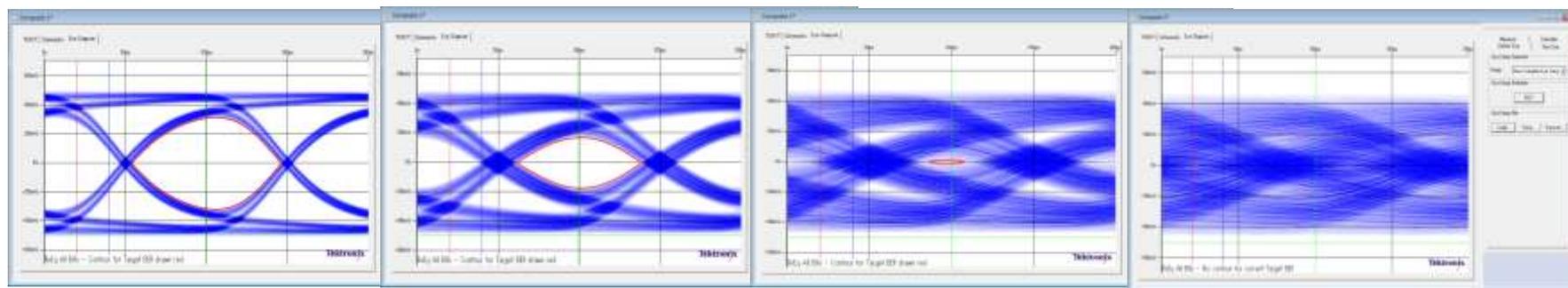


- 17.1cm 0,1F SMA(非貫通型)が両端に付いた基板の10.3125Gbps実測波形
- アイダイアグラムは十分に開いています

SMAコネクタ基板垂直接合の影響

10Gbps伝送と線路長

- 非貫通型の0.1pF容量SMAコネクタが基板両端に付いた場合の10Gbps信号の伝送距離を変えた場合のシミュレーション通過波形
 - 17.1cm基板線路長の損失成分を基準として線路長を変化させています。
 - 入力信号振幅は±250mV



17.1cm

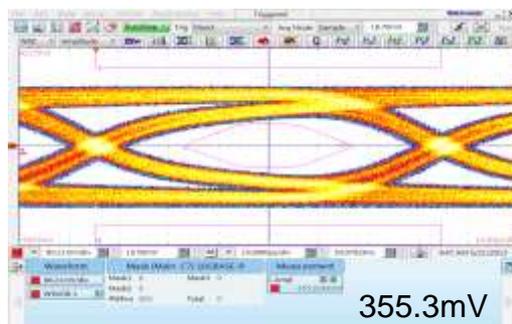
34.3cm

61cm

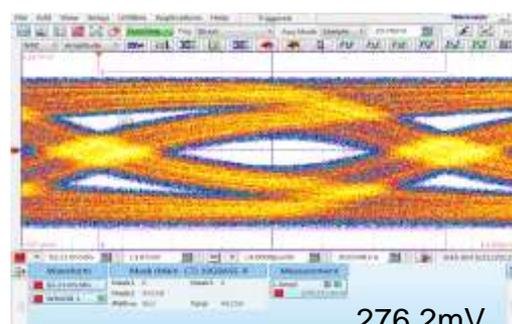
78.7cm

図28 シミュレーション結果波形 PRBS12 10Gbps

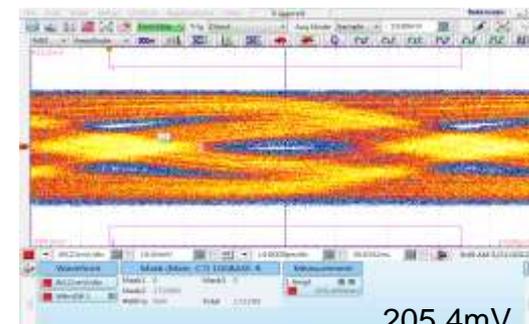
- 10.3125Gbps伝送実測波形 (PRBS12 実基板での実測結果)



34.4cm



61cm



78.7cm

SMAコネクタ基板垂直接合の影響

内層GNDのクリアランス

- 両端に取り付けたSMAコネクタピン容量は僅か2pF付くと、50ps以下の高速立ち上がりが必要とする10Gbpsでは、伝送波形の立ち上がりを傾斜させるために伝送波形に影響を与えます
 - 貫通型SMA端子は、できるだけコネクタピン径を細く使用し、ビア径も細くします
 - 裏面配線せずに内層配線の場合には裏面までのメッキにてスタブになるためバックドリルなどの工夫でスタブを減少させます
 - SMAコネクタピン周囲の内層GNDのビアクリアランス面積に依存してコネクタピン容量も変化をします。クリアランスをできるだけ少ない面積にします
 - 裏面でのSMAコネクタピンはできる限り短くカットして使用します

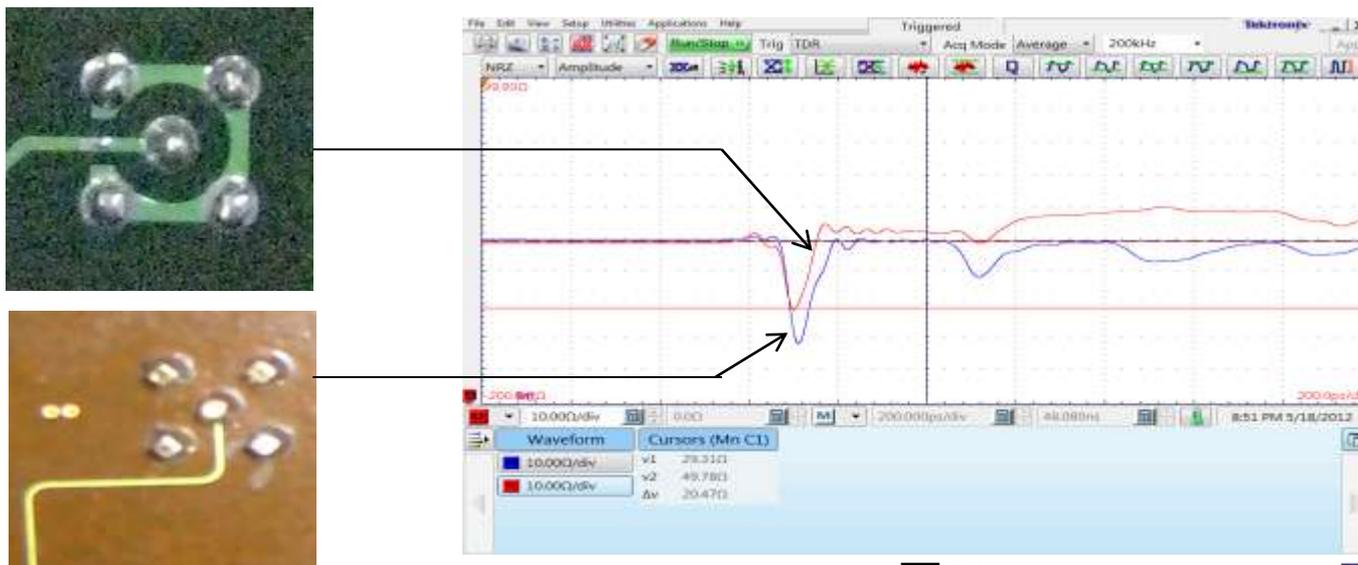


図29

6. 差動線での等長配線

等長配線するためのレイアウト変更

- 基板上にて差動線の差動間スキューを合わせるために等長配線する必要がある場合には、差動間インピーダンスが崩れるためにシングルレイアウトでの配線を検討します
 - 差動レイアウトでは差動線間隔が変化するためにインピーダンス変化を生じます
 - 図30は差動レイアウトでの等長配線例です。2線間の間隔が一定ではありません
 - 図31はシングルレイアウトでの等長配線例です。GSGコプレーナ構造にするためにGNDビアを信号線間と信号線両側に設置している例です

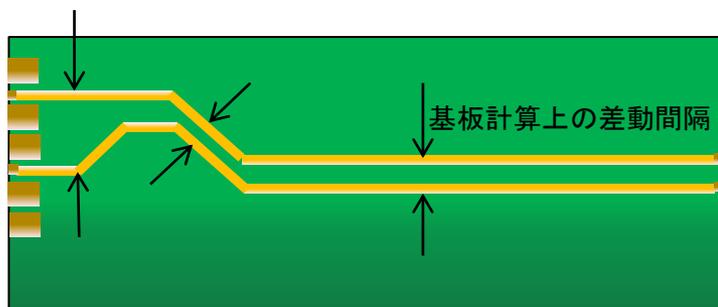


図30

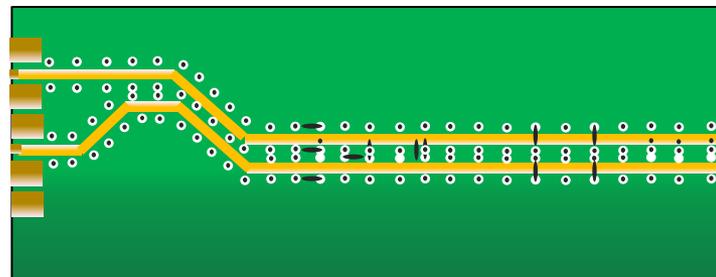


図31

差動線での等長配線 シングルレイアウトの確認

- 2線間のOddモード、Evenモードを測定することにより2線間の干渉状態を知ることができます
 - Oddモード測定波形とEvenモード測定波形が同一であれば、2線間の干渉状態はなくシングルレイアウトと等価になります
 - 図32はシングルレイアウトでのOddモードとEvenモードの測定結果を重ねて表示しています
 - Evenモードによるインピーダンス増加とOddモードによるインピーダンス低下は見られずに、シングル伝送としてGSG-GSGレイアウトが有効に作用しています

プローブコンタクト点

近接箇所

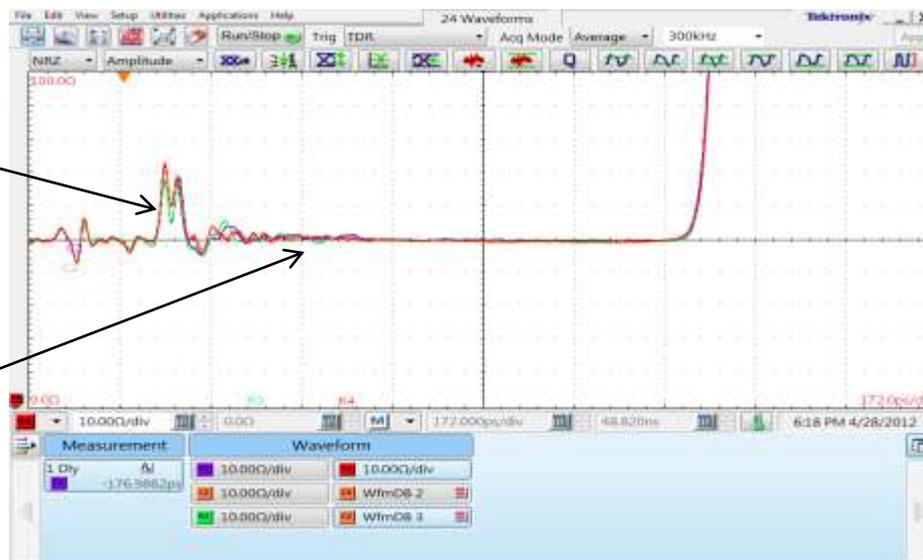


図32

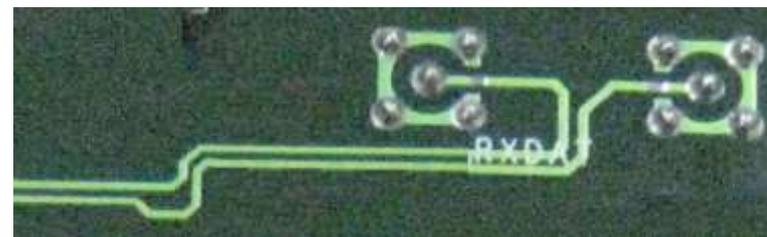
差動線での等長配線

実際のデバイス基板の等長配線と測定結果

- 等長配線処理により部分的に差動インピーダンスの変化
 - 図33ではSMAコネクタからPositiveとNegativeの差動信号線として基板を伝搬していきます。Evenモードは高いインピーダンスに、Oddモードは低いインピーダンスにTDR波形は分離されていく状態が見えます。等長配線処理をしている箇所はOddモードとEvenモードのインピーダンス差が一時的に少なく表示します。
 - このEvenモード、Oddモード結果の開き方が少ない場所は等長配線処理により差動間隔を開いて配置しているため干渉状態が変化することにより起きます。



図33



基板等長配線

図34

7. 差動信号伝送とインターコネクタ部の問題

差動インターコネクタ部のレイアウト

- インターコネクタ部でのレイアウトでは差動伝送を維持することは難しい
- 差動結合する部分と非結合の部分では配線レイアウトを変更します
 - 差動結合する部分では差動インピーダンスを優先しGSSG構造にします
 - 差動非結合の部分では Z_0 の値を優先しGSG構造にします
 - 差動結合する部分では結合度を強めるために線幅を細くして2線を近接します
 - 差動非結合の部分では線幅を太くしてシングル Z_0 値を優先します
 - 差動結合部分、非結合部分何れも配線直下の内層GNDを入れることをします。浮遊容量増加を嫌いGNDを抜くと、コモンインピーダンスが定義されている場合にコモンインピーダンスが高くなり規定範囲に入らなくなるためです
 - 図35の基板は結合を意識したレイアウトをしています。

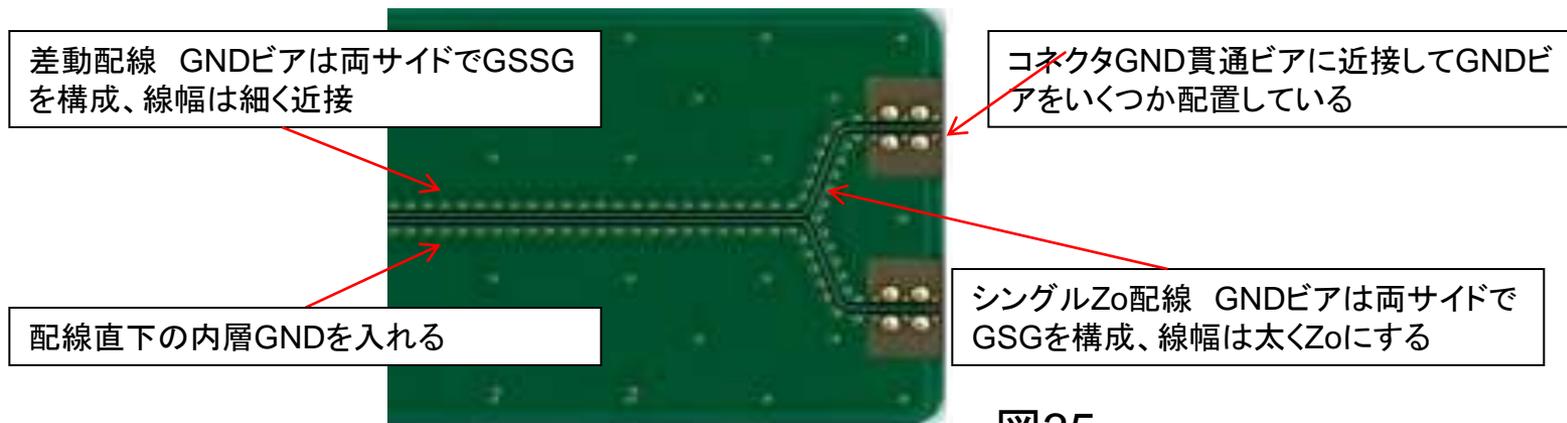


図35

差動信号伝送とインターコネクト部の問題

差動結合が弱い部分の対策

- 差動結合を考慮したレイアウトをする場合には、差動結合が弱い箇所の対策をします。図36と図37では差動非結合部分の差を生じます。
 - 図36では非結合部をシングルに図37では非結合部を差動レイアウトにしています
 - 図37ではコモンインピーダンスが非結合部分で上昇しています
 - シングルおよびコモンインピーダンスにはGND基準面を必要とします
基板仕様がシングル、コモンインピーダンスを要求する場合には、結合、非結合に関わらず内層GNDを入れます

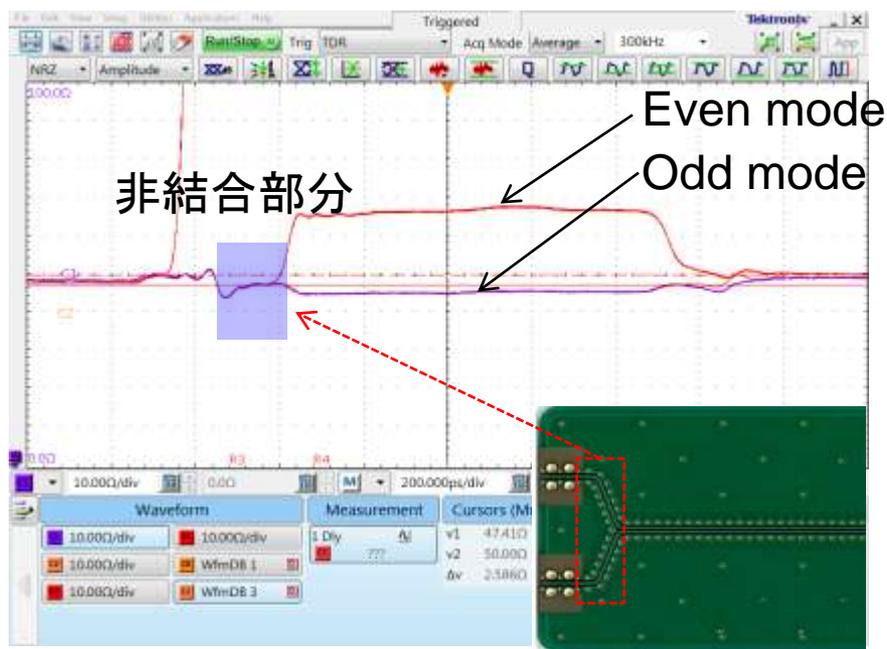


図36

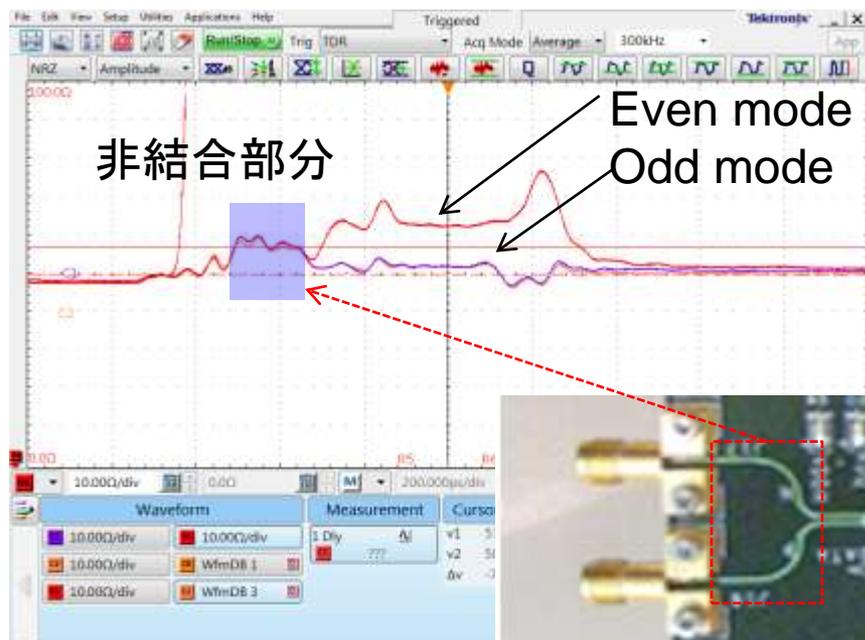


図37

差動信号伝送とインターコネクタ部の問題 コモンインピーダンスへの対応

- コモンインピーダンスが規定している場合の基板レイアウト
 - コネクタとPHYデバイス間にコモンモードチョークコイルを置く場合に内層GNDを抜くレイアウトをすることがあります。差動インピーダンスの実現にはGND面は必須ではありません。伝送規格が差動とコモンを要求する場合にはGND面を入れておき内層GNDがある条件で差動、コモンインピーダンスを実現します。
 - 一般的に片線シングルインピーダンスを高めにして、差動線間を狭くして差動インピーダンスを規定内にいれますが、シングルを高くせずに差動間を規定内するために線幅を細くして差動近接を強めて差動インピーダンスを実現します。

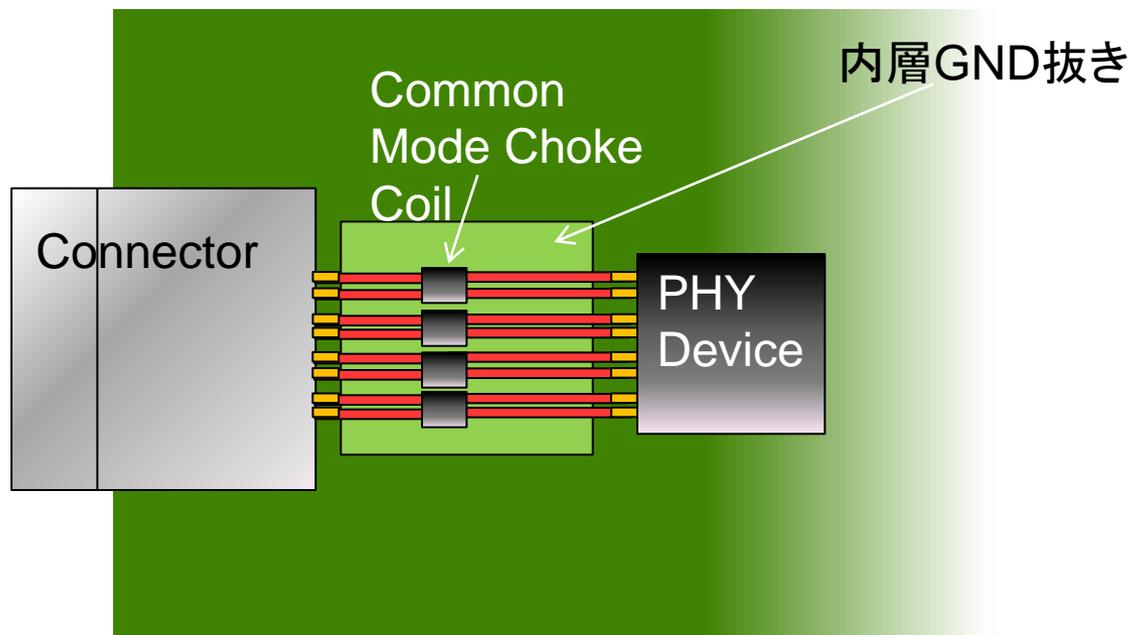


図38

8. 差動信号伝搬スキューによるモード変換の影響 差動バランス

- 差動信号伝送では差動2線の均等性が必要
 - 差動信号印加時の片線シングル・インピーダンスに差を持たせない
差動線間のインピーダンス差は伝送速度に影響を与えます
 - 差動線2線の基準面GNDに対する寄生容量に差を持たせない
寄生容量差はモード変換によりコモン電流を発生させます
 - 図39は差動線路のGSSG構造が線路途中で崩れる事例を表します

差動片側のGNDビアにGNDプレーンが接近しているため、差動ビアはビアピッチを細かくして信号線に近づけるようにします。これによりGNDプレーンと信号線路の結合を下げます。どうしても片側の表面層GNDプレーンの結合の影響がでる場合にはGNDプレーンを片側にも置くようにします。

差動片側のGNDビアが無い箇所では差動バランスが崩れることが起きます。シングルラインとしてビア配置を変更しとしても物理的なスペースが無いため変更が難しいこととなります。レイアウトデザインの最初からバランスを崩さない設計にします。

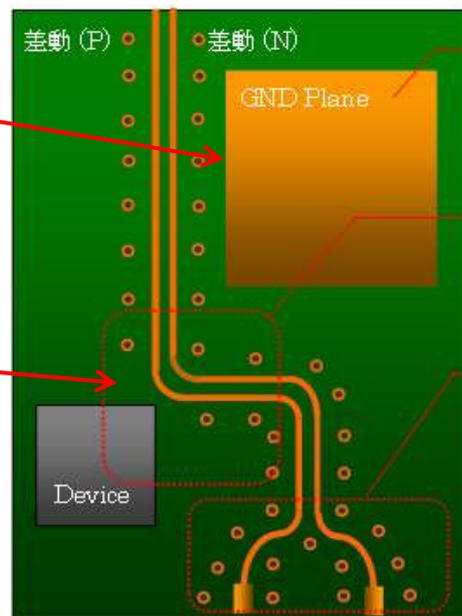


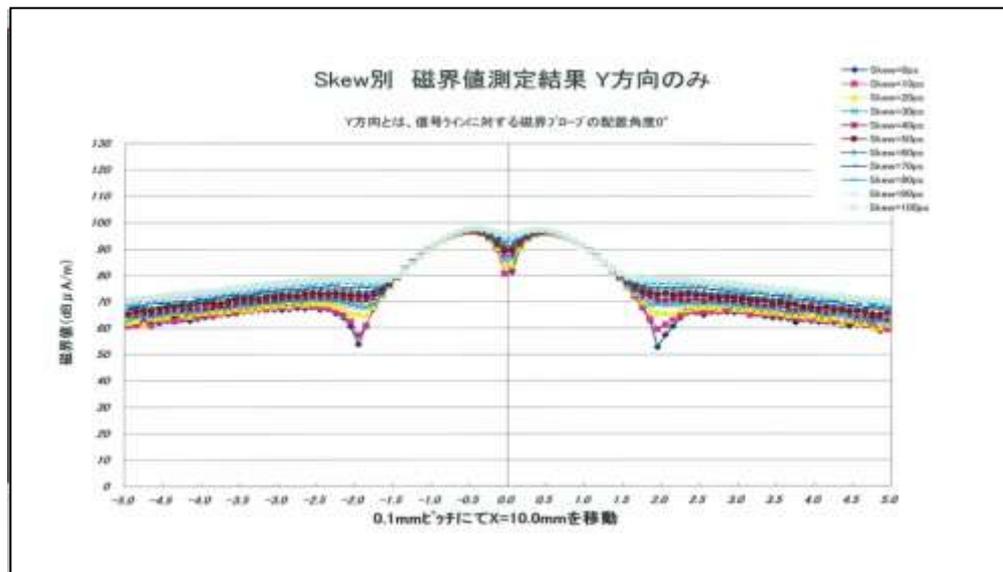
図39

差動信号伝搬スキューによるモード変換の影響

差動間スキューと磁界放射

- 差動伝送路の伝搬時間差はコモンモード変換の要因になります
図40は差動間スキューを0psから100psまで正確に変化させた場合の差動線近傍磁界分布です
 - 差動間スキュー値が20ps以内であれば差動線路両端のGNDビア上にて65dB μ A/m以下です。差動間スキュー0psに比べて10dB μ A/m以上磁界分布が強まります。GNDビア上でも差動線路からの磁界がGNDビアに引き込まれていないことが起きます。
 - 磁界分布の変化は差動線路上よりも差動両サイドGNDビアで変化する点に着目

図40



Thank you for your time today.



www.tektronix.com/ja



• **Twitter** [@tektronix_jp](https://twitter.com/tektronix_jp)



• **Facebook** <http://www.facebook.com/tektronix.jp>

本テキストの無断複製・転載を禁じます。 株式会社TFF Copyright Tektronix