F-1

Thunderbolt™ Technologyとは



畑山 仁





講師紹介

畑山 仁:テクトロニクス社 営業技術統括部 シニア・テクニカル・ エクスパート

- 担当分野:高速デジタル、高速シリアル・インタフェース(特に PCI Express、USB3.0)
- セミナ講師: 当社の高速シリアル・インタフェース、PCI Express、USB3.0セミナをはじめ、FPGA代理店との協調セミナなど
- 主な執筆・編著(書籍は共著)
 - CQ出版社「PCI Express設計の基礎と応用~プロトコルの基本から基板設計、機能実装まで」、2010年4月
 - http://shop.cqpub.co.jp/hanbai/books/46/46411.html
 - 「USB 3.0設計のすべて~規格書解説から物理層の仕組み、基板・ソフトウェア設計、コンプライアンス・テストまで」、2011年11月:USB3.0のみならず高速シリアル・インタフェースの知識、特にジッタ測定の補足にぜひご利用ください。
 - http://shop.cqpub.co.jp/hanbai/books/46/46421.html
 - マイコミジャーナル「高速シリアル・インタフェース測定の必須スキルを身に着ける」連載中:本セミナ、特にトランシーバ基盤技術についての補足にぜひご利用ください。
 - http://journal.mycom.co.jp/series/serialif/001/index.html
- facebook http://facebook.com/hitoshih330
 - 非公開グループ「高速シリアル同好会」主宰中





はじめに

講師とThunderboltに関して

- 日経エレクトロニクスへの取材・講演協力
 - 2011年10/7 NEテクノロジー・シンポジウム2011@CEATECでの講演「10Gビット/砂インタフェース到来で機器設計はどう変わるか」
 - その他
- CQ出版Interface誌記事寄稿
 - 2013年4月号P.92-94、特集「知っておきたい!50の画像技術」7-3 パソコンと周辺機器をつなぐ! Thunderbolt Technology

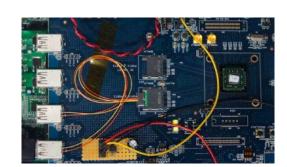
本資料の内容について

- Thunderbolt™ Technologyに関する詳細な仕様やその他設計に必要な情報入手にはインテル社とのDeveloper License締結が必要
- 本資料の内容は、インテル社がIDFその他で発表した情報、およびネット上その他に掲示された情報で信頼性が高いと判断した情報を元に構成

免責条項: テクトロニクスは、インテル社に代わって発言、プレゼンテーションするものではありません。

Thunderbolt Technology = Light Peakか?

- Light Peakの開発要素技術
 - 1. 10Gbps、マルチプロトコル、低レイテンシのインタフェース技術
 - ⇒ Apple社とThunderbolt Technologyとして発表



- 2. 10Gbps光リンク
 - ⇒ ソニー株式会社のVAIO-Zで利用?
 - ⇒ TDKがThunderbolt TechnologyのAOCとして実現?
- 3. 50Gbps Silicon Photonics
 - ⇒ 12.5Gbps×4λの波長多重
 - ⇒ 現在も開発中?

つまりThunderbolt Technology=Light Peakの一部の技術



Thunderbolt Technologyとは



- デジタル家電レベルでの10Gbps、マルチプロトコル、低レイテンシでのPCと ペリフェラル間ケーブル接続インタコネクト技術としてインテル社とApple社が開発
- 2011年2月24日(米国時間)発表のApple MacBook Proに初めて搭載
- Mini DPコネクタを使用
 - Thunderbolt Technologyとネイティブの DisplayPort(DP++)を共用
- 狙い:機能分散、高品位なグラフィックスの提供
- すべての搭載機器は認証テストが必須
 - 米国Granite River Labs Inc.(GRL)に続き、Allion Labs, Inc.**も民間認証会社として認定



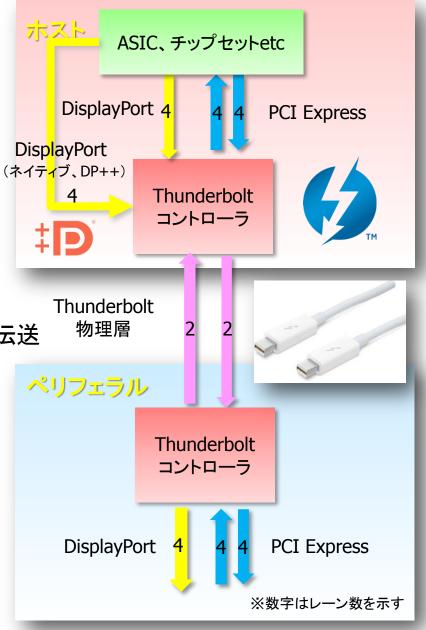


- ・ テクトロニクスは初期段階からGRLとともにテスト仕様策定、および認証測定でインテ ル社に協力
- 今日ではPC、マザーボード、ストレージ、ディスプレイ、4Kシネマ・カメラ、ビデオ・キャ プチャ、アダプタ、ドッキング・ステーション、PCI Express拡張シャーシなど多数の搭載 製品が出回っている
 - Thunderbolt Technology CommunityのProductサイト (<u>https://thunderbolttechnology.net/products</u>)に掲載
 - Apple MacからWindows PCへ広がりを見せている

※国内連絡先:アリオン株式会社 service@allion.co.jp

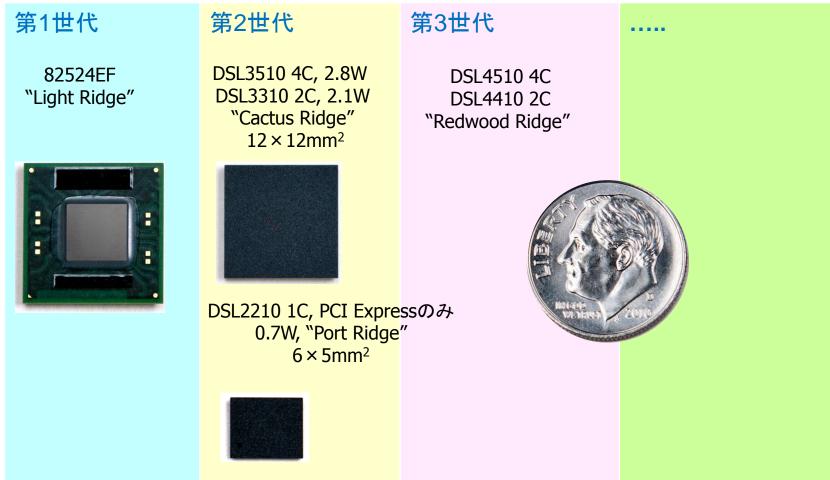
Thunderbolt Technology概要

- データ、画像2つのプロトコルをサポート
 - PCI Express 2.0, DisplayPort 1.2a
 - 両者ともどもブリッジ経由で様々な 他のプロトコルに変換できる
 - PCI Express: USB3.0、Ethernet、SAS/SATA、FireWireなど
 - DisplayPort: HDMI, DVI
- 10.3125Gbps×2チャンネル、双対単方向伝送
 - 64B/66B符号化
- 伝送距離
 - 銅線ケーブルで3m(アクティブ)
 - AOC(Active Optical Cable)にて10m以上
- 10Wまでの電力供給可能
 - バス・パワード・デバイスを実現
- Thunderboltコントローラはインテル社のみが販売



引用: Thunderbolt Technology Updata & Design Considerations, HST005, IDF2012 San Francisco

Thunderboltコントローラ



引用:

Thunderbolt Technology Updata & Design Considerations, HST005, IDF2012 San Francisco Thunderbolt™ Technology Update, June 4, 2013, Thunderbolt announcements at Computex 2013

ディジ・チェーン・トポロジ

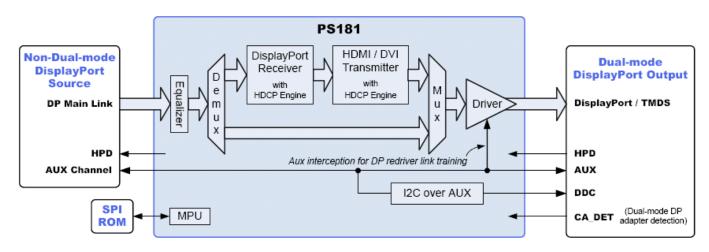
- 最大6デバイス(7ホップ) + 最後にネイティブDisplayPort(DP++)シンク機器を接続可能
 - Thunderboltリピータ・ポートはDP++サポートが必須
 - 実際にApple Thunderbolt Displayは、マルチディスプレイ用のDPポートのみで Thunderboltリピータ・ポートが用意されていない
- Thunderboltに代わりネイティブDisplayPort(DP++)シンク機器を直接に 接続可能
 - Redwood RidgeよりHBR2(5.4Gbps)をサポート



DP++サポート

- DisplayPortとDVI/HDMIをサポート
- DisplayPort をそのまま通すパスとDisplayPortの8B10Bデータを DVI/HDMIのTMDS*へ符号変換(トランスコーディング)する2つのパスの Demux、Muxでの切り替えで実現
- Thunderboltコントローラは上記を何らかの形で実現する必要がある



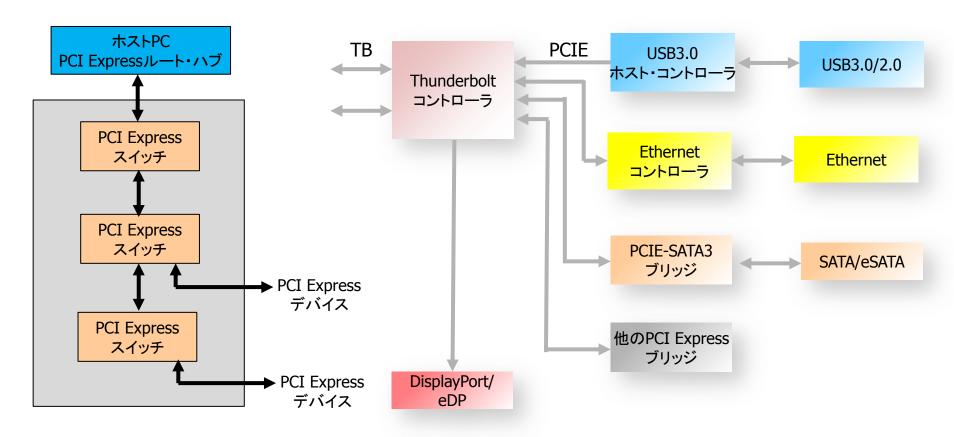


XTransition Minimized Differential Signaling

引用: http://www.paradetech.com/products/displayport-format-converters/ps181-dp-to-dual-mode-dp/

Thunderbolt LPCI Express

- 上位から見たら単なるPCI Expressスイッチにしか見えない
 - Thunderboltというインタフェースを意識する必要がない⇒ブラック・ボックス
 - PCI Expressで何でもつながる⇒簡単なインプリメンテーション



Thunderbolt™ Technologyアクティブ・ケーブル: 概要

- Foxlink(Apple Store)、住友電気工業などが製造・販売
- すべてのケーブルは両端にアクティブ・デバイスを内蔵
- 住友電気工業はAOC(Active Optical Cable)も出荷中
 - TDKもCEATEC2012、Photonix 2013内「第13回光通信技術展(FOE)」に参考出品
- アクティブ化のメリット
 - 高周波損失のみならず近端クロストークの抑制
 - プラグ内やレセプタクル内およびレセプタクル直下ではクロストークが発生しやすい
 - 双対単方向伝送で、信号振幅の大きな送信信号に対し、減衰を 受けて振幅が低い受信信号は、イコライザでブーストすれば改善 できるが、同時に近端のノイズ、クロストークを増強
 - そこでイコライザを内蔵したリタイマによりアクティブ化することで、 送信信号振幅を下げられ、また受信信号は適正なレベルで受けられるため、イコライザを効かせる必要がなくなる(逆にイコライザで高周波を抑制できる:一般論)
 - 電気⇔光の変更が簡単
 - リタイマの先にPDが接続されたTIA、VCSELとそのドライバを配置すれば、そのまま光リンク化が可能





写真提供:住友電気工業株式会社

PD: Photo Diode TIA: Transimpedance Amplifier VCSEL: Vertical Cavity Surface Emitting LASER (垂直共振器面発光レーザ)

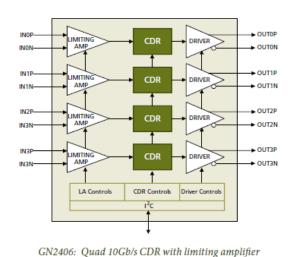
Thunderbolt™ Technologyアクティブ・ケーブル: 構造

Apple社品はSemtech Gennum社GN2033を使用

- 仕様入手にあたってはNDAが必要
- イコライザ、CDRを内蔵したリタイマ(推測)
 - 同社GN2405 & GN2406参照
- 10Gbps×1レーン(アップ&ダウン):2個必要
- その他、MCU(8051)を搭載

http://www.ifixit.com/blog/2011/06/29/whatmakes-the-thunderbolt-cable-lightning-fast/

同様な製品としてTI社DS100TB211などがある

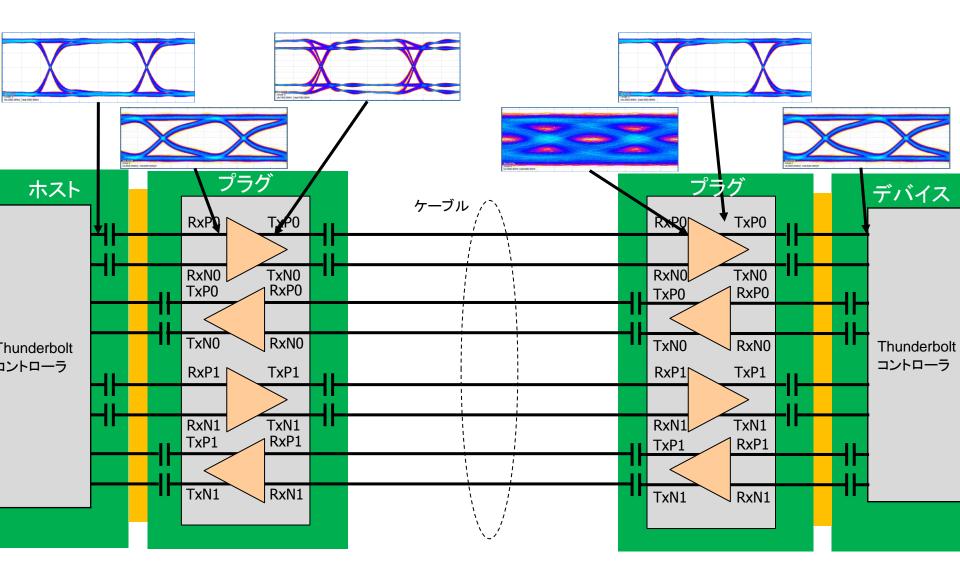


INOP
INON
INIP
EQ
CDR
DRIVER
OUTON
O

GN2405: Quad 10Gb/s CDR with input equalizer

引用:「GN2405 & GN2406 Quad 10Gb/s CDR with Transmit De-Emphasis」より http://www.gennum.com/extranet/document/55053

参考: Thunderboltリンク内の各部の推定波形



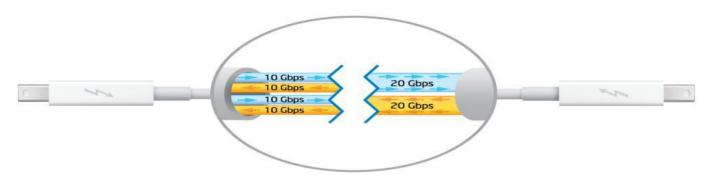
Thunderbolt™ Technology: アクティブ化によるその他のメリット・効果

- アクティブ・ケーブルにより、セットメーカが押さえるべき10Gbpsの伝送は Thunderbolt™ Technologyコントローラ⇔レセプタクルの間のみ
 - セットメーカはケーブルという伝送路を考えなくて良い
 - インテル社のみが両端のコントローラを提供。その間はブラック・ボックスとして、規格を 意識しなくても済む
- 上記伝送は短距離のため、損失の影響が軽い
 - 特に現状ではThunderbolt™ Technologyコントローラは独立したワンチップのため、レセプタクル近傍に設置可能:推奨2~5cm(85Ω)※
- ただし、他の規格と同様に、切り口(MiniDPプラグ)にて信号レベルやジッタ特性などを満足させる必要はある⇒ここがコンプライアンス・ポイント

※引用: Thunderbolt Technology Updata & Design Considerations, HST005, IDF2012 San Francisco

次世代:Thunderbolt2

- NAB2013にて次世代20Gbpsを発表
 - 2014年登場のFalcon Ridgeで投入
 - 4Kビデオに対応
 - ただし
 - 10Gbps物理層×2を使って実現する20Gbpsデータ帯域幅
 - 第1世代は10Gbpsが2チャンネルで、あくまでも各10Gbpsデータ帯域幅
 - PCI Express用1チャンネル、DisplayPort用1チャンネルとして使用か?



• Computex2013にて正式にThunderbolt2として発表

引用: Thunderbolt™ Technology Update, June 4, 2013, Thunderbolt announcements at Computex 2013

Thunderbolt Technologyホストおよびデバイス・ コンプライアンス・テスト

• 測定項目

アイ・ダイアグラム、ジッタ(TJ、DDJ、UJ)、ACコモンモード、UI、tR/tF、 SSC(変調周期、周波数偏差、スルーレート、位相偏差)

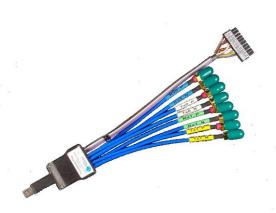
- トランスミッタ
- レシーバ

ストレス耐性

- リターン・ロス
- ホストおよび2ポート・デバイスの場合: HDMIおよびDisplayPortソース・テスト
- PCI Expressに対しては事前にコンプライアンス・テスト相当の確認をしておくこと
 - チップ・トゥ・チップ内部接続での使用の場合にはBase Specification Rxと照合
 - CEMフォーム・ファクタの場合にはCEM Specificationと照合
- SATA、USB3.0などのインタフェースを備えている場合には、事前に各規格のコンプライアンス・テスト相当の確認をしておくこと
- ※ <u>必要構成・測定方法等は変更される可能性があります。ご了承ください(事前にご</u> 確認ください)

必要な構成(トランスミッタ)

- 16GHz 以上のDSA70000C/Dシリーズ、あるいはMSO70000Cシリーズ
 - 最低限MSO/DSA71604C型
 - オプションTBT-TX TBT自動化、デバッグ・ソリューション
- TF-TB-TPA-P Thunderboltプラグ・テスト・アダプタ
- TF-TB-TPA-UH Thunderboltポート・マイクロコントローラ※ PC用スクリプト・ファイルはライセンス・デベロッパのみ入手可能
- PMCABLE1M型 SMA-SMAペア・ケーブル 2~3セット
- クロストーク・ソース:BSA125C型
 - パワー・デバイダが2組必要
- その他
 - バス・パワード・デバイスの場合、 電源が必要(+15V、+3V)
 - PC(Windows 7 32ビット版?)
 - USBケーブル
 - マイクロソフトExcel



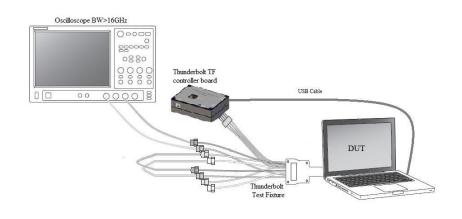


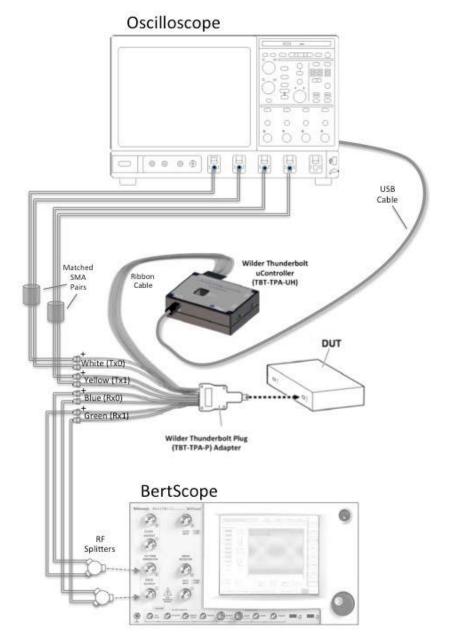




トランスミッタ・テスト接続図

- 実際はコントローラにより異なる
 - 例:ホストでは下記のようにPC用スクリプト実行環境およびThunderboltポート・マイクロコントローラを被測定デバイス(ホスト)に搭載、接続する必要がある





必要な構成(レシーバ)

- 12GHz 以上のBSAシリーズ BERTScopeビット・エラー・レート・アナライザ
 - 最低限BSA125C-STR型
- BSA12500ISI型 汎用ISI基板
- TF-TB-TPA-P Thunderbolt プラグ・テスト・アダプタ
- TF-TB-TPA-UH Thunderbolt ポート・マイクロコントローラ※ PC用スクリプト・ファイルはライセンス・デベロッパのみ入手可能
- PMCABLE1M型 SMA-SMAペア・ケーブル 3セット
- その他
 - バス・パワード・デバイスの場合、外部電源が必要(+15V、+3V)
 - DCブロック 2個
 - SMA50Ωターミネーション 2個
 - PC、USBケーブル
 - ジッタ・キャリブレーションにはトランスミッタ測定と同じ構成のオシロスコープが必要

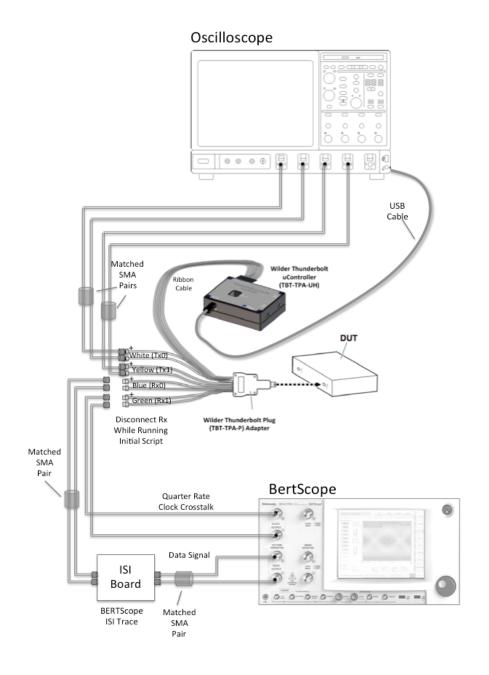






レシーバ・テスト接続図

- 事前にジッタ・キャリブレーションが 必要
- 実際の構成はコントローラにより異なる

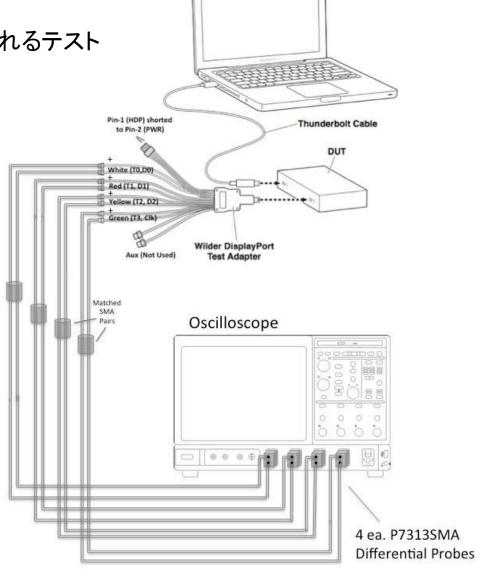


DisplayPortソース・テスト接続図

ホストおよび2ポート・デバイスで要求されるテスト

- Thunderboltリピータ・ポート

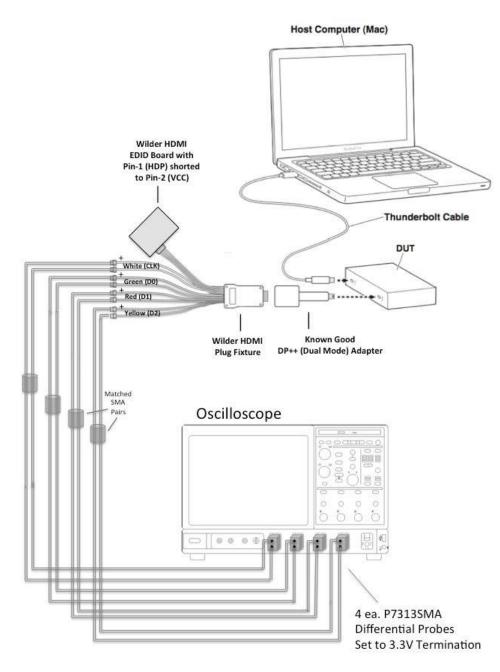
- Redwood RidgeよりHBR2(5.4Gbps)



Host Computer (Mac)

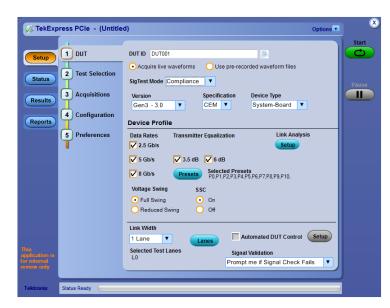
HDMIソース・テスト接続図

- ホストおよび2ポート・デバイスのみ要求されるテスト
 - Thunderboltリピータ・ポート
- ・ 市販のMiniDisplayPort⇒HDMI変換 アダプタを併用
 - 例: Moshi MiniDisplayPort⇒HDMI 変換アダプタ: Apple Storeで¥3,360 http://store.apple.com/jp/product/H18 24ZM/A/Moshi_Mini_DisplayPort_to-HDMI HDMI Adapter



必要な構成: PCI Express

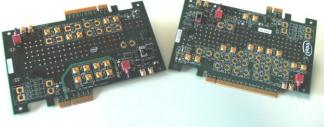
- オプションPCE3 PCI Expressモジュール
 - SigTestを完全統合
- 12.5GHz以上の差動プローブ(チップ・トゥ・チップ内部接続の場合)
 - 最低限P7513A型13GHzTriMode差動プローブ
- ケーブル(CEMフォームファクタの場合: CLB2/CBB2を使用)
 - PMCABLE1M型 SMA-SMAペア・ケーブル 1 セット(CBB2/CLB2)
 - SMA-SMP変換アダプタ 2個
 - SMA-SMPケーブル(CLB2)
 - 完全自動化のためには最低限AFG3252C型 を推奨
 - データ・レートおよびディエンファシス・レベルを 変更してのテスト
 - ケーブル・セットも必要











参考:Txテストで最もパスが困難なのはACコモン・モード

- 主要因はスキュー、差動インバランス
 - 当初はスキュー測定も計画されていたが、ACコモン・モードに吸収
- 差動トレース長(電気長)が差動内で一致していること
- スルーホール周囲の電源層、グランド層とのクリアランス(アンチ・パッド)の対称性 を保つこと
- コネクタ・ピンおよびビア周囲で銅箔を抜く場合は差動間で対称性を保つこと
- リファレンス・プレーンの切れ目を横切らないこと(コモン・インピーダンスが不連続に)
- 仕様を満たしたコネクタを使用すること

ご清聴いただきありがとうございました

本テキストの無断複製・転載を禁じます。テクトロニクス/ケースレーインスツルメンツ Copyright © Tektronix, Keithley Instruments. All rights reserved.

www.tektronix.com/ja www.keithley.jp/

Twitter <u>@tektronix_jp</u>

Facebook http://www.facebook.com/tektronix.jp

