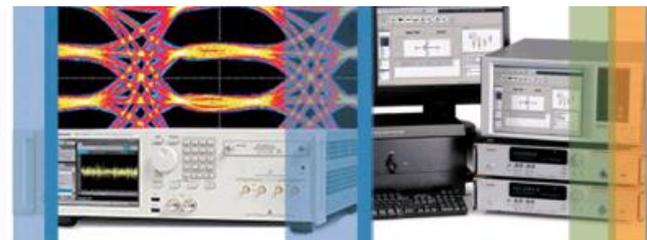


# F-6

## SATAの規格動向と測定ソリューション

イノベーション・フォーラム 2013



鈴木克彦

**Tektronix**<sup>®</sup>

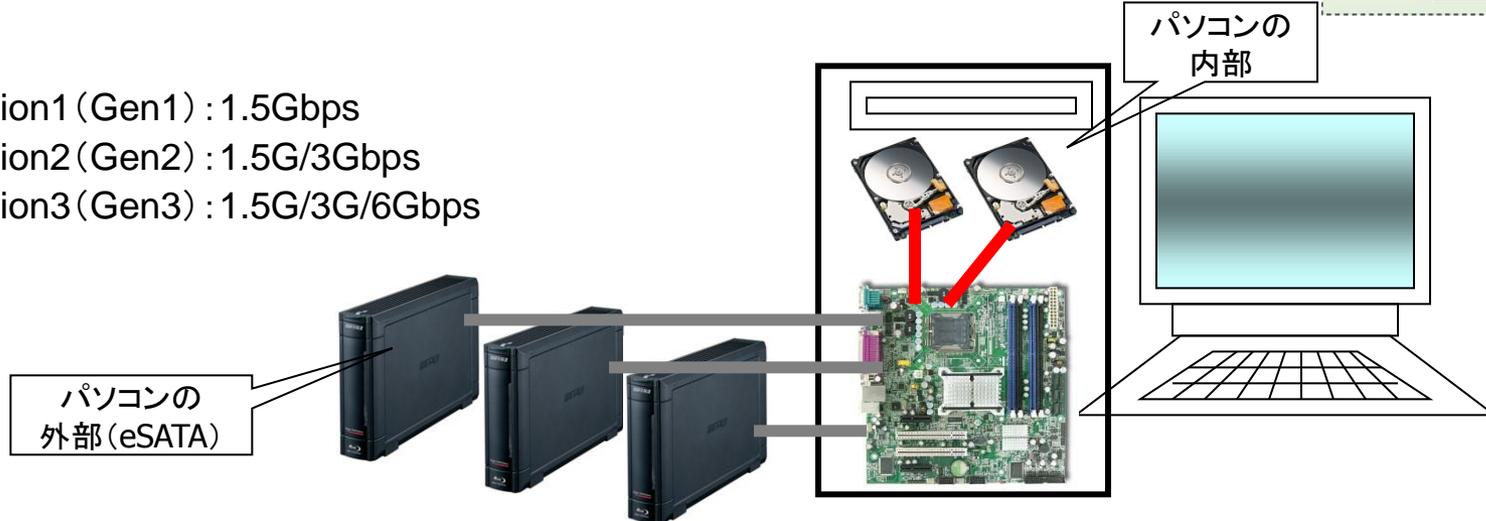
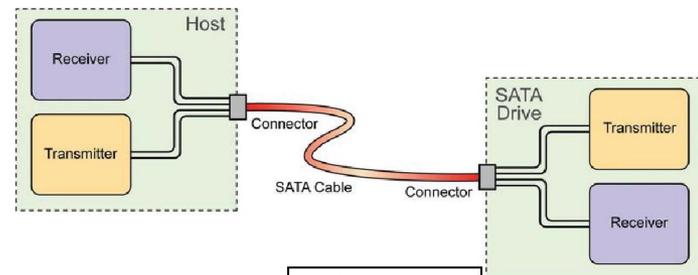
**KEITHLEY**  
A Tektronix Company

# 内容

- SATAの概要
- SATAのコンプライアンス・テストについて
- SATAのコンプライアンス・テストの課題と当社のソリューション
- 差動プローブによる測定
- 解析機能
  - － トリガ
  - － DPOJETによる解析
  - － プロトコル・デコード&トリガ
- 補足資料
  - － SATAのコンプライアンス・テストに必要な機材
  - － 主な測定項目

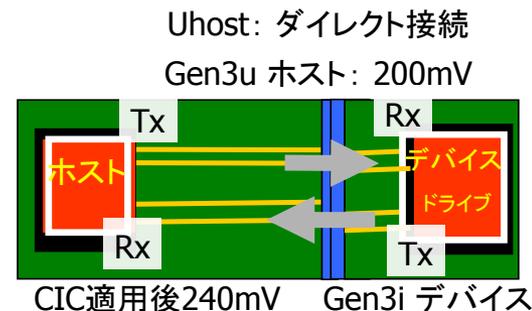
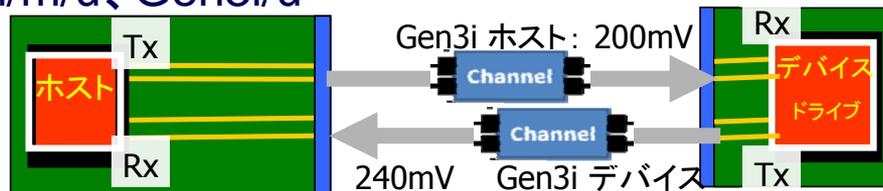
# SATA 概要

- ATA: Advanced Technology Attachment
  - ハードディスクとコンピュータの平行・インタフェース規格として1989年に規格化される
- SATA: Serial Advanced Technology Attachment
  - 平行 ATAの置換技術として2001年8月に規格化される
  - クロックをデータ・ラインへ多重化
    - スキューによるタイミングのばらつきを解消
    - 高速化
  - ピン数の削減
    - PC筐体内のエア・フローの妨げを減らし、機構設計を容易に
    - 基板占有面積の削減
  - 最新の仕様はRev.3.2にアップデート予定
- スピード
  - Generation1 (Gen1) : 1.5Gbps
  - Generation2 (Gen2) : 1.5G/3Gbps
  - Generation3 (Gen3) : 1.5G/3G/6Gbps



# SATAの電気的な仕様

## Gen1i/m/u、Gen2i/m/u、Gen3i/u



| 規格                      | Gen1                                     | Gen2                                      | Gen3  |
|-------------------------|--|---|---|
| データ・レート                 | 1.5Gbps                                  | 1.5Gbps,3Gbps                             | 1.5Gbps,3Gbps,6Gbps   |
| 符号化                     | 8B/10B                                   |   |   |
| 電圧レベル※1 ※2<br>(トランスミッタ) | Gen1i/m: 0.4V~0.6V<br>Gen1u: 0.325V~0.6V | Gen2i/m: 0.4V~0.7V<br>Gen2u: 0.275V~0.75V | Gen3i デバイス: 0.24V~0.9V<br>Gen3i ホスト: 0.2V~0.9V<br>Gen3u: 0.2~0.9V |
| 立上り/立下り時間               | i/m: 50ps~273ps<br>u: 100ps~             | i/m: 50ps~136ps<br>u: 67ps~               | i: 33ps~80ps<br>u: 33ps~  |
| リファレンス・クロック             | 送/受信側に別々のリファレンス・クロック・ソース                 |   |   |
| 周波数偏差                   | +350~-5350PPM(SSC含む)                     |   |   |
| DC結合コモン・モード電圧           | i/m: 0.2V~0.45V<br>u: AC結合               | AC結合                                      | AC結合  |
| ACコモン・モード電圧             | i/m: na<br>u: 100mV                      | i/m: 50mV<br>u: 100mV                     | i: 120mV<br>u: 120mV  |
| スピード・ネゴシエーション           | OOB(Out of Band) (Calibration)           |   |   |

※1: ディエンファシスの規定はない

※2: Gen3i/m は最大損失伝送路(CIC)を適用して測定する

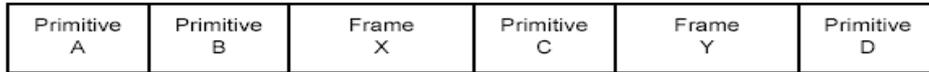
i: 内部ケーブル(<1m)接続

m: 外部ケーブル(<2m)接続またはショート・バックプレーン(45.7cm)

U: Uhost、ダイレクト接続(ホストのみ)

# SATAのデータ構造

- トランスポート層
- リンク層



フレーム構造



- 物理層

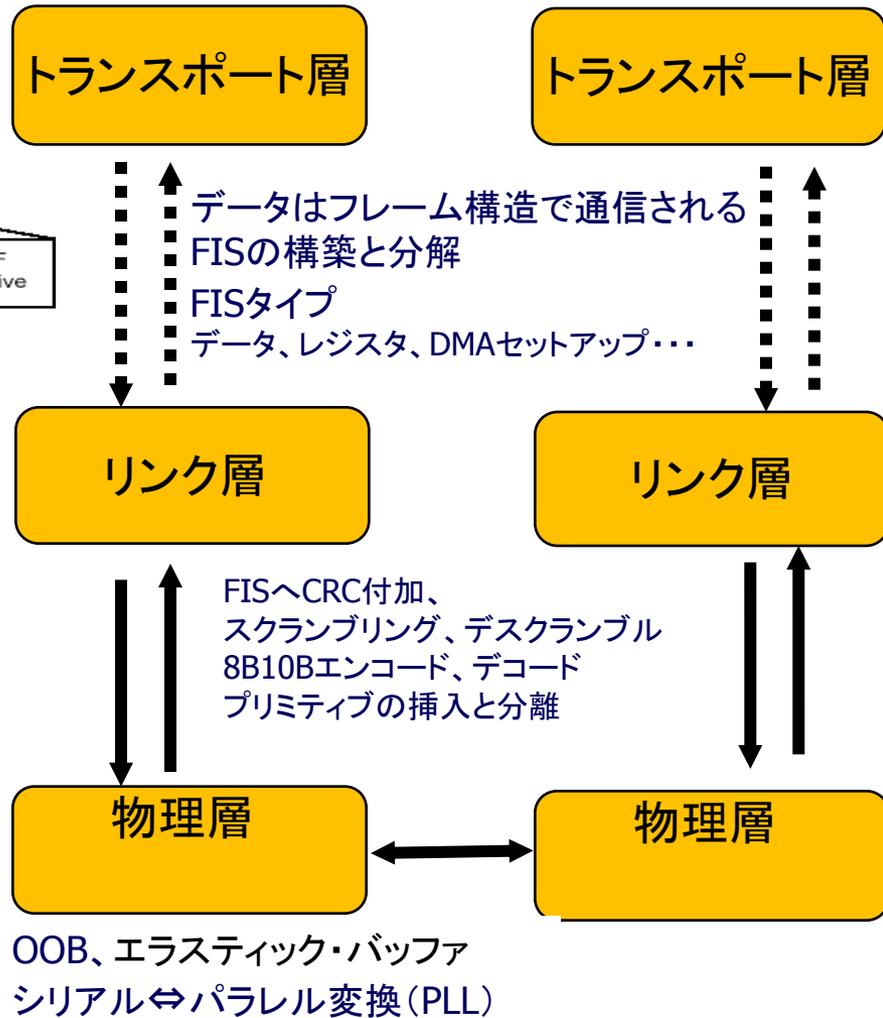
|       | Host driver | Device driver |
|-------|-------------|---------------|
| 40ビット | SYNC        | SYNC          |
| 40ビット | SYNC        | SYNC          |
| 40ビット | X_RDY       | SYNC          |
| .     | X_RDY       | SYNC          |
| .     | X_RDY       | R_RDY         |
| .     | X_RDY       | R_RDY         |
|       | SOF         | R_RDY         |
|       | Hdr 0       | R_RDY         |
|       | Hdr 1       | R_IP          |

実際のコマンド転送例

デュアル・シンプレックス  
(双対単方向伝送)  
仕様書にはFull duplexと記載

例：BIST FIS構造

|   |              |                                       |             |              |                |
|---|--------------|---------------------------------------|-------------|--------------|----------------|
| 0 | Reserved (0) | Pattern Definition<br>T A S L F P R V | R R R       | Reserved (0) | FIS Type (58h) |
| 1 | Data [31:24] | Data [23:16]                          | Data [15:8] | Data [7:0]   | Data [7:0]     |
| 2 | Data [31:24] | Data [23:16]                          | Data [15:8] | Data [7:0]   | Data [7:0]     |



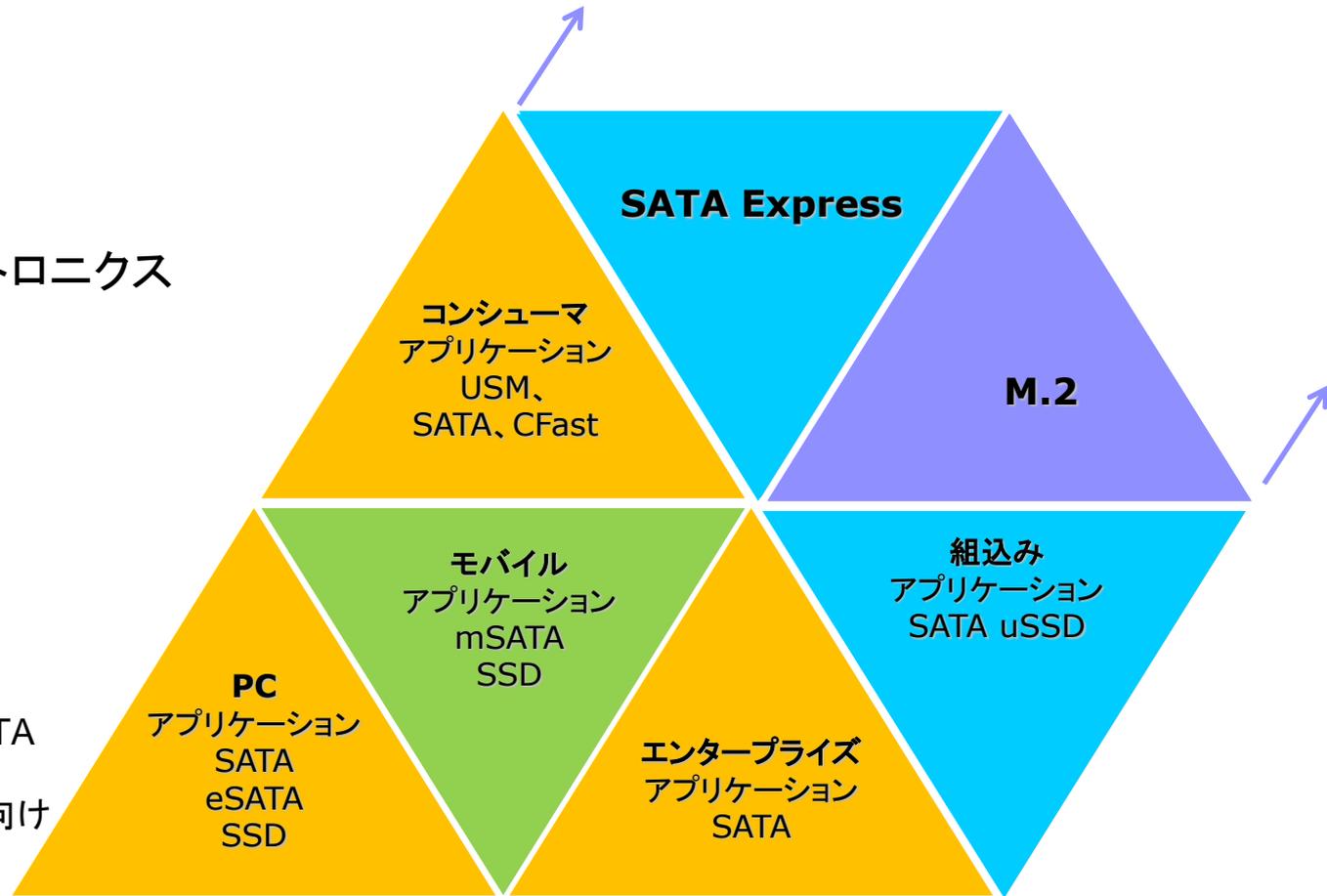
# SATAアプリケーションの拡大

- PC(デスクトップ、ラップトップ)
  - SATA、eSATA
  - SSD
- エンタープライズ
  - SATA
- コンシューマ・エレクトロニクス
  - SATA、eSATA
  - CFast
  - USM
- モバイル
  - mSATA
  - SSD
- 組み込み
  - SATA uSSD、mSATA

(SSD/NANDフラッシュ・メモリ向け新フォームファクタ)

- SATA Express
- M.2

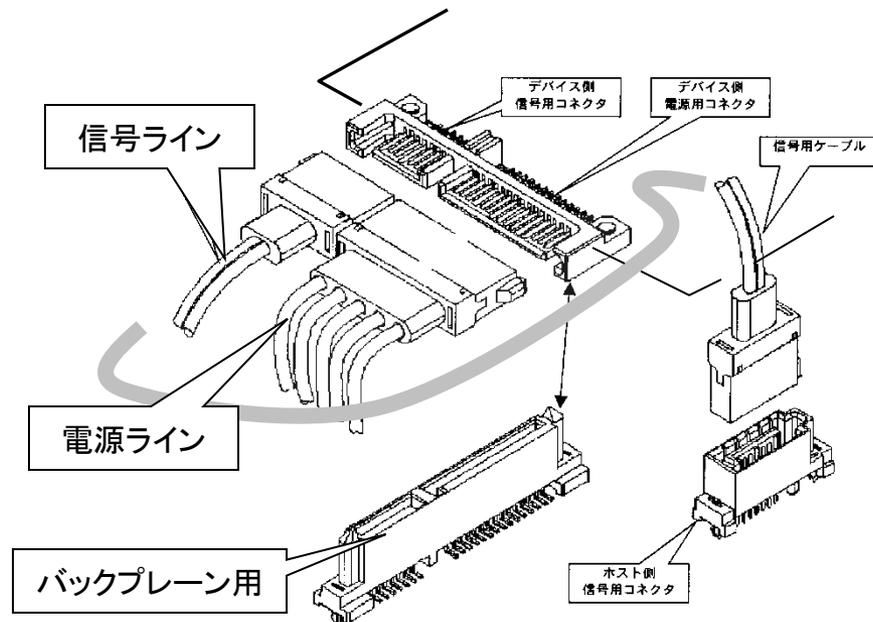
M.2、SATA Expressなどの出現により、さらなるロー・パワー、コンパクト、ハイパフォーマンス・エリアへ用途が拡大



PC、モバイル、エンタープライズ、コンシューマ・エレクトロニクスの市場で、SATAはHDD、ODD、SSD、ハイブリッド・ドライブなどのインタフェースとして使用される

# SATAのフォームファクタ - 1

- iSATA (一般的なコネクタ)
  - 3.5/2.5型 共通コネクタ
  - ケーブルを介さずに 直接接続可能なバックプレーン用コネクタ
    - コスト削減に寄与
- eSATA
  - 2m以内のケーブルを使用したホストと外部ドライブを接続するコネクタ
    - コンボコネクタでは、片面にUSB用の端子を、もう片面にeSATA用の端子を実装することで、USBケーブルとeSATAケーブルの両方を排他接続可能
- スリムライン・コネクタ
  - 薄型光ディスク・ドライブ用



全てSATA規格として測定できるため、フィクスチャを入手(または自作していただければ測定可能)

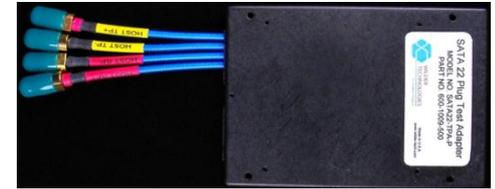


# SATAのフォームファクタ - 2

- USM (Universal Storage Module)
  - 外部ストレージとTV、STB、ゲーム機器などホストとのインターフェース
  - 電源供給可能
  - 既存バック・プレーン・コネクタにスプリング・コンタクトなどを追加したフォームファクタ、SATAの電気規格を使用



USMの例



バック・プレーン・コネクタ・テスト・フィクスチャ

- CFast
  - コンパクト・フラッシュ・カードのシリアル・インターフェース版
  - デジタル・カメラ業界で利用される

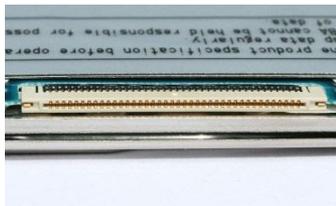


CFast - SATA 変換

全てSATA規格として測定できるため、フィクスチャを入手(または自作)していただければ測定可能

- LIF SATA
  - 携帯端末など1.8型HDDのインターフェース
  - ケーブルはFPCのみ

LIF SATAドライブ側コネクタ



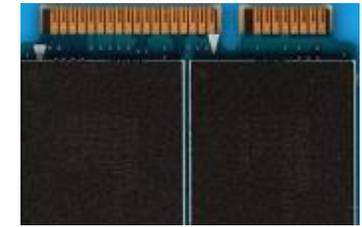
# SATAのフォームファクタ - 3

## ■ mSATA

- ノート/サブ・ノートPCのマザーボードとSSD(NANDフラッシュ・メモリ)のインタフェース規格
- PCIe Mini Card のフォームファクタ、SATAの電気規格を使用



mSATA ホスト側コネクタ



mSATAドライブ側コネクタ



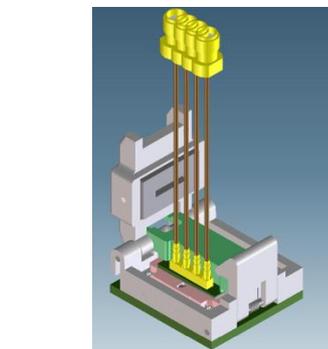
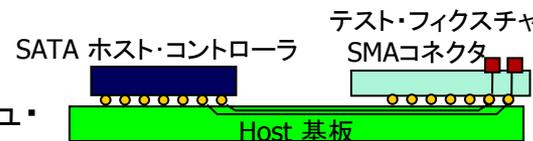
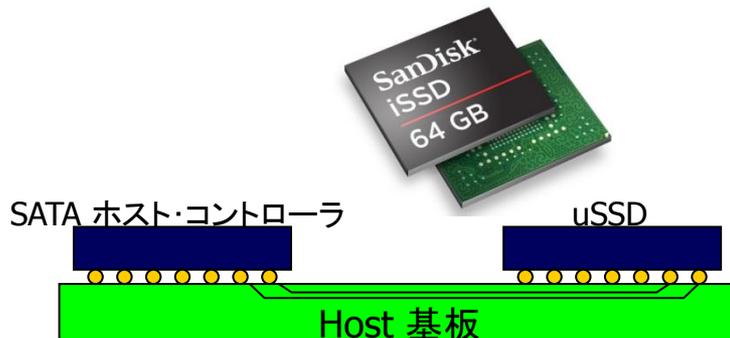
mSATA ホスト・テスト・フィクスチャ



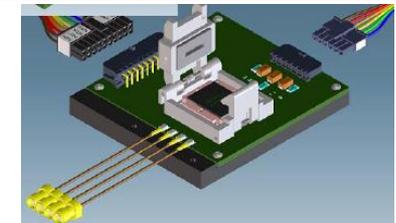
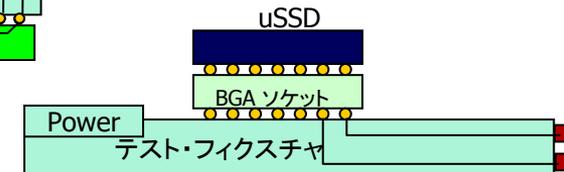
mSATA デバイス・テスト・フィクスチャ

## ■ SATA uSSD

- 組込ホスト用のアプリケーション
- ボードに実装するSSD(NANDフラッシュ・メモリ)のインタフェース規格
- SATAのコネクタ形状ではなく、BGAを採用



uSSDホスト・テスト・フィクスチャ



uSSDデバイス・テスト・フィクスチャ

全てSATA規格として測定できるため、フィクスチャを  
入手(または自作)していただければ測定可能

# SATAのフォームファクタ - 4

## SATA Express



### SATA Express

- SSDのスピードに対応すべく既存のPCIe-rev.3.0のインタフェース規格を採用(ホストはSATAインタフェースにも対応) 例: OCZ Technology社のRevoDrive x2は706MB/s
- PCI Express Rev.3.0 ECN「Separate Reference Clocks with Independent SSC(SRIS)」を適用
  - ケーブル接続ではリファレンス・クロックを使用しない
  - ダイレクト接続ではリファレンス・クロックは随機的
  - SSCの偏差は5000ppm以内(クロック: ±300ppm)

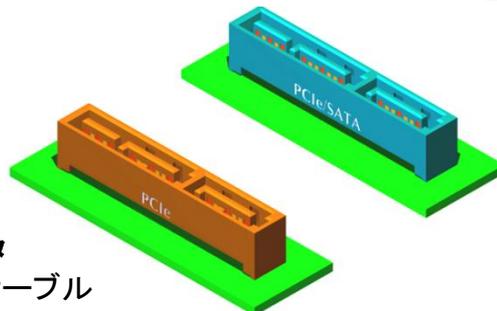
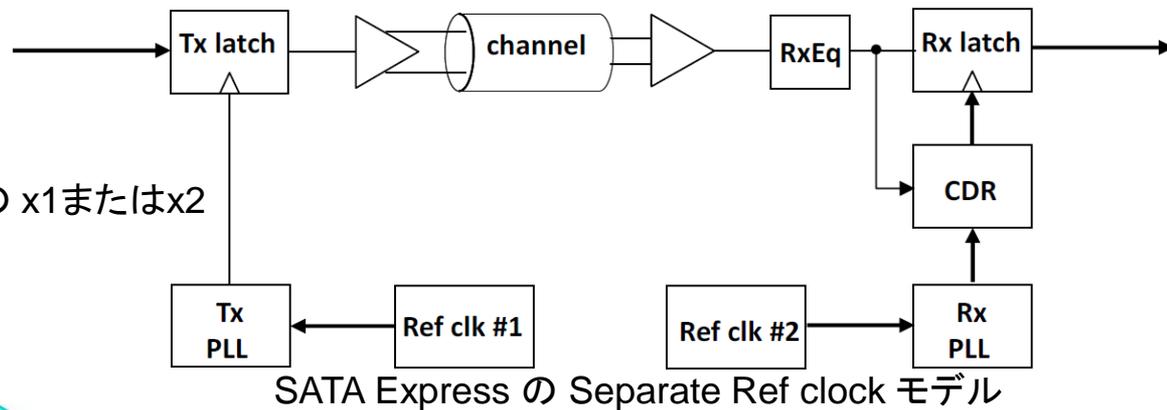
### NVME Express とクロスオーバー

### PCI Express Rev.3.0(8Gbps)のx1またはx2

- x1: 8Gbps → 1GB/s
- x2: 16Gbps → 2GB/s

または

### SATAのx2



### PCIe/SATA コネクタ

x2またはx1 PCIeケーブル、またはSATAケーブルを2本まで接続可能

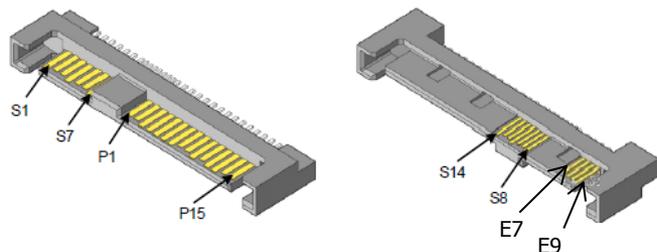
PCIe コネクタ  
x2またはx1 PCIeケーブル  
を接続可能

# SATAのフォームファクタ - 5

## SATA Express

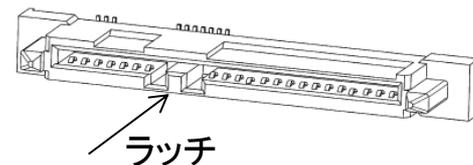
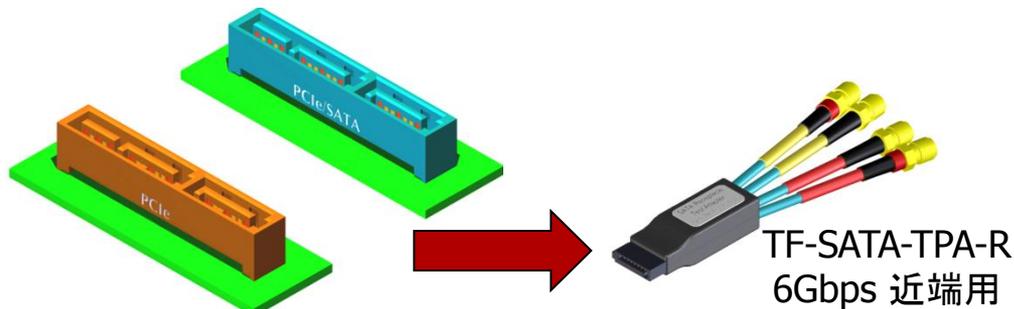
### ■ SATA Expressのテスト・フィクスチャ

- ドライブ側のフォームファクタはSASと同等 (E7~E9を除き)
- SASレセプタクル・タイプのテスト・フィクスチャを利用可能



- ホスト側のフォームファクタ  
プラグ・コネクタ(ケーブル接続用)はSATAと同等
- SATAレセプタクル・タイプのテスト・フィクスチャを利用可能

- レセプタクル・コネクタ(ダイレクト接続用)は、SASの形状に近いがラッチがあるためSASテスト・フィクスチャは挿入できず
- 専用テスト・フィクスチャを作成する必要あり



# SATAのフォームファクタ - 6

## M.2

### ■ M.2

- 片面で厚さ2.5mm以下、両面で3.65mm以下、mSATA(4.85mm)に比較して小型化

- 幅4種類、長さ8種類に11タイプ(ソルダー・イン3タイプ)

- 1216、2226、3026、1630、2230、3030、2242、3042、2260、2280、22110

- 様々な機能モジュールを想定

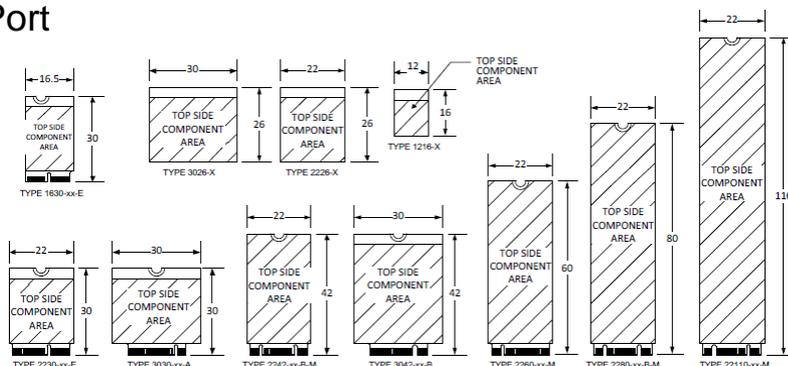
- Wi-Fi、Bluetooth、GPS、NFC、WiGig、WWAN(2G、3G、4G)

- SSD

- 上記を実現するために様々なインターフェースに対応

- PCI Express × 2または × 4、SATA × 1、DisplayPort
- USB2.0、USB3.0、SSIC (MIPI)
- SDIO
- UART、PCM/I<sup>2</sup>S、I<sup>2</sup>C

| 幅 (mm)  |    |    |    |    |    |    |     |
|---------|----|----|----|----|----|----|-----|
| 12      | 16 | 22 | 30 |    |    |    |     |
| 高さ (mm) |    |    |    |    |    |    |     |
| 16      | 26 | 30 | 38 | 42 | 60 | 80 | 110 |



WiGig: Wireless Gigabit

WWAN: Wireless Wide Area Network

# SATAのフォームファクタ - 7

## M.2

### ■ M.2

- SSD向けは、2230、2242、2260、2280、22110 の5タイプ
  - Socket2: PCI Express × 2またはSATA × 1
  - Socket3: PCI Express × 4またはSATA × 1



2280タイプの例  
Micron社M500\*1 M.2

- SSD対応はIntel 社の次世代チップセット
- テスト・フィクスチャ
  - Wilder Technologies 社 (<http://www.wilder-tech.com/>)
  - LUXSHARE-ICT 社 (<http://www.luxshare-ict.com/>)



M.2 SATA ホスト用テスト・フィクスチャ



|    |        |         |    |
|----|--------|---------|----|
| 74 |        |         | 75 |
| 72 | 電源     |         | 73 |
| 70 |        |         | 71 |
| 68 |        |         | 69 |
| 66 |        |         | 67 |
| 64 | モジュール  | モジュール   | 65 |
| 62 | キー     | キー      | 63 |
| 60 |        |         | 61 |
| 58 |        |         | 59 |
| 56 |        |         | 57 |
| 54 |        |         | 55 |
| 52 |        |         | 53 |
| 50 |        | GND     | 51 |
| 48 |        | SATA-R+ | 49 |
| 46 |        | SATA-R- | 47 |
| 44 |        | GND     | 45 |
| 42 |        | SATA-T+ | 43 |
| 40 |        | SATA-T- | 41 |
| 38 | DEVSLP | GND     | 39 |
| 36 |        |         | 37 |
| 34 |        |         | 35 |
| 32 |        |         | 33 |
| 30 |        |         | 31 |
| 28 |        |         | 29 |
| 26 |        |         | 27 |
| 24 |        |         | 25 |
| 22 |        |         | 23 |
| 20 |        |         | 21 |
| 18 |        |         | 19 |
| 16 | 電源     |         | 17 |
| 14 |        |         | 15 |
| 12 |        |         | 13 |
| 10 |        |         | 11 |
| 8  |        |         | 9  |
| 6  |        |         | 7  |
| 4  | 電源     |         | 5  |
| 2  |        |         | 3  |
|    |        |         | 1  |

Socket3のSATAピン

|    |        |          |    |
|----|--------|----------|----|
| 74 |        |          | 75 |
| 72 | 電源     |          | 73 |
| 70 |        |          | 71 |
| 68 |        | PEDET    | 69 |
| 66 |        |          | 67 |
| 64 | モジュール  | モジュール    | 65 |
| 62 | キー     | キー       | 63 |
| 60 |        |          | 61 |
| 58 |        |          | 59 |
| 56 |        |          | 57 |
| 54 |        | REFCLK + | 55 |
| 52 |        | REFCLK - | 53 |
| 50 |        | GND      | 51 |
| 48 |        | PE-R+0   | 49 |
| 46 |        | PE-R-0   | 47 |
| 44 |        | GND      | 45 |
| 42 |        | PE-T+0   | 43 |
| 40 |        | PE-T-0   | 41 |
| 38 | DEVSLP | GND      | 39 |
| 36 |        | PE-R+1   | 37 |
| 34 |        | PE-R-1   | 35 |
| 32 |        | GND      | 33 |
| 30 |        | PE-T+1   | 31 |
| 28 |        | PE-T-1   | 29 |
| 26 |        | GND      | 27 |
| 24 |        | PE-R+2   | 25 |
| 22 |        | PE-R-2   | 23 |
| 20 |        | GND      | 21 |
| 18 |        | PE-T+2   | 19 |
| 16 | 電源     | PE-T-2   | 17 |
| 14 |        | GND      | 15 |
| 12 |        | PE-R+3   | 13 |
| 10 |        | PE-R-3   | 11 |
| 8  |        | GND      | 9  |
| 6  |        | PE-T+3   | 7  |
| 4  | 電源     | PE-T-3   | 5  |
| 2  |        | GND      | 3  |
|    |        |          | 1  |

Socket3のPCIeピン



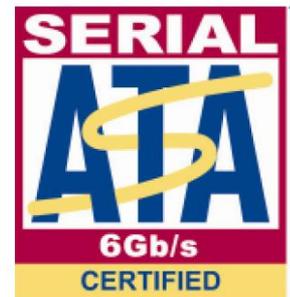
M.2 SATA デバイス用テスト・フィクスチャ

\* 1: [http://www.micron.com/~/media/Documents/Products/Product%20Flyer/m500\\_ssd\\_product\\_brief\\_lo.pdf](http://www.micron.com/~/media/Documents/Products/Product%20Flyer/m500_ssd_product_brief_lo.pdf)  
 \* 2: <http://www.goplextor.com/asia/index.php/news-a-events>

# SATAのコンプライアンス・テスト

- SATA-IO インターオペラビリティ・プログラム(事実上のコンプライアンス・テスト)
  - 規格適合性、互換性を確認するためのテスト
  - 年2回開催されるインターオペラビリティ・ワークショップで実施
    - 2013年5月に最新のIW#12とPF#17が開催される。
  - Allion社など民間規格認証企業でも受けられる

- コンプライアンス・テストに合格すると
  - インテグレーターズ・リストに登録される
  - サーティファイド・ロゴが取得できる



- インテグレーターズ・リストへの登録、サーティファイド・ロゴの取得のためにはコンプライアンス・テストを受ける必要がある
  - リストに登録する必要がなく、サーティファイド・ロゴを取得しないのであれば必要なし
  - ただし社内保証・製品保証のためには同等テストの実行を推奨

# SATAのコンプライアンス・テスト テスト仕様書

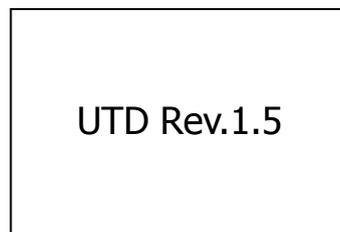
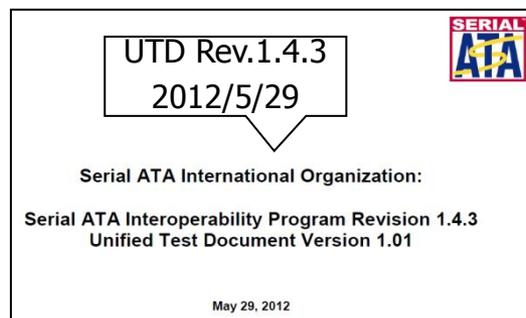
- テスト内容はInteroperability Program Unified Test Description (UTD)に規定
- 各計測機器ベンダーはこのドキュメントに従い、Method of Implementation (MOI、手順書)を作成
  - [http://www.serialata.org/developers/interop\\_14.asp](http://www.serialata.org/developers/interop_14.asp) よりダウンロード可能

--- SATA仕様書 ---

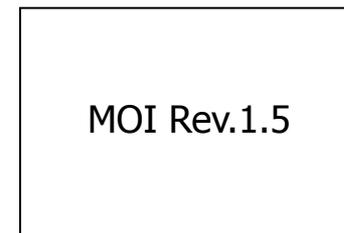
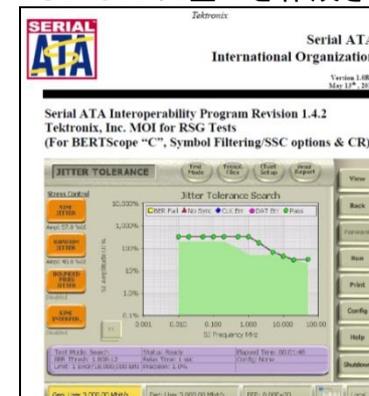


--- インターオペラビリティ・プログラム ---

UTD: SATA仕様書に基づき作成される



MOI: UTDに基づき作成される



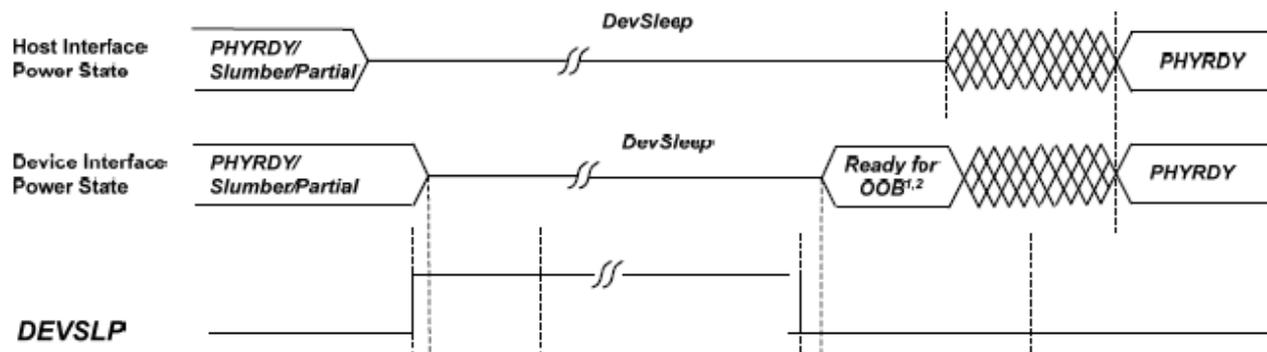
# SATAのコンプライアンス・テスト

## テスト仕様のアップデート( UTD rev.1.5 へ) - 1

- mSATA メカニカル・テストの追加 (M.2メカニカル・テスト仕様は進行中)

- DEVSLP 機能の追加

- 低消費電力化
- DEVSLPラインの追加



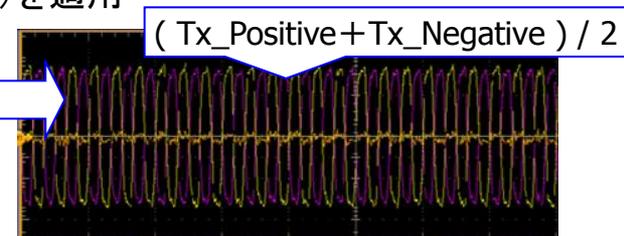
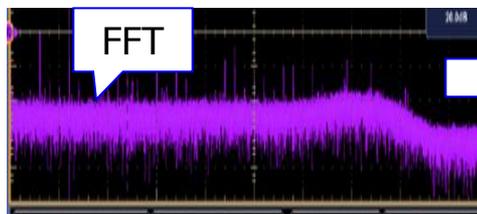
- RXTX-01~08 (インピーダンス、リターンロスなど)、TSG-02 (Rise/Fall 測定)、TSG-03 (Skew 測定) が Informative に変更される

- Pass/Fail に影響なし

- TSG-04 (AC コモンモード電圧) の測定

- Gen2に加えてGen3i Gen1u/2u/3u のPUT (Product Under Test) も測定対象に
- 200MHz ~ Bit Rate / 2 のフィルタ (Gen2: 1.5GHz、Gen3: 3GHz) を適用
- 判定基準

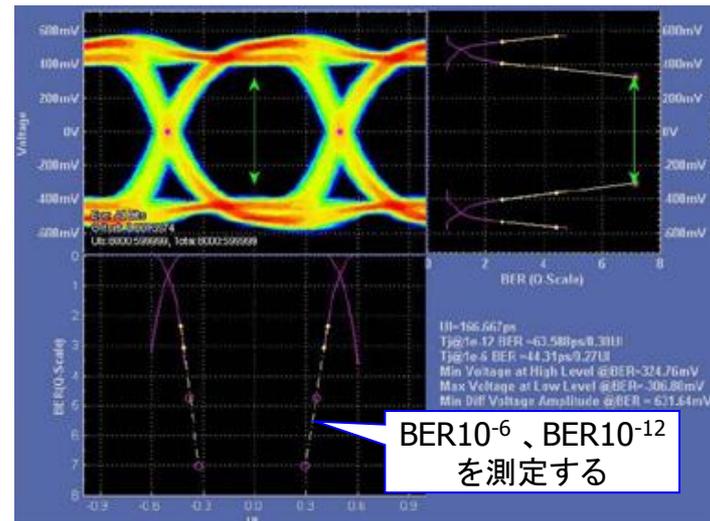
- Gen2i / Gen2m: 50mV
- Gen1u / Gen2u: 100mV
- Gen3i / Gen3u: 120mV



# SATAのコンプライアンス・テスト

## テスト仕様のアップデート(UTD rev.1.5 へ) - 2

- TSG-13(6Gb/s トランスミッタ・ジッタ)はECN39が適用された測定のみ
  - BER $10^{-6}$ 、BER $10^{-12}$ のTJ測定
    - BER $10^{-6}$ :  $< 0.46UI$ 、BER $10^{-12}$ :  $< 0.52UI$
  - 従来のテスト: トランスミッタ・ジッタ RJ と TJ(before / after CIC)  $< \text{measured RJ} \times 14 + 0.34UI$  は削除
  - 測定パターンはLBPのみ
    - HFTP/MFTP/LFTPはInformative
  - Gen3u ではCICを除去
- TSG-15(6Gbps最小電圧)
  - Gen3u ではCICを除去
- TSG-16(FFT法、6Gb/s ACコモンモード電圧)の測定が削除
  - TSG-04と同じ手法(タイム・ドメイン演算)に変更される
- RSG-01/02/03(レシーバ耐性テスト)のテスト方法追加(Gen1u/2u/3uのみ)
  - CICを挿入してジッタと電圧振幅調整後、CICを除去してテストを行う(スライド24参照)



# SATAのコンプライアンス・テスト

## ■ テスト内容

### – PHYクラス

- 一般要件 (PHY 1~4)、送信信号要件 (TSG 1~15)、アウト・オブ・バンド要件 (OOB 1~7)

- トランスミッタ要件 (TX 1~6)、レシーバ要件 (RX 1~6)\*1

- 受信信号要件 (RSG 1~3、RSG 5、6)

### – CabConクラス

- ケーブル・アセンブリ・メカニカル (MCI-1~5)、
- ケーブル・アセンブリ・電気リカル (SI-1~9)
- デバイス・メカニカル (MDI-1~2)、(MDP-1~2)

### – Digital\_Tests

### – System\_Interoperability

オシロスコープ/  
信号発生器

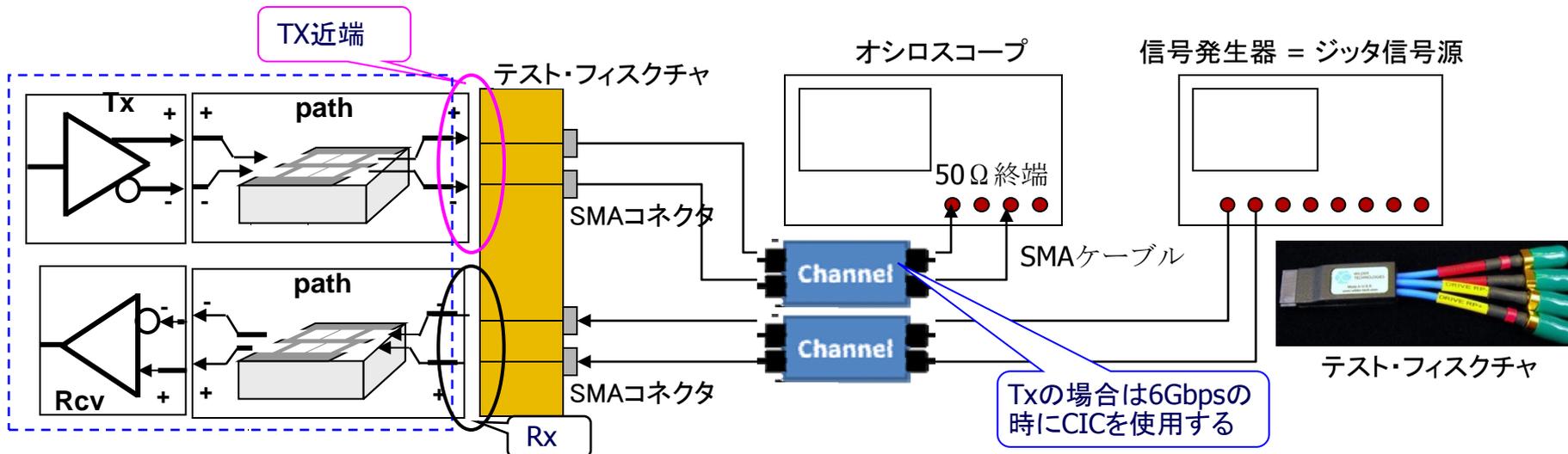
サンプリング・オシロスコープ/TDR

ジッタ信号発生器

\*1 UTD Rev.1.4.3から参考測定 (Pass/Failに影響無)に変更される

# コンプライアンス・テスト(インターオペラビリティ・プログラム)のプロービング

- トランスミッタ(Tx)
  - 近端での信号取り込みのみ(遠端の取込みは不要)
- レシーバ(Rx)
  - レシーバ端でジッタ/振幅耐性テストの信号の校正を行い、DUTへ入力する
- CIC(Compliance Interconnect Channel)の適応
  - 規格で規定された最大損失の特性を持った伝送路を経由したテストを実施する
  - トランスミッタ: Gen3i のテストに使用
  - レシーバ: GenXu 以外のスピードのテストに使用、GenXu はテスト信号校正の時のみ使用(テスト時は除外)
  - オシロスコープや任意波形ジェネレータのソフトウェアで処理することも可能
- プロービングはSMA接続 ⇒ 装置単体でテストを行う → テスト・モードが必要になる



# SATA コンプライアンス・テストの課題 - 1

## テスト・モードへの設定

テスト・モードに設定できない  
DUTはコンプライアンス・テスト  
が実施できない

- 測定項目によってパターンが規定されている ⇒ テスト・モードに設定して固有のパターンを出力させる

- HFTP (High Frequency Test Pattern): 1010101010 1010101010b
- MFTP (Mid Frequency Test Pattern): 1100110011 0011001100b
- LBP (Lone bit pattern) : 001101101111101000010...
- LFTP (Low Frequency Test Pattern): 0111100011 1000011100b

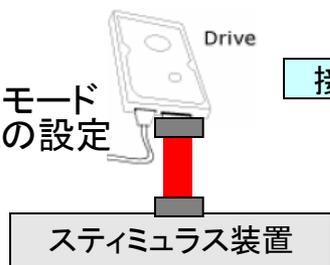
|                |                          |
|----------------|--------------------------|
| 差動電圧出力         | HFTP、MFTP、LBP<br>or LFTP |
| 立上り/立下り時間      | LFTP                     |
| ACコモン・モード信号テスト | MFTP                     |
| 差動スキュー         | HFTP、MFTP                |

テスト項目と必要になるパターンの例

### 手間のかかる作業

- スティミュラス装置(プロ・アナのエキササイザなど)によりテスト・モードに設定するためのコマンド送付
- BIST-L: リタイムド・ループバック
  - DUTのレシーバに入力した信号と同じパターンがトランスミッタから出力される

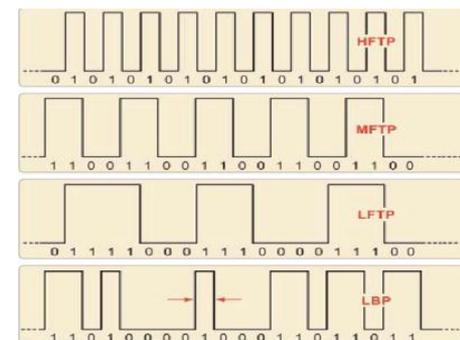
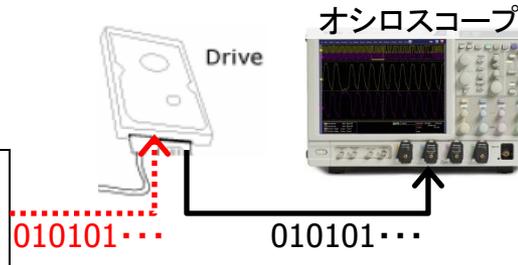
①  
テスト・モード  
BIST-Lの設定



接続切り替え

測定

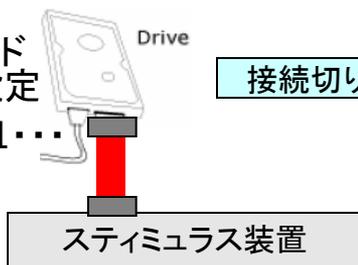
パターン・ジェネレータ  
010101...



各種テスト・パターン

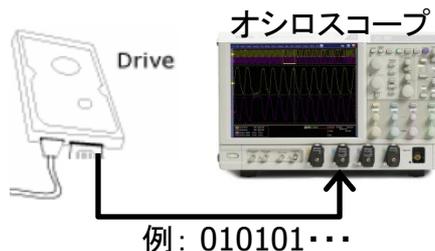
- BIST-T: トランスミット・オンリ・モード
  - スティミュラス装置でDUTに設定したパターンがトランスミッタから連続出力される

②  
テスト・モード  
BIST-Tの設定  
例: 010101...  
に設定



接続切り替え

測定



③レジスタに直接アクセスして、BIST-LまたはBIST-Tに設定する方法

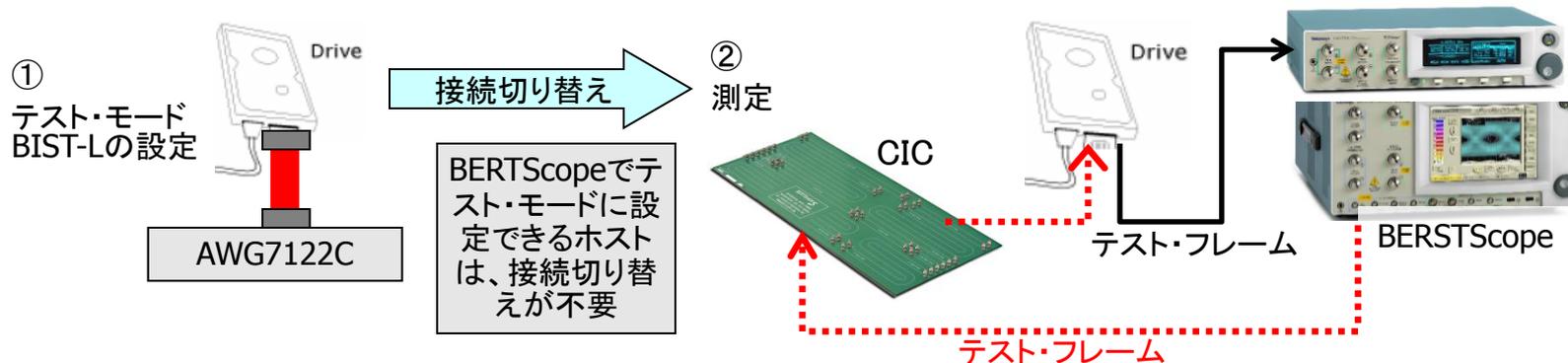
# テスト・モードへの設定 – 当社のソリューション

- AWG7000Cシリーズ任意波形ジェネレータによる、テスト・モードへの設定と測定
  - 手間いらずの作業、接続切替え不要
  - 任意波形ジェネレータからテスト・モード(BIST-L)に設定するためのコマンドを送出したのち、固有のパターンを連続出力させる
  - BIST-L: リタイムド・ループバック
    - DUTのレシーバに入力した信号と同じパターンがトランスミッタから出力される

AWG任意波形ジェネレータ:  
テスト・モード(BIST-L)の設定と  
固有パターンの送出



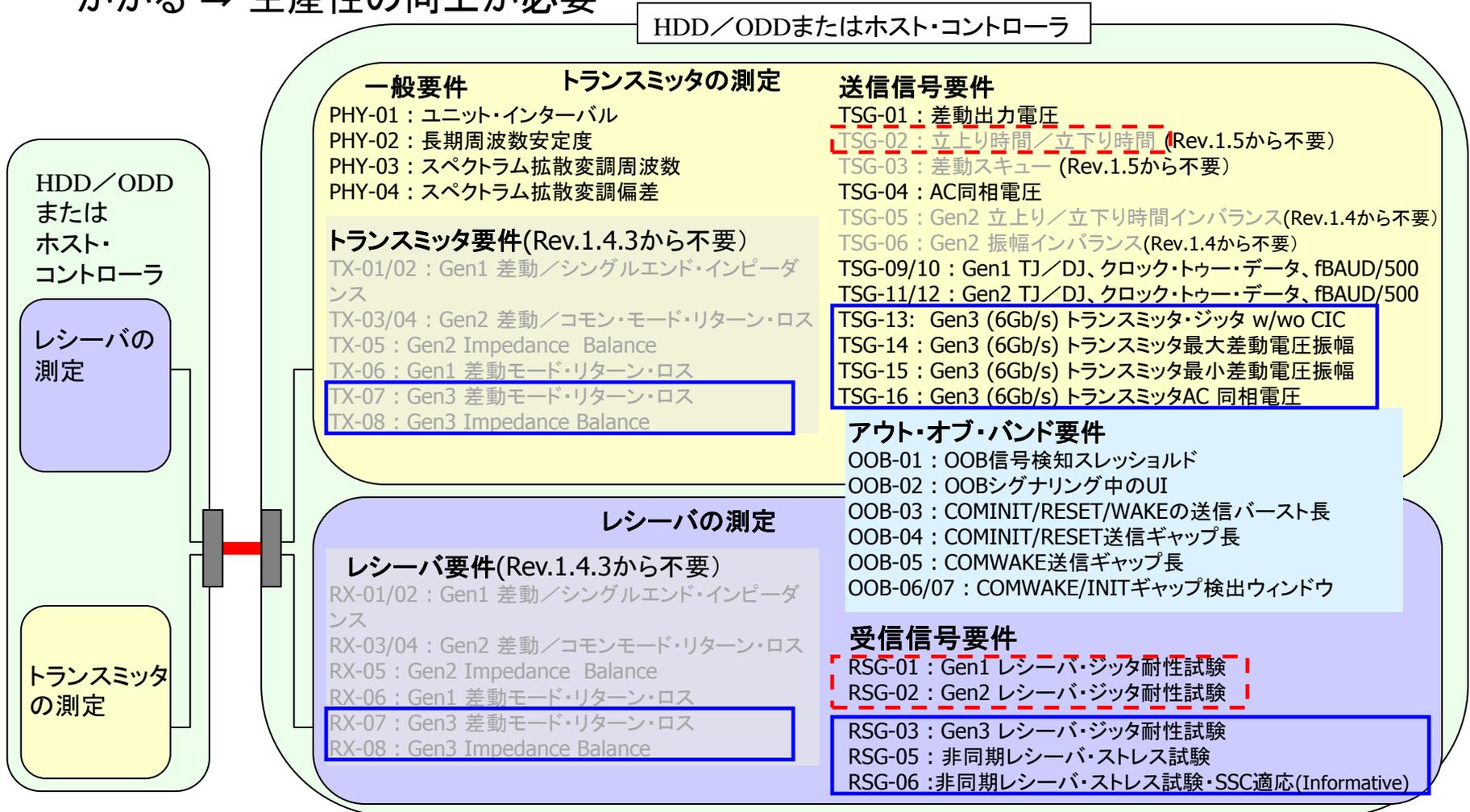
- BERTScope による測定では
  - AWG7000Cシリーズによりデバイスをテスト・モードへ設定する



# SATA コンプライアンス・テストの課題 - 2

## 多大な測定項目

- トランスミッタ(PHY/TSG/OOB)、レシーバ(RSG)合計25項目の測定に多大な時間がかかる ⇒ 生産性の向上が必要



Rev.1.4から測定Methodが変更された項目

Rev1.4から追加された項目

# 多大な測定項目 – 当社のソリューション

## ■ TekExpress SATA 自動コンプライアンス・テスト・アプリケーション

### ▶ 簡単操作

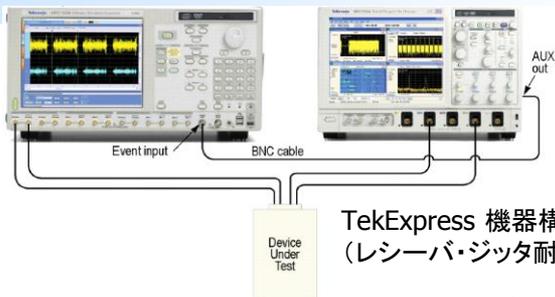
- 世界初、SATA Gen1/Gen2/Gen3 のための完全自動化コンプライアンス・テスト
- ワン・ボタンでコンプライアンス・テストの設定、実行、合否判定まで可能

### ▶ 効率的

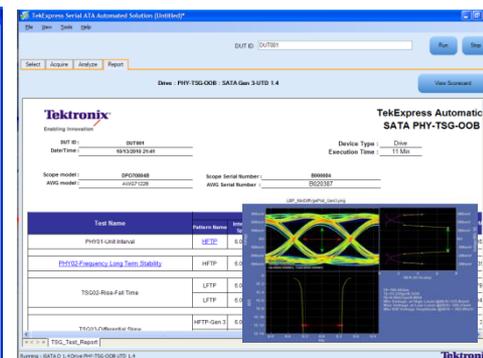
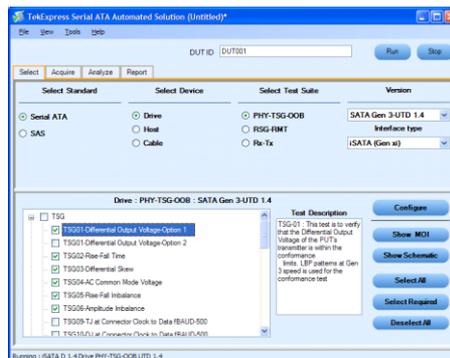
- テスト時間の削減
- 計測器の設定は自動化

### ▶ 統合システム

- 当社計測器(オシロスコープなど)とサードパーティの機器(フレーム・エラー・アナライザなど)を統合制御可能
- 将来の規格のコンプライアンス・テストに対応可能なモジュラ・プラットフォーム



TekExpress 機器構成例  
(レシーバ・ジッタ耐性テスト)



| 従来の手法   | TekExpress  |
|---|---|
| <ul style="list-style-type: none"> <li>■ 機器は個々に設定</li> </ul>                          | <ul style="list-style-type: none"> <li>■ 設定、制御は自動</li> </ul>                                      |
| <ul style="list-style-type: none"> <li>■ <u>テスト結果は手作業でスコア・カードにまとめる</u></li> </ul>     | <ul style="list-style-type: none"> <li>■ <u>テスト結果は合否判定された上で自動的に表示、さらにスコア・カードへ自動記入</u></li> </ul>  |
| <ul style="list-style-type: none"> <li>■ <u>DUTの設定(テスト・モード)は別作業</u></li> </ul>        | <ul style="list-style-type: none"> <li>■ <u>DUTの設定(テスト・モード)は計測器の設定といっしょに実行(自動化)</u></li> </ul>    |
| <ul style="list-style-type: none"> <li>■ それぞれのテスト波形データを保存する場合は手動作業が必要</li> </ul>      | <ul style="list-style-type: none"> <li>■ それぞれのテスト波形データは自動保存され、将来のレポート/比較のためにデータベース化できる</li> </ul> |
| <ul style="list-style-type: none"> <li>■ SATAインターオペラビリティ・プログラムにかかる時間は5~7時間</li> </ul> | <ul style="list-style-type: none"> <li>■ すべてのSATAインターオペラビリティ・プログラムは2時間以内に完了</li> </ul>            |

# SATA コンプライアンス・テストの課題 - 3

多くの機材(アクセサリ)と手間がかかる手順を必要とするレシーバー・テスト

## ■ 必要になる機材

- ジッタ・ジェネレータ、ジッタ振幅／電圧振幅校正機器、スティミュラス装置、CIC(Compliance Interconnect Channel)<sup>\*1</sup>、フレーム・エラー・アナライザ
- \* 1: Gen1u/2u/3u の測定はCIC を適用してテスト信号を校正した後、CICを除去してテストを行う

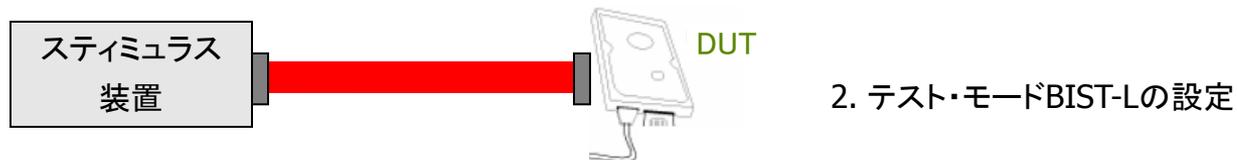
## ■ 接続ミスが発生しやすく、段取り時間が増加する

- 一般的なレシーバ・テストの手順

### 1. オシロスコープによるジッタ振幅、電圧振幅の校正



### 2. テスト・モード(BIST-L)の設定



### 3. DUTにジッタ・ジェネレータとフレーム・エラー・アナライザを接続し、フレーム・エラー(CRCエラー)を確認する



Gen1u/2u/3u の測定はCIC を適用してテスト信号を校正した後、CICを除去してテストを行う

# 多くの機材(アクセサリ)と手間のかかる手順を必要とするレシーバ・テスト – 当社のソリューション

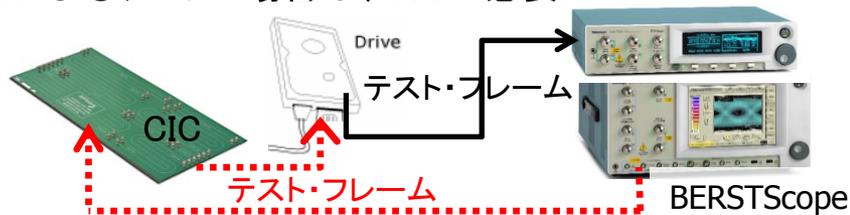
- AWG任意波形ジェネレータによるスティミュラス装置とCICのエミュレーション、フレーム&ビット・エラー・ディテクタ内蔵オシロスコープによるフレーム・エラーの確認
    - 必要になる機材: ジッタ・ジェネレータとオシロスコープのみ
  - スマートなテスト機器構成で、トランスミッタ・テストと共通な接続で測定できる
    - 接続ミスが無くなるうえ、段取り時間も削減できる
    - AWGとオシロスコープのフレーム&ビット・エラー・ディテクタによるレシーバ・テストの手順
1. オシロスコープによるジッタ振幅、電圧振幅の校正



2. テスト・モード(BIST-L)の設定とフレーム・エラーの確認は共通の機器構成



3. BERTScopeによるテストの場合は、CICが必要



# SATA Express、M.2 の測定について

## ■ SATA Express

- ホスト
  - SATA と PCIe 双方に対応 -> IFDet ピンにより選択 (High-PCIe、Low-SATA)
  - PCIeのテストには、P4 ピンをプルアップする
- デバイス
  - SATAインタフェースまたはPCIeインタフェース
- データ信号のピン配置はSATA と PCIe(x1)は共通なため、テスト・フィクスチャの共用可能
- PCIe(x2)のテスト・フィクスチャはSATAに使用可能



## ■ M.2

- ホスト
  - SATA と PCIe 双方に対応 -> PEDETピンにより選択 (High-PCIe、GND-SATA)
  - PCIeのテストには、P69 High に設定
- デバイス
  - SATAインタフェースまたはPCIeインタフェース
- PCIe(x2)、PCIe(x4)のデータ信号のピン配置はSATAのデータ信号ピンを包含しているためPCIeのフィクスチャをSATAに共用可能



# PCIeの測定 - 1

## コンプライアンス・テスト (CEM Specification)

CEM=Card ElectroMechanical

### 測定内容

- Tx 信号品質テスト
- Tx プリセット・テスト
  - Gen1:1プリセット、Gen2:2プリセット、Gen3:11 プリセット
  - 合計14プリセットのトグルが必要

### 測定ソフトウェア

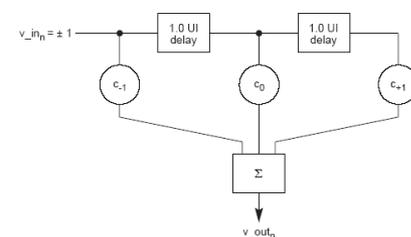
- SigTest

### テスト・フィクスチャ

- SATA Express、M.2用のテスト・フィクスチャを用意

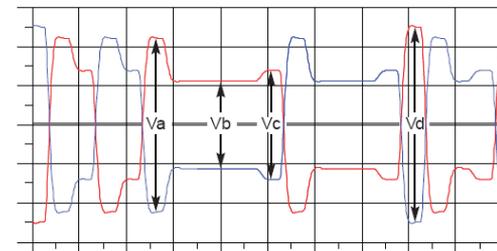
### 信号(プリセット)のトグルが必要

- 従来のPCIe の測定では、テスト・フィクスチャ (CLB、CBB) がトグル用の信号 (クロック・バースト) を出力する仕組みを持つ
- M.2 は小型のためテスト・フィクスチャに信号トグルの仕組みを持たせることが厳しい
- テスト・フィクスチャ経由で、クロック・バースト・ジェネレータ (任意波形ジェネレータなど) の信号を被測定物のレシーバに直接入力



$$v_{out}[n] = v_{in}[n]c_{n-1} + v_{in}[n]c_n + v_{in}[n+1]c_{n+1}$$

$$|c_{-1}| + |c_0| + |c_1| = 1 \quad c_{-1} \leq 0 \quad c_1 \leq 0$$



$$\text{De-emphasis} = 20 \log_{10} V_b/V_a$$

$$\text{Preshoot} = 20 \log_{10} V_c/V_b$$

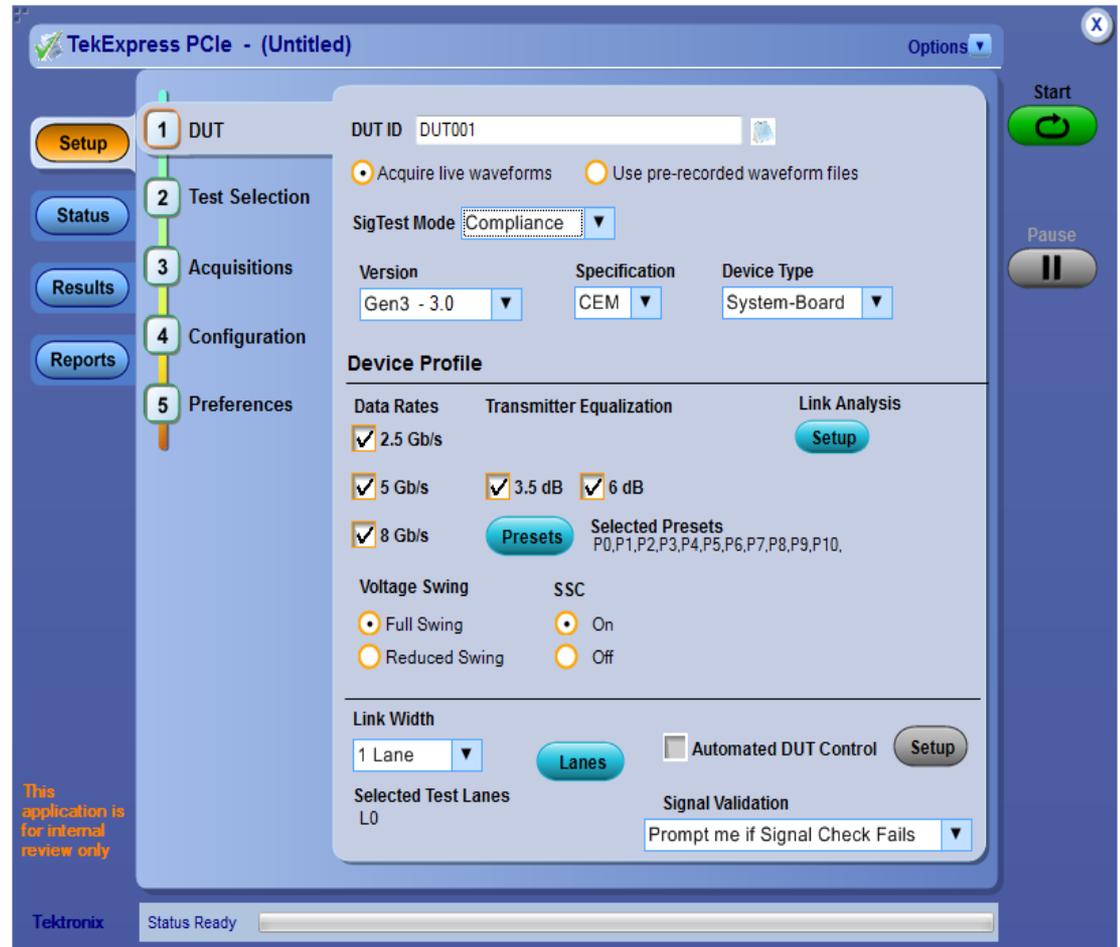
$$\text{Boost} = 20 \log_{10} V_d/V_b$$

| Preset Number | Preshoot (dB) | De-emphasis (dB) |
|---------------|---------------|------------------|
| P4            | 0.0           | 0.0              |
| P1            | 0.0           | -3.5 ± 1 dB      |
| P0            | 0.0           | -6.0 ± 1.5 dB    |
| P9            | 3.5 ± 1 dB    | 0.0              |
| P8            | 3.5 ± 1 dB    | -3.5 ± 1 dB      |
| P7            | 3.5 ± 1 dB    | -6.0 ± 1.5 dB    |
| P5            | 1.9 ± 1 dB    | 0.0              |
| P6            | 2.5 ± 1 dB    | 0.0              |
| P3            | 0.0           | -2.5 ± 1 dB      |
| P2            | 0.0           | -4.4 ± 1.5 dB    |
| P10           | 0.0           | See Note 2.      |

# PCIeの測定 - 2

## DSA70000シリーズ Opt.PCE3: テストの自動化

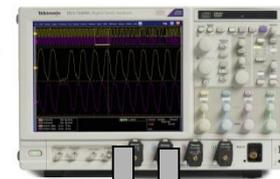
- TekExpress による PCIe Tx コンプライアンス・テストの自動化
  - オシロスコープと DUT の設定
  - 異なるプリセットとスピード(2.5/5/8Gbps)のトグル (トグル信号出力ジェネレータの自動制御)
  - 被測定信号の保存
  - SigTest の制御
  - カスタム・レポート



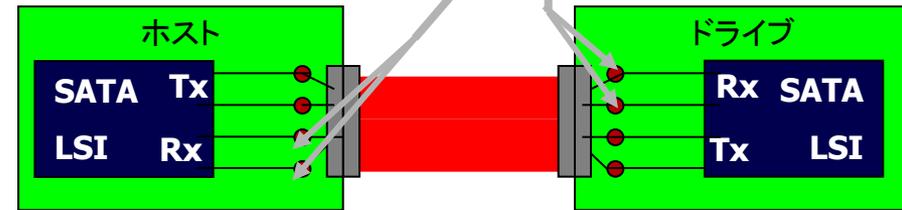
# テスト・モードに設定できないDUTの場合は？

実リンク(IDLE)中の信号測定・デバッグを行いたい...

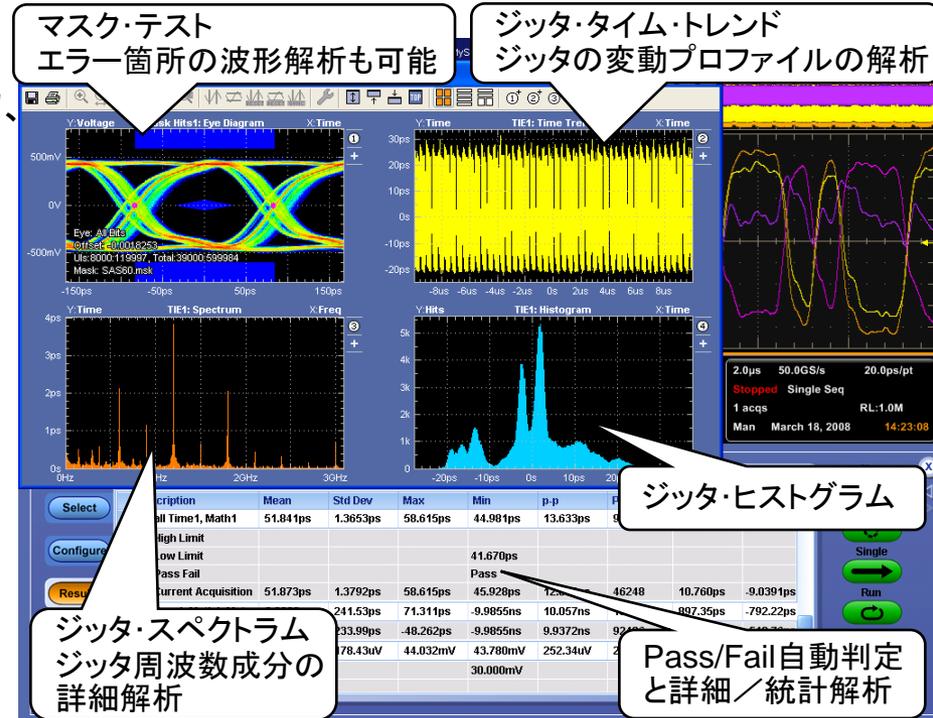
オシロスコープ



プローブ



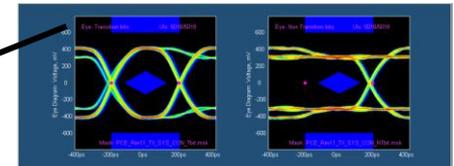
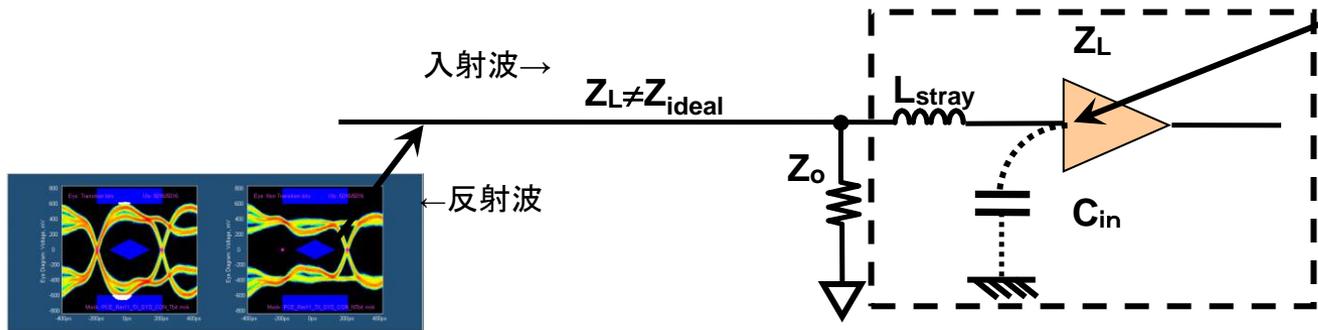
- テスト・モードに設定できないDUT
  - コンプライアンス・テストができない
- ドライブとホストの実インタフェースの信号を差動プローブでオシロスコープに取込む
- DPOJETジッタ&アイ・ダイアグラム解析アプリケーションによる各種検証・評価とデバッグ
  - アイ・ダイアグラムとジッタ・タイムトレンド・グラフ、ジッタ・スペクトラムなどの同時表示による解析
  - Pass/Fail自動判定とHTML形式のレポート
  - 99項目の測定項目の登録と独立に設定可能な測定条件(PLLやフィルタ設定など)
    - 元信号と演算後(例えばフィルタ適用後)のアイ、ジッタ・タイムトレンドの同時評価
  - アイ幅@BER、アイ高さ@BER、差動クロスオーバー
  - 有界非相関ジッタ(BUJ:Bounded Uncorrelated Jitter)の測定
    - クロストーク起因のジッタ課題を解決
- 実インタフェースの測定やデバッグに最適な高性能差動プローブを使用



# 差動プローブによる観測の注意点

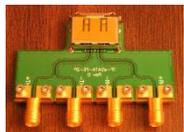
## 実デバイスでの規定・測定の問題点

- プローブを使っでの測定。受信端のアイがエラーとなる。本当にエラーか？
- 実デバイス環境ではデバイス入力の容量により、高周波領域でのインピーダンスが低下
  - 伝送路との不整合をリターン・ロスで仕様
- その結果、
  - 規格は一般的に理想終端 ( $50\Omega$ ) での仕様のため、それに比較して信号振幅が変動 (一般的に下がる)
  - 伝送路の途中にプロービングした場合、入射波に対して反射波が重畳

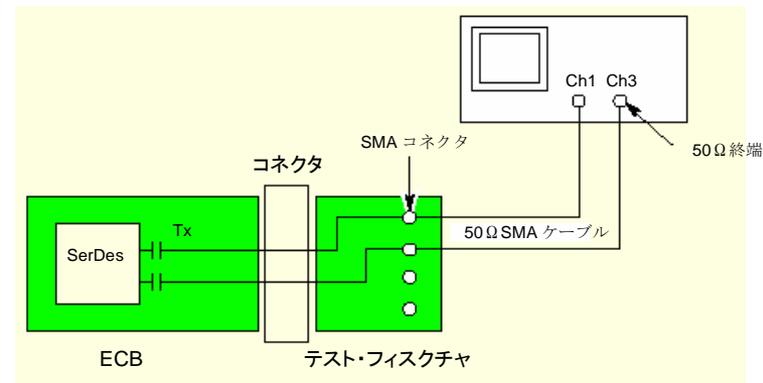


- 仕様は  $50\Omega$  終端として規定
- レシーバ接続状態ではない

- ゆえにコンプライアンス・テストでは実デバイスではなく、理想終端で測定
  - オシロスコプの  $50\Omega$  入力で終端
  - テスト・フィクスチャを併用
  - デバッグや参考測定ではプローブを使用



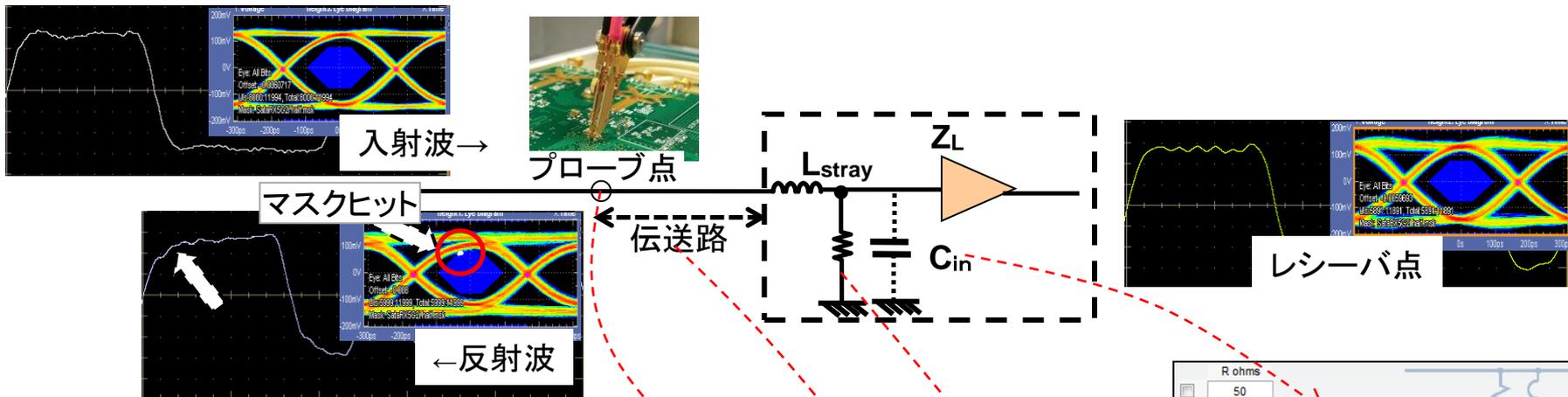
市販テスト・フィクスチャ例 (SATA、DisplayPort、PCI Express)



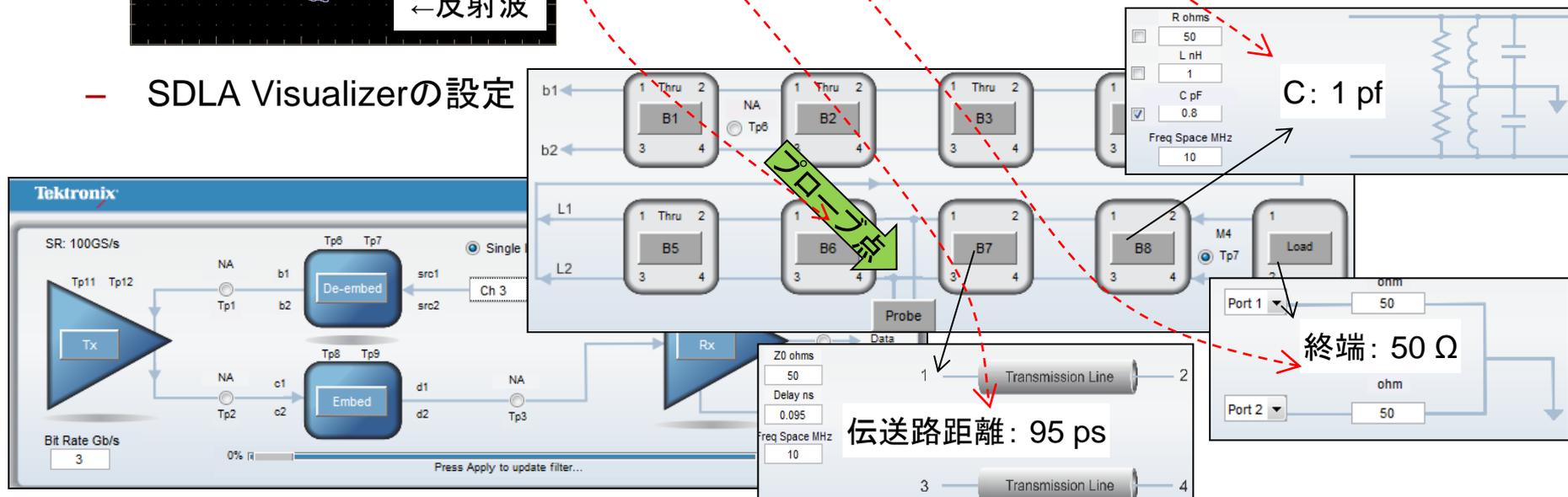
# 実デバイス入力容量の反射除去

## シリアル・データ・リンク解析ビジュアライザ (SDLA Visualizer) による反射除去

- 実デバイスの入力容量による反射を除去して実デバイス・レシーバ点の信号をシミュレーション
  - 観測したいのは実デバイス・レシーバ点の信号 -> 伝送路の途中で観測した時の反射を除去



### SDLA Visualizerの設定

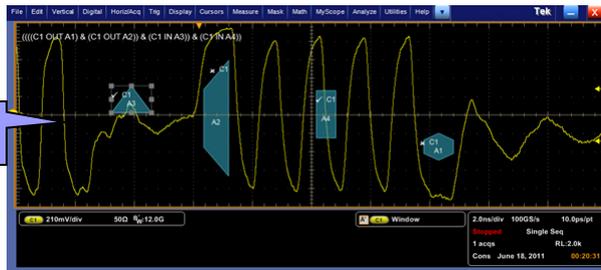


# 解析機能

## トリガ機能

- ハードウェア・トリガ2レベル、ビジュアル・トリガ、サーチ・トリガによる、合計4レベルのトリガ設定

ビジュアル・トリガの例



- ハードウェア・トリガの例：パルス幅トリガ
  - SATAのような複数のギャップ間隔が存在する信号に対して、目的の信号を確実に捕捉する

- ハードウェアによるプロトコル・トリガ
  - 発生頻度の低い異常現象を捕捉可能

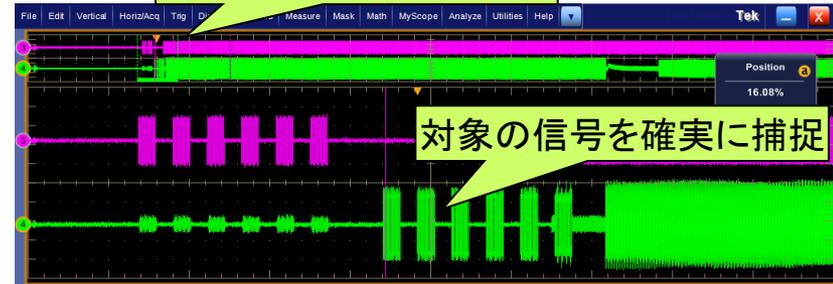
プリミティブ・リストから選択

キャラクタの指定

ビットパターンの指定

リアルタイム・プロトコル・トリガ機能を備えた業界唯一のオシロスコープ

複数ギャップ間隔の存在



パルス幅・トリガの例

パルス幅の指定が、～以上と～以下同時にできる

パルス幅・トリガの設定画面

# 解析機能

## プロトコル・トリガとデコード: リアルタイム・トリガによるコマンド・エラーの解析

- ホストとドライブの通信にCRCエラーが発生・・・ホストやドライブのR\_ERRやSOFプリミティブにトリガを設定
  - CRCエラー発生時のドライブとホストの信号解析(アナログとプロトコル)が可能
  - ハードウェア・トリガのため、1時間に1回など、発生頻度が低くてもトリガ可能

Protocol Decode Event Table

| Index | Start Time | Type      | Dword    | Error/Warning |
|-------|------------|-----------|----------|---------------|
| 216   | -2.12u     | Primitive | X_RDY-   |               |
| 217   | -2.10u     | Primitive | X_RDY-   |               |
| 218   | -2.09u     | Primitive | X_RDY-   |               |
| 219   | -2.08u     | Primitive | X_RDY+   |               |
| 220   | -2.06u     | Primitive | X_RDY-   |               |
| 221   | -2.05u     | Primitive | X_RDY+   |               |
| 222   | -2.04u     | Primitive | X_RDY-   |               |
| 226   | -1.98u     | Primitive | X_RDY+   |               |
| 227   | -1.97u     | Primitive | SOF+     |               |
| 228   | -1.96u     | Data      | D576C2C2 |               |
| 229   | -1.94u     | Data      | 22F96C55 |               |
| 230   | -1.93u     | Data      | 260942EF |               |
| 231   | -1.92u     | Data      | C4363B76 |               |
| 232   | -1.90u     | Primitive | EOF-     |               |
| 233   | -1.89u     | Primitive | WTRM+    |               |

Protocol Decode Event Table

| Index | Start Time | Type      | Dword    | Error/Warning |
|-------|------------|-----------|----------|---------------|
| 359   | -213.33n   | Data      | 29CEA4F2 |               |
| 360   | -200.01n   | Data      | 38B40D7D |               |
| 361   | -186.68n   | Data      | FAD43E72 |               |
| 362   | -173.33n   | Data      | F4C4F4   |               |
| 363   | -160.00n   | Data      | 9F11F2   |               |
| 364   | -146.67n   | Data      | 31A372   |               |
| 365   | -133.33n   | Data      | 8BD905   |               |
| 366   | -120.00n   | Data      | 6E8E64   |               |
| 367   | -106.66n   | Data      | B2644600 |               |
| 368   | -93.33n    | Data      | EED2A581 |               |
| 369   | -79.99n    | Data      | 8644A45C |               |
| 372   | -39.99u    | Data      | EC00DE0F |               |
| 373   | -26.66n    | Primitive | R_ERR-   |               |
| 374   | -13.33n    | Primitive | R_ERR+   |               |
| 375   | 9.78p      | Primitive | CONT-    |               |
| 376   | 13.34n     | Data      | C2F7A8B4 |               |
| 377   | 26.68n     | Data      | D248C351 |               |
| 378   | 40.00n     | Data      | 4352EB37 |               |
| 379   | 53.34n     | Data      | ACD0F761 |               |
| 380   | 66.67n     | Data      | A1E9E3A7 |               |
| 381   | 80.00n     | Data      | DF26A910 |               |
| 382   | 93.34n     | Data      | D9F2FE71 |               |
| 383   | 106.67n    | Data      | 8E492C64 |               |
| 384   | 120.01n    | Data      | 53B09E7A |               |
| 385   | 133.34n    | Data      | CC86AB06 |               |

Trigger Setup

Trigger On: 8b/10b Word

Character 1: K28.3, Character 2: D21.5, Character 3: D22.2, Character 4: D22.2

Pattern: 1100001100 | 1010101010 | 0110100101 | 0110100101

SOFの後フレーム・  
パケットに異常が・・・

信号レベル、ジ  
ッタなどの問題

R\_ERR によるトリガの例  
SOFによるトリガも可能

R\_ERRでトリガ

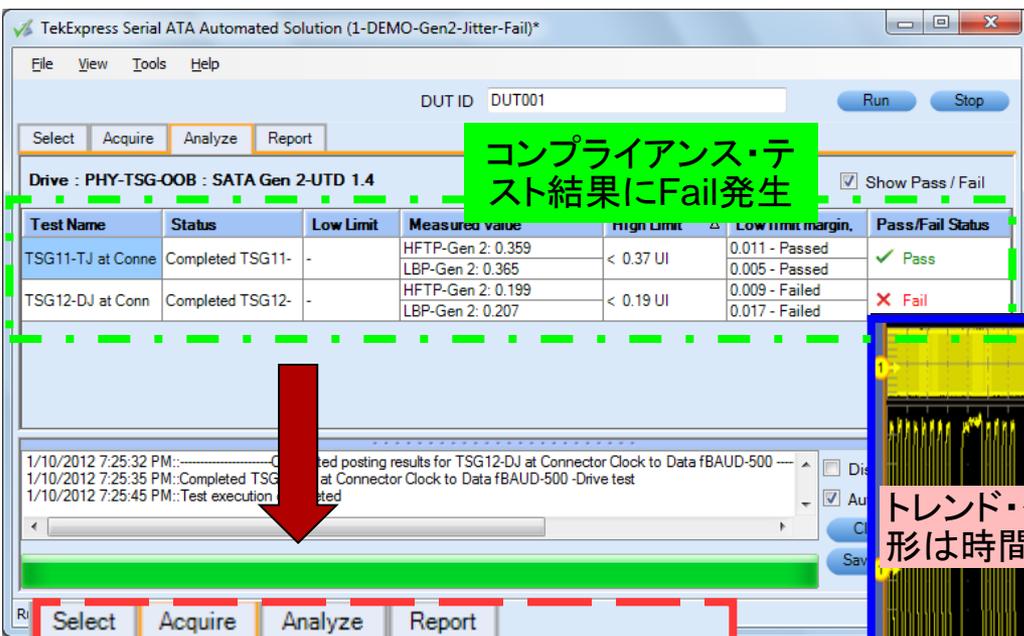
# 解析機能

## DPOJETによるコンプライアンス・テストとデバッグのシームレスなユーザ・インターフェース

### コンプライアンス・テストでエラーした波形の詳細解析

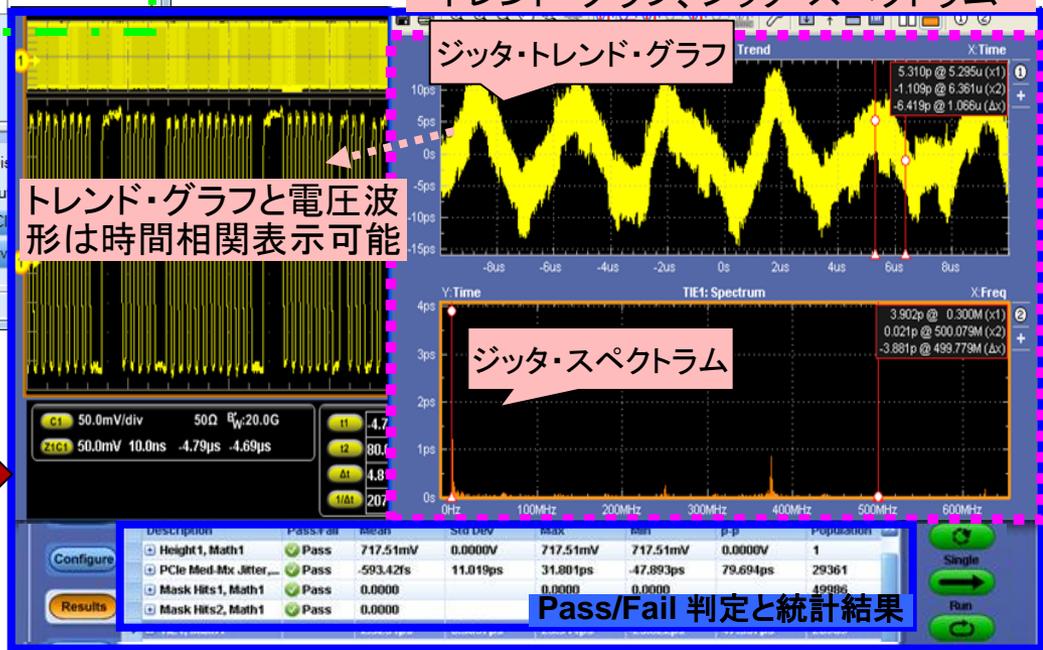
- HDDに保存された波形データにより、詳細解析が可能

- 統計解析、各種ジッタ・トレンド・グラフ、ジッタ・スペクトラムによる原因究明
- トレンド・グラフと電圧波形の時間相関表示による解析
  - 障害波形に関連する別チャンネルの信号の影響を確認



コンプライアンス・テスト結果にFail発生

### DPOJETによるジッタ解析デバッグ例 トレンド・グラフ、ジッタ・スペクトラム

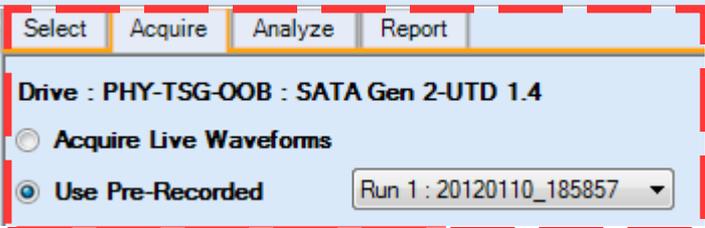


トレンド・グラフと電圧波形は時間相関表示可能

ジッタ・トレンド・グラフ

ジッタ・スペクトラム

Pass/Fail 判定と統計結果



Pre-Recorded: HDDに保存された波形を指定

# 解析機能

## ビット・エラー・ファインダー とプロトコル・デコードの融合

- マスク・テストでエラーが発生した箇所の波形データの詳細解析
  - アナログ歪、ノイズなどによる障害の識別
  - 電圧波形との時間相関表示が可能: 障害波形に関連する別チャンネルの信号の有無を確認
- アナログ信号およびプロトコルの動きを同時に表示
  - 異常プロトコル出現時の波形データ解析
- マスク・テスト・フェイル時のプロトコル確認

| Index | Start Time | Type      | Dword             | Error/Warning    |
|-------|------------|-----------|-------------------|------------------|
| 453   | 1.04u      | Primitive | X_RDY+            |                  |
| 454   | 1.06u      | Primitive | X_RDY-            |                  |
| 455   | 1.07u      | Primitive | Unknown Primitive | Dword: Dispar... |
| 456   | 1.08u      | Data      | D576C2C2          |                  |
| 457   | 1.10u      | Data      | 22F96C55          |                  |
| 458   | 1.11u      | Data      | 260942EF          |                  |
| 459   | 1.12u      | Data      | C4363B76          |                  |
| 460   | 1.14u      | Primitive | EOF-              |                  |
| 461   | 1.15u      | Primitive | WTRM+             |                  |

Unknown Primitive発生

期待値通りのプロトコルとその波形データ

SOF発生

R\_IPで応答

プロトコル異常とその波形データ

マスク・ヒット波形と他チャンネル波形の時間相関表示

R\_IP応答なし

マスク・テストFail 時の波形データ

# 当社製品例

## DPO70000Cシリーズ デジタル・フォスファ・オシロスコープ DSA70000Cシリーズ デジタル・シリアル・アナライザ

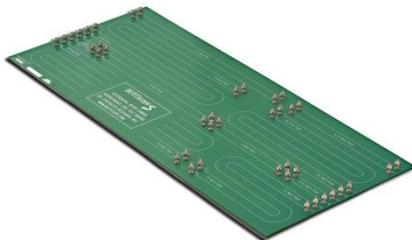
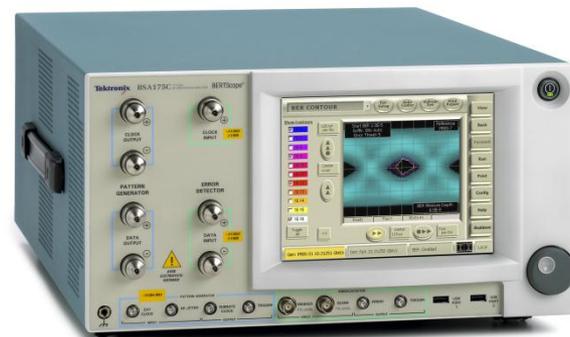
| 型名                      | DSA72004C型<br>DPO72004C型   | DSA71604C型<br>DPO71604C型 | DSA71254C型<br>DPO71254C型 | 投資効率を最大化:購入後でも周波数帯域アップグレード可能<br>2ch同時 最高100GS/s、更に進化した低垂直軸ノイズと優れた有効ビット |
|-------------------------|--|--------------------------|--------------------------|--|
| 最高周波数帯域                 | 20GHz/18GHz  | 16GHz                    | 12.5GHz                  |  |
| 10-90%立上り時間             | 19ps   | 24.5Ps                   | 32Ps                     |  |
| 20-80%立上り時間             | 14ps   | 17ps                     | 22ps                     |  |
| 最高サンプル・レート              | 100GS/s@2チャンネル、50GS/s@4チャンネル   |                          |                          |  |
| 最大波形レコード長               | 250Mポイント@4チャンネル  |                          |                          |  |
| ジッタ・ノイズ・フロア             | 290fs(rms)   | 270fs (rms)              |                          |  |
| デルタ時間測定確度               | 1.43ps   | 1.15ps                   | 1.23ps                   |  |
| 垂直軸ノイズ(フルスケールに対するp-p)   | 0.59%  | 0.36%                    | 0.36%                    |  |
| オプション( DSA70000Cシリーズ標準) | <ul style="list-style-type: none"> <li>▪ クロック・リカバリ・ハードウェア (3.125Gbps)、マスク・テスト</li> <li>▪ 8B/10Bプロトコル・トリガ/デコード (6.25Gbps)</li> <li>▪ ジッタ&amp;アイ・ダイアグラム解析</li> <li>▪ アドバンスド・サーチ&amp;マーク</li> </ul> |                          |                          |  |
| その他                     | <ul style="list-style-type: none"> <li>▪ 毎秒30万波形取込みレート</li> <li>▪ DSP特性補正、DSP帯域拡張 (DSA72004C型)</li> <li>▪ 周波数帯域選択機能、周波数帯域アップグレード</li> <li>▪ ArbFilter機能</li> </ul>                               |                          |                          |  |



# BSAシリーズ

## BERTScope™ ビット・エラー・レート・テスタ

- 8.5GHzから26GHz全4機種
- 最高26Gbpsのパターン生成、エラー解析、高速BER測定
- ジッタ・トレランス・テストとマージン・テスト
- ストレス信号生成
  - ランダム・ジッタ
  - 正弦波ジッタ
  - 有界非相関ジッタ(BUJ)
  - F/2サブ・レートジッタ
- 物理レイヤ・テスト
  - マスク・テスト、ジッタ・ピーク(TJ@BER)
  - BER輪郭、
  - Qファクタ(アイ高さ@BER)

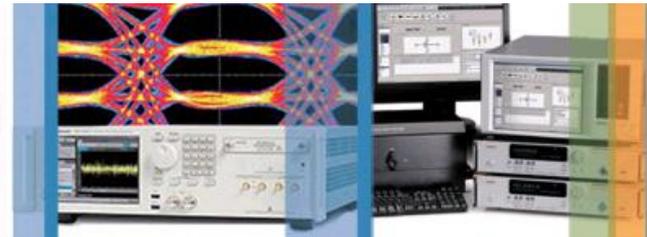


# まとめーSATA測定ソリューション

- SATAのコンプライアンス・テスト(インターオペラビリティ・プログラム)はUTDの仕様書に従い、SATA仕様書とは別に規定されている
  - テストに必要なパターンが規定されているため、テストモードに設定することが必須
  - トランスミッタ・テストのGen3i では最大損失伝送路(CIC)を適用したジッタと差動振幅測定が必要
  - Gen1i/m/Gen2i/mGen3i のレシーバ・テストはCICを適用したフレーム・エラー(CRCエラーの検出)テスト
  - Gen1u/Gen2/Gen3u のレシーバ・テストはCICを適用してジッタ信号を校正した後、CICを除去してテストを行う
- 測定項目が多く、複雑だがTekExpress SATAによる自動測定が可能
  - 真の全自動コンプライアンス・テスト
  - テスト工数の大幅な改善
  - イージー・ユーザ・インタフェース
- AWG7000Cシリーズ
  - 切替不要のテスト・コンフィグレーションの実現
  - ISI、SSC、プリ・エンファシスなどにも対応可能な任意波形ジェネレータ
- MSO70000Cシリーズ、DSA70000C/Dシリーズ
  - オプションのフレーム & ビット・エラー・ディテクタにより、測定効率が大幅に向上する
  - 各種解析とコンプライアンス・テストの生産性向上
- コンプライアンス・テストに加えてDPOJETを使った障害解析／デバッグにより、問題解決の効率、生産性が向上する

# 補足資料

イノベーション・フォーラム 2013

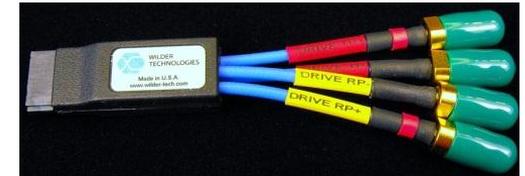


**Tektronix**<sup>®</sup>

**KEITHLEY**  
A Tektronix Company

# SATA トランスミッタ・テスト (PHY/TSG/OOB) に必要機材

- デジタル・オシロスコープ
  - コンプライアンス・テスト、デバッグ
    - 6Gbps: 12GHz以上、3Gbps: 10GHz以上、1.5Gbps: 8GHz以上
  - デバッグ
    - 6Gbps: 12GHz以上、3Gbps: 8GHz以上、1.5Gbps: 6GHz以上
- 任意波形ジェネレータ(OOBとテスト・モード設定)
  - AWG7000C シリーズ Opt.08
- テスト・フィクスチャ
  - iSATA用: TF-SATA-TPA-R またはTF-SATA-TPA-PRC
  - eSATA用: TF-eSATA-NE-ZP (CRESCENT HEART SOFTWARE 社製)
- ケーブル
  - AWGを使ったテスト・モード設定: SMAケーブル2本組 2セット
  - ユーザ設定によるテスト・モード設定: SMAケーブル2本組 1セット
  - デスキュ用アクセサリ(SMA-T アダプタその他)
- テスト・ソフトウェア
  - TEKEXP op.SATA-TSG
  - DSA70000C/Dシリーズ 標準装備のDPOJETジッタ／アイ・ダイアグラム解析ソフトウェア
  - DPO70000C/Dシリーズ opt.DJA (DPOJETジッタ／アイ・ダイアグラム解析ソフトウェア)
  - MSO70000Cシリーズ opt.DSAU (>12.5GHz、デジタル・シリアル解析バンドル(含むDPOJET) )
  - MSO70804C opt.DSAH (デジタル・シリアル解析バンドル(含むDPOJET) )
- その他アクセサリ
  - MS-EXCEL
  - AWGを使う場合: GPIBケーブル 1本、1.5 m SMAケーブル 1本
- プローブ(必要に応じて)



TF-SATA-TPA-R

# SATA ジッタ耐性テストに必要な機材

- 任意波形ジェネレータ
  - AWG7122C型-Opt.010608
- オシロスコープ
  - MSO70000Cシリーズ ミックスド・シグナル・オシロスコープ + Opt. DSAU (>12.5GHz デジタル・シリアル解析バンドル)
  - MSO70804C型 ミックスド・シグナル・オシロスコープ (1.5Gbps以下に推奨) + Opt. DSAH (デジタル・シリアル解析バンドル)
  - DSA70000C/Dシリーズ デジタル・シリアル・アナライザ (3Gbps/6Gbpsには12.5GHz以上を推奨)
- フレーム・エラー・アナライザ
  - MSO70000Cシリーズ Opt. DSAU (>12.5GHz), ERRDT (6.25Gbps・フレーム & ビット・エラー・ディテクタ)
  - MSO70804C型 Opt. DSAH, ERRDT (6.25Gbps・フレーム & ビット・エラー・ディテクタ)
  - DSA70000C/Dシリーズ Opt. ERRDT (6.25Gbps・フレーム & ビット・エラー・ディテクタ)

または

  - Gen1/Gen2: SATA-II 型 (米国Crescent Heart Software社製)
  - Gen1-Gen3: SATA 6G型 (米国Crescent Heart Software社製)
  - Gen1-Gen3: Xgig-C042 + Xgig-B860Sc (米国 Finisar社製)
- テスト・ソフトウェア
  - TEKEXP op.SATA-RSG
- 6dBアッテネータ × 2
  - 015-1001-01 × 2
- SMAケーブル × 6
  - 174-5771-00 (SMA 50Ω同軸ケーブル2本組) × 3
- テスト・フィクスチャ
  - TF-SATA-SET IV/ZP (iSATA用、TF-SATA-NE/ZP、TF-SATA-FE/ZP × 2、TF-SATA-IS/ZPのセット)
  - TF-ESATA-SET IV/ZP (eSATA用、TF-eSATA-NE/ZP、TF-eSATA-FE/ZP × 2、TF-eSATA-IS/ZPのセット)
- GPIBケーブルとMS-EXCEL

# SATA トランスミッタ／レシーバ要件に必要な機材

## トランスミッタ／レシーバ要件

- サンプルング・オシロスコープ
  - DSA8300型デジタル・シグナル・アナライザ

- TDRサンプリング・モジュール × 1

| モジュール | 周波数帯域 | Ch数/<br>コネクタ | ステップ入射/<br>反射立ち上り時間 | アキュジション<br>立ち上り時間 | RMSノイズ | デスクュ<br>レンジ | リモートヘッド |
|-------|-------|--------------|---------------------|-------------------|--------|-------------|---------|
| 80E10 | 50GHz | 2/1.85mm     | 12ps/15ps           | 7ps               | 700uV  | ±250ps      | Yes/2m  |
| 80E08 | 30GHz | 2/2.92mm     | 18ps/20ps           | 11.7ps            | 410uV  | ±250ps      | Yes/2m  |
| 80E04 | 20GHz | 2/3.5mm      | 23ps/28ps           | 17.5ps            | 1.2mV  |             | ケーブル2m  |

- Sパラメータ／Zライン・ソフトウェア
  - 80SICON (上位のソフトの80SICMXも使用可)
  - GPIB接続の外部PC、あるいは、オシロスコープ(XGAディスプレイ必要)上で動作可
- アッテネータとSMAケーブル
  - 6dBアッテネータ × 2
  - SMAケーブル × 2
- テスト・フィクスチャ
  - TF-SATA-NE/XP or /ZP あるいは、同等品



# SATAのフォームファクタ

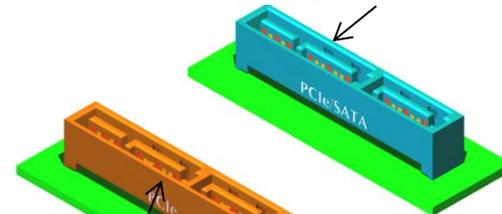
## SATA Express



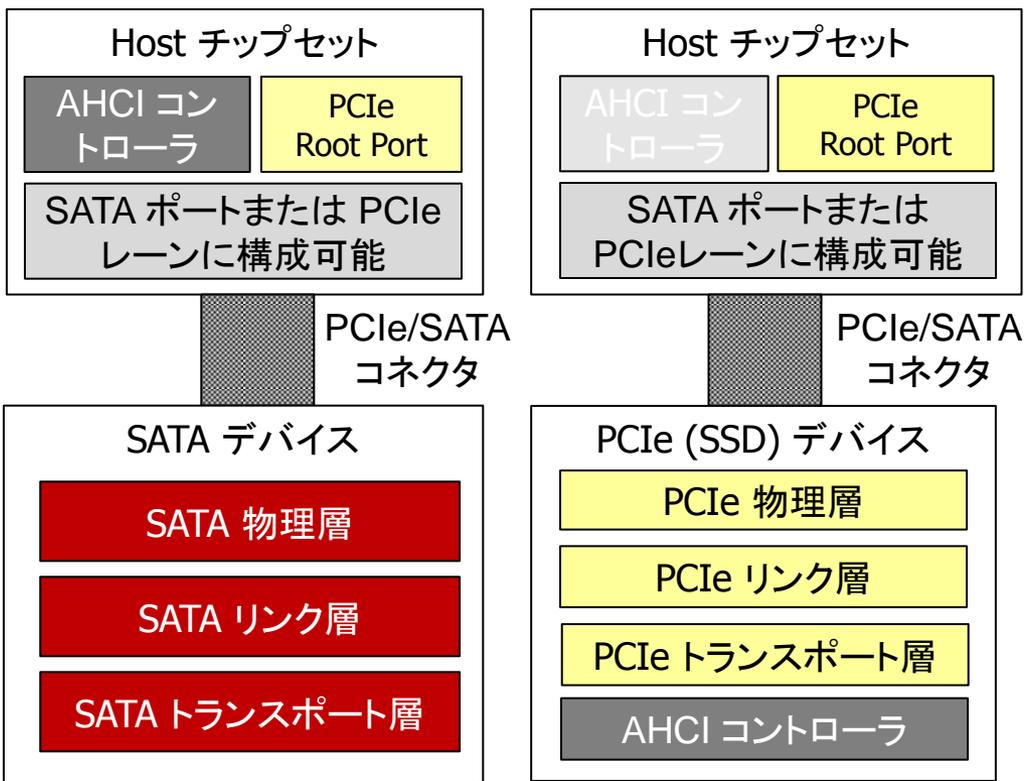
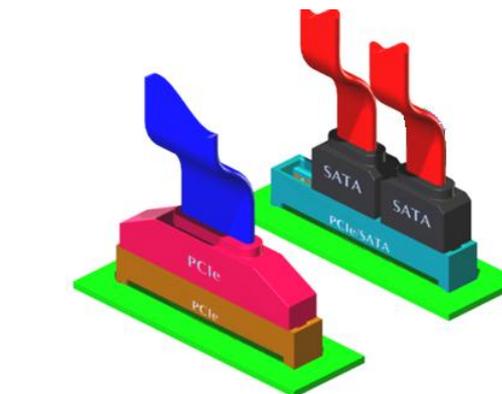
### SATA Express

- 高速化するSSD(NANDフラッシュ・インタフェース:ONFI)に対応可能なインタフェース
  - 例: OCZ Technology 社のRevoDrive x2は706MB/s
- PCI Express Rev.3.0(8Gbps)のx1またはx2
  - x1: 8Gbps → 1GB/s
  - x2: 16Gbps → 2GB/s

**PCIe/SATA コネクタ**  
x2またはx1 PCIeケーブル、またはSATAケーブルを2本まで接続可能



**PCIe コネクタ**  
x2またはx1 PCIeケーブルを接続可能



・ SATAデバイス:  
従来通りのインタフェース

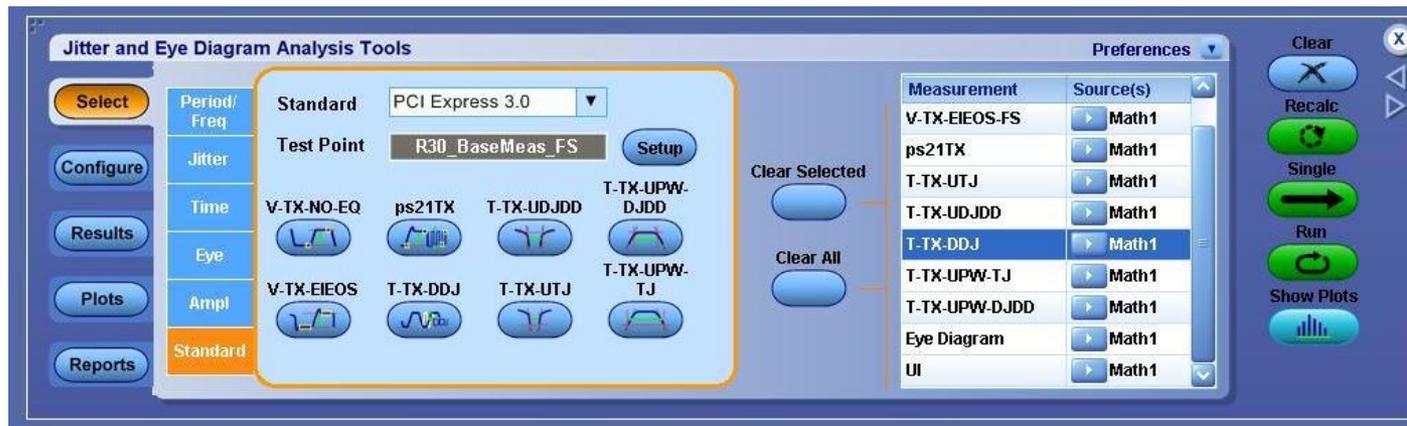
・ PCIeデバイス:  
ソフトウェア互換性確保のため、AHCIコントローラを持つ

# PCIeの測定 - 1

## Gen3.0 Base Spec測定内容

- コンプライアンス・テストではないため、測定項目はCTS(CEM Specベース)で規定されていない
- 5Gbpsにない新しい項目 – **DPOJET op.PCE3**でサポート
  - TX Voltage with no TX Equalization
  - Minimum swing during EIEOS
  - Pseudo package loss
  - Data Dependent Jitter
  - TX **Uncorrelated** Deterministic Jitter
  - TX **Uncorrelated** Total Jitter
  - Deterministic DjDD Uncorrelated Pulse Width Jitter
  - Total **Uncorrelated** Pulse Width Jitter

**Correlated** ジッタ(DDJ/ISI)はイコライザにより対策可能  
**Uncorrelated** ジッタ(Pj/Rj/クロストークジッタ=BUJ)の測定、低減が重要

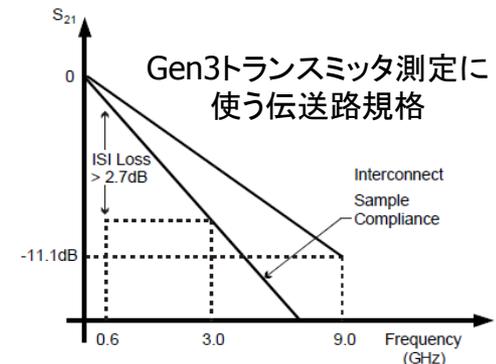
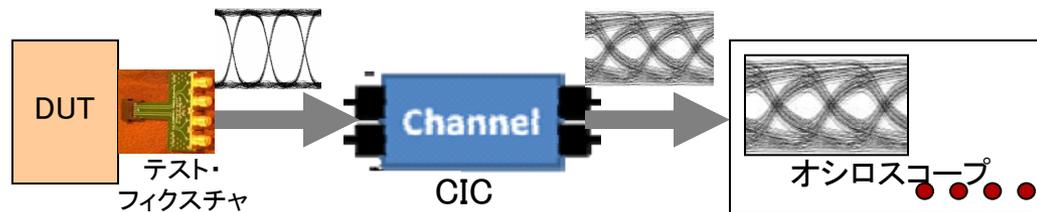


# SATA コンプライアンス・テストの課題

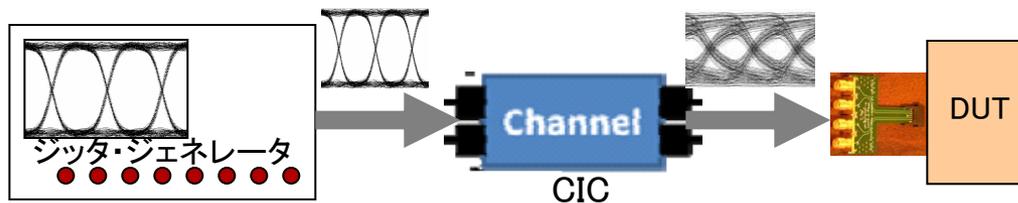
## 最大損失伝送路を使用

- Gen3i のトランスミッタ・テスト(ジッタと差動電圧)と、Gen1i/m/Gen2i/m/Gen3i のレシーバ・テストでは、規定された最大損失伝送路(CIC: Compliance Interconnect Channel)を通して測定する ⇒ 測定用のハードウェア・チャンネル(CIC)が必要

- Gen3i トランスミッタ: 規定伝送路通過後のアイ・ダイアグラムの閉じた信号を測定する



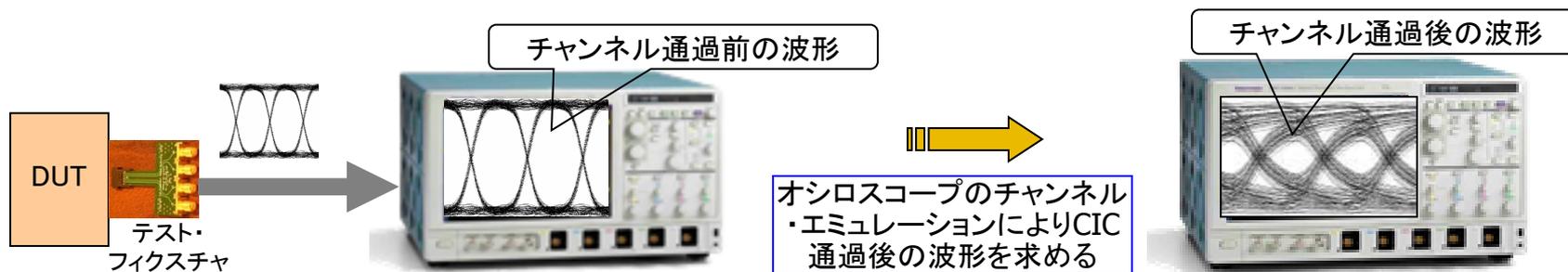
- Gen1i/m/Gen2i/m/Gen3i レシーバ・テスト: 規格伝送路(CIC)通過後のアイ・ダイアグラムの閉じた(ISIジッタの重畳した)信号をレシーバ・テストに使う



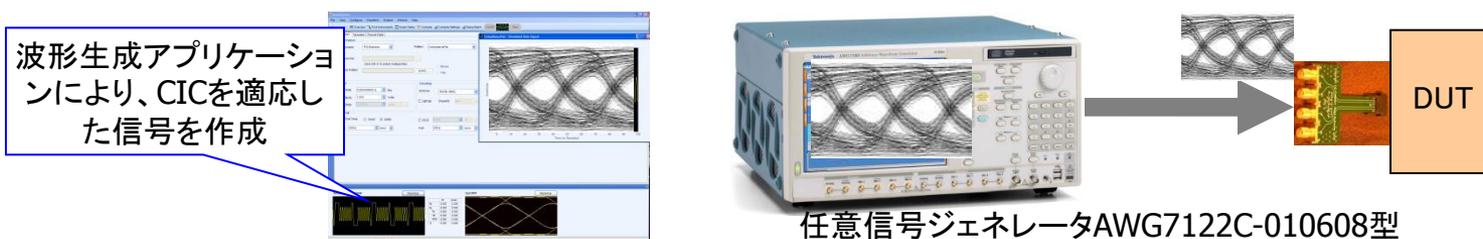
- Gen1u/Gen2u/Gen3u レシーバ・テスト: 規格伝送路(CIC)を適用してテスト信号の校正をした後、CICを除去してテストを行う

# 最大損失伝送路を使用 – 当社のソリューション

- Gen3i トランスミッタ・テスト(ジッタと差動電圧振幅)：測定用のハードウェア・チャンネル(CIC)をオシロスコープのソフトウェアによりエミュレーションする



- Gen1i/m/2i/m/3i レシーバ・テスト：測定用のハードウェア・チャンネル(CIC)を任意波形ジェネレータAWG7122C-010608型によりエミュレーションする

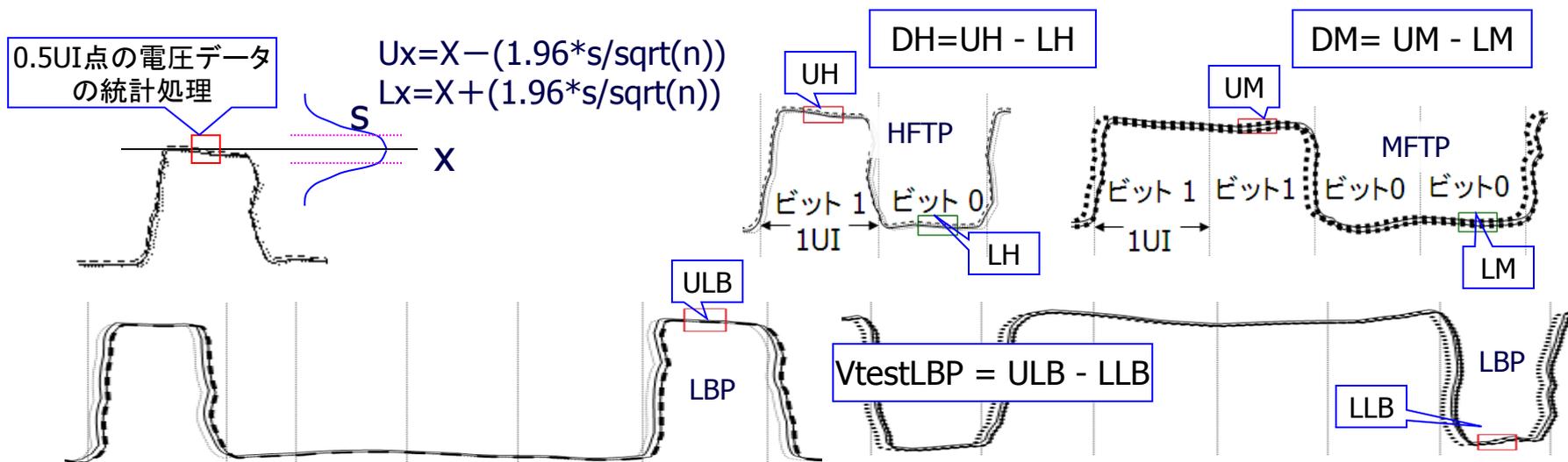


# PHYクラス・トランスミッタの測定

## 送信信号要件—TSG-01差動出力電圧

### ■ TSG-01 : 差動出力電圧

- 固有パターン、HFTP、MFTP と LBP または LFTP パターンの差動出力電圧測定
- 規定のビットの0.45UI から 0.55 UI の電圧レベルの測定
  - High Frequency Test Pattern (HFTP)  
0101010101010101010101
  - Medium Frequency Test Pattern (MFTP)  
00110011001100110011
  - Lone Bit Test Pattern (LBP)、ビット1の測定  
1101000010001101101111010000100011011011
- $V_{test\_Min} = \min(V_{testLBP}, DH, DM)$  が400mV以上、800mV以下\*3であること

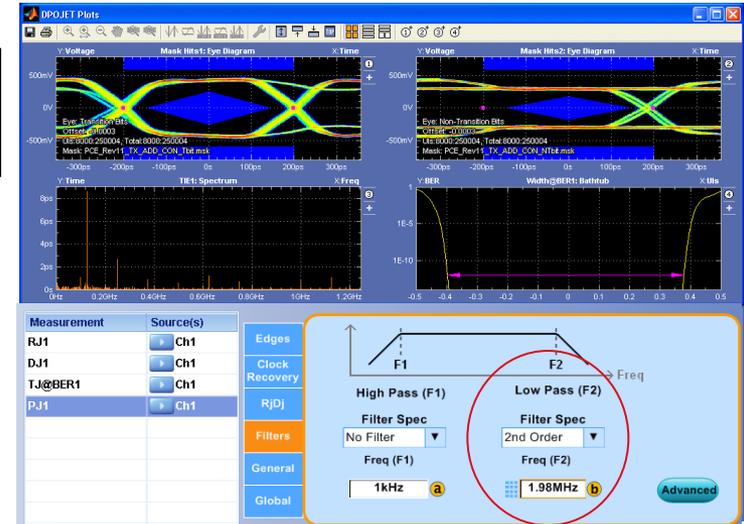


\*3 : UTD Rev1.1以降から削除

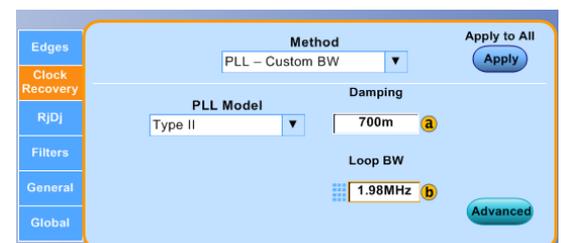
# PHYクラス・トランスミッタの測定 一般要件、送信信号要件のテスト

- SSCの測定 ⇒ 信号周波数の測定結果をロー・パス・フィルタ処理する
  - PHY-01 : ユニット・インターバル
  - PHY-02 : 長期周波数安定度
  - PHY-03 : スペクトラム拡散変調周波数
  - PHY-04 : スペクトラム拡散変調偏差
- ソフトウェアPLLによる規格準拠のDJ/TJ測定
  - TSG-09/10 : Gen1 TJ/DJ、クロック・トゥー・データ、fBAUD/500 : <200ps / 113.3ps
  - TSG-11/12 : Gen2 TJ/DJ、クロック・トゥー・データ、fBAUD/500 : <123.3ps / 63.3ps
  - TSG-13: Gen3 (6Gb/s) トランスミッタ・ジッタ w/wo CIC
- DJ/TJ測定時のPLL特性はJTF (ジッタ・トランスファ・ファンクション) で規定する

SSCプロファイルの歪  
が接続トラブルになる  
ケースがある



ロー・パス・フィルタ設定 : 1.98MHz



ソフトウェアPLLのループ帯域設定

# PHYクラス・トランスミッタ(レシーバ)の測定 アウト・オブ・バンド(OOB(Out Of Band))要件—OOB-01-07

## ■ OOB-01～07 : OOBシグナリング・テスト

– ホスト(HBA / Host Bus Adapter)とデバイス間の適切な通信(ハンド・シェイク)を保証するためのテスト

### – COMRESET / COMINITテスト

- COMRESETはホスト・コントローラから、COMINITはデバイスから発行
- それぞれハード・リセット信号とコミュニケーション初期化要求の信号
- 出力信号の6つのバースト幅とバースト間隔の確認

– 304nsから336ns (公称値320ns)

• 検出されるべきバースト間隔

– 304ns 以上 336ns 以下

• 検出されてはいけないバースト間隔

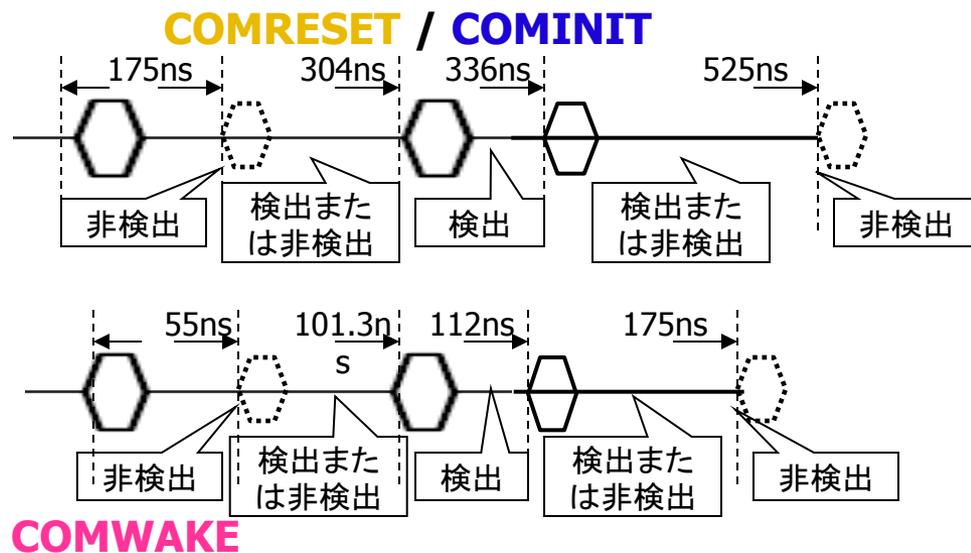
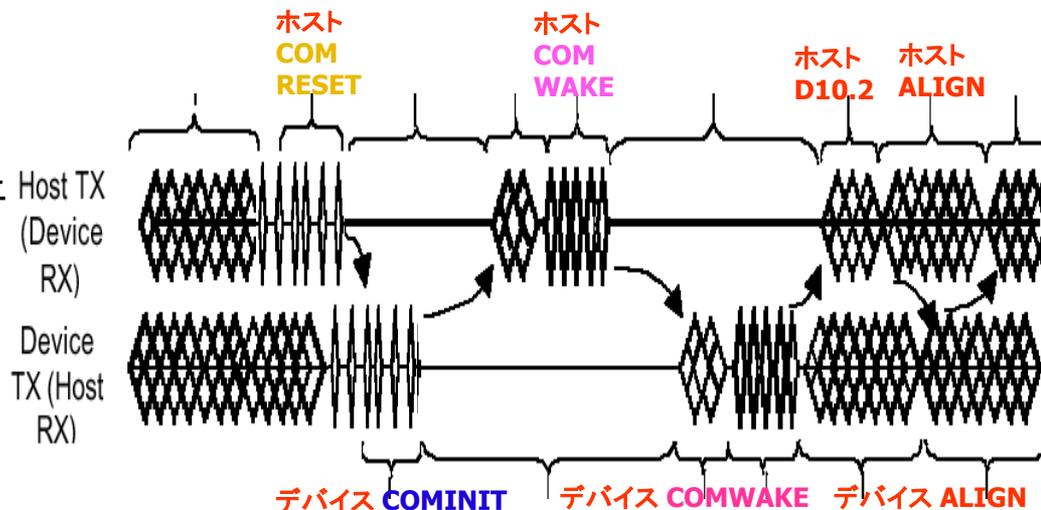
– 175ns 未満 525ns 以上は  
COMRESET/INITを無効にする

### – 同様にCOMWAKE テスト

• バースト幅とバースト間隔の確認

• 検出されるべきバースト間隔

• 検出されてはいけないバースト間隔



本テキストの無断複製・転載を禁じます。テクトロニクス/ケースレーインストルメンツ  
Copyright © Tektronix, Keithley Instruments. All rights reserved.

[www.tektronix.com/ja](http://www.tektronix.com/ja)  
[www.keithley.jp/](http://www.keithley.jp/)

 **Twitter**    [@tektronix\\_jp](https://twitter.com/tektronix_jp)  
 **Facebook**    <http://www.facebook.com/tektronix.jp>

