

## MIPI D-PHY Rx検証の画期的ソリューション

NXPセミコンダクターズ社、テクトロニクス  
 トランスミッタ・テスト・アプリケーションで  
 レシーバ・テスト・セットアップを校正

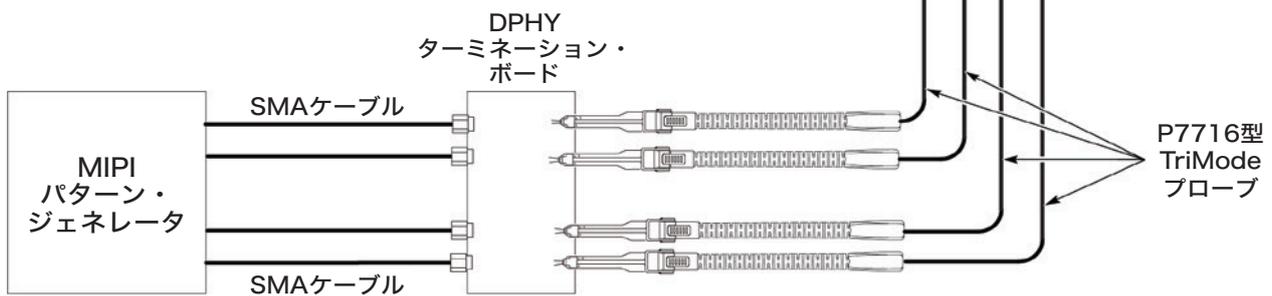


図1. NXPがレシーバ・テストにおけるパターン・ジェネレータ、ケーブルの校正で使用する、テクトロニクスの自動D-PHYトランスミッタ・テスト・システム。システム構成では、TekExpress D-PHY 1.2自動コンプライアンス・テスト・アプリケーションを搭載したDPO71604C型オシロスコープと、4本のP7716型TriModeプローブを使用。

### 課題

NXPセミコンダクターズ社は、組込みアプリケーションのセキュア・コネクション、インフラストラクチャの業界リーダーとして、オートモーティブ・システムを含む、さまざまな分野で技術革新を進めています。ここでは、MIPI D-PHYはレーダ・トランスシーバを統合したRF MMICに接続するインターフェースとして使用されています。

MIPI D-PHYは、マルチメディア・プロセッサで数多く採用されており、IC設計のMIPI D-PHYレシーバ (Rx) の検証が課題になることがあります。D-PHYは、多くの場合、データ4レーンとクロック1レーンで構成されます。すべての必要なレーンに対応するための一般的な方法は、1台のマルチチャンネル任意波形ジェネレータ (AWG)、または複数台の1チャンネル任意波形ジェネレータを使用します。精密なAWGは正確で使いやすいのですが、高価でもあります。パターン・ジェネレータで4つのレーンに同時にデータを送ることもできます。これなら、AWGに比べて費用もかかりません。しかし、コストのかからないパターン・ジェネレータでは、振幅とタイミングで手作業の校正が必要になります。

### 解決方法

NXPセミコンダクターズのスタッフ・エンジニアであるNarender Singh氏は、テクトロニクスのオシロスコープのD-PHYトランスミッタ (Tx) アプリケーションを使用し、D-PHYレシーバ検証で使用するパターン・ジェネレータを正確に、効率的に校正する画期的な方法を開発しました。

これは、D-PHY Txアプリケーションで行うすべての測定は、D-PHY Rx検証フレームワークで実行するパラメータと直接関係するために可能になっています。別の言い方をすると、D-PHY Txアプリケーションで測定されるD-PHYパターン・ジェネレータの信号は、実際にD-PHY Rx DUTに印加される信号になります。

D-PHY RXの校正でD-PHY Txアプリケーションを使用することで、NXPはレーンごとにアイ・ダイアグラムを作成し、必要に応じてレポートに保存できます。また、以下の項目を含む、パターン・ジェネレータのさまざまなデターミニスティック電圧特性も測定できます。

- Differential amplitude
- Amplitude mismatch
- HS-Zero
- HS-Trail
- HSUI tolerance
- LP voltage (min/max)

さらに、D-PHY Txアプリケーションを使用することで、HSモードの静的/動的ジッタなど、手間のかかる測定も校正できます。

## システム構成

NXPセミコンダクターズ社は、テクトロニクスのおシロスコープで実行する、テクトロニクスのスタンドアロン・アプリケーションである、D-PHY Tx自動テスト・アプリケーションを利用し、D-PHY Rx検証のためのパターン・ジェネレータを校正します。このセットアップのためにNXPが行った接続を図1（1ページ）に示します。このシステムでは、以下の計測器を使用しています。

- DPO71604C型16GHzオシロスコープ
- P7716型16GHz TriModeプローブとP77STFLXA型プローブ・チップ
- DPHY 1.2 Tx自動テスト・アプリケーション

ここで重要な点は、パターン・ジェネレータとDUT間の接続はディエンベデッドすること、同様に、校正セットアップの接続もディエンベデッドしなければならないということです。十分に校正されたシステムにするためには、セットアップのすべての損失を把握しておく必要があります。

テクトロニクスのD-PHY自動テスト・アプリケーションは、測定した値で、校正するパラメータを測定するように設定します。校正の接続が済んだ後、テスト・アプリケーションにより、規

D-PHY Txアプリケーションは、非常に簡単に、直感的に使用できます。このアプリケーションはD-PHYトランスミッタ・テストのために設計されていますが、レシーバ・テスト・セットアップの校正でも使用できました。

NXP社、スタッフ・エンジニア、Narender Singh氏

定のテスト・パラメータ、パターン・ジェネレータでテストを実行します。テストが完了すると、自動テスト・アプリケーションはパターン・ジェネレータ、テスト・セットアップにおける測定値のレポートを作成します。

図2に示すスクリーン・キャプチャは、テクトロニクスのD-PHY自動テスト・アプリケーションで測定したパラメータを含んだテスト・レポートの一例です。パターン・ジェネレータの差動出力電圧（VOD）を200mVに設定し、Test 1.3.4で測定されたVODは189mVと-197mVでした。NXPは、これにより、Rxの検証結果で10~12mV補正しました。

Test Name Summary Table		
Test Name	Result	Measurement Data
<a href="#">1.3.1 Data Lane HS Entry: Data Lane TLPX Value</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS Entry: Data Lane TLPX Value (ns) : <b>83.486ns</b></li> </ul>
<a href="#">1.3.2 Data Lane HS Entry: THS-PREPARE Value</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS Entry: THS-PREPARE Value (ns) : <b>63.571ns</b></li> </ul>
<a href="#">1.3.3 Data Lane HS Entry: THS-PREPARE + THS-ZERO Value</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS Entry: THS-PREPARE + THS-ZERO Value = Value1 + Value2*UI (ns) : <b>213.198ns</b></li> </ul>
<a href="#">1.3.4 Data Lane HS-TX Differential Voltages (VOD(0), VOD(1))</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane VOD(1)(mV) : <b>189.855mV</b></li> <li>• Data Lane VOD(0)(mV) : <b>-197.104mV</b></li> </ul>
<a href="#">1.3.5 Data Lane HS-TX Differential Voltage Mismatch (VOD)</a>	Pass	<ul style="list-style-type: none"> <li>• VOD(mV) : <b>7.25mV</b></li> </ul>
<a href="#">1.3.6 Data Lane HS-TX Single-Ended Output High Voltages (VOHHS(DP), VOHHS(DN))</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS-TX Single-Ended Output High Voltage (VOHHS(DP))(mV) : <b>289.91mV</b></li> <li>• Data Lane HS-TX Single-Ended Output High Voltage (VOHHS(DN))(mV) : <b>293.294mV</b></li> </ul>
<a href="#">1.3.7 Data Lane HS-TX Static Common-Mode Voltages (VCMTX(1), VCMTX(0))</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS-TX Static Common-Mode Voltage VCMTX(0)(mV) : <b>191.511mV</b></li> <li>• Data Lane HS-TX Static Common-Mode Voltage VCMTX(1)(mV) : <b>199.655mV</b></li> </ul>
<a href="#">1.3.8 Data Lane HS-TX Static Common-Mode Voltage Mismatch (VCMTX(1,0))</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS-TX Static Common-Mode Voltage Mismatch (VCMTX(1,0))(mV) : <b>-4.072mV</b></li> </ul>
<a href="#">1.3.9 Data Lane HS-TX Dynamic Common-Level Variations Between 50-450 MHz (VCMTX(LF))</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS-TX Dynamic Common-Level Variations(VCMTX(LF))(mV) : <b>8.21mV</b></li> </ul>
<a href="#">1.3.10 Data Lane HS-TX Dynamic Common-Level Variations Above 450MHz (VCMTX(HF))</a>	Pass	<ul style="list-style-type: none"> <li>• Data Lane HS-TX Dynamic Common-Level Variations(VCMTX(HF))(mV) : <b>8.101mV</b></li> </ul>

図2. テクトロニクスのD-PHY自動テスト・アプリケーションで測定したパラメータを含んだテスト・レポートの例。

図3a、3bは、D-PHY Txオシロスコープ・アプリケーションによる、2.5Gのデータ・レートでのセットアップ／ホールド時間の測定値とアイ・ダイアグラムの例です。このアイ・ダイアグラムと測定値は、Rxセットアップの校正で使用します。この例では、測定における値は、パターン・ジェネレータの設定値に非常に近いものになっています。測定値と設定値に相違がある場合、NXPはその測定値から、D-PHY Rxの検証で使用されるルックアップ・テーブル (対応表) を作成します。

図3aから、すべてのデータ・クロック・スキュー・パラメータが記録されていることが確認できます。この結果は、Rxの検証で使用できます。この例では、校正は2.5Gで実行しましたが、任意のデータ・レートのRx DUTでも同様に実行できます。図3bは、テクトロニクスのD-PHY Txアプリケーションを使用して取込んだ2.5Gのアイ・ダイアグラムの例であり、Rx検証セットアップにおけるアイの品質が確認できます。

1.5.4 Data to Clock Skew (TSKEW(TX))								
Lane	Measurement Details	Measured Value	Units	Test Result	Margin	Low Limit	High Limit	Additional Information
<a href="#">Lane1</a>	Max Data to Clock Skew LTEQ 1Gbps = (Value1 +/- Value2) * UIINST (ns)	0.225	ns	Pass	L:0.085ns H:0.035ns	0.14	0.26	Min value = 0.148, Max value = 0.225, Region count = 20158.0
<a href="#">Lane1</a>	Min Data to Clock Skew LTEQ 1Gbps = (Value1 +/- Value2) * UIINST (ns)	0.148	ns	Pass	L:0.008ns H:0.112ns	0.14	0.26	N.A
<a href="#">Lane1</a>	Mean Data to Clock Skew LTEQ 1Gbps = (Value1 +/- Value2) * UIINST (ns)	0.188	ns	Pass	L:0.048ns H:0.072ns	0.14	0.26	N.A
COMMENTS		Computed UI value(ns):0.4						

図3a. 2.5Gのデータ・レートにおけるデータ・クロック・スキューの測定の例。

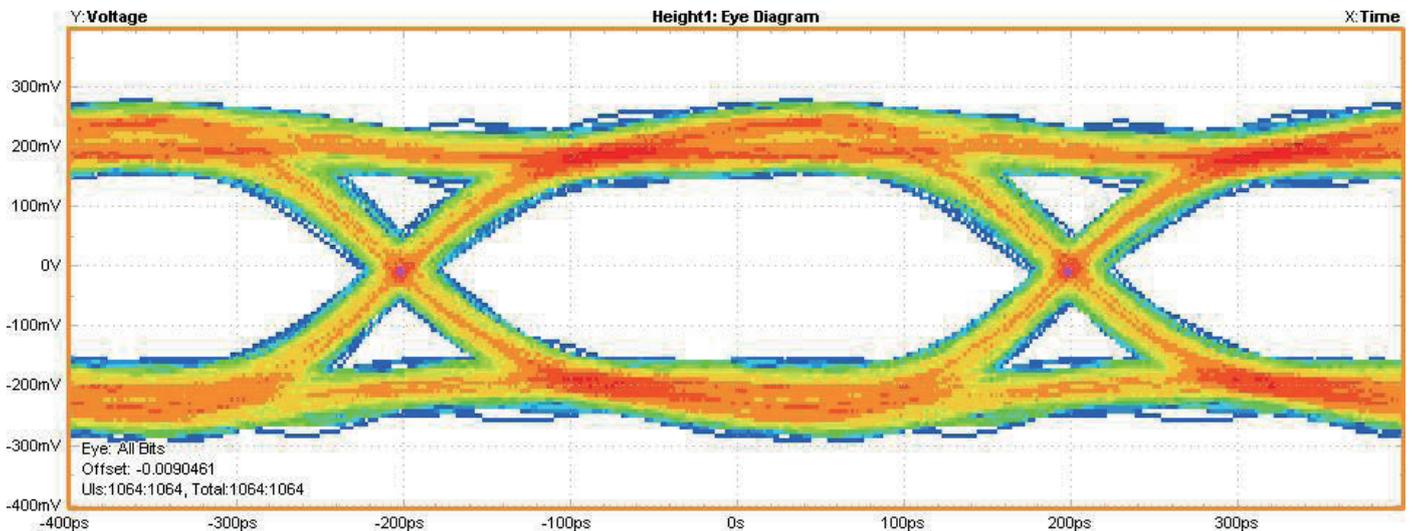


図3b. 2.5Gのデータ・レートにおけるアイ・ダイアグラムの例。このアイ・ダイアグラムと図3aの測定値は、テクトロニクスのD-PHY 1.2自動トランスミッター・テスト・ソフトウェアで取込んだデータの例であり、Rxセットアップの校正で使用します。

## まとめ

NXPセミコンダクターズ社は、テクトロニクスのD-PHY Txテスト・アプリケーションを使用することで、D-PHY Rx検証のためのパターン・ジェネレータを正確に、効率的に校正できました。このソリューションは、NXPセミコンダクターズ社が進める、革新的、最先端のオートモーティブ用プロセッサの開発に役立っています。

jp.tek.com

テクトロニクス／ケースレーインストルメンツ

各種お問い合わせ先：<https://jp.tek.com/contact-us>

技術的な質問、製品の購入、価格・納期、営業への連絡、修理・校正依頼

〒108-6106 東京都港区港南2-15-2 品川インターシティB棟6階

記載内容は予告なく変更することがありますので、あらかじめご了承ください。

Copyright © 2021, Tektronix. All rights reserved. TEKTRONIX および TEK は Tektronix, Inc. の登録商標です。記載された製品名はすべて各社の商標あるいは登録商標です。

