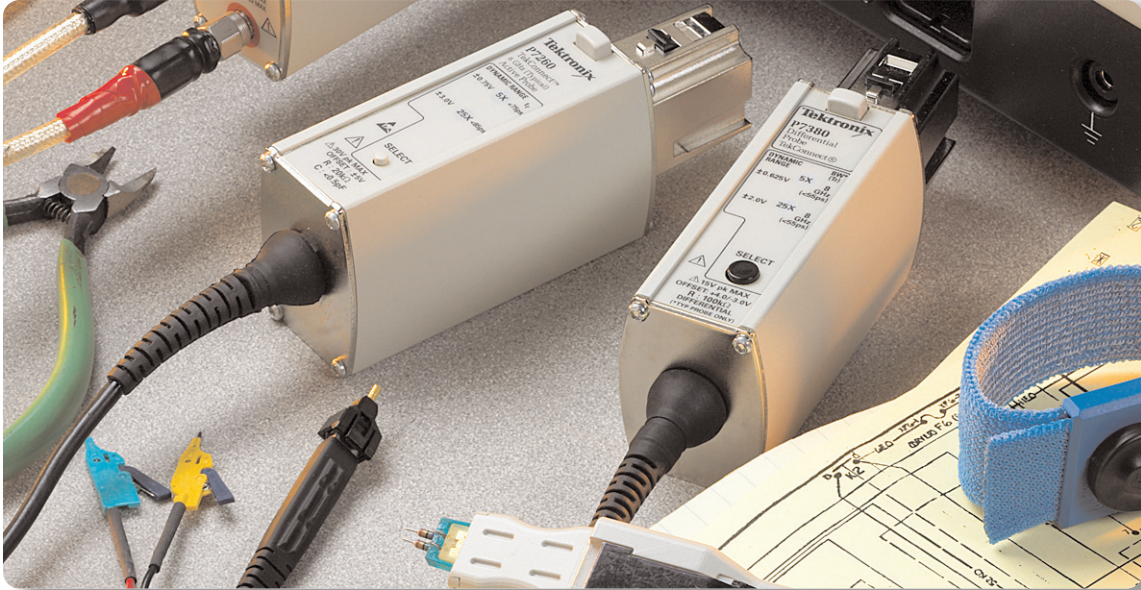


Z-Active™: 高性能プローブ・アーキテクチャ



プローブは、オシロスコープ測定システムにおけるきわめて重要な要素です。オシロスコープのプローブにより、被測定回路への物理的および電気的接続が可能になります。また、オシロスコープのチャンネル入力に対する信号のバッファリングおよび調整も行われます。デジタル通信の信号速度が向上してきたことにより、プローブの電気的性能に対する新しい要求が生まれてきました。また、回路の寸法が小さくなり、差動信号の使用が増加したことによって、プローブの取り付け性能に対しても新しい要求が生まれています。P7380型 アクティブ差動

プローブは、プローブ性能の向上を求めるマーケット・ニーズを満たすように設計されています。P7380型は、測定の忠実度向上とプローブ負荷低減の両方において、電気的性能の向上を可能にする、新しいプローブ・アーキテクチャを採用しています。また、P7380型の新しいプローブ設計では、プローブの物理的な取り付けも改善されているため、接続の柔軟性が大幅に向上し、物理的なインタコネクットの費用効果と信頼性も向上しています。

Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

新しい P7380 型 プローブの概要

P7380 型は、最新の数 Gbps 差動信号アプリケーション測定において、信号再生の忠実度を向上するための電気的性能を備えたアクティブ差動プローブです。P7380 型プローブの電気的な主要な仕様を以下に示します。

- 帯域幅 (プローブのみ) > 8 GHz
- 立上り時間 (10 ~ 90%) < 55 ps
- 立上り時間 (20 ~ 80%) < 35 ps
- 減衰比 5 : 1/25 : 1 が選択可能
- 差動モード入力範囲 ±0.625 V (5 : 1)
±2.0 V (25 : 1)
- 入力電圧範囲 +4.0 V ~ -3.0 V
- DC 入力抵抗 100k Ω 差動
- AC 負荷 $Z_{MIN} > 300 \Omega$ (差動)
- CMRR 1 MHz で > 50 dB
(コモン・モード除去比) 800 MHz で >35 dB
8 GHz で >20 dB
- ノイズ < 30 nV/√Hz (5 : 1)
< 75 nV/√Hz (25 : 1)

P7380 型はまた、プローブ・チップをさまざまな方法で取り付けするための、柔軟なチップ構造も備えています。P7380 型のプローブ・チップの機構設計では、汎用性と信頼性の両方に優れたプローブ接続が、手頃な価格で実現できます。

図 1 の P7380 型の写真を見ると、物理的に小型のプローブ・ヘッドで設計されており、ファインピッチ・コンポーネント、小径のビア、狭い回路基板トレースへの物理的な取り付けが向上していることがわかります。さらに、小型のプローブ・ヘッドが、1 対の柔軟性のある延長ケーブルを使用してプローブ・チップ増幅器に取り付けられていることもわかります。物理的に小型のプローブ・ヘッドと柔軟性のある延長ケーブルの組み合わせにより、従

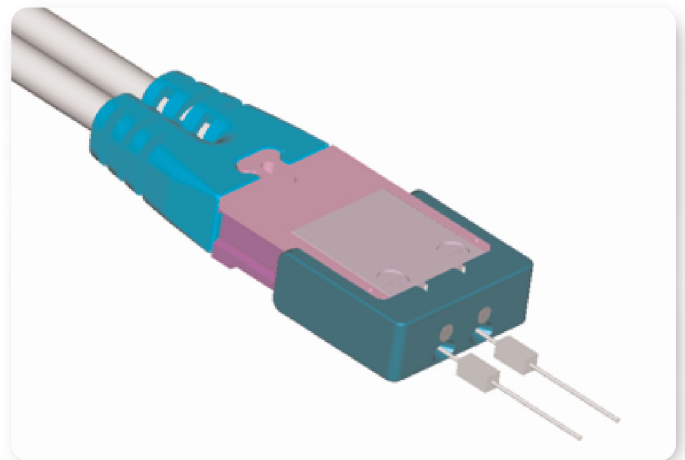


▶ 図 1. P7380 型 差動プローブ

来のプローブでは不可能な、物理的に限定された位置にある回路接続コネクタへの P7380 型の取り付けが可能になります。このプローブ・チップ増幅器は、従来の軽量ケーブル・アセンブリによりプローブ・コントロール・ボックスに接続され、信号と電源が供給されます。さらに、高速信号インターフェースによりオシロスコープに接続されます。P7380 型のプローブ・コントロール・ボックスには、特許取得済みの TekConnect インターフェースが採用されており、全プローブ帯域に対する優れた信号忠実度と、接続されたオシロスコープからのプローブ機能のインテリジェントな制御が可能になっています。

回路コンポーネントのサイズが小さくなり、高速差動信号への移行が進んでいるため、従来の固定プローブ入力ピンを超えた物理的な接続性能が必要になっています。現在、プローブの物理的な接続に対する要件には、はんだ付け接続、バリアブル・スペーシング可能なハンドヘルド・アダプタ接続、プローブ・アームを使用した固定接続、さらには同軸接続などがあります (P7380SMA 型プローブの項を参照)。P7380 型は、Tip-Clip™ アダプタ・ファミリを使用した、各種の物理的な接続をサポートしています。

P7380 型 のプローブ・ヘッドでは、信号接続のために 1 対のボタン接点を特徴としています。このボタン接点と、プローブされる回路ノード間の物理的な接続は、図 2 に示すような Tip-Clip アダプタを使用して行われます。この Tip-Clip アダプタは、P7380 型のプローブ・ヘッドにモールドインされた保持機構部にはめ込まれます。Tip-Clip アダプタは、高性能でありながら、経済的なプローブ取り付けインタフェースを提供するように設計されています。図 2 に示すはんだ付け Tip-Clip アダプタは、1 対のミニアキシャル・リードタイプの抵抗が非導電性エラストマに埋め込まれ、回路信号をプローブ・ヘッドの接点に信号を伝えます。その他の Tip-Clip アダプタでは、異なったリード長の埋め込みフレックス基板を使用して、最も長いフレックス基板に対しても電気的性能の損失を抑えたまま、プローブ・ヘッドとはんだ付けされた抵抗の間の距離を延ばします。また、P7380 型 プローブ用のハンドヘルド・アダプタ (P7380HHA 型) は、P7380 型 のプローブ・ヘッドがハンドヘルド・アダプタのクラムシェル構造に収納され、バリアブル・スペースのピン接続に埋め込みのダンピング抵抗を含んでいるため、Tip-Clip アダプタの 1 形態と見なすこともできます。



▶ 図 2. はんだ付け Tip-Clip アダプタ

6cm {2.4 インチ} のプローブ・ヘッド延長ケーブルを追加すると、P7380 型 プローブの電気的性能は低下することが予測されます。これだけの長さを従来のアクティブ・プローブの入力信号パスに追加すれば、通常は、特に P7380 型 のような広帯域プローブでは、信号忠実に重大な問題が発生します。

P7380SMA 型 プローブ

デジタル・データの転送は、パラレル・データ・バスのアーキテクチャから、シリアル・データ・チャンネルのアーキテクチャに移行しつつあります。PCI Express や Infiniband などの新しいシリアル・データの標準規格は、クロック・タイミングが基本的にデータ・ストリームに埋め込まれた、高速差動信号によるポイント・ツー・ポイント通信を規定しています。これらの新しいシリアル・データ標準規格に対する物理層のテスト要件では、システム・レベルのインタフェース・テストの実施が必要な、コンプライアンス・テスト・ポイントが規定されています。異なるベンダが提供しているシステム・コンポーネント間のインターオペラビリティを保証するために、コンプライアンス・テストを実施して、振幅、タイミング、およびジッタを確認します。これらの物理層のコンプライアンス・テストのいくつかは、シリアル・データ・リンクを切り離し、測定インタフェース（通常は、100 Ω の差動終端）で終端する必要があります。最も信頼性の高い測定接続の場合、多くのコンプライアンス・テストは、信号パスに SMA コネクタが配置された適合性ロード・ボードまたはブレイクアウト・ボードを使用して実施されます。



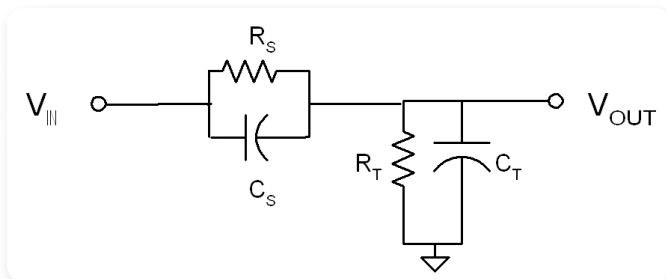
Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

しかし、新しい P7380 型 プローブのアーキテクチャは、プローブ・ヘッド・アセンブリとプローブ・チップ増幅器アセンブリの間のプローブ・アッテネータを分割するように設計されています。P7380 型 プローブ・アーキテクチャには、プローブ・ヘッド・アセンブリ内のプローブ・アッテネータ直列要素と、プローブ・チップ増幅器アセンブリ内のプローブ・アッテネータ終端要素の間の回路要素としての延長ケーブルが含まれています。次に、新しいプローブ・アーキテクチャ内で斬新な方法で利用されている、従来のプローブ構造をいくつか調べた後、この新しい P7380 型 プローブ・アーキテクチャの設計をさらに詳細に検証します。

展望 — 周波数補償アッテネータ

従来のアクティブ・プローブと高抵抗受動プローブの両方で使用されている基本的な回路構造が、周波数補償アッテネータです。補償アッテネータの最も単純な形態を図 3 に示します。プローブでは、ダイナミック・レンジの増加と、被測定回路へのプローブ負荷の低減の両方の目的で、



▶ 図 3. 補正アッテネータ

入力アッテネータの構造が使用されています。プローブの入力アッテネータは、アッテネータの直列要素を通して入力信号の一定の割合で減衰させることにより、ダイナミック・レンジを増加させます。減衰された信号は、次に校正された減衰率を持つプローブとオシロスコープの増幅器に渡されます。プローブの入力アッテネータは、プローブ構造とオシロスコープ入力の負荷から入力を切り離すことによってプローブ負荷をも低減します。

P7380SMA 型 プローブは、特に、シリアル・データのコンプライアンス・テストでの使用を考慮して設計されています。P7380SMA 型 プローブの主な仕様を以下に示します。P7380 型 プローブと類似していますが、主に P7380SMA 型 プローブの低インピーダンス終端入力のために、いくつかの相違点も見られます。

– 帯域幅 (プローブ単体)	> 8 GHz
– 立上り時間 (10 ~ 90%)	< 55 ps
– 立上り時間 (20 ~ 80%)	< 35 ps
– 減衰比	2.5 : 1 / 12.5 : 1 が選択可能
– 差動モード 入力範囲	0.625 V _{pp} (2.5 : 1) 3.0 V _{pp} (12.5 : 1)
– コモン・モード入力範囲	±2.5 V
– DC 入力抵抗	100 Ω 差動
– リターン・ロス	5 GHz で > 27 dB 8 GHz で > 20 dB
– CMRR (コモン・モード除去比)	100 MHz で > 50 dB 1 GHz で > 35 dB 5 GHz で > 20 dB 8 GHz で > 15 dB

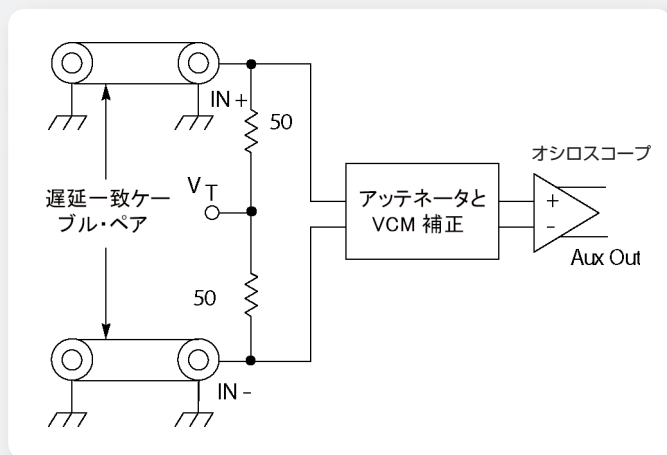
– ノイズ	< 13 nV/√Hz (2.5 : 1) < 40 nV/√Hz (12.5 : 1)
– 終端電圧範囲	±2.5 V
– 終端電圧モード	AUTO/INT/EXT が 選択可能
– 補助 (反転) 出力	

P7380SMA 型 プローブには、ケーブル・アセンブリの SMA 入力コネクタでのプローブ性能が保証された、1 m 長の特種な比較的柔軟な素材のケーブル・アセンブリが用意された差動 SMA 入力インターフェースが含まれています。P7380SMA 型のケーブル・アセンブリは、1 ps 未満の差動信号スキューで設計されており、プローブ増幅器内のプリエンファシス・ネットワークによって周波数補償されるケーブル損失特性を備えています。SMA コネクタ・インターフェースと高品質 50 Ω 入力終端ネットワークの使用により、P7380SMA 型 プローブのための、信頼性に優れた、再現可能な測定インターフェースが可能になります。

受動プローブの場合は、アッテネータによってプローブのダイナミック・レンジが増加するにもかかわらず、アッテネータは主に、比較的大きなプローブ・ケーブル・キャパシタンスの負荷の影響を低減するために使用されます。受動プローブのケーブル・キャパシタンスは、アッテネータの並列容量 C_T の主な要因です (図 3)。プローブ・チップ構造内のアッテネータの直列容量 C_S は、減衰ファクタ $(1 + C_T/C_S)$ によって並列容量 C_T の影響を低減します。たとえば、10 : 1 受動プローブ内のアッテネータは、アッテネータの入力で 100 pF のケーブル・キャパシタンスを 10 pF に低減します。また、一般的な受動プローブでは、受動プローブの DC 負荷も 1M Ω から 10M Ω に低減されます。

アクティブ・プローブの場合は、補償アッテネータに続いて、バッファ増幅器が信号をプローブ・ケーブルに送ります。この場合は、アッテネータがプローブ・バッファ増幅器の入力キャパシタンスの影響を低減しますが、アッテネータは主に、バッファ増幅器の制限されたダイナミック・レンジを増加させるために使用されます。アクティ

ブ・プローブのリニア・ダイナミック・レンジは、主として、トランジスタ破壊を回避するためと温度管理のために選択されるプローブ電源の電圧によって制限されます。プローブ・バッファ増幅器の入力キャパシタンスは、アッテネータの並列容量 C_T の要因であるにもかかわらず、アッテネータ構造内の寄生キャパシタンス自体は、特に非常に高い帯域幅のプローブでは、有効なプローブ入力キャパシタンスより大きくなる傾向があります。アクティブ・プローブは、入力キャパシタンスが受動プローブの入力キャパシタンスよりはるかに小さいにもかかわらず、より高い周波数のプロービングに使用されるため、AC 負荷も受動プローブよりはるかに小さくする必要があります。また、アッテネータの入力抵抗も一般に、受動プローブよりアクティブ・プローブの方が低い値になります。周波数補償アッテネータの構造を理解しておく、P7380 型 プローブ・アーキテクチャの理解に役立ちます。周波数補償アッテネータ・ネットワークの主要な性能特性は、ゲインと入力インピーダンスです。周波数に対して一定のプローブ利得は、測定の忠実度の主要な要因の 1 つ



▶ 図 A. P7380SMA 型 プローブの終端ネットワーク

P7380SMA 型 プローブにはまた、図 A に示すように、2 つの 50 Ω 入力終端レジスタの間にある共通・モード・ノードで終端電圧を調整できるという柔軟性もあります。P7380SMA 型 プローブの終端電圧は、入力信号

の最小 DC 負荷に対する入力信号共通・モード電圧に一致するように調整できます。終端電圧の AUTO モードは、終端電圧を、この最小 DC 負荷条件に自動的に設定するように設計されています。また、終端電圧を内部または外部の制御下で変動させて、入力信号ドライバをストレス・テストしたり、終端を必要なプルアップまたはプルダウン値に設定したりすることができます。P7380SMA 型 プローブではまた、価値ある新しいプローブ機能である、Aux 出力も導入されています。Aux 出力は、プローブ増幅器ハウジングの SMA コネクタからの、独立した、バッファ出力信号を供給します。Aux 出力は、選択されたプローブ減衰率によって減衰され、信号極性が反転していますが、プローブ・メイン出力信号の性能にきわめて緊密に適合します。Aux 出力は、たとえば、サンプリング・オシロスコープのトリガ信号またはクロック・リカバリ・モジュールの入力として使用することができます。また、スペクトラム・アナライザやその他の 50 Ω 入力測定機器への入力信号として使用して、プローブされる信号の時間領域応答以外の信号を測定することもできます。

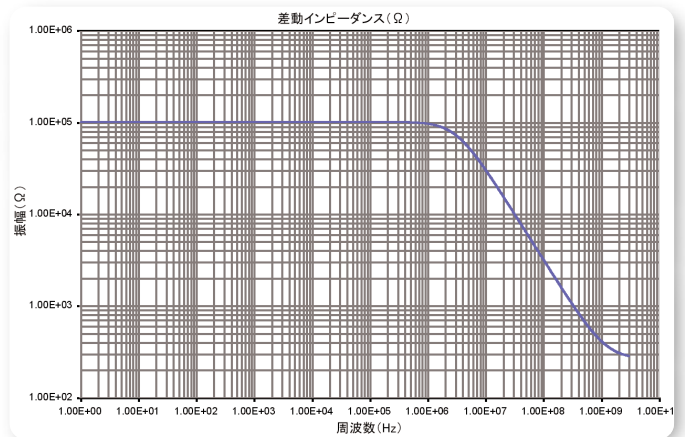
Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

になります。一般に周波数と共に変動する入力インピーダンスは、プローブ負荷の決定要因です。アッテネータのゲインは、プローブ測定の忠実度を維持するために、DC から最も高い信号周波数成分まで一定であることが理想です。入力アッテネータの後に統一ゲイン・バッファ増幅器が配置されているアクティブ・プローブの場合、プローブの振幅性能は一般に、DC でのゲイン確度と、周波数に対するゲイン・ロールオフを示す帯域幅によって指定されます。帯域幅は、プローブ利得が DC で測定されたゲインから 3 dB ドロップした周波数として定義されます。DC のゲイン確度は数パーセントのゲイン・エラーを示すだけですが、3 dB の帯域幅は、測定される信号振幅では約 30% ゲインが下がることを理解する必要があります。できるだけ高い帯域幅のプローブを使用するのは、このような理由であり、指定されたプローブ帯域幅よりはるかに低い信号周波数成分に関しては、通常、プローブの信号ゲイン・エラーは小さくなるためです。

たとえば、5 : 1 補償アッテネータの理想的な周波数特性は、LF ブレーク・ポイント周波数に近い領域を含め、-14 dB という一定のゲイン・ファクタを示します [$F_{BKPT} = (1/2\pi R_S C_S) = (1/2\pi R_T C_T)$]。 $R_S = 40K \Omega$ 、 $C_S = 0.25 pF$ 、 $R_T = 10K \Omega$ 、 $C_T = 1 pF$ の補正された 5 : 1 アッテネータの LF ブレーク・ポイント周波数は、約 16 MHz です。アッテネータが正しく補正されていないと、周波数特性のプロットは、 $C_S > C_T/(AF-1)$ の場合のピーキングか、 $C_S < C_T/(AF-1)$ の場合の早期ロールオフのどちらかを示します。[注：ここでは、AF を抵抗減衰ファクタ、 $AF = (1 + R_S/R_T)$ として定義しています]。

補償アッテネータの理想的なパルス応答は、応答がピーキングが掛かったり、オーバーダンピングされずに、速い立上り時間を示す必要があります。アッテネータが正しく補償されていれば、出力パルス応答は入力パルスの、減衰されてはいるが、立上り後がフラットになります。アッテネータが正しく補償されていないと、入力パルスのエッジで、出力パルス応答は、アッテネータの抵抗成分での減衰率分のレベルをオーバーシュートするか、またはそのレベルまで立上らないかのどちらかになります。アッテネータにピーキングがあると、電圧は最初は抵抗成分での減衰率分のレベルを超えて立上り、次に、



▶ 図 4. 周波数補償アッテネータの入力インピーダンス周波数特性

$(R_S + R_T) * ((C_S * C_T) / (C_S + C_T))$ に等しい時定数でそのレベルまで指数的に減衰します。同様に、アッテネータが過剰にオーバーダンピングすると、電圧は減衰したステップ・レベルまで立上った後、ピークのケースと同じ時定数で抵抗成分での減衰率分のレベルまで指数的に立上ります。

補償アッテネータの周波数に対する入力インピーダンスの変動のプロットを図 4 に示します。補償アッテネータの入力インピーダンスは、次の数式に従います。

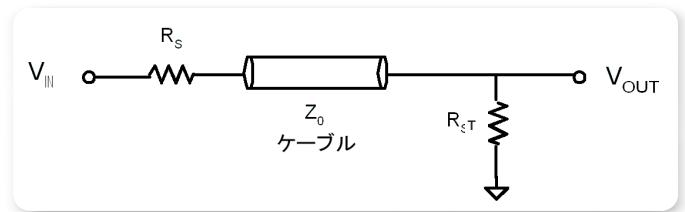
$$Z_{IN}(\omega) = (1/(j\omega C_S + 1/R_S)) + (1/(j\omega C_T + 1/R_T))$$

DC での入力インピーダンスが最も高い値であり、DC から LF ブレーク・ポイント周波数まで一定です。この低周波数領域では、アッテネータ・ブリッジ・キャパシタのインピーダンスはアッテネータ・レジスタよりはるかに大きく、入力インピーダンス $Z_{IN} = R_S + R_T$ が与えられます。LF ブレーク・ポイント周波数 $\omega_{BKPT} = (1/R_S * C_S) = (1/R_T * C_T)$ では、各ブリッジ・キャパシタのインピーダンスは関連するアッテネータ・レジスタに一致するまでドロップし、それによりプローブの Z_{IN} が 3 dB (約 30%) 低減されます。

LF ブレーク・ポイント周波数を超える周波数では、入力インピーダンスは 20 dB/decade の割合でドロップします。この単純なモデルが有効だとしたら、補償アッテネータ・プローブの入力インピーダンスはゼロに達する

までドロップし続けます。しかし、現実のモデルでは、プローブの入ラインピーダンスを劇的に変化させる可能性のあるプローブ寄生インダクタンスを考慮する必要があります。現実のモデルには、プローブに対しては内部、回路に対するインタコネクタでは外部の、両方のリード・インダクタンスが含まれます。完全なものにするには、プローブされる回路ネットワーク自体に関連した寄生も含める必要があります。リード・インダクタンスは、プローブの入力キャパシタンスと共振する傾向があり、プローブの入ラインピーダンスを増加させる可能性があります。測定される信号応答内に、望ましくないリングングを引き起こす傾向があります。補償アッテネータ・プローブ応答内のリングングを低減するために、より完全な補償アッテネータ・モデルには入力ダンピング・レジスタを含める必要があります。

高周波数域でのプローブ入力インピーダンスの一般的な目安の1つが、入力キャパシタンスです。単純な補正アッテネータ・プローブ・モデルの入力キャパシタンスは、 C_S と C_T の直列組み合わせである $C_{IN} = (C_S * C_T) / (C_S + C_T)$ です。プローブの入力キャパシタンスのより完全な測定には、プローブ・チップのリード・キャパシタンスを含める必要があります。入力キャパシタンスは、高周波数域でのプローブ負荷のある程度の測定は得られますが、ダンピング抵抗を含む、周波数に対して測定された入力インピーダンスのプロットほど完全ではありません。入力ダンピング・レジスタは、補償アッテネータ・レジスタの値に比べて小さくはなりますが、高周波数域でアッテネータ・コンデンサと相互作用します。入力ダンピング・レジスタは、プローブの入ラインピーダンスが高周波数域でどの程度ドロップするかを制限するように機能すると共に、リード・インダクタンスによる共振の問題を解決するのにも役立ちます。補正アッテネータ・プローブ入力にプローブ・ダンピング・レジスタを追加すると、プローブ性能を劇的に向上させる可能性があります。これは万能薬ではありません。プローブ・チップにプローブ・ダンピング・レジスタを配置したとしても、プローブ取り付け位置に過剰なプローブ・リード長を追加すると、回路に共振の影響が発生する可能性は依然として残ります。これは、100 ps 未満の信号エッジ・レートの場合に特に当てはまります。



▶ 図 5. Z_0 プローブ・アッテネータ

展望 - Z_0 プローブ

高周波数回路のプロービング用の場合によって使用される、補償アッテネータに対する代替のプローブ・アーキテクチャが、 Z_0 プローブです。 Z_0 プローブの名前は、プローブ・アッテネータ構造内に埋め込みのトランスミッション・ラインが存在することを示しています。 Z_0 プローブはまた、抵抗デバイダ・プローブまたは低インピーダンス受動プローブと呼ばれることもあります。どちらの用語も基本的なプローブ構造を表しています。図 5 の単純な形態に示すように、 Z_0 プローブ・アッテネータは、入力直列レジスタ R_S と、並列終端レジスタ R_{CT} で終端された低損失同軸ケーブルから形成される抵抗デバイダです。最も一般的な測定の構成では、高帯域オシロスコープのチャンネル入力インピーダンスは Z_0 プローブの終端抵抗として機能します。同軸ケーブルの特性インピーダンス Z_0 は、抵抗デバイダに広帯域にわたって一定のインピーダンス終端を提供する、高帯域オシロスコープ・チャンネルの 50 Ω 入力インピーダンスに一致するように選択されます。直列レジスタ R_S を 450 Ω に設定すると、10 : 1 抵抗デバイダおよび 500 Ω プローブの入ラインピーダンスが生成されます。広帯域の周波数特性を備えた同軸ケーブルを使用していることを含め、そのパッシブな構造のために、 Z_0 プローブは、アクティブなバッファ増幅器のゲイン・ロールオフの問題に悩まされることなく、非常に高い帯域幅性能を得るように設計できます。500 Ω の入力インピーダンスは、一般的なアクティブまたはパッシブ補正アッテネータ・プローブの DC 抵抗よりはるかに低いにもかかわらず、このインピーダンスは幅広い周波数レンジにわたって一定であり、補償アッテネータのように数 MHz を超えてロールオフすることはありません。

Z-Active: 高性能プローブ・アーキテクチャ

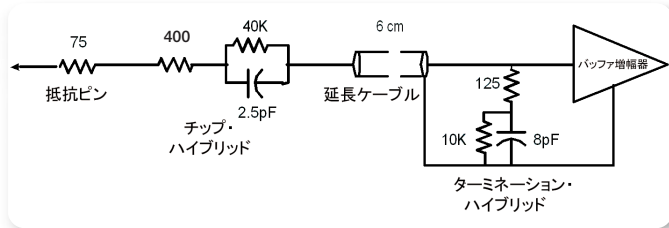
▶ アプリケーション・ノート

終端したケーブル・トランスミッション・ラインの入カインピーダンスは DC から数 GHz の周波数制限まで 50 Ω の終端抵抗に等しいため、 Z_0 プローブ・モデルの減衰率は単純な抵抗デバイダとして計算できます。終端したケーブル・トポロジのために、 Z_0 プローブ・ケーブルの主な効果は、単純に、最小の歪みで入力信号を遅延させることです。10 : 1 Z_0 プローブの場合、減衰率 AF は、 $(R_S + R_T) / R_T = (450 + 50) / 50 = 10$ に等しくなります。単純な Z_0 プローブ・モデルには、最終的に、非常に高い周波数域でプローブ利得のロールオフを発生させる寄生成分は含まれません。

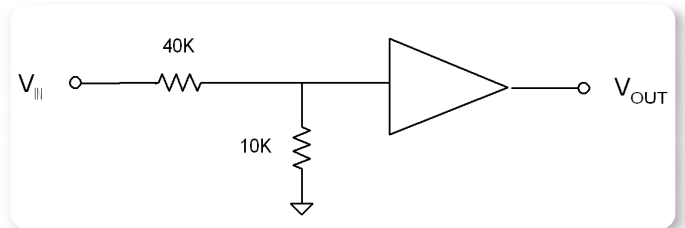
Z_0 プローブでよく指定されるこれらの寄生成分の 1 つに、プローブの入力キャパシタンスがあります。 Z_0 プローブの入力キャパシタンスには、入力直列レジスタ R_S の両端のブリッジ・キャパシタンスと、プローブ・チップの接続構造からくる寄生リード・キャパシタンスの両方の要因があります。 Z_0 ケーブルのキャパシタンスは、ケーブルが広帯域の抵抗終端で終端されているため、プローブの入力キャパシタンスにはほとんど影響を与えません。ブリッジ・キャパシタンスは、アッテネータ・デバイダの直列レジスタを短絡させるため、高周波数域でプローブ利得にピーキングとなります。逆に、寄生リード・キャパシタンスは、デバイダに達する信号の量を低減する傾向があり、それにより高周波数域でプローブ利得が効果的に低減されます。ゲイン・ロールオフに影響する可能性のある別の寄生効果として、表皮効果と誘電損失の両方によるケーブル損失があります。適切に設計された Z_0 プローブは、ピーキングとロールオフの影響をバランスすることにより、高周波数域でのこれらのゲイン変動を補正しようと試みます。非常に高い周波数域で Z_0 プローブの性能に影響する可能性のある最後の寄生効果が、オシロスコープ・チャンネル入力の VSWR (Voltage Standing Wave Ratio : 定在波比) です。オシロスコープ入力が必要な終端でないと、オシロスコープ入力での入力信号の反射がプローブ・ケーブルを逆に伝播し、プローブ・ヘッド直列レジスタの不一致で反射し、再度ケーブルを逆に伝播し、最後に、オシロスコープの表示に反射副産物として表示されます。

Z_0 プローブの比較的低い入カインピーダンスが、残念ながら、プローブ測定のゲイン確度に影響する場合があります。抵抗デバイダ・モデルから計算された 10 : 1 Z_0 プローブの減衰率には、信号ソース・インピーダンスの影響が含まれていない可能性があります。50 Ω の信号ソースによって駆動された終端した 50 Ω トランスミッション・パスを表す、25 Ω の代表的な高周波数信号インピーダンスの場合、プローブ負荷によるゲイン・エラーは約 -5% です : ゲイン・エラー = $((500 / 525) - 1)$ 。このゲイン・エラーは、信号ソース・インピーダンスが既知であれば、直列入力レジスタを信号ソース・インピーダンスに合わせて低目にするによって補正することができます。補償アッテネータ・プローブには、高周波数域で同様の、あるいはさらに大きなゲイン・エラーが発生しますが、入カインピーダンスがロールオフするため、その DC 負荷ははるかに軽くなります。ただし、 Z_0 プローブの入カインピーダンスは DC でも低くなります。 Z_0 プローブは DC でのプローブ負荷が高いため、アプリケーションによっては信号ソースの問題を引き起こす可能性があります。DC コモン・モード電圧の高い (DC バイアスが掛かっている) 信号ソースや、低 DC 入力負荷を駆動できない信号ソースでは、大きな信号の歪みが発生する可能性があります。

Z_0 プローブの入カインピーダンスは DC から GHz 周波数まで比較的一定であるにもかかわらず、プローブ寄生の影響により、最終的には入カインピーダンスがロールオフします。正しく設計されていれば、 Z_0 プローブの入力キャパシタンスは、0.1 ~ 0.2 pF のオーダーにきわめて小さくすることができます。ただし、この小さなキャパシタンスの測定には、一般に、寄生プローブ・チップ・リード・キャパシタンスを最小限に抑えるために特殊なフィクスチャリングが必要になります。 Z_0 プローブを使用して回路ノードへの接続を行う場合にグランド・リード長を最小限に抑えるように注意しないと、プローブの入カインピーダンスが低下し、プローブ帯域幅が大幅に低減される可能性があります。入力接続のリード長によりプローブ性能が低下する可能性はありますが、適切に設計された Z_0 プローブのプライマリ・レジスタ入力によってこの問題を最小限に抑えることができます。補償アッテネータ・プローブに比べると、 Z_0 プローブはより減衰した応答を示し、プローブ入力接続のリード長の長さに対する感度は鈍くなる傾向があります。



▶ 図 6. Z-Active のプローブ・アーキテクチャ (P7380 型プローブ)



▶ 図 7. P7380 型プローブの簡略化された DC モデル

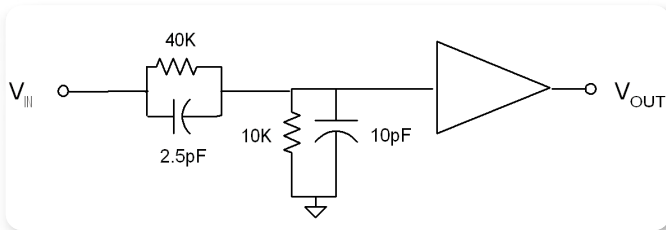
新しい P7380 型 Z-Active プローブ・アーキテクチャ

AP7380 型 プローブで使用されている新しい Z-Active プローブ・アーキテクチャの概略図を図 6 に示します。Z-Active プローブ・アーキテクチャは、補償アッテネータと Z_0 プローブ・アーキテクチャの組み合わせであるため、これらの構造より複雑です。P7380 型 の設計では、DC から約 160 MHz までの信号周波数に対して、Z-Active アーキテクチャが補償アッテネータのように機能します。160 MHz を超える信号周波数については、P7380 型の 8 GHz 帯域幅まで、Z-Active アーキテクチャが Z_0 プローブのように機能します。従来の補償アッテネータと Z_0 プローブ・アーキテクチャのこの特性の組み合わせが、Z-Active アーキテクチャの電気的性能の向上にとっての鍵になります。Z-Active アーキテクチャの電気的性能により、P7380 型は、高周波数プローブ負荷の低減と測定の忠実度の向上が可能になります。Z-Active アーキテクチャはまた、その分割アッテネータと延長ケーブルの構造によって、ファインピッチ・コンポーネントや信号トレースへのプローブ接続性も向上させています。Z-Active アーキテクチャの基本的な部分ではありませんが、P7380 型 プローブの革新的な Tip-Clip 設計が、プローブ接続における使いやすさとコスト効率の改善に寄与しています。

Z-Active プローブ・アーキテクチャをよりよく理解するために、異なる周波数レンジに対して有効な、一連の簡略化された P7380 型 のプローブ・モデルを以下に示します。以下のモデルでは、プローブ・ネットワークの解析を簡略化するために、プローブ入力構造の正の半分のみを示しています。完全な P7380 型 差動プローブ・モデルには、対応する負の半分のプローブ入力構造が実際に存在することを理解する必要があります。図 7 に示す P7380 型 の簡略化された DC モデルは、高い値のアッテネータ・レジスタによって形成された、単純な 5 : 1 抵抗分圧器です。DC では、図 6 の 40k と 10k のアッテネータ・レジスタの両端のブリッジ・コンデンサは開回路と見なし、プローブ・ネットワークから削除することができます。DC の場合、同軸延長ケーブル中心導線内の任意の抵抗成分は、高い値のアッテネータ・レジスタに比べて無視できるため、延長ケーブルは単純なワイヤとして置き換えることができます。同様に、75 Ω の Tip-Clip ダンピング・レジスタ、400 Ω のプローブ入力直列レジスタ、および 125 Ω の延長ケーブル終端レジスタもアッテネータ・レジスタに比べて無視できるほど小さく、これもワイヤ接続で置き換えられます。P7380 型 プローブの 100k Ω の差動入力抵抗は、測定される信号ソースに対して非常に軽い DC プローブ負荷を供給します。一部の一般的なシリアル・データ・ソース (たとえば、CML) は、DC コモン・モード電圧が差動モード電圧スイングに比べてはるかに高いため、軽い DC プローブ負荷は、コモン・モードのバイアス負荷によって起こり得る信号の歪みを最小限に抑えるのに役立ちます。

Z-Active: 高性能プローブ・アーキテクチャ

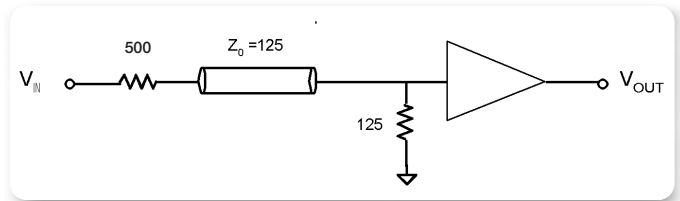
▶ アプリケーション・ノート



▶ 図 8. P7380 型 プローブの簡略化された LF モデル

160 MHz より下の AC 信号周波数では、P7380 型の LF モデルを図 8 のように表現することができます。LF モデルの周波数レンジでは、P7380 型の Z-Active プローブ・アーキテクチャは従来の補償アッテネータのように機能しますが、ブリッジ・キャパシタンスは、P7380 型の高帯域幅で予測されるよりはいくぶん大きくなります。この大きなブリッジ・キャパシタンスは、主に、Z-Active プローブ・アーキテクチャにおける延長ケーブルの副産物です。LF モデルの周波数レンジでは、プローブのシングルエンド入力インピーダンスは、補償アッテネータ・ブリッジ・キャパシタンスのために $50k\ \Omega$ の DC 抵抗レベルからドロップします。このインピーダンスのロールオフは、約 $1.6\ \text{MHz}$ ($1/2 * \pi * 40K * 2.5\ \text{pF}$) の LF モード・ブレイクポイント周波数の近くで始まり、前に補正アッテネータのセクションで説明したように、LF ブレイク・ポイント周波数を超える周波数では、プローブの入力インピーダンスは $20\ \text{dB/decade}$ の割合でドロップします。

$1.6\ \text{MHz}$ の LF モデル・ブレイク・ポイント周波数では、Tip-Clip 減衰抵抗器、プローブ入力直列レジスタ、および延長ケーブル終端抵抗はすべて無視できるほど小さく、ワイヤ接続で置き換えられます。LF モデルの周波数レンジでは、比較的短い延長ケーブルはディスクリート・コンポーネントとしてモデル化できます。LF の周波数レンジの延長ケーブルは、終端されておらず、かつ高い値の抵抗がロードされているため、キャパシタンスがケーブル長と分布キャパシタンス・ファクタによって設定されるディスクリート・キャパシタンスとしてモデル化できます。分布キャパシタンスが $10\ \text{pF/ft}$ の 6cm { 2.4 インチ } 長のプローブ延長ケーブルは、LF モデルの周波数レンジでは $2.0\ \text{pF}$ のディスクリート・コンデンサとしてモデル化できます。延長ケーブルのキャパシタンスは、 $10k\ \Omega$ のアッテネータ終端レジスタの両端にブリッジ・キャパシタンスと実質的に並列に配置されます。図 8 には、延長ケーブルのキャパシタンスと終端レジスタのブリッジ・



▶ 図 9. P7380 型 プローブの簡略化された HF モデル ($25\ \Omega$ ソース・インピーダンスを含む)

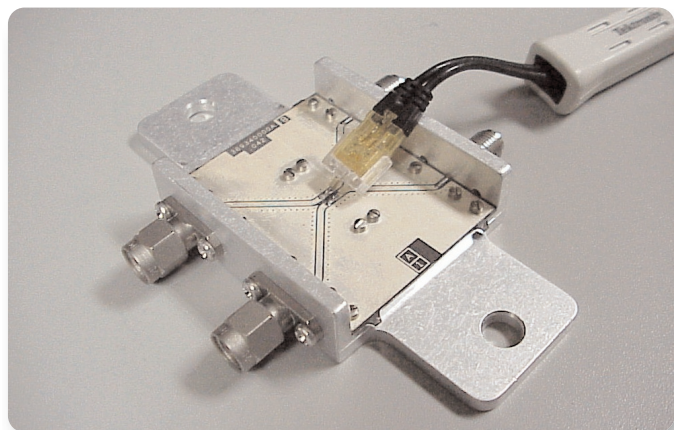
キャパシタンスの合計が補償アッテネータ・モデルをブリッジしているように示されています。この結合された終端ブリッジ・キャパシタンス値が、最終的に、LF モデルの周波数レンジにわたって減衰率が $5:1$ の補償アッテネータを実現するのに必要なキャパシタンスになります。

約 $160\ \text{MHz}$ を超える信号周波数では、P7380 型プローブの HF モデルを図 9 のように表現することができます。HF モデルの周波数レンジでは、P7380 型プローブの Z-Active アーキテクチャは従来の Z_0 プローブ構造のように機能します。LF 周波数での補償アッテネータ・モデルから、HF 周波数での Z_0 プローブ・アッテネータ・モデルに移行することによって、補償アッテネータのブリッジ・キャパシタンスのために、プローブの入力インピーダンスのロールオフが実質的に停止されます。Z-Active アーキテクチャでは、単純な減衰アッテネータで得られるより高いレベルで入力インピーダンスのロールオフが停止されるため、高周波数域でのプローブ負荷性能が向上します。HF モデルの周波数レンジでは、DC アッテネータ・レジスタはブリッジ・キャパシタンスに比べて非常に大きいため、開回路と見なして HF モデルから削除することができます。DC アッテネータ・ブリッジ・キャパシタンスは、HF ブレイク・ポイント周波数ではプローブ入力直列レジスタや延長ケーブル終端レジスタと同程度のインピーダンス値になりますが、周波数の増加と共に急速に無視できるようになり、簡略化された HF モデルではワイヤ接続によって置き換えられています。HF モデルの周波数レンジでは、延長ケーブルは最終的に、HF モデルの終端レジスタで終端された $125\ \Omega$ のトランスミッション・ラインとしてモデル化されます。 $500\ \Omega$ の直列入力レジスタは、HF モデルの終端レジスタと共に抵抗ダイバダとして機能して、HF モデルの周波数レンジの P7380 型の $5:1$ 減衰率となります。 $25\ \Omega$ の公称ソース・インピーダンスを考慮に入れると、図 9 の簡略化された Z_0 プローブ・モデルは、HF モデルの周波数レンジにわたって一定の $600\ \Omega$ 入力インピーダンスを供給しますが、ただし、

実世界の寄生を含んだモデルでは、特定の周波数で入力インピーダンスのドロップを見せ始めます。

図 9 の P7380 型の HF モデルに示されている 500 Ω の直列入力レジスタには、プローブ入力構造内の複数の抵抗素子が含まれています。含まれているのは、P7380 型 プローブ・ヘッドのアッテネータ・ハイブリッド内の 400 Ω のレジスタ、Tip-Clip インタコネクタに組み込まれた 75 Ω の標準レジスタ、および 25 Ω の公称信号ソース・インピーダンスです。この信号ソース・インピーダンスがプローブ利得モデルに含まれているのは、信号ソース・インピーダンスによるゲイン・エラーを最小限に抑えるためです。25 Ω の信号ソース・インピーダンスが最も一般的な高速信号転送の構成のように見えますが、もちろん例外も存在します。75 Ω のソースによって駆動され、75 Ω の終端レジスタで終端された 75 Ω のトランスミッション・ライン環境が、プローブされると、有効な 37.5 Ω のソース・インピーダンスになります。25 Ω の公称ソース・インピーダンスからのこの若干の変動によるゲイン・エラーは、接続されたオシロスコープ内の入力減衰ファクタを調整するか、または Tip-Clip アダプタのレジスタ値を変更することによって高周波数信号で対処することができます。Tip-Clip アダプタ内のはんだ付けレジスタを標準の 75 Ω から 62.5 Ω に変更することによって、高周波数域でのプローブ利得を 37.5 Ω の信号ソース・インピーダンス用に修正することができます。

ここで、P7380 型 プローブの Z-Active アーキテクチャの簡略化されたモデルをさらに詳細に検証することによって、測定の忠実度とプローブ負荷の両面でのこのプローブの電気的性能をさらに深く理解できるようにします。新しい Z-Active プローブ・アーキテクチャの優れた性能を示すために、P7380 型 プローブの周波数特性とパルス応答の両方を検証します。プローブの測定応答とプローブ負荷の両方を検証するために使用するテスト・フィクスチャが図 10 に示されており、ここでは、差動信号パスへの信頼性の高い接続を行うために、はんだ付け Tip-Clip が使用されています。このテスト・フィクスチャは、1 対の SMA コネクタからの差動信号ソースによって駆動されるように設計されています。露出した 1 対の 50 Ω コプレーナ・トランスミッション・ラインにより、差動信



▶ 図 10. はんだ付け Tip-Clip を含む P7380 型 差動信号テスト・フィクスチャ

号をテスト・フィクスチャの中心でプローブすることができます。トランスミッション・ラインの他端は、プローブ負荷の影響を測定するために、SMAターミネーションまたは測定機器のどちらかを使用して 50 Ω に終端する必要があります。テスト・フィクスチャがネットワーク・アナライザによって駆動され、かつ終端されていれば、プローブ利得応答と、周波数によるプローブ負荷の両方を測定することができます。テスト・フィクスチャが サンプリング・オシロスコープの TDR (Time Domain Reflectometry) パルス・ゼネレータによって駆動され、サンプリング・オシロスコープのチャンネル入力で終端されていれば、プローブ・パルス応答と、入力パルスへのプローブ負荷の影響の両方を測定することができます。

オシロスコープ・プローブの測定の忠実度を評価するときには検証できる指標は多数存在しますが、差動プローブに対する主な信号応答パラメータには次のようなものがあります。

- 高帯域
- 直線性
- 低ノイズ
- 高い CMRR (Common Mode Rejection Ratio : コモン・モード除去比)
- ゲイン確度

Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

8 GHz 帯域の P7380 型 プローブは、2 ~ 3 Gbps レートの第一世代シリアル・データ信号の正確な評価をサポートし、5 ~ 6 Gbps レートの第二世代シリアル・データ信号の明確な測定に使用可能で、10 Gbps レートでも使用可能です。P7380 型 プローブは特に TekConnect プローブ・インタフェースをサポートする TDS6804B 型などのようなリアルタイム・オシロスコープで使用するよう設計されましたが、最も正確なプローブ測定性能はより高い帯域のサンプリング・オシロスコープの測定範囲で得られます。80A03 型 TekConnect プローブ・アダプタを TDS8200 型 サンプリング・オシロスコープとともに使用すると、P7380 型 プローブ性能を最も正確に確認できるようになり、これらはほとんどの時間領域での応答スクリーン・ショットで使用されます。

P7380 型 アクティブ・プローブの高帯域は、所定の長さの出力ケーブルを駆動するバッファ増幅器だけではなく、プローブ入力アッテネータによるサポートも必要になります。P7380 型 Z-Active プローブ入力アッテネータは、高性能ハイブリッド回路技術を使用して設計され、高帯域動作をサポートしています。小型のプローブ・ヘッド・アセンブリは、プローブ・アッテネータ・ネットワーク回路の直列要素部分を内蔵し、ハイブリッド回路技術を使用して物理的に小型に製作されています。このプローブ・ヘッド・シリーズ・ハイブリッドは、信号差動パスを一致させるためと、後段のアッテネータ・シャント・ハイブリッドに合わせて減衰定数を調整するために、レーザ・トリミングされます。プローブ・ヘッド・シリーズ・ハイブリッドは、シールドされ、プローブ・チップのコンタクト・インタフェースとはんだ付けされた延長ケーブルを保護するために樹脂製ハウジングに収納されています。プローブ・チップ増幅器ハウジングには、延長ケーブルを終端し、プローブ・バッファ増幅器へのインタフェースとして機能するアッテネータ・シャント・ハイブリッドがあります。プローブ・シャント・ハイブリッドは、プローブ・アッテネータ・ネットワーク回路のシャント要素部分を含み、信号差動パスを一致させるためと、アッテネータ・シリーズ・ハイブリッドに合わせて減衰定数を調整するために、レーザ・トリミングされます。

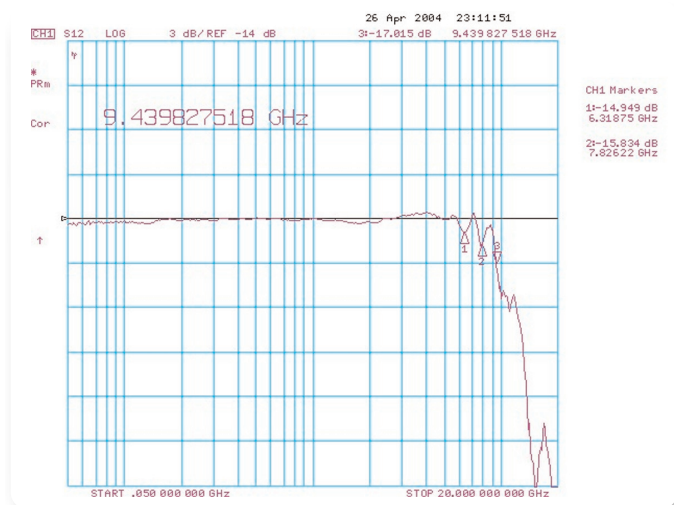
プローブ入力アッテネータは受動線形ネットワークなので、P7380 型の直線性は主にプローブ・バッファ増幅器の性能によるものです。P7380 型は、規定されたダイナミック・レンジ全体ですぐれた直線性を発揮しますが、オーバドライブ時は極めて非線形的になり、最終的に飽

和します。5:1 入力アッテネータ・ネットワーク単独で可能なダイナミック・レンジよりも広いダイナミック・レンジをサポートするために、プローブ・バッファ増幅器 ASIC には内部 1 : 1/5 : 1 ゲイン・スイッチがあります。P7380 型 は広帯域であるため、低ノイズ性能もプローブ ASIC にとって極めて重要なパラメータです。P7380 型 プローブ ASIC の製作に使用される先進的なシリコン・ゲルマニウム (SiGe) プロセスは、広帯域性能ばかりでなく、十分な増幅器バイアス電流が提供されたときに低ノイズも実現します。P7380 型 プローブ増幅器モジュールは、必要なプローブ ASIC 電力損失の温度管理を行うよう設計されています。

P7380 型 は差動信号測定用に設計されているので、プローブ CMRR も差動信号の測定忠実度を維持するうえで鍵となるパラメータです。高い CMRR では、2 つの差動入力パスの一致とバランスを慎重に行う必要があります。2 つの差動パスが一致していない場合、モード変換の問題により、コモン・モード入力信号と差動モード入力信号間で変換損失が発生する可能性があります。アッテネータ・シリーズ・ハイブリッド、アッテネータ・シャント・ハイブリッド、プローブ・アンプ ASIC、およびすべての信号インタコネクトでは、一致していることが必要です。洗練された設計の P7380 型 プローブ ASIC には、内部コモン・モード監視およびバランシング回路があり、CMRR 性能が最大化されます。

最終的な鍵となるプローブ測定忠実度パラメータはゲイン確度です。ゲイン確度には、DC ゲイン確度、周波数に対するゲイン・フラットネス、パルス応答アベレーションなど、複数の要素があります。通常、DC ゲイン確度は、大部分のダイナミック・レンジにわたって入力電圧に対してマップされた出力電圧の線形回帰の最適スロープとして定義されます。DC ゲイン確度の仕様には、動作時温度範囲全体における最悪ケースの変動を含める必要があります。P7380 型 プローブ ASIC には、DC ゲインとゼロ・オフセットの内部キャリブレーション調整機能が含まれ、5 : 1 および 25 : 1 アッテネータ設定の両方における測定忠実度が拡張されます。

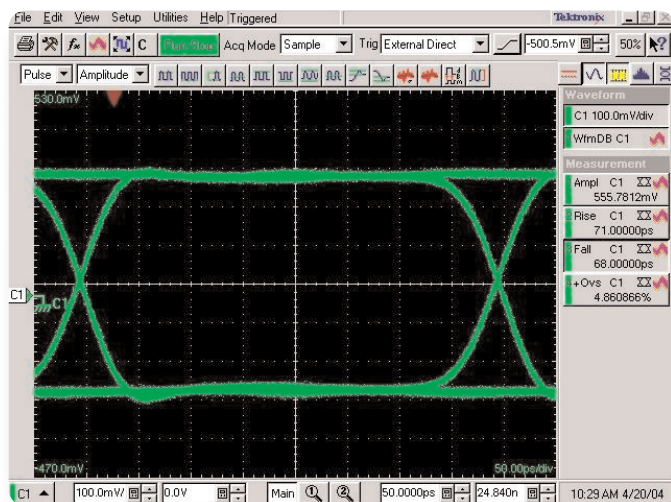
プローブ・ゲインは大部分の周波数レンジにわたって一定であることが望まれますが、ゲインは帯域周波数に近づいている信号については減少します。P7380 型 Z-Active プローブ・アーキテクチャには、複数の異なる動作領域があり、領域ごとに異なるモデルが含まれるので、ゲイン・フラットネスは各領域で同じ減衰定数を必要とします。前述のように、P7380 型 DC モデルのデバイダは



▶ 図 11. 代表的な P7380 型 ゲイン周波数応答

5:1 の減衰率を持っています。P7380 型 LF モデルの場合、補償アッテネータは、LF モデル周波数レンジに対する一定ゲインについて、適合アッテネータ・シリーズとシャント・セクション時間定数を含む 5:1 の減衰率も持っています。同様に、P7380 型 HF モデルの場合、 Z_0 プロブ・アッテネータは、HF モデル・レンジの低周波数エンドにおける RC デバイダからの移行の後、5:1 の減衰率を持っており、主に抵抗デバイダによって設定されています。

Z_0 プロブ・アッテネータのため、Z-Active プロブ・アーキテクチャのゲイン応答は、ダンピング抵抗付きのより一般的な補償アッテネータよりも高周波数において、フラットである必要があります。ダンピング抵抗ゲイン応答で補償アッテネータは、構造に固有の RC フィルタとしての動作のために同じようにフラットではなくなります。図 11 は、P7380 型の周波数と代表的なゲイン変動を示す周波数応答プロットです。帯域制限付近の周波数とのゲイン・ロールオフは、受動入力アッテネータ・ネットワークと能動プローブ ASIC の周波数応答限度間の複雑な相互作用です。また、プローブ ASIC のゲインも、表皮効果と誘電損失による所定の長さのプローブ・



▶ 図 12. 代表的な P7380 型 アイ・パターン応答 (50 ps フィルタ)

ケーブルにおける既知のケーブル損失を補正するために、特に高い周波数で増強されています。

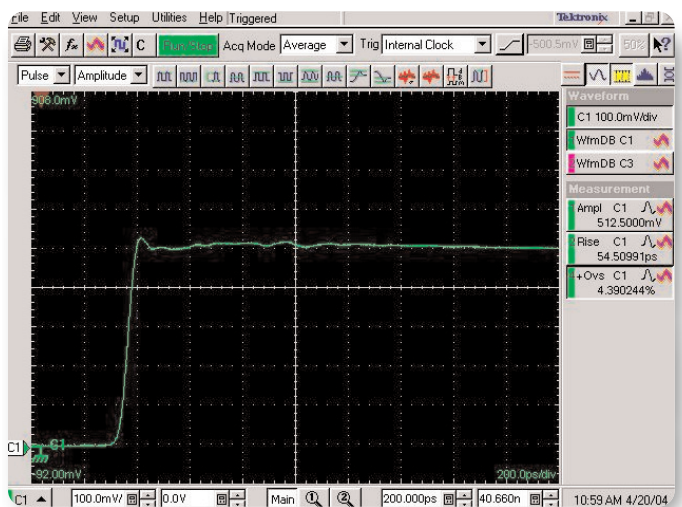
図 11 のような周波数応答プロットは、ほとんど帯域制限まで極めてフラットなゲイン振幅応答を示す可能性がありますが、理想的なパルス応答を保証しているわけではありません。事実、極めてシャープなゲイン・ロールオフ・レートは、一般に過剰なリングングとアベレーションを含むパルス応答を暗示しています。図 11 に示されていない欠落しているファクタは、周波数とのゲイン位相応答です。理想的なパルス応答では、周波数または一定のグループ遅延との直線的位相変動を必要とします。P7380 型のパルス応答は、55 ps 未満の 10 ~ 90% の立上り時間を確保しながら、可能な限りアベレーションを最小化するように設計されました。Tip-Clip アダプタにおけるダンピング抵抗の使用と Z_0 プロブ抵抗デバイダのダンピング効果に加えて、延長ケーブルは不完全なケーブル終端による反射を抑制するために損失のあるケーブルを使って設計されました。図 12 は、50 ps 立上り時間 (10~90%) フィルタによる高速立上り時間ステップに対する P7380 型の典型的アイ・パターン応答を示しています。

Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

P7380 型 プローブのパルス応答は、極めて高速な立上り時間の入力信号を使用した場合でも、低アベレージョンと最小リングングを提供するように慎重に設計されました。図 13 は、35 ps 立上り時間 (10~90%) 入力信号に対する P7380 型 パルス応答のすぐれた品質を示しており、この立上り時間は仕様の 55 ps 立上り時間 (10~90%) よりも極めて高速です。

新しい Z-Active プローブ・アーキテクチャから得られた著しいプローブ性能の向上の 1 つに、高い周波数に対するプローブ負荷の低減があります。より一般的なプローブ構造と比較した場合の P7380 型 プローブ・アーキテクチャの違いにより、プローブ負荷を規定する従来の方法の一部はもはや役に立ちません (AC プローブ負荷に関する補足記事を参照)。たとえば、一般に使用されるプローブ AC 負荷性能、入力キャパシタンスといった尺度は、もはや P7380 型 の負荷性能の適切な指標にはなりません。P7380 型、比較可能な従来のプローブよりもほぼ 1 桁大きい入力キャパシタンスを備えています。P7380 型 Z-Active アーキテクチャの埋め込み Z_0 プローブは、従来のプローブよりも高い Z_{MIN} (全周波数レンジにおける最小プローブ入力インピーダンス) を備えています。加えて、P7380 型 の入力キャパシタンスは、従来のプローブ



▶ 図 13. 代表的な P7380 型 パルス応答 (35 ps 立上り時間 差動入力信号)

よりも低い周波数で入力インピーダンス・ブレイクポイントを生じますが、埋め込み Z_0 プローブ構造は大部分の GHz 周波数レンジにわたって相対的にフラットな入力インピーダンス応答を提供しています。

AC プローブ負荷

測定を行うためにプローブを回路に接続すると、プローブの入力インピーダンスと回路のインピーダンスとの間に相互作用が発生します。この相互作用はプローブ負荷と呼ばれ、測定忠実度ばかりでなく、回路の動作にも影響を与える可能性があります。理想的プローブは回路負荷を生じませんが、現実のプローブは測定可能な信号電圧を生じるためにいくらかの信号電流を消費する必要があります。プローブ負荷の量を最小化することは、プローブ品質の重要な測定単位です。プローブ負荷仕様を理解することは、測定用途に最適なプローブを選択するうえで極めて重要です。

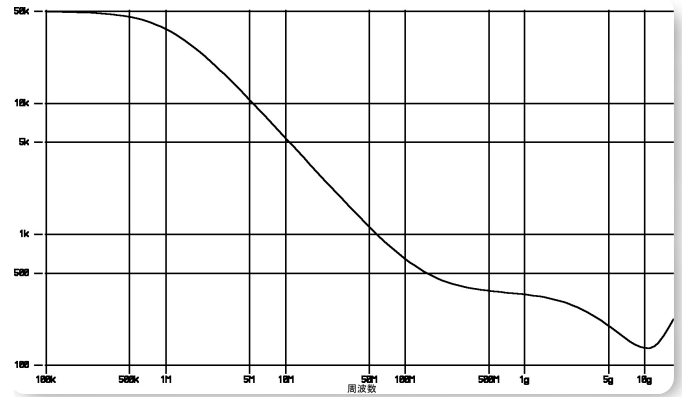
従来、プローブ負荷は単純化された RC モデルを使って規定されてきました。単純な RC モデルの DC 入力抵抗は、信号ソースの DC コンポーネントにおけるプローブ負荷の測定単位です。一般に、高い DC 入力抵抗は望ましいプローブ特性です。最も一般的な受動プローブは、10M Ω の入力抵抗を持ち、最も高い性能のアクティブ・プローブは 20k Ω を超える DC 入力抵抗を持ちます。最も一般的なアクティブおよび受動プローブの DC 入力抵

抗は、問題にはならないと考えられる程度に十分大きいのですが、一部の例外もあります。たとえば、 Z_0 プローブの DC 入力抵抗は 1k Ω 以下ですが、これは一般にある程度の測定エラーを生じ、信号歪みを発生させる程度の負荷を信号ソースに与えます。また、SMA 入力プローブの新しいクラスも、差動 100 Ω トランスミッション・ライン環境で高帯域抵抗終端を提供するように設計されているので、異なります (P7380SMA 型 プローブの補足記事を参照)。

単純な RC モデルでは入力キャパシタンスは、同様に信号ソースの AC 成分におけるプローブ負荷の目安となります。低入力キャパシタンスは、高 AC 入力インピーダンスと等価であり、望ましいプローブ特性です。ただし、プローブ DC 入力抵抗とは異なり、プローブ入力キャパシタンスは、ほとんど常に高周波数信号のプローブ負荷において重要な要素となります。プローブ・インタコネクトキャパシタンスは有効プローブ入力キャパシタンスを増加させるので、低プローブ入力キャパシタンスを達成するのは極めて困難な設計課題です。図 4 (6 ページ参照) に示すように、プローブ入力キャパシタンスの影

図 14 に示すように P7380 型 の入力インピーダンスは周波数とともに変化します。Z-Active プローブ・アーキテクチャにおける埋め込みのハイ・インピーダンス補償アッテネータにより、P7380 型の DC 負荷は極めて軽くなっています。図 7 の単純化された DC モデルで見られるように、P7380 型 プローブ DC 入力インピーダンスは差動で100kΩ、シングルエンドで50kΩです。この高入力インピーダンスは、DC から約 1 MHz の LF モデル・ブレーク・ポイント周波数の近くまで一定です。

P7380 型 の入力インピーダンスは、約 1 MHz から 100 MHz までの P7380 型 プローブ LF モデル周波数レンジにわたって 20 dB/decade レートでロールオフします。入力インピーダンスにおけるこの急減は、図 8 の単純化された P7380 型 LF モデルで示されているように、周波数の増加にしたがって、補償アッテネータ・ブリッジ・キャパシタンスの短縮効果から発生します。P7380 型 プローブ入力インピーダンスが LF モデル周波数レンジ全体で急減していても、インピーダンス・レベルは相対的に高く、プローブ負荷は LF モデル周波数レンジで軽くなっています。P7380 型 プローブ入力インピーダンスは、従来の補



▶ 図 14. 代表的な P7380 型 入力インピーダンス周波数応答 (シングルエンド)

償アッテネータ・プローブと同様にロールオフしますが、P7380 型 Z-Active プローブ・アーキテクチャのより高い入力キャパシタンスは、比較可能な従来のアーキテクチャ・プローブの10 MHzではなく、約 1 MHz でインピーダンス・ロールオフを開始します。

響は、信号周波数の増加にしたがってプローブ入力インピーダンスを低下させることです。また、図 4 にはブレークポイント周波数が示されています。ここで、プローブ入力インピーダンスは入力キャパシタンス: $FBKPT = (1/2 * \pi * RIN * CIN)$ により減少し始めます。

品質の高い高インピーダンス受動プローブの入力キャパシタンスは約 10 pF です。これは、100 MHz で 160 Ω のプローブ入力インピーダンスを発生します。品質の高い高周波数シングルエンド・プローブの入力キャパシタンスは約 1 pF であり、1 GHz で 160 Ω のプローブ入力インピーダンスを発生します。プローブ入力キャパシタンスによって生じた低インピーダンスは、一般的にプローブ帯域の十分低い周波数で顕著になり、プローブ入力ピンにダンピング抵抗を追加する必要があります。このダンピング抵抗は、プローブ入力インピーダンスの下限を設定するためと、プローブ・インタコネクタネットワークのインダクタンスから生じる共振効果を低減するために設計されます。ただし、ダンピング抵抗は従来のプローブ入力ネットワークとの帯域を制限する効果があるので、プローブ入力に追加できるダンピング抵抗の大きさは約 100Ωに制限されます。

ダンピング抵抗の追加は、理論的に第 2 の高周波数ブレークポイントを図 4 に示す入力インピーダンス周波数応答プロットに追加しますが、一般にダンピング抵抗はプローブ性能の一部として指定されません。この理由の 1 つに、GHz 周波数におけるプローブとインタコネクタ寄生成分の顕著な影響が挙げられます。つまり、GHz 周波数プローブの AC プローブ負荷を評価するために、入力キャパシタンスを使用するのは適切ではありません。これは、特に新しい Z-Active プローブ・アーキテクチャに当てはまり、ここで、高入力キャパシタンスではプローブ負荷性能が改善されない傾向があります。プローブ AC 負荷性能の真の測定単位は、測定された信号周波数におけるプローブ入力インピーダンスです。ほとんどの実世界の信号には多数の周波数高調波が含まれているので、周波数に対する一般的プローブ入力インピーダンスのプロットは、おそらく最も完全なプローブ AC 負荷性能の測定単位です。プローブ入力インピーダンスのインタコネクタ寄生成分の影響のため、標準的なプローブインタコネクタ構造ごとに個別の入力インピーダンス周波数応答プロットも用意する必要があります。

Z-Active: 高性能プローブ・アーキテクチャ

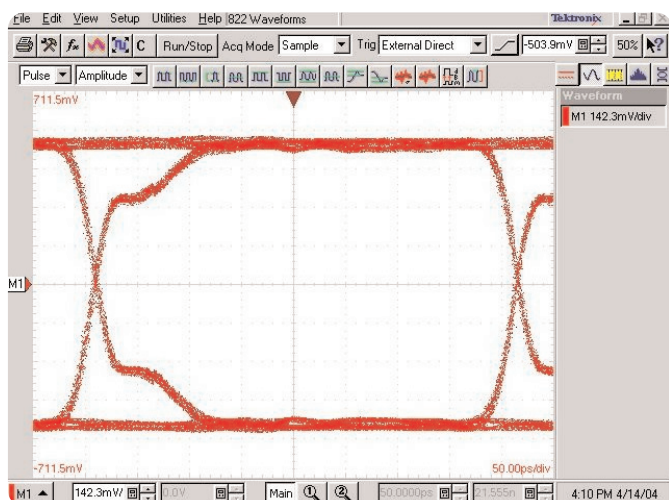
▶ アプリケーション・ノート

LF モデル周波数レンジの上側周波数の端で、Z-Active アーキテクチャは従来の補償アッテネータ構造から Z_0 プローブ・アッテネータ構造に移行します。図 9 の単純化された P7380 型 HF モデルで示されている入力インピーダンスと同様に、 Z_0 プローブ・アッテネータの入力インピーダンスは、モデルで示されていない寄生成分がインピーダンスを下げるまで周波数に対してフラットです。単純化された Z_0 プローブ・モデルから計算された差動入力インピーダンスは約 $1.2\text{k}\Omega$ ですが、図 14 に示されている P7380 型 プローブの実際の性能はその値よりもはるかに少ない値です。この顕著な差は、埋め込み Z_0 プローブの極めて単純化されたモデルの使用から部分的に生じ、プローブ入力インタコネクタ寄生成分の影響から部分的に生じています。複雑な設計の詳細を含む Z-Active プローブ・アーキテクチャの説明によることなく、P7380 型の単純化されたバージョンが使用されました。P7380 型の設計における実際の設計詳細は本書で説明

されていませんが、単純化されたモデルと比較して入力インピーダンスが約半分に低減されていることが主に貢献しています。これらの実用本位の設計の細部は、低いプローブ入力インピーダンスの実現に幾分貢献した可能性があります。これらは大幅に向上した信号忠実度の鍵となっています。入力インピーダンスの低減、特に最大周波数における低下に対して他に大きく寄与しているのは、プローブ・インタコネクタ寄生成分です。寄生インタコネクタ・インダクタンスとキャパシタンスは、理想的理論最小値からプローブ入力インピーダンスを低減し、高周波数プローブ負荷に実用的な制限を設定する傾向があります。入力インピーダンスが単純化されたモデル性能に正確に一致しない場合でも、GHz 周波数帯域の P7380 型のプローブ入力インピーダンスは、より一般的なプローブ設計のプローブ入力インピーダンスよりもまだ高くフラットであることに注意する必要があります。

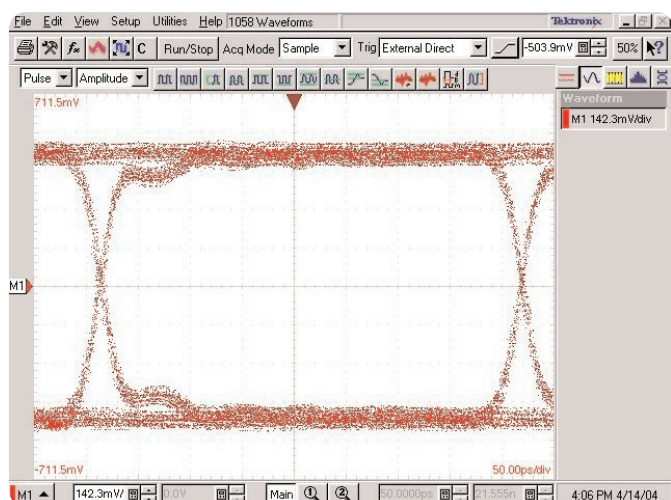
入力インピーダンスの完全な周波数応答プロットに対する 1 つの可能な代替案は、全プローブ帯域にわたって有効な最小入力インピーダンスを示すことです。プローブ AC 負荷性能の評価に Z_{MIN} を使用するのには、入力キャパシタンスを指定するよりも適していますが、シングルエンドまたは差動応答が記述されているかどうかを理解することも重要です。差動信号の使用が増加しているので、差動プローブの使用も増えています。差動プローブは、シングルエンド測定または差動測定を行うために使用できるので、プローブ入力インピーダンスはシングル

エンド・モードまたは差動モードで指定できます。差動モードでは、DC 入力抵抗はシングルエンド・モードよりも 2 倍大きくなります。同様に、入力キャパシタンスが指定された場合、一般に差動モードでは、プローブ入力キャパシタンスはシングルエンド・モードの約半分になります。差動モードの Z_{MIN} は、シングルエンド・モードの Z_{MIN} の値の 2 倍であることが想定されますが、このことは、極めて高い周波数でプローブ入力インピーダンスを低下させる傾向があるプローブとインタコネクタ寄生成分のために必ずしも常に当てはまりません。



▶ 図 15. 従来のプローブ・パルス応答負荷

高速パルス信号におけるプローブ入力インピーダンスの影響は、図 10 に示すプローブ・テスト器具を使用して作成した TDT (time domain transmission) 応答プロットを観察することで確認できます。より一般的なプローブの TDT 応答におけるプローブ負荷の影響を図 15 に示します。プローブ負荷によって TDT 応答で発生するステップ・アベレージョンは、主に従来のプローブ入力キャパシタンスによって生じます。プローブ入力キャパシタンスの充電により、入力信号パルス・ステップの完全な立ち上がりが遅れます。プローブ負荷によって影響を受ける通常のパルス・ステップ下の領域を積分し、結果を正しくスケールングすることで、プローブ入力キャパシタンスを計算することができます。図 15 に示す TDT 応答は、プローブ負荷が、終端したトランスミッション・ラインを伝わる信号に与える影響を示しています。図 15 に示す TDT 応答は、プローブにより示された測定信号応答を表していないことを理解する必要があります。図 12 に示すように、適切に設計されたプローブは、プローブ負荷の影響を補正しようとし、伝送またはアンロードされた信号応答を可能な限り正確に示そうとします。



▶ 図 16. P7380 型 プローブ・パルス応答負荷

図 15 の作成に使用された同じ信号に対する P7380 型プローブ負荷の影響を比較のために図 16 に示します。2つの図を比較すると、P7380 型プローブの見かけ上の負荷は、より一般的なプローブの負荷よりも小さいことがわかります。かなり大きな入力キャパシタンスを持つ P7380 型プローブが、より一般的なプローブよりも小さいステップ・アベレージョンを持つことは奇妙に思われるかもしれませんが。この意外な利点は、埋め込み Z_0 プローブ・シリーズ抵抗による P7380 型プローブの入力キャパシタンスの分離から生じています。P7380 型プローブの入力キャパシタンスの影響は、より長い時間持続するパルス波形の上部における小さな影響として、図 16 の TDT 応答プロットで確認できます。P7380 型プローブは Z_{MIN} が大きいので、高速パルス・ステップの P7380 型プローブ負荷は、より一般的なプローブよりも軽くなっています。P7380 型プローブ Z-Active アーキテクチャの負荷は、長い時間間隔にわたる小さな負荷影響のためにパルス・エッジで抽出された少ないエネルギーと効果的にトレードオフします。このアプローチは、広い周波数スペクトルにわたってノイズ・エネルギーを拡散させることで EMI ノイズ・スパイクを減少させるためのスペクトル拡散設計において講じられるアプローチと若干似ており、効果は弱いように見えます。小さいサイズの長期負荷効果は、信号測定に著しい影響を与えません。

Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

特に、プローブ帯域の近くとそれを越える極めて高い周波数でプローブ負荷を増加させるもう 1 つの考えられる要因にプローブ・インタコネクタ寄生成分があります。P7380 型 プローブの電氣的性能の改善に大きく貢献しているのは、プローブ・アタッチメントの新しい Tip-Clip 設計です。互換性のある Tip-Clip アダプタのファミリは、プローブ・アプリケーションの柔軟性のためばかりでなく、最適な入力信号応答と最小のインタコネクタ寄生のためにも設計されました。より一般的なプローブの初期アダプタ設計と比較して低減されたインタコネクタ寄生は、大部分の差動 Tip-Clip に適合する向上した信号忠実度と適切な信号応答を実現します。また、低減されたインタコネクタ寄生により、はんだ付け方式の Tip-Clip を被測定回路にはんだ付けし、プローブ・ヘッドを外したあとに Tip-Clip をその位置に残しておくこともできますが、この場合、大きなアダプタ単独負荷は生じません。適切に取り付けられたレジスタ Tip-Clip やショート・フレックス Tip-Clip のアダプタ単独負荷は、わずか 0.1 pF 程度です。この負荷は、適切に設計された高周波数 Z_0 プローブの小さな入力キャパシタンスに匹敵します。

P7380 型 プローブ・アタッチメント - 新しい Tip-Clip 設計

オシロスコープ・プローブの電氣的性能は、測定アプリケーションで使用する際に極めて重要ですが、それは特徴のごく一部にすぎません。測定アプリケーションでオシロスコープ・プローブが役に立つためには、被測定回路に物理的および電氣的に接続できることも必要です。従来、回路へのシングルエンド・プローブの物理的接続

は、プローブ・チップの鋭利な金属ピンを使って行われ、プローブ・グラウンド・リードを回路に取り付けて電気接続を完了させていました。一般に、従来の差動プローブを使用する場合、グラウンド・リード接続は必要ありませんが、2 つのプローブ・チップ・ピンを回路の差動信号ノードに取り付けなければなりません。使用されているプローブのスタイルにかかわらず、回路へのプローブの物理的取り付けは、測定の電氣的性能に著しく影響を与え、多くの場合重大な影響を与える可能性があります。電氣的性能に対するプローブ・アタッチメントの影響は、プローブ・インタコネクタ寄生成分に対してより敏感な高速信号でさらに重要な問題となります。P7380 型 プローブ・アタッチメント設計では、被測定回路との物理的インタコネクタおよびプローブ測定全体の電氣的性能を最適化する新しい手法を採用しています。

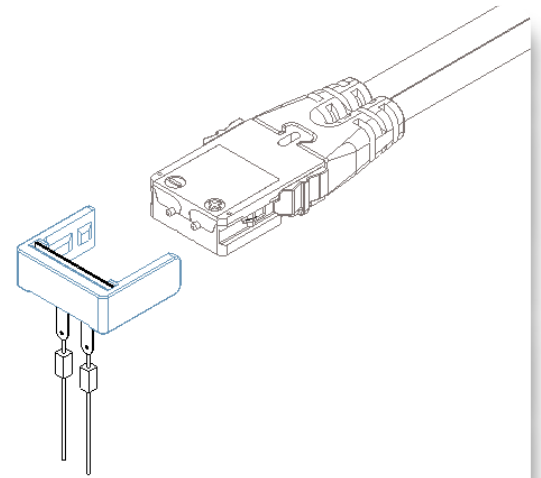
最近の測定アプリケーション要件は、P7380 型 プローブ・アタッチメント設計アプローチに影響を与えており、このアプローチは、従来のプローブ・チップ・ピンによるアプローチとは大きく異なります。これらの新しい測定要件には、次のような課題があります。

- 回路密度の増加
- コンポーネント・サイズの小型化と信号パス・ピッチの微小化
- 差動測定の必要性の増加
- インタコネクタ寄生成分が小さいことが求められる高周波数信号
- 取り付け方法における大きな柔軟性の必要性

P7380 型 プローブ・アタッチメント設計では、新しい互換性のある Tip-Clip 設計アプローチを使用して前述の新しい測定要件のそれぞれに対応を試みています。

図 1 のプローブ・ヘッドの図面で示されているように、P7380 型 プローブ・ヘッドは物理的に小型軽量であり、フレキシブルな 1 対の延長ケーブルを使ってプローブ・チップ・バッファ増幅器に取り付けられます。P7380 型 プローブ・ヘッドへの電氣的接続は、プローブ・ヘッド・ハウジングの端部で 1 対の金メッキのコンタクトを使って行われます。これらのコンタクトは、Tip-Clip アダプタ・ファミリとの電氣的インタフェースを提供し、種々のプローブ・アタッチメント・アプリケーションの接続での柔軟性を実現します。図 17 の分解組立図で示されているように、種々の Tip-Clip 設計ではすべて共通の基本形状と取り付けスキームを採用しています。Tip-Clip は U 字型の樹脂製ベイル構造を備えていて、プローブ・ヘッドとの電氣的インタフェースを提供するベイル底部と、プローブ・ヘッドにベイルを機械的に取り付けることができるベイル側面部があります。P7380 型 プローブ・ヘッドの側面と Tip-Clip ベイルの側面には、Tip-Clip をはめ込んで取り付けると所定の位置に保持する機能が設けられています。設計にはスライドリリース機構も採用されていて、取り付けられた Tip-Clip を解放しやすい構造になっています。

P7380 型 Tip-Clip は、差動信号入力用の高周波数電氣インタフェースを極めて低い寄生成分で提供するように設計されました。寄生インダクタンスは、主に電氣インタコネクタ長の関数であるため、Tip-Clip はインタコネクタ長を最小限度に抑えるように設計されています。たとえば、高性能のレジスタ Tip-Clip とショート・フレックス Tip-Clip は、被測定回路にはんだ接続するために直径 0.2mm のリード付きレジスタを使用しています。P7380



▶ 図 17. P7380 型 Tip-Clip の取り付け構造 (分解組立図)

型 プローブ・ヘッド・コンタクトとレジスタ本体とのインタコネクタ長さは、設計により 2.54mm {0.1 インチ} 未満です。レジスタ本体とはんだ付け回路接続とのレジスタ・リード長は、最適な性能を得るために 2.54mm {0.1 インチ} 未満にカットする必要もあります。寄生キャパシタンスもインタコネクタ長により、また隣接する金属面の位置により影響を受けるので、Tip-Clip インタコネクタ長を短くすることも寄生キャパシタンスを低減するのに役立ちます。各 Tip-Clip で値の小さい組み込みレジスタを使用することも、インタコネクタ寄生成分によって生じた共振効果を減衰して電氣的性能を改善するのに役立ちます。はんだ付け Tip-Clip は、P7380 型 プローブ・ヘッドを外して回路に残しておくこともできるので、Tip-Clip インタフェースのインタコネクタ寄生成分を最小にすると、永続的に取り付けられた Tip-Clip による望ましくない回路負荷を最小限度に抑えるうえで役に立ちます。

Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

プローブ・ヘッドが収まらない物理的に狭い場所にある回路ノードに取り付けるために、プローブ・インタコネクタ・リード長を延長する必要がある場合は、より長さの長いミディアム・フレックスおよびロング・フレックス Tip-Clip を利用できます。最適なダンピング性能とインタコネクタ寄生成分の分離のために、ダンピング・レジスタは取り付け先回路ノードの近くに配置する必要がありますので、ダンピング・レジスタのリード長を単に延長するには、これらのより長いフレックス Tip-Clip を使用することをお勧めします。また、フレックス Tip-Clip の信号パスの長さも最適な差動信号測定性能のために慎重に適合されています。同様に、最適な性能のために組み込みのダンピング・レジスタのリード長と配置を慎重に適合する必要があります。特に、追加されたインタコネクタ・リード長とロング・フレックス Tip-Clip により、測定信号帯域が若干低減されます。ロング・フレックス Tip-Clip の寄生インダクタンスがある場合でも、信号立上り時間が相対的にわずかに減少していることや応答における共振が小さいことは意外です。種々の Tip-Clip との P7380 型 プローブの一貫した応答は、Z-Active プローブ・アーキテクチャの重要な成果です。ただし、最適なプローブ性能は常に最小インタコネクタ・リード長で得られます。

Tip-Clip は P7380 型 プローブ・ヘッドでの容易な互換性を確保するように設計されており、したがって、同じプローブで種々の Tip-Clip スタイルを使用できます。Tip-Clip は、手動でまたは Tip-Clip イジェクタ・ツールを使用して取り外しや交換を行うことができます。この容易な互換性により、回路基板上的のはんだ付け Tip-Clip のグループ間で 1 つの P7380 型 プローブを相対的に容易に移動することができます。P7380 型 Tip-Clip の低コストと低いインタコネクタ寄生成分により、回路基板テスト中に Tip-Clip を継続的に測定ノードに取り付けておくことができます。最小リード長を持つ抵抗性の Tip-Clip により残される回路負荷は約 0.1 pF です。また、Tip-Clip ベイル内のプローブ・インタコネクタ・スタブも、Tip-Clip ダンピング・レジスタにより取り付け先回路ノードから分離されます。P7380 型 プローブで現在利用可能な Tip-Clip は次のとおりです。

レジスタ・クリップ・アセンブリ

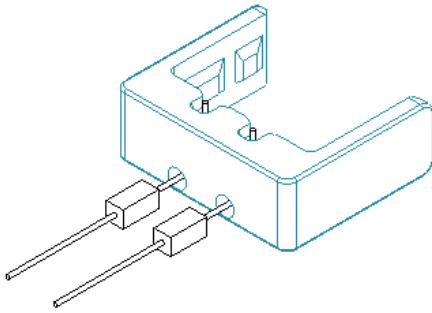
- 0.2mmリード径レジスタ Tip-Clip
- 0.5mmリード径レジスタ Tip-Clip

フレックス・クリップ・アセンブリ

- 0.2mmリード径ショート・フレックス Tip-Clip (2mm {0.080 インチ}トレース長)
- 0.2mmリード径ミディアム・フレックス Tip-Clip (5mm {0.200 インチ}トレース長)
- 0.2mmリード径ロング・フレックス Tip-Clip (25.4mm {1.00 インチ}トレース長)
- 0.5mmリード径ショート・フレックス Tip-Clip (5mm {0.200 インチ}トレース長)
- 0.5mmリード径ミディアム・フレックス Tip-Clip (12.7mm {0.500 インチ}トレース長)
- 0.5mmリード径ロング・フレックス Tip-Clip (25.4mm {1.00 インチ}トレース長)

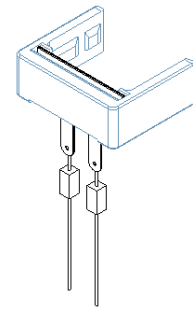
ハンドヘルド・アダプタ・クリップ・アセンブリ

- ハンドヘルド Tip-Clip (0.5mm から 4.57mm までの可変ピッチ間隔)



▶ 図 18. P7380 型 プローブ・レジスタ Tip-Clip

レジスタ Tip-Clip アダプタは、Tip-Clip ベイルの端部ではんだ付けによる差動インタコネクタを提供するように設計されています。小型の 1/16W 直径 0.2mm リード径レジスタまたはやや大型の 1/8 W 0.5mm 径のレジスタなど、2 種類のサイズのアキシャル・リード・レジスタを利用できます。レジスタ・リードは、Tip-Clip ベイル底部の穴を通過しており、これにより、レジスタ本体はベイル面と同一面になります。次に、挿入されたレジスタ・リードは、ベイル底面の背面に組み込まれた非導電性エラストマ・パッドに覆われ、ベイルの保持スロットに接着されます。エラストマ・パッドの目的は、P7380 型プローブ・ヘッドのコンタクトと、挿入され、覆われたレジスタ・ワイヤ・リードとの間の良好な電氣的接触を確保することです。この電氣的接続は、Tip-Clip ベイルを P7380 型 プローブ・ヘッド・ハウジング内にはめ込むと生じます。P7380 型 プローブ・ヘッド・ハウジングと Tip-Clip ベイル取り付けアームには、ラッチ機能が取り入れられています。最適なプローブ測定性能のためには、Tip-Clip ベイルの底にあるレジスタ本体から延びて出ているレジスタ・リードを 1.25 ~ 2.5mm の間で切断し、被測定回路にはんだ付けする必要があります (注: 0.2mm 径のレジスタ本体は長さ 1.9mm { 0.075



▶ 図 19. P7380 型 プローブ・フレックス Tip-Clip

インチ) であり、最適な長さにレジスタ・リードを切断するためのおおよそのゲージとして使用できます)。切断が短すぎると、回路ノードへのはんだ付けが困難になり、また、十分短く切断しない場合、電氣的性能が低下します。最適な差動測定性能のためには、レジスタのリード長が整合し、レジスタ・リード・ドレスが十分釣り合っている必要があります。

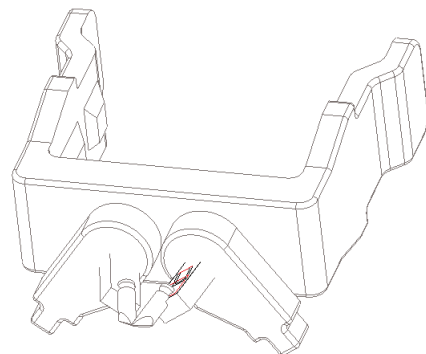
フレックス Tip-Clip アダプタは、はんだ付けによるインタコネクタ Tip-Clip ベイルの側面で行えるように設計されています。フレックス Tip-Clip アダプタでは、Kapton フレックス回路アセンブリを取り付けるために共通の樹脂製ベイルを使用しており、Kapton フレックス回路アセンブリはプローブ・ヘッド・ボタン接点とはんだ付けアタッチメント・レジスタとの間の差動インタコネクタ・バスを提供します。2 種類のサイズのアキシャル・リード・レジスタを含む、3 種類のフレックス回路長を利用できます。フレックス Tip-Clip ベイルには、フレックス回路アセンブリの位置を合わせて保持するために、ベイル底面に 1 対の細かい溝が刻まれています。このベイル面の溝の中に、フレックス回路アセンブリのプローブ・ヘッドの端部にある 1 対の耳部がスライドして入ります。フレックス回路のスロットもベイルの位置決めポストにはまり、プロー

Z-Active: 高性能プローブ・アーキテクチャ

▶ アプリケーション・ノート

ブ・ヘッド・コンタクトと金メッキのフレックス回路パッドの位置が合います。ベイル底面とフレックス回路アセンブリの間には非導電性のエラストマ・パッドもあり、これによってプローブ・ヘッド・ボタン接点とフレックス回路の金メッキ・パッドとの間で良好な電気的接触が生じます。フレックス回路アセンブリ上の一致するエッチング処理トレースの対により、金メッキ・パッドとはんだ付けされたレジスタのための貫通穴の間でトランスミッション・パスが形成されます。レジスタ Tip-Clips の場合と同様に、最適な差動測定性能のためには、はんだ付けレジスタのリード長が十分整合し、レジスタ・リード・ドレスが釣り合っている必要があります。ショート・フレックス Tip-Clip は、最低のインタコネクタ寄生成分を持っているので、フレックス Tip-Clip の中で最適な信号忠実度を提供します。その性能は、適切に取り付けられたレジスタ Tip-Clip と極めて類似しています。ミディアム・フレックスおよびロング・フレックス Tip-Clip は、長いインタコネクタ・パスと寄生成分の増加のために、やや低い信号忠実度と減少したプローブ帯域を示します。ただし、新しい P7380 型 プローブ・アーキテクチャの高周波数における Z_0 プローブに類似する応答のために、性能の低下は驚くほど少ないです。フレックス Tip-Clip の性能の詳細は、『P7380 型 プローブ・ユーザ・マニュアル』を参照してください。

ハンドヘルド Tip-Clip は、特に P7380 型 ハンドヘルド・アダプタとともに使用するように設計されています。P7380 型 ハンドヘルド・アダプタは、P7380 型 プローブ・ヘッド、延長ケーブル・アセンブリ、およびプローブ増幅器モジュールをより一般的なハンドヘルド・プローブ・パッケージの中に都合よく組み込むことができるようにする取り外し可能なクラムシェル設計です。はんだ付け Tip-Clip アダプタで使用するのと同じプローブ・ヘッドと延長ケーブルを P7380 型 ハンドヘルド・アダプタで使用すると、本質的にはんだ付けアダプタと同じ信号忠実度およびプローブ負荷性能が得られます。これは、



▶ 図 20. P7380 型 プローブ・ハンドヘルド Tip-Clip

種々のアダプタ・スタイルで異なるケーブル・アセンブリを使用する一部の競合するアプローチでかなりの改善になります。可変スペース Tip-Clip は、0.5mm から 4.57mm までにわたって間隔を可変でき、差動信号接点への接続のために P7380 型 ハンドヘルド・アダプタの端部を延長します。ハンドヘルド Tip-Clip のスペースは、チップ構造に組み込まれているレバー・アームを回転させて調整します。

従来の剛性ピンの差動プローブを使用するとき一般的な直面する困難の 1 つは、差動プローブ・チップと回路接点の対との間の機械的一致が不十分なことです。P7380 型 ハンドヘルド・アダプタでは、アダプタのクラムシェルに組み込まれたエラストマ・パッドを使用することで、機械的な一致が大幅に改善されています。エラストマ・パッドは、P7380 型 プローブ・ヘッド用のフレキシブルなホルダとして機能し、P7380 型 ハンドヘルド・アダプタ・ハウジングに力が加えられると、P7380 型 プローブ・ヘッドは差動プローブ・チップと回路接点の対との間の接触力を調整し、バランスを取ります。また、P7380 型 ハンドヘルド・アダプタ・ハウジングには、プローブ・アーム付きの測定で使用しやすいように設計された機能も用意されています。

要約

本書では、P7380 型 差動プローブで初めて実装された新しい Z-Active プローブ・アーキテクチャについて説明してきました。Z-Active プローブ・アーキテクチャでは、約 100 MHz 以下の周波数における従来のハイ・インピーダンスの周波数補償アッテネータ・プローブの性能と、高周波数における Z_0 プローブの性能を組み合わせています。これら 2 つの従来のプローブ構造の最適な特性を組み合わせることで、Z-Active プローブ・アーキテクチャは高周波数での電気的性能が向上しています。P7380 型プローブの高帯域およびフラットなパルス応答は、Z-Active アーキテクチャによるすぐれた測定一貫性を実証しています。また、P7380 型プローブの低減されたプローブ負荷と、GHz 周波数帯域における相対的に一定の入力インピーダンスは、Z-Active アーキテクチャで可能なすぐれたプローブ負荷性能も実証しています。

Z-Active プローブ・アーキテクチャと P7380 型プローブにおけるそのアーキテクチャの実装は、回路密度の増加と高い周波数信号により発生していたプローブ・インタコネクタの問題にも対応しています。Z-Active プローブ・アーキテクチャにおける組み込み Z_0 プローブ構造は、フレキシブルな延長ケーブルを持つ小型のプローブ・ヘッドを特徴とする P7380 型の実装を可能にします。革新的な Tip-Clip インタコネクタ設計と組み合わせられたコンパクトでフレキシブルなプローブ入力は、インタコネクタの電気的性能の向上と接続性における大きな柔軟性を P7380 型プローブに提供します。コスト効果の高い Tip-Clip 設計は、インタコネクタ寄生成分を最小限度に抑え、種々のインタコネクタ・アダプタにダンピング・レジスタを組み込むことによりインタコネクタ電気的性能の向上をサポートしています。また、種々の Tip-Clip アダプタにより、はんだ付け、ハンドヘルド、および取り付けによるプローブ・アプリケーションで同じ P7380 型プローブを活用できるようになります。

DPO — デジタル・フォスファ技術

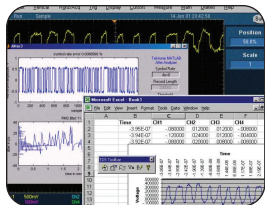
この技術を確認し、確信してください。



デジタル・フォスファ・オシロスコープ (DPO) は、通信マスク・テスト、間欠的に発生する信号のデジタル・デバッグ、デジタル設計、およびタイミング・アプリケーション向けの広範囲なアプリケーションに対応する最適な設計とトラブルシューティング・ツールを必要とする方に理想的です。Tektronix は、他社が提供していない 100 MHz から 7 GHz までの帯域スペクトルをカバーする広範囲な DPO の選択肢を提供しています。

OpenChoice™

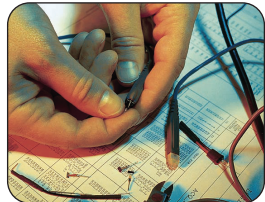
ネットワークと解析ソリューションのさらなる選択肢を提供します。



OpenChoice は、多数の Tektronix オシロスコープおよびロジック・アナライザとともに提供されるソフトウェア・ライブラリ、ユーティリティ、サンプル、業界標準のプロトコルおよびインタフェースのコレクションです。OpenChoice では、60 MHz から 8 GHz までの範囲で、GPIB、イーサネット、RS-232、および共有メモリなど、他に見られないようなさまざまな接続プロトコルや物理インタフェースを使用して、ネットワーク上でオシロスコープやロジック・アナライザによる通信を行うことができます。

TekConnect®

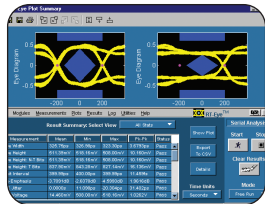
すぐれた信号忠実度と例を見ない多様性を手元に。



TekConnect インタフェースは、ユーザが高電圧信号、電流信号、電力信号、またはマイクロボルト・レベルの信号を測定しているかどうかにかかわらず、プローブ・インテリジェンスを次のレベルに促進します。TekConnect インタフェースは、例を見ない多様性を提供しながら、オシロスコープ入力において 18 GHz までの実用帯域パスですぐれた信号忠実度を実現します。TekConnect インタフェースを使用することで、信号一貫性を最大限に維持してユーザの現在および将来の帯域ニーズに対応できるようにします。

オシロスコープ・ソフトウェア

汎用オシロスコープを極めて特化された解析ツールに



Tektronix は、特定の技術やプロシージャ専門技術をオシロスコープに導入する優れたアプリケーション・ソリューションを提供し、専門的な設計の開発とテストを大幅に単純化します。シリアル・データ標準規格から電力測定にいたるまで、Tektronix は、ユーザのオシロスコープを極めて特化された電力解析ツールに変換するオシロスコープ・ソフトウェアの広範囲な選択肢を用意しています。

テクトロニクスの以下の連絡先までご連絡ください。

ASEAN / オーストラレーシア/ パキスタン (65) 6356 3900

Tektronix 有限会社 (インド) (91) 80-22275577

イタリア +39 (02) 25086 1

英国およびアイルランド +44 (0) 1344 392400

オーストリア +41 52 675 3777

オランダ 090 02 021797

カナダ 1 (800) 661-5625

韓国 82 (2) 528-5299

スイス +41 52 675 3777

スウェーデン 020 08 80371

スペイン +34 (901) 988 054

台湾 886 (2) 2722-9622

中央ヨーロッパ、ウクライナ、およびバルト諸国 +41 52 675 3777

中央ヨーロッパおよびギリシャ +41 52 675 3777

中国 86 (10) 6235 1230

中東、アジア、および北アフリカ +41 52 675 3777

デンマーク 80 88 1401

ドイツ +49 (221) 94 77 400

日本 81 (3) 6714-3010

ノルウェー 800 16098

バルカン、イスラエル、南アフリカ、およびその他

の東ヨーロッパ諸国 +41 52 675 3777

香港 (852) 2585-6688

フィンランド +41 52 675 3777

ブラジルおよび南米 55 (11) 3741-8360

フランスおよび北アフリカ +33 (0) 1 69 81 81

米国 1 (800) 426-2200

米国 (輸出版売) 1 (503) 627-1916

ベルギー 07 81 60166

ポーランド +41 52 675 3777

ポルトガル 80 08 12370

南アフリカ +27 11 254 8360

メキシコ、中米およびカリブ諸国 52 (55) 56666-333

ルクセンブルグ +44(0) 1344 392400

ロシア、CIS およびバルト諸国 7 095 775 1064

その他の地域からのお問い合わせ: Tektronix, Inc. 1 (503) 627-7111

2004年11月1日更新

詳細情報

Tektronix は、総合的に継続してアプリケーション・ノート、テクニカル・ブリーフおよびその他のリソースのコレクションを保守整備し、技術者が最先端で仕事ができるように手助けをします。www.tektronix.com または www.tektronix.co.jp を参照してください。



Copyright © 2004, Tektronix, Inc. All rights reserved. Tektronix 製品は、登録済および出願中の米国その他の国の特許等により保護されています。本書の内容は、既に発行されている他の資料の内容に代わるものです。仕様および価格は予告なしに変更することがあります。"TEKTRONIX" および "TEK" は Tektronix, Inc. の登録商標です。他のすべての商品名は、各企業の商標、商標および登録商標です。
09/04 FLG/WOW 51Z-17892-1

Tektronix

Enabling Innovation