

# Serial ATA International Organization

Version 1.0RC 29-MAY-2008

# Serial ATA Interoperability Program Revision 1.3 Tektronix MOI for PHY, TSG and OOB Tests (リアルタイム DSO を使用したホスト、デバイス機器の測定)

This document is provided "AS IS" and without any warranty of any kind, including, without limitation, any express or implied warranty of non-infringement, merchantability or fitness for a particular purpose. In no event shall SATA-IO or any member of SATA-IO be liable for any direct, indirect, special, exemplary, punitive, or consequential damages, including, without limitation, lost profits, even if advised of the possibility of such damages.

This material is provided for reference only. The Serial ATA International Organization does not endorse the vendor equipment outlined in this document.

# 目 次

目	次	2
μ	<b>うめ</b> に	
10.1	機器の準備	8
рμ		0
<b>-</b> п	11 GENERAL REQUIREMENTS (アロナコー4)	
-	TEST PHY-02 - EPEQUENCY LONG TEPM STABILITY (長期国波数安定度)	10
-	Test PHY-03 - Spean-Spearpum Modul ation Frequency (スペクトラノ抗勘変調目波数)	17 24
-	Test PHY-04 - Spread-Spectrum Modulation Deviation (スペクトラム拡散変調偏差)	30
РН	IY TRANSMITTED SIGNAL REQUIREMENTS (TSG 1-12)	
-	TEST TSG-01 - DIFFERENTIAL OUTPUT VOLTAGE (差動出力電圧)	35
-	TEST TSG-02 - RISE/FALL TIME (立上り/立下り時間)	41
-	Test TSG-03 - DIFFERENTIAL SKEW (差動スキュー)	46
-	Test TSG-04 - AC Common Mode Voltage (AC 同相電圧)	51
-	Test TSG-05 - Rise/Fall Imbalance (立上り/立下り時間の不平衡)	56
-	Test TSG-06 - Amplitude Imbalance (振幅の不平衡)	63
-	Test TSG-07 – TJ at Connector, Clock to Data, FBAUD/10	
	(コネクタ、CLOCK TO DATA、FBAUD/10 における TJ(廃止))	70
-	TEST TSG-08 – DJ AT CONNECTOR, CLOCK TO DATA, FBAUD/10	
	(コネクタ CLOCK TO DATA、FBAUD における DJ (廃止))	78
-	Test TSG-09 – TJ at Connector, Clock to Data, F <sub>baud</sub> /500	
	(コネクタ、CLOCK TO DATA、F <sub>BAUD</sub> /500 における TJ)	80
-	Test TSG-10 - DJ at Connector, Clock to Data, F <sub>baud</sub> /500	
	(コネクタ、CLOCK TO DATA、F <sub>BAUD</sub> /500 における DJ)	86
-	Test TSG-11 - TJ at Connector, Clock to Data, f <sub>baud</sub> /500	
	(コネクタ、CLOCK TO DATA、F <sub>BAUD</sub> /500 における TJ)	88
-	TEST TSG-12 – DJ AT CONNECTOR, CLOCK TO DATA, F <sub>BAUD</sub> /500	
	(コネクタ、Clock to Data、F <sub>BAUD</sub> /500 における DJ)	94
PH	IY OOB REQUIREMENTS (OOB 1-7)	
-	Test OOB-01 - OOB SIGNAL DETECTION THRESHOLD (OOB 信号検知スレッショルド)	97
-	Test OOB-02 - UI DURING OOB SIGNALING (OOB シグナリング中の UI)	101
-	TEST OOB-03 - COMINIT/RESET AND COMWAKE TRANSMIT BURST LENGTH	
	(COMINIT/RESET および COMWAKE の送信バースト長)	101
-	TEST OOB-04 - COMINIT/RESET TRANSMIT GAP LENGTH (COMINIT/RESET 送信ギャップ長	)101
-	TEST OOB-05 - COMWAKE TRANSMIT GAP LENGTH (COMWAKE 送信ギャップ長)	101
-	TEST OOB-06 - COMWAKE GAP DETECTION WINDOWS (COMWAKE ギャップ検知ウィンドウ)	106
-	Test OOB-07 - COMINIT Gap Detection Windows (COMINIT ギャップ検知ウィンドウ)	110
付	録 Α ー 必要な機材	114
付	録 B ー テスト・セットアップ	116
I	BIST-FIS によるトランスミッタ・デバイス (PUT) のテスト	116
I	BIST-FIS によるトランスミッタ・ホスト(PUT)のテスト	117
	AWG を使用した OOB (Out-of-band) デバイス (PUT) のテスト	118
	AWG を使用した OOB (Out-of-band) ホスト(PUT)のテストのテスト (Out-of-band)	119

付録 C ー OOB のセットアップ手順	120
付録 D ー リアルタイム・オシロスコープの測定確度	121
付録 E ー リターン・ロスの検証手順	122
付録 F ー AWG7102 型用の OOB-01 レベル校正手順	132
付録 G ー ジッタ測定デバイスの校正と検証	137

#### 変更履歴

- 2006年1月16日(Version 1.0) 初版、LOGO TF MOI GROUP Andy Baldman: 初版テンプレート発行
- 2006 年 2 月 2 日 (テクトロニクス Version 0.9 β) 初版発行 Kees Propstra, John Calvin, Mike Martin: Phy and TSG MOI 担当 Eugene Mayevskiy:Tx/Rx Phy MOI 担当
- 2006 年 2 月 8 日 (テクトロニクス Version 0.91 β) Kees Propstra, John Calvin, Mike Martin: Phy and TSG MOI 担当 Eugene Mayevskiy:Tx/Rx Phy MOI 担当
- 2006 年 2 月 11 日 (テクトロニクス Version 0.92 RC) Eugene Mayevskiy:SI01~SI09 Phy MOI 担当 John Calvin:OOB1~OOB7 MOI 担当
- 2006 年 2 月 24 日 (テクトロニクス Version 0.93 RC) Kees Propstra:Phy02, TSG01~12 更新

付録 A の更新 付録 Cの更新:長期周波数安定度、立上り/立下りおよび振幅の不平衡、差動スキュー測定

- 2006 年 3 月 1 日 (テクトロニクス Version 0.94 RC) Mike Martin: OOB テスト・ドキュメントの更新、ドキュメント全般におけるフォーマット変更
- 2006 年 3 月 31 日 (テクトロニクス Version 0.95 RC) Mike Martin: レビュアーからのフィードバック
- 2006 年 4 月 12 日 (テクトロニクス Version 0.96 RC) Eugene Mayevskiy:レビュアーからのフィードバック(グループ2、4、6、付録E) Kees Propstra:レビュアーからのフィードバック(グループ1、3、5、付録A)

#### 2006 年 5 月 17 日 (テクトロニクス Version 0.97 RC)

Eugene Mayevskiy, Mike Martin, Kees Propstra, John Calvin IW 1.0 統一テスト仕様に対応した変更とレビュアーからのフィードバック 付録 F で等価時間/TDNA 確度のパラメータを追加 付録 G でリアルタイム確度のパラメータを追加

#### 2006 年 5 月 25 日 (テクトロニクス Version 0.98 RC-2)

John Calvin レビュアーからのフィードバックを取込み、ET ベースの測定から RT 関連の測定を分離

#### 2006 年 5 月 31 日 (テクトロニクス Version 0.98 RC-4)

Mike Martin SATA Logo カンファレンスのレビューの取込み PHY-02:文字化けテキストの修正 - 箇条書き1~4と関連するテキストの削除 PHY-04:テスト名の修正。偏差値がppmになるように式を修正。 すべての TSG テスト:LBP を使用する各テストにおいて、波形の適切なディスパリティを調べるための指示を追加 TSG-02: LFTP への参照を削除。m および x への参照を削除。 TSG-03: skew1とskew2の平均値の絶対値の平均値計算の用語訂正。m および x への参照を削除。 OOB-1:Unified Test Document の最新版に合わせてテストを変更 OOB-6:Lower limit を upper limit に変更 OOB-7:Lower limit を upper limit に変更 付録 B:崩れたイメージと重なったイメージを修正 付録 C、セクション 1: 長期周波数安定度測定において、TDSJIT3 のカーソルでなくオシロスコープのカーソルと変更 付録 C、セクション 9: 差動スキュー測定の手順でより詳細な情報を追加

#### 2006 年 7 月 25 日 (テクトロニクス Version 0.98 RC-5)

Mike Martin

Phy-02、Phy-03、Phy-04、TSG-01、TSG-02、TSG-03、OOB-07 において、レビュアーからのフィードバックを反映 付録 C を分け、読みやすくなるように「詳細な手順」を分類。 法務文書を表紙に追加

#### 2006 年 7 月 31 日 (テクトロニクス Version 0.98 RC-6)

Mike Martin 読みやすくなるように Phy-02 の内容を追加

#### 2006 年 8 月 03 日 (テクトロニクス Version 1.0RC)

Mike Martin

変更なし、Version #を1.0RC に

#### 2006 年 9 月 18 日 (テクトロニクス Version 1.07)

Mike Martin すべての DUT を PUT に変更 Phy-02 と Phy-04 の測定で平均値測定を追加 ホストを追加

#### 2006 年 9 月 21 日 (テクトロニクス Version 1.08)

Mike Martin グループ・レビューを反映して 1.08 に変更 Phy-02 と Phy-04 においてテキストの変更 (μの行で mean を削除) 付録 D で Gen1 を追加

#### 2006 年 9 月 30 日 (テクトロニクス Version 1.09)

Mike Martin グループ・レビューを反映して 1.09 に変更 OOB テストで AWG7102 型を使用するように変更

#### 2007 年 1 月 2 日 (テクトロニクス Revision 1.1、 Version 0.91)

Mike Martin Rev/Verのナンバリング方式に変更 Phy-02とPhy-04で周期法を使用するように変更 リターン・ロスの検証手順を追加

#### 2007 年 1 月 16 日 (テクトロニクス Revision 1.1、 Version 0.92)

Mike Martin TSG-06 を変更し、モードの測定方法を明確にし、MFTP の 2 番目のビットを変更 OOB-01、OOB-06、OOB-07 で 2ms のレコード長を使用するように変更 すべての OOB テストにホストの手順を追加 ケーブルの部品番号を 174-4944-01 に変更し、付録 A に SW のバージョン番号を追加 リターン・ロス検証手順で外付けのアッテネータの設定を追加

#### 2007 年 1 月 23 日 (テクトロニクス Revision 1.1、 Version 0.93)

Mike Martin Phy-01 において拡張テストの効率を改善するために TDSJIT3 を使用するように変更 Phy-02 と Phy-04 において、極性が正しなるように式を訂正。Phy-02 の SSC なしにおいて、フル分解能のためにリファレンス波形を 直接使用するように変更 TSG-02 において、拡張テストの効率を改善するために TDSJIT3 を使用するように変更 テスト仕様の UTD 変更に合わせて TSG-07~-10 を訂正 2nd Order PLL を入れるように TSG-11 と TSG-12 を訂正

#### 2007 年 1 月 31 日 (テクトロニクス Revision 1.1、 Version 0.94)

Mike Martin TSG-09 で、 f<sub>BAUD</sub>/10 を f<sub>BAUD</sub>/500 に変更

```
2007 年 2 月 1 日 (テクトロニクス Revision 1.1、 Version 1.0 RC)
       Mike Martin
       版の候補として改定
2007 年 4 月 11 日 (テクトロニクス Revision 1.1、 Version 1.0RC)
       Mike Martin
       TSG-02 - 80%/20%のセットアップを訂正、追加
       TSG-04 - 詳細な手順を追加
       TSG-06 - 詳細な手順に set horizontal pos to 50% を追加
       TSG-07 - Data PLL-TIE2 測定を削除
       TSG-09 - Data PLL-TIE2 測定を削除
       OOB-01 - COMRESET/COMINIT のみが表示されるように図を入れ替え。COMWAKE は使用せず
       OOB-02~-05 - crst02-3Gをcrst01-3Gに訂正
       付録 A - 新しいオシロスコープの型名を追加
       付録 D - 新しいオシロスコープの型名を追加
2007 年 4 月 12 日 (テクトロニクス Revision 1.1、 Version 1.0)
       Mike Martin
       正式なリリース・バージョン
       表紙の商標をロゴに変更
2007 年 10 月 31 日 (テクトロニクス Revision 1.3、 Version 0.9)
       Mike Martin
       ECN-016に合わせて Phy-02と Phy-04を変更
       TSG-07、TSG-08 - このテストは ECN-006 では必要ないことのコメントを追加
       TSG-09~-12を、ECN-008に合わせて変更
       OOB-02~-05 で、ECN-17 の適合性に合わせて注意書きを追加
       付録 F(OOB-01 テストにおける AWG7102 型の信号振幅校正)を追加
       付録 ECN-008 に合わせて G を追加
2007年11月9日 (テクトロニクス Revision 1.3、 Version 0.91)
       Mike Martin
       ECN-016の+350ppm、-5350ppmのリミットに対応するように Phy-04 を変更
2008 年 1 月 22 日 (テクトロニクス Revision 1.3、 Version 0.92)
       Mike Martin
       TSG-05 - Max の値だけでなく、2 つの値(IW スコアカードによる)を表示するため、最終の式を訂正
       Gen1 JTF Calibration を含めるように付録 G を変更
       SATA 2.6 の仕様に合わせて訂正
       Device という表記を PUT に訂正
2008 年 5 月 29 日 (テクトロニクス Revision 1.3、 Version 1.0RC)
       Mike Martin
       1.0RC にバージョン変更
```

# 執筆担当者

- University of New Hampshire InterOperability Laboratory (UNH-IOL) MOI テンプレートの作成 Andy Baldman Dave Woolf
- Tektronix, Inc. 本ドキュメントの作成 John Calvin Mike Martin Kees Propstra Eugene Mayevskiy

## はじめに

この手順書では、テストに関する情報や、実際のテスト手順をわかりやすく説明しています。実験 室におけるセットアップ時間を短縮するため、テストはいくつかのグループにわかれていますが、デバイスの機能 によっては特化したものになっていることもあります。

テストの定義そのものは、それぞれのテストに固有の目的、リソース、手順、方法論をハイレベルで 説明するために提供されています。それぞれのテストは、以下のセクションで構成されています。

#### 目的

この手順書は、SATA IW UTD ver 1.3 のテストを実行するために必要な、正確で具体的な手順を説明しています。説明している手順は、すべて当社のリアルタイム・オシロスコープをベースとし、ホストまたはデバイス製品で実行します。

#### テスト範囲

PHY GENERAL REQUIREMENTS (PHY 1-4) PHY TRANSMITTED SIGNAL REQUIREMENTS (TSG 1-12) PHY OOB REQUIREMENTS (OOB 1-7)

#### 機器の準備

正確に測定するために、測定前には次の手順を必ず実行します。

- 1. オシロスコープとAWGは、20分以上ウォームアップします。
- 2. オシロスコープのSPCキャリブレーションを実行します。SPCを実行する前に、すべての プローブを外します。
- 3. プローブを使用する場合は、使用するプローブで定めされているプローブ・キャリブレー ションを実行します。
- 4. オシロスコープの 50mV レンジにおける SATA の Lab Load 仕様に準拠するために 外部のアッテネータを使用する場合は、付録Eの手順にしたがってください。
- デスキューを実行し、測定チャンネル間のスキューを補正します。Deskew 設定ウィンドウで、「Display Only」を必ず「Off」にしてください。 これにより、波形と共にデスキュー・データを保存することができます。

# PHY GENERAL REQUIREMENTS (PHY 1-4)

### 概要:

このテスト・グループは、SATA Interoperability Unified Test Document, program revision 1.3 (SATA Standard, v2.6 に対応)のセクション 2.12「Phy General Requirements」を検証します。

## Test PHY-01 - Unit Interval (ユニット・インターバル)

目的: PUT のトランスミッタの UI(ユニット・インターバル)が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 27 General Specifications
- [2] Ibid, 7.2.2.1.3 Unit Interval
- [3] Ibid, 7.4.11 SSC Profile
- [4] SATA unified test document, 2.10.1

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 4 月 12 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の代表的な PHY 適合性リミットを規定しています。この仕様には、UI の平 均値に関する適合性リミットが含まれています。参考文献 [2]では、SATA テストの目的に関する用語を定義していま す。参考文献 [3]では、テストの測定要件について定義しています。

このテストでは、UI の平均値は、トランスミッタ出力において観測する、最低 100,000 の UI の平均として測定します。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

可能であれば、SSC(Spread Spectrum Clocking、スペクトラム拡散クロッキング)をオンにしてテストします。PUT が SSC に対応していない場合は、SSC をオフにして測定することもできます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、BISTFIS モードに設定する SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求してい るものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続しま す。詳細については、PRE-TEST MOI の Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。 ジッタ・ウィザードが表示されている場合はキャンセルし、 TDSJIT3 で 'SATA UI rise fall' または 'SATA UI rise fall Ref Wfm' のセットアップ・ファイルを読み込みます。 以下 の手順を参照してください。

このテストは、Gen2 PUT の両方のデータ・レートで実行します。

テスト・パターン:	SATA 仕様機種:
HFTP	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

Gen1: 10µs/div、50ps/pt(100,000 UI 以上) Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

### 許容値:

UIの平均値は、1.5GbpsのPUTで 666.4333~670.2333ps、3GbpsのPUTで 333.2167~335.1167psであること。

#### 確度: 3ps rms 未満

#### 詳細手順:

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を起動します。

オシロスコープの設定: 4µs/div、25ps/pt

測定項目の選択: Data Period on Math1 = Ch1-Ch3





#### 測定のための設定: Filters: Low Pass、Filter Spec: 2nd Order、Freq: 1.98MHz





Single をクリックしてアプリケーションを実行します。完了すると、統計の一覧表が表示されます。

この測定では、9桁表示に丸められています。限界まで測定する場合は、次の手順でさらに高い分解能で表示することができます。



TDSJIT3 のメイン・メニュー・バーから Plot を選択し、周期のタイム・トレンド・プロットを作成します。

より高い分解能で表示する場合は、Exportを使用します。TDSJIT3のプロット画面で Save を選択し、プルダウン・メ ニューから Ref を選択します。これにより、周期に関するプロファイルがオシロスコープのリファレンス・メモリに送られます。





リファレンス波形をオシロスコープに保存したならば、TDSJIT3の画面を最小化してオシロスコープのユーザ・インタフェースのみを表示します。

Mean(平均値)の振幅測定をオンにします。実際には振幅測定が実行されますが、この例では周期の平均値が表示されます。

現在のアクイジション(リファレンス波形)の測定結果の μ シンボルの後に続く値を読みます。

UIの平均値は、1.5GbpsのPUTで666.4333~670.2333ps、3GbpsのPUTで333.2167~335.1167psであること。

### Test PHY-02 – Frequency Long Term Stability (長期周波数安定度)

目的: PUT のトランスミッタの長期周波数安定度が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 27 General Specifications
- [2] Ibid, 7.2.2.1.4 TX Frequency Long Term Stability
- [3] Ibid, 7.4.6 Long Term Frequency Accuracy
- [4] SATA unified test document, 2.10.2

#### 関連要件:

付録Aを参照。

テンプレートの最新変更履歴: 2006 年 4 月 12 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の代表的な PHY 適合性リミットを規定しています。この仕様には、TX の 長期周波数安定度に関する適合性リミットが含まれています。参考文献 [2]では、SATA テストの目的に関する用 語を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

注: ECN-016 では、PUT の SSC をオンにしない状態でのみテストすることになっています。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、BISTFIS モードに設定する SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求してい るものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続しま す。詳細については、PRE-TEST MOI の Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。ジッタ・ウィザードが表示されている場合はキャンセルし、 TDSJIT3 で 'SATA SSC and LTF' または 'SATA SSC and LTF Ref Wfm' のセットアップ・ファイルを読み込みます。 以下の手順を参照してください。

テストは、PUT の最も速いデータ・レートで一度実行します。

テスト・パターン:	SATA 仕様機種:
HFTP	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

40µs/div(10SSC 周期以上)、25ps/pt

周期対時間のプロット

カーソルを使用して、最高周波数を記録します。

# 許容値:

長期周波数安定度は、PUTの1.5Gbps および3.0Gbpsの両方のデータ・レートにおいて、±350ppmの範囲内にあること。

SSC がない場合: ppm の平均値を記録します。

**確度**: ±2ppm

#### 考えられる問題:

SATA 仕様 (ver 2.5)のセクション 7.4.11 では、SSC の変調周波数より 60 倍高いロー・パス・フィルタを使用するよう に規定されています。33kHz の SSC では、1.98MHz のロー・パス・フィルタになります。システムによっては、サイクルが最 高周波数に達することにより SSC プロファイルに多くのノイズがのることがあります。診断目的では、フィルタを 1.98MHz から 1MHz まで(または特殊なケースでは 300kHz まで)下げることができます。新しい値は、SSC の変調深度と変調 周波数を変更することなく、きれいなタイム・トレンドが得られるように選択します。この設定は、コンプライアンス・テスト では無効になることにご注意ください。

#### 詳細手順:

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を起動します。

オシロスコープの設定: 40µs/div(10SSC 周期以上)、25ps/pt

測定項目の選択: Data Period on Math1 = Ch1-Ch3



測定のための設定: Filters: Low Pass、Filter Spec: 2nd Order、Freq: 1.98MHz

Tektronix, Inc.





Plot から、Data Period で Time Trend を作成します。



Single をクリックしてアプリケーションを実行します。完了すると、統計の一覧表が表示されます。

http://www.commonscience.com/action/commonscience.com/action/commonscience.com/action/commonscience.com/action/commonscience.com/action/commonscience.com/action/com/ Select View **+** Q  $\wedge$  $\square$ -333.4p Time (s) 40.000u/div 200.00u TDSJIT3 Jitter Analysis J3 File Measurements Results Plot Log Utility Help \_ × All Statistics Min/Max Mean/StdDev TIE:RjDj - BER Select Statistic Population Measurement Sources Current Acq All Acqs View 1 > Data Period1 M1 Std Dev 16.089fs 16.089fs Sinal 333.41ps 333.41ps Мах (**\***-**\***-333.27ps 333.27ps Max +∆ 0.0000s 0.0000s 1230 Yes Menu: Results->All Statistics Status : Readv

SSC のない PUT における周期プロファイルは、以下のようになります。

SSC のない測定では、統計値の Current Acq の欄の Mean の値が性能になります。繰返しになりますが、350ppmの仕様に対しては分解能が十分ではありません。

SSC の測定で説明したように、同様の手順でプロファイルをオシロスコープのリファレンス・メモリに転送し、十分な分解 能を得ます。

計算による偏差 = (公称値 - 測定した最大周期の平均値)/公称値×1e6 ppm

ここで、公称値は Gen1 PUT で 666.6667ps、Gen2 PUT では 333.3333ps です。

### Test PHY-03 - Spread-Spectrum Modulation Frequency (スペクトラム拡散変調周波数)

目的: PUT のトランスミッタのスペクトラム拡散周波数が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 27 General Specifications
- [2] Ibid, 7.2.2.1.5 Spread-Spectrum Modulation Frequency
- [3] Ibid, 7.4.11 SSC Profile

#### 関連要件:

付録Aを参照。

テンプレートの最新変更履歴: 2006年4月12日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の代表的な PHY 適合性リミットを規定しています。この仕様には、スペクト ラム拡散変調周波数の適合性リミットが含まれています。参考文献 [2]では、SATA テストの目的に関する用語を定 義しています。参考文献 [3]では、テストの測定要件について定義しています。

このテストでは、スペクトラム拡散変調周波数 fSSC は、最低 10 回の完全な SSC サイクルで測定します。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、BIST に設定する SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。ジッタ・ウィザードが表示されている場合はキャンセルし、 TDSJIT3 で 'SATA SSC and LTF' または 'SATA SSC and LTF Ref Wfm' のセットアップ・ファイルを読み込みます。 以下の手順を参照してください。

テストは、PUT の最も速いデータ・レートで一度実行します。

テスト・パターン:	SATA 仕様機種:
HFTP(SSC はオン)	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

40µs/div(10SSC 周期以上)、25ps/pt

#### 周波数対時間のプロット

カーソルによる測定:10回のSSC 周期を水平カーソルで測定して記録し、10で割ります。この逆数がSSC の変調 周波数になります。

SATA MOI Revision 1.3 ver 1.0RC

# 許容値:

スペクトラム拡散変調周波数は、PUT の 1.5Gbps および 3.0Gbps の両方のデータ・レートにおいて、30~ 33kHz の範囲内にあること。

### **確度:** ±2ppm

### 考えられる問題:

### 詳細手順:

プロファイルが作成されるところまで、Phy-02の手順を実行します。



場合によっては、TDSJIT3 でカーソルを使用して変調周波数を測定した方が良いことがあります。その場合は、以下の手順で実行します。カーソルをX 軸上で 10 サイクルに合わせます。デルタ時間を読み取り、10 で割って逆数にする ことで変調周波数を求めます。

このプロファイルは高周波ノイズを含んでいることがあり、X 軸上の測定ポイントを見分けることができないことがあります。 これは、PUT がリミットに近い場合に重要となります。このよう場合は、波形をオシロスコープのリファレンス波形メモリに 保存し、そこで詳細に測定するようにします。手順を次に記します。

Export 機能を使用します。TDSJIT3 のプロット画面で Save を選択し、プルダウン・メニューから Ref を選択します。

Tektronix, Inc.



リファレンス波形をオシロスコープに保存したならば、TDSJIT3の画面を最小化してオシロスコープのユーザ・インタフェー スのみを表示します。オシロスコープのカーソルをオンにして、以下のようにプロファイルの10サイクルに合わせます。

Tektronix, Inc.



オシロスコープのズーム機能を使うと、下図のように、より正確にカーソルを合わせることができます。

Tektronix, Inc.



繰返しになりますが、周期を 10 で割り、逆数をとることで変調周波数を求めます。あるいは、1/Δt を 10 倍すること でも変調周波数を求めることができます。

### Test PHY-04 - Spread-Spectrum Modulation Deviation (スペクトラム拡散変調偏差)

目的: PUT のトランスミッタのスペクトラム拡散変調偏差が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 27 General Specifications
- [2] Ibid, 7.2.2.1.6 Spread-Spectrum Modulation Deviation
- [3] Ibid, 7.4.11 SSC Profile
- [4] SATA unified test document, 2.10.4

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 4 月 12 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の代表的な PHY 適合性リミットを規定しています。この仕様には、スペクト ラム拡散変調偏差の適合性リミットが含まれています。参考文献 [2]では、SATA テストの目的に関する用語を定義 しています。参考文献 [3]では、テストの測定要件について定義しています。

このテストでは、スペクトラム拡散変調偏差は、最低 10 回の完全な SSC サイクルで測定します。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、BIST に設定する SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。ジッタ・ウィザードが表示されている場合はキャンセルし、 TDSJIT3 で 'SATA SSC and LTF' または 'SATA SSC and LTF Ref Wfm' のセットアップ・ファイルを読み込みます。 最終結果を除いて、Phy-02 と同じ手順を実行し、Max の値を読み取り、リミット値と比較します。

テストは、PUT の最も速いデータ・レートで一度実行します。

テスト・パターン:	SATA 仕様機種:
HFTP(SSC はオン)	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

40µs/div(10SSC 周期以上)、25ps/ptµ

結果概要から、min、max、frequencyを読み取ります。 計算による偏差 = (公称値 - 測定した最大周期の平均値)/公称値×1e6 ppm

SATA MOI Revision 1.3 ver 1.0RC

(公称値 - 測定した最大周期の平均値)/公称値×1e6ppmとした場合、-5350未満(+350~-5350)のこと。

#### 許容値:

スペクトラム拡散変調偏差は、PUT の 1.5Gbps および 3.0Gbps の両方のデータ・レートにおいて、-5350~ +350ppm の範囲内にあること。

#### 確度: ±2ppm

#### 考えられる問題:

#### 詳細手順:

プロファイルが作成されるところまで、Phy-02と同じ手順を実行します。SSC プロファイルは、以下のようになります。



注: TDSJIT3 ソフトウェアでは、プロファイルのプロット上で直接カーソルを使用して測定することができます。 しかし、TDSJIT3 を使用したカーソル測定では4桁の分解能(1000ppm)しか得られず、このテストでは十 分ではありません。

前述の図のように統計の一覧表から直接読み取ることもできます。この場合の値は 5 桁、分解能は 100ppm であり、300ppm の測定トレランスに対してわずかですが余裕があります。Phy-04 では、Current Acq の欄に表示される Max の値を使用します。

8 桁の分解能で表示する場合は、Export 機能を使用します。TDSJIT3 のプロット画面で Save を選択し、プルダウン・メニューから Ref を選択します。これにより、周期に関するプロファイルがオシロスコープのリファレンス・メモリに送られます。詳細については、Phy-02の手順をご参照ください。振幅の Min 測定をオンにし、測定フレームの Mean (μ)の 値を読み取ります。



10 個の最大周期ピーク・ポイントを記録します。これらの値の平均をとったものを最大周期の平均値とします。

10 個の最小周期ピーク・ポイントを記録します。これらの値の平均をとったものを最小周期の平均値とします。

Tektronix, Inc.



計算による偏差 = (公称値 - 測定した最大値の平均値)/公称値×1e6 ppm

計算による偏差 = (公称値 - 測定した最小値の平均値)/公称値×1e6 ppm ここで、公称値は Gen1 PUT で 666.6667ps、Gen2 PUT では 333.3333ps です。

# PHY TRANSMITTED SIGNAL REQUIREMENTS (TSG 1-12)

### 概要:

このテスト・グループは、SATA Interoperability Unified Test Document, program revision 1.3 (SATA Standard, v2.6 に対応)のセクション 2.14「Phy Transmitted Signal Requirements」を検証します。

### Test TSG-01 - Differential Output Voltage (差動出力電圧)

目的: PUT のトランスミッタの差動出力電圧が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.1 TX Differential Output Voltage
- [3] Ibid, 7.4.4 Transmitter Amplitude
- [4] SATA unified test document, 2.12.1

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 5 月 15 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様は、差動出力電 圧の適合性リミットを規定しています。参考文献 [2]では、SATA テストの目的に関する用語を定義しています。参考 文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSRT-Eye アプリケーションを起動します。Module メニューで SATA モジュールを選択します。 Amplitude の測定から Differential Voltage を選択します。以下の詳細手順も参照してください。

TDSRT-Eye ソフトウェアは、要求されるテスト・パターンに応じたメッセージを表示します。上記に説明した PRE-TEST 手順を繰返し、必要なテスト・パターンを出力します。SSC によるテストはオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP、MFTP、LFTP、LBP または HFTP、MFTP、 LFTP(SSC はオプション)	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

Gen1: 10µs/div、50ps/pt(100,000 UI 以上) Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

インターオペラビリティ・プログラムでは、最小リミットが 400mV であることを確かめます。仕様では、最小値の測定には 以下のオプションがあります。

- Vtest = min(DH, DM, VtestLBP)
- Vtest = min(DH, DM, VtestAPP)

上記のいずれの最小値を採用しても構いません。両方の結果をレポートする必要はありません。

製品が、システム・インターオペラビリティの測定基準の最大リミットに適合することを確認するには、最小測定値から得られる最大値は、以下の式を使って 800mV 未満であること。ここで、DH、DM、VtestLBP、VtestAPP は上記の最小測定値で使用された値と同じになります。

- Vtest(max) = max(DH, DM, VtestLBP)
- Vtest(max) = max(DH, DM, VtestAPP)

確度: 0.5% rms

#### 考えられる問題:

ECN-18 では、以下に示すような LBP パターンが設定されており、曖昧な差異を無視します。可能な限り ECN-18 に適合した LBP を使用して振幅テストを行います。

ECN-18 の LBP パターンが利用できない場合は従来の LBP パターンでも構いませんが、パターン・ミスマッチ・エラーが 起きることがあります。パターン・ミスマッチの問題を防ぐためには、0011 0110 1111 0100 00<mark>1</mark>0 0011 0110 1111 0100 0010 0011 0110 のような、正のディスパリティによる真のローン・ビット・パターンを使用します。

このパターンは、4 つの '0' と 3 つの '0' の間にただ 1 つの '1' があり、アルゴリズムでも必要になります。LBP における ディスパリティが正しいことを確かめるには、取込んだ波形をズーム表示し、'00001000' を探します。このパターンが確 かでない場合は、LBP BISTFIS パターンを PUT に再ロードし、波形を取込みなおします。正しいパターンが確認でき るまでこれを繰り返します。正しいパターンが検出できたならば、テストを続けます。LBP が PUT にロードされるたびに 正のディスパリティが得られるのは 50% の確率であるため、これを確かめるのは LBP パターンのみで構いません。

#### 詳細手順:

オシロスコープで TDSJIT3 アプリケーションを起動します。Module メニューで SATA モジュールを選択します。 Amplitude の測定から Differential Voltage を選択します。

適切なプローブ・タイプを選択します。

Configure を押します。

ソース設定(Source タブ):

Test Method で BIST FIS/User を選択し、Source Type、チャンネルも選択します。

一般設定(General Config タブ):

適切な Usage Model、Device Type を選択し、Diff Volt Option で Option2 を、Num Of UI で 150k を選択します。

Start を選択します。

SATA MOI Revision 1.3 ver 1.0RC
Tektronix, Inc.

<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	<u>T</u> rig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	Арр	MyScope	<u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
Tek	Previev	v Sing	le Seq 0 Ac	qs									2	5 Jul 06 2	1:22:31
			-the last the second					· · · · · · · · · · · · · · · · ·		: 		· · · · !			
		2.2.2	1 A A T												
<u>اً ا</u>															-
G													10.0	4.15	
	C1 5 C3 5	50.0mV 50.0mV	$\Omega'_{\Omega}$										10.0µs 20.0G\$	/div S/s 50.0	ps/pt
					-			- Arrestory			and the second second	- Andrewski - Andrewski -	A C1	∿ -3.0mV	
			/		<u></u>	1					<u>i</u>	<u> i</u> l		<u> </u>	)
<u>F</u> ile	Mo <u>d</u> ule	s <u>M</u> ea	surements	Results	<u>U</u> tilities H	Help					XOX	RT-Eye®		$\overline{\mathbf{v}}$	X
Sou	irce Ger	neral Co	nfig Clock Co	nfig Pla	it Config									Serial ATA	
	Us	age Mo	del		COMINI	Т Туре			Num	OfUl	_			art	Stop
		Gen1i	<b>-</b>		Inter Bi	urst 🔻			150	< ·			9	k	
														· _	
II r	De	vice Ty	pe		Diff Volt	Option		_	Cable A	Attn.	e e			Clear Resul	ts
		Drive	<b>•</b>		Optior	n1 🔻								123	
														Mode	
														Single Run	-
			,												
Menu	I: Meas⊰	Config													

HFTP テスト・パターンを求められますので、BIST FIS を使用して PUT から HFTP を出力するか、適切な波形ファイルをロードし、Yes を選択します。

次に MFTP テスト・パターンを求められますので、BIST FIS を使用して PUT から MFTP を出力するか、適切な波形ファイルをロードし、Yes を選択します。

次に LFTP テスト・パターンを求められますので、BIST FIS を使用して PUT から LFTP を出力するか、適切 な波形ファイルをロードし、Yes を選択します。

<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	<u>T</u> rig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	App	MyScope	<u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
Tek	Run	Sam	ple										07	' Feb 06 1	6:13:28
	<b>Statis</b>					in șin și striți	in the second		and a		u) wincing in	i a cipeta de la companya	ain jimi		
1 ⇒															
			<u></u>										<u></u>		
	C1 4	19.2mV	$\Omega$										10.0µs	/div	)
	C3 4	19.2m\	Ω . Τ										20.0G	S/s 50.0	ps/pt
100		-			الشقاف وا	-							A C1	2-5.900	
Ĺ					<u>u</u>			.÷.		<u></u>					)
<u>F</u> ile	Mo <u>d</u> ule	s <u>M</u> ea	surements	Results	<u>U</u> tilities H	Help						RT-Eye®		$\mathbf{v}$	×
Re	esult Sun	nmarv: E	) ifferential Volt	ade										Serial ATA	
					_								Cha		Oton
	Measure	ement	Pattern,St	ats 🛛	🗸: Messag	ge							314	ai L	Stop
Minir	mum Volt	tage	∨Test			Load the M	IFTP natte	rn in Ch1	and Ch3 :	and press	Yes Dot	ulo.	۲,	K	
Махі	mum Vol	Itage	MFTP,pu			Press No to	o skip prod	essing in .	which case	9	Dela	1115			**
Maxi	mum Vol	Itage	MFTP,pl			the results	may not l	be correct						Clear Resul	15
Maxi	mum Vol	Itage	LFTP,pu		_	Press Cano	el to stop							123	
Maxi	mum Vol	tage	LFTP,pl		_		Yes	No	Cancel						-
														Mode	
										-			5	Single Run	-
D.f.o.r.		. Confin													
wenu	. weas-	*Config													

<u>File Edit Vert Horz/Acq Trig Display Cursor Meas Mask Math App MyScope Utilities Help Button</u> Tek Stopped Single Seq 1 Acqs 07 Feb 06 16:21:24 C1 C3 51.0mVΩ 51.0mVΩ 10.0µs/div 50.0ps/pt AC1 Yor 4m 424 X File Modules Measurements Results Utilities Help **XXX** RT-Eye® Status Measurement Pattern,Stats Value Lower Lim Upper Lim × PASS Maximum Voltage MFTP,pu 496.32m 50.000m FAIL METP,pl 484.38m 94.973u 50.000m FAIL Maximum ∨oltage 123 50.000m Maximum Voltage LFTP,pu PASS Maximum Voltage LFTP,pl 50.000m PASS Menu: Meas->Config

結果は Result Summary に表示されます。

Details をクリックすると、詳細結果が表示されます。

<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	Trig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	Арр	MyScope	<u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
Tek	Stoppe	d Sing	le Seq 1 Ac	qs									07	Feb 06	16:22:01
	d la		مرجعها الم						detector					المعنامة	(
	C1 5 C3 5	1.0mV 1.0mV	Ω'Ω 'Ω			ligited field			 				10.0µs, 20.0GS <mark>А С1</mark> 2	/div 6/s 50.( -7,14m	Dps/pt
Eilo	Modulo	- i - Moa	suromonte E	 Doculte	Litilitiae H	l <u> i</u> Help				<u>i</u>			<u> </u>	 N	
<u>F</u> lie	wo <u>u</u> ule:	<u>s ivi</u> ea	surennenits <u>r</u>			leih						кт-Еуе			
Resul	lt Details:	Differer	itial Voltage				1	/linimum \	/oltage	•	J			Serial AT.	<u> </u>
F	Pattern, Si	tatistic	Value		Lower	Lim	Upper	Lim	Statu	s			Sta	rt	Stop
HFT	P,UH		307.66m										Ľ,	Ł	
HFT	P,LH		-306.12m								Summ	ary			
HFT	P,DH		613.78m											Clear Resu	ilts
MF1	rp,um		277.42m											123	
MF1	FP,LM		-267.19m												
MF1	FP,DM		544.61m											Mode	
DHN	A		544.61m										s	Sinale Run	-
LEI	P.A		293.91m		_				_						
Menu	: Result	s->Deta	ils												

Vtest(min)は 400mV 以上であること。

最大差動出力電圧のための新しい手順

最大差動出力電圧を計算するには、最小電圧の詳細(上記参照)から次のいずれかの最大値を決定します。

- Vtest(max) = max(DH, DM, VtestLBP)
- Vtest(max) = max(DH, DM, VtestAPP)

計算による最大値は、800mV 未満であること。

# Test TSG-02 - Rise/Fall Time (立上り/立下り時間)

目的: PUT のトランスミッタの立上り/立下り時間が適合性のリミット内であることを確認します。

## 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.3 TX Rise/Fall Time
- [3] Ibid, 7.4.3 Rise and Fall Times
- [4] SATA unified test document, 2.12.2

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 5 月 15 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様は、立上り/立 下り時間の適合性リミットを規定しています。参考文献 [2]では、SATA テストの目的に関する用語を定義しています。 参考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを起動します。テストするデータ・レートによって、'SATA UI rise fall wfm gen1' または 'SATA UI rise fall wfm gen2' のセットアップ・ファイルを読み出します。リファレンス波形を使用する場合 は、'SATA UI rise fall ref wfm gen1' または 'SATA UI rise fall ref gen2' のセットアップ・ファイルを読み出します。 以下の詳細手順も参照してください。

指定されているすべてのテスト・パターンとデータ・レートで繰り返します。SSC によるテストはオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP(SSC はオプション)	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

Gen1: 10µs/div、50ps/pt(100,000 UI 以上) Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

## 許容値:

TX の立上り/立下り時間は、参考文献 [1] の仕様を満たすこと。以下に、その仕様を抜粋します。

注:最小レートのフェイルによるインターオペラビリティへの影響は記されておらず、インターオペラビリティ・テスト でのパス/フェイルの判定も含まれていません。

PUT タイプ	RFT 最小值	RFT 最大值
Gen1i および Gen1m	100ps	273ps
Gen2i および Gen2m	67ps	136ps

確度: 1.6%(代表值、gen2)

## 考えられる問題:

#### 詳細手順:

オシロスコープで TDSJIT3 アプリケーションを起動します。Select Source の Main を Math1 に、Math1 を Ch1 – Ch3 などの擬似差動に設定します。General タブを選択し、Rise Time と Fall Time を追加します。



Meas Setup Sequence フレームの Configure Source ボタンを選択します。

Ref Levels タブをクリックします。

Autoset フレームで Setup をクリックします。

Rise High と Fall High を 80%に設定します。

Rise Low と Fall Low を 20%に設定します。



設定したならば OK をクリックします。

Meas Setup Sequence フレームで Go to Results をクリックします。



Single をクリックして解析を実行します。代表的な測定結果を次に示します。

Current Acqの欄に表示される Meanの値を、仕様の値と比較します。

Gen1のPUTでは100~273ps、Gen2のPUTでは67~136psであること。

最小レート以下における PUT の立上り時間が及ぼすインターオペラビリティへの影響は記されておらず、イン ターオペラビリティ・テストでのパス/フェイルの判定も含まれていません。





測定テーブルで Fall Time をクリックすると、立下り時間解析のための統計値が表示されます。

Current Acqの欄に表示される Meanの値を、仕様の値と比較します。

Gen1のPUTでは100~273ps、Gen2のPUTでは67~136psであること。

最小レート以下における PUT の立上り時間が及ぼすインターオペラビリティへの影響は記されておらず、インターオペラビリティ・テストでのパス/フェイルの判定も含まれていません。

# Test TSG-03 - Differential Skew (差動スキュー)

目的: PUT のトランスミッタの差動スキューが適合性のリミット内であることを確認します。

## 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.4 TX Differential Skew (Gen2i, Gen1x, Gen2x)
- [3] Ibid, 7.4.12 Intra-pair Skew
- [4] SATA unified test document, 2.12.3

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 4 月 12 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様には、差動スキュ ーの適合性リミットが規定されています。参考文献 [2]では、SATA テストの目的に関する用語を定義しています。参 考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 B の図 1A または必要に応じて図 2A のように機器を接続します。この測定では、2 本のシングルエンド SMA ケーブルによる接続のみが認められています。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 v2 アプリケーションを起動します。組み合わされた 'SATA skew\_RF imb\_amp imb ref wfm' セットアップ・ファイルを使用します。両方のスキュー結果の平均をとります。以下の詳細手順も参照してください。

上記に説明した PRE-TEST 手順を繰返し、規定された各テスト・パターンを実行します。テストは、PUT の最も速い データ・レートのみで実行します。SSC によるテストはオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP、MFTP(SSC はオプション)	1.5Gbps(Gen1i/m)、3Gbps(Gen2i/m)

Gen1: 10µs/div、50ps/pt(100,000 UI 以上) Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

TX の差動スキューは、参考文献 [1] の仕様を満たしていること。以下に、その仕様を抜粋します。

PUT タイプ	差動スキューの最大値
Gen1i および Gen1m	20ps
Gen2i および Gen2m	20ps

## 確度: 3ps rms

## 考えられる問題:

## 詳細手順:

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を起動します。

Main チャンネルを Ch1 に、Skew/Cross チャンネルを擬似差動接続で使用するチャンネル(この例では Ch3)に設定します。General タブで Skew を 2 回クリックして 2 つのスキュー測定を選択します。

<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	<u>T</u> rig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	Арр	MyScope	e <u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
Tek	Run	Sam	ple										2	5 Jul 06 0	5:30:37
														to statute of	
								Ť							
3 ⇒∹															
	C1 5	50.0m\	'Ω										10.0µs	/div	
	C3	50.0m	Ω 10.0									Anista a la situa ita	20.0G	S/s 50.0	ps/pt
	VI 1	UUmv	10.0μs .	and the second	and the second second		edu orașe	11	an and a first	and the loss	en les productions de la second		ACT	/ 1/0111	
					<u>. i</u>	<u>i</u>		<u>. 10</u> .		<u>i</u>	<u> i .</u>	<u></u> i	<u> </u>	· · · · ·	
]3	<u>File M</u>	easurer	ments <u>R</u> esul	ts <u>P</u> lot	Log <u>U</u> tili	ty <u>H</u> elp				TI	DSJIT:	Jitter Ana	alysis		X
Me:	as Setup		Select Sou	rce	Clock Da	ta Clk-Dat	a Gener	al				Measure	ement	Sourc	es
Se	quence		Main	_		Ac	ld Measu	irement			1 >	Skew1		Ch1,Ch3	
8	Select	""	Skew/Cros		Rise	Time	Fall Tir	ne			2 >	Skew2		Ch1,Ch3	
	vieas	- 1	Ch3	- -	Pos	itive	Nenati	ve			3 >				
Co	infigure Meas		Math Daf		Wi	dth	Width	n l			4 >				
Co	nfigure		Wath Der	5	Hi	gh	Low				5.5				
S	ources		Math1		Ti	me	Time				62				
	Go to		=		Sk	ew	Crosso	ver 1e			6 >				
R	esults!		Ch1-Ch3				Voitaț	<u>,                                     </u>				Clear		Clear A	1
Menu	r Measu	rement-;	Select										Status	Ready	

Configure Meas ボタンをクリックします。'1' をクリックして Skew1 をハイライト表示させます。Skew1 を、立上 りエッジから立下りエッジ、±100psの測定レンジ・リミットで設定します。これにより、最初の測定、すなわち、 Ch1 の立上りエッジから Ch3 の立下りエッジ測定を設定します(次の図の下の部分を参照)。

<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	<u>T</u> rig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	Арр	MyScope	<u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
Tek	Run	Sam	ple										2	5 Jul 06 0	5:32:14
	10						• • •	i i			! .	· · · · ·			
								T.			di di si				
								T.							
· · · · ·															
3 ⇒4															
	C1 5	50 0mV	0										10.0us	/div	
Ó	C3	50.0mV	Ω										20.0GS	6/s 50.0	ps/pt
	M1 1	00mV	10.0µs	table and		a sector a sector	-	n Tree	al part of the set	in the second	hard the second	-	AC1 -	<i>r</i> 176mV	
			/		<u></u>	<u>i</u>		, <mark>N</mark> ,		<u>i</u>	<u></u>	i	<u> </u>		
J3	<u>F</u> ile <u>M</u>	easurer	ments <u>R</u> esulf	ts <u>P</u> lot	<u>L</u> og <u>U</u> tili	ty <u>H</u> elp				TI	DSJIT3	Jitter Ana	alysis		X
	0-+						Ger	eral Clo	ck Recov	ery Filte	ers				
Se	as Selup duence					0	n [	From E	dge	·	To Edge	N	/leas Rar	nge Limits	
9	Select			asurem	ent	4 OF0			_						
	Meas		Skewi		Ch	r,ena		Rise			Same		Max. Va	alue	
Co	onfigure		Z > Skew2		Cn	n,una				-	as From		TOOP	5	
	Meas		3 >					Fall							
S	ources	-	4 >								Opposite		Min. Va	lue 🧯	
	Go to		5 >					Both			as From		-100p	IS	
R	esults		ô >												
Menu	i: Measui	rement-:	>Select										Status	Ready	

'2' をクリックして Skew2 をハイライト表示させます。Skew2 を、立下りエッジから立上りエッジ、±100ps の測 定レンジ・リミットで設定します。これにより、2 番目の測定、すなわち Ch1 の立下りエッジから Ch3 の立上り エッジ測定を設定します(次の図の下の部分を参照)。

<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	<u>T</u> rig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	Арр	MyScope	<u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
Tek	Run	Sam	ple										2	5 Jul 06 0	5:32:58
	W.												J		
3 ⇒ 1															
G	24	0.0m	/o										10.005	/div	
		50.0mV	$\Omega^{\Omega^2}$										20.0GS	6/s 50.0	ps/pt
Ν	V11 i	00mV	10.0µs <mark>.</mark>	-	no second second		and the	and the second	-	and the second	en andre en		AC1 -	<i>r</i> 176mV	
			)		<u></u>	ن ب			<u>[</u>	<u>i</u>	<u>i.</u>	i	<u> </u>	· · · · ·	
J3 1	Eile <u>M</u>	easurer	ments <u>R</u> esul	ts <u>P</u> lot	Log <u>U</u> tili	ty <u>H</u> elp				TI	DSJIT3	Jitter Ana	alysis		×
Mez	as Setur						Ger	neral Clo	ck Recov	ery Filta	ers				
Sec	quence		Me	asureme	ent	Sources	ח	From E	dge		To Edge	N	leas Rar	ige Limits	
S	Select		1 > Skew1		Ch	1,Ch3	4	Dieo					Max. Va	alue	
	nfiguro		2 > Skew2		Ch	1,Ch3		Rije			same as From		100p	s	
N	vleas		3 >					Foll		-					
Co	nfigure		4 >					Fail			-		Min ∨a	lue 🧯	
Sc	ources		5 >					Both			Opposite as From		-100p	s	
	Go to esults		6 >					BUII							
More	Measur		Select										Status	: Deady	
menu.	. measu	oment-	- 001001										Juarus	. iteauy	

Single ボタンを押してスキュー測定を実行します。

Tok         Stopped         1 Acqs         25 Jul 06 21:32:55           Ch1 Position         Ch1 Position         Ch1 Position         Ch1 Position           Ch1 State         State         State         State         State           J3         Ele         Measurements         Results         Plot         Log         Vitility           J3         Ele         Measurement         Statistics         Current Acq         All Acqs         Plots           Skew1         Ch1, Ch3         Statistics         Current Acq         All Acqs         Plots         Statistics           Skew2         Ch1, Ch3         Statistics         Current Acq         All Acqs         Measurement         Sources           Statistics         Min/Max         Mean/StatDev         Tite Ripli - BER         Measure         Plots           Statistics         Min         60.359ps         2.0370ps         2.0370ps         Single         Measure           Min         60.359ps         File All Acqs         Yes         Yes         Yes         Yes	<u>F</u> ile	<u>E</u> dit	<u>V</u> ert	H <u>o</u> rz/Acq	Trig	<u>D</u> isplay	<u>C</u> ursor	Mea <u>s</u>	M <u>a</u> sk	<u>M</u> ath	Арр	MyScope	<u>U</u> tilities	<u>H</u> elp	<u>B</u> utton	
C1         55.0mVΩ         CH1 Sector           C3         55.0mVΩ         200/00           C3         55.0mVΩ         200/00           M1         100mV 10.0µs         200/00           J3         Ele Measurements         Results           Plot         TDSJIT3         Jitter Analysis           I         Measurement         Sources           Skew1         Ch1,Ch3         Statistics           Skew2         Ch1,Ch3         Mean           Min         60.099p5         60.099p5           Min         60.399p5         60.399p5           Min         60.399p5         60.399p5           Min         60.399p5         60.399p5           Size         Min         60.399p5           Min         60.399p5         60.399p5           Min         60.399p5         60.399p5           Min         60.399p5         60.399p5           Size         Min         60.399p5           Size         Min         60.399p5           Min         60.399p5         60.399p5           Size         Min         62.2750p5	Tek	Stoppe	d	1 Ac	qs									2	5 Jul 06 2	1:32:55
$\begin{tabular}{ c c c c c c c c c c c c c c c c c c c$		Magaz		a series gent in gener	· · ·						dine in ce				Ch1 Positi	on' D
1       0.0µs/div 20.0gS/s       50.0pS/pt ACI ≠ 176mV         100mV 10.0µs       100mV 10.0µs       100mV 10.0µs         13       File Measurements Results Plot Log Utility Help       TDSJIT3 Jitter Analysis      X         All Statistics       Min/Max (Mean/StuDev TE-RD) - BEF       Plots       Select View         12       Skew1       Ch1, Ch3       Statistics       Current Acq         23       Skew2       Ch1, Ch3       Statistics       Max 56.099ps         33       Image: Statistic Point Ch1, Ch3       Statistics       Max 4.0         34       File Neasurement       Sources       Single         15       Skew2       Ch1, Ch3       Max 4.0       S3.721ps         35       Max + Δ       63.721ps       S3.721ps       S3.721ps         35       Max + Δ       63.721ps       S3.721ps       New Acq         35       Max + Δ       63.721ps       S3.721ps       New Acq         35       Max + Δ       63.721ps       S3.721ps       New Acq         35       Max + Δ       63.721ps       63.721ps       Yes									T.							
$\begin{tabular}{ c c c c c c c c c c c c c c c c c c c$	1 →															
J3       File       Measurements       Results       Plot       Log       Utility       Help       TDSJIT3       Jitter       Analysis       Image: Constraint of the statistics         AII Statistics       Min/Max       Mean/StdDev       TIE:Rj0] - BER       Plots       Select       View         1>       Skew1       Ch1,Ch3       Statistics       Current Acq       All Acqs       Population       74887       Measure         2>       Skew2       Ch1,Ch3       Std Dev       3.2194ps       3.2194ps       Max       56.099ps       Measure         3>       Min       -60.359ps       -60.359ps       -60.359ps       Clear       New Acq         4>       Max       -63.721ps       63.721ps       G3.721ps       G3.721ps       Yes         6>       Max       -62.750ps       -62.750ps       -62.750ps       -62.750ps       Yes		C1 5 C3 5 M1 1	5.0mV 5.0mV 00mV	(Ω (Ω 10.0μs										10.0µs 20.0G\$ <mark>A</mark> C1 ·	/div 5/s 50.0 r 176mV	ps/pt
All Statistics       Min/Max       Mean/StdDev       TIE:RJDJ - BER       Plots         Measurement       Sources       Statistics       Current Acq       All Acqs       Vestice       Vestice         1>       Skew1       Ch1,Ch3       Population       74887       74887       Measure       Measure         2>       Skew2       Ch1,Ch3       Mean       2.0370ps       2.0970ps       Measure         3>       C       Max       56.099ps       56.099ps       Max       56.099ps       Single         4>       Min       -60.359ps       -60.359ps       -60.359ps       Clear       New Acq         6>       Clear       Max + Δ       63.721ps       63.721ps       63.721ps       12.30%       Yes	J3	<u>F</u> ile <u>M</u>	easurer	ments <u>R</u> esult	:s <u>P</u> lot	Log <u>U</u> tili	ty <u>H</u> elp				TI	DSJIT3	Jitter Ana	alysis		x
Measurement         Sources         Statistics         Current Acq         All Acqs           1>         Skew1         Ch1,Ch3         Population         74887         74887           2>         Skew2         Ch1,Ch3         Mean         2.0370ps         2.0370ps         3.2194ps           3>         A         A         Max         5.099ps         56.099ps         Max         56.099ps           4>         A         Max         60.359ps         -60.359ps         Clear         New Acq           6>         A         Max - Δ         63.721ps         63.721ps         63.721ps         112.300         Yes	All St	atistics	Min/Max	Mean/StdDe	V TIE:R	jDj - BER									Plots	
	1: 2: 3> 4> 5>	M Skew Skew	easurer /1 /2	nent Sour Ch1,C Ch1,C	ces h3 h3	Po Me Str Mi Mi Mi Mi	Statistics pulation an d De∨ ax n -Pk ax + ∆ ax + ∆	Current 74887 2.0370ps 3.2194ps 56.099ps -60.359ps 116.46ps 63.721ps -62.750ps	Acq 7 2 3 3 4 3 4 4 4 5 4 5 4 5 4 5 4 5 4 5 4 5	All Acc 24887 2.0370ps 3.2194ps 66.099ps 60.359ps 116.46ps 63.721ps 62.750ps	15			Run Cli 12:	Measure /Stop S ear Ne	single <b>X</b> w Acq Yes

差動スキューの値を求めるには、Skew1とSkew2の平均値の絶対値の平均値を求めます。

差動スキュー = Avg (Abs(Mean(Skew 1), Abs(Mean(Skew2)))

# Test TSG-04 - AC Common Mode Voltage (AC 同相電圧)

目的: PUT のトランスミッタの AC 同相電圧が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.5 TX AC Common Mode Voltage (Gen2i, Gen1x, Gen2x)
- [3] Ibid, 7.4.17 TX AC Common Mode Voltage
- [4] SATA unified test document, 2.12.4

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006年4月12日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様は、TX の AC 同 相電圧の適合性リミットを規定しています。参考文献 [2]では、SATA テストの目的に関する用語を定義しています。 参考文献 [3]では、テストの測定要件について定義しています。

テスト・セットアップ:

付録 B の図 1A または必要に応じて図 2A のように機器を接続します。この測定では、2 本のシングルエンド SMA ケーブルによる接続のみが認められています。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、MFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSRT-Eye アプリケーションを実行します。Module メニューで SATA モジュールを選択します。 Amplitude 測定メニューで AC CM Voltage を選択します。以下の詳細手順もご参照ください。

Gen2:MFTP 3.0Gbps を使用し、測定構成で Gen2 を選択します。

このテストは Gen2 の PUT でのみ実行します。SSC によるテストはオプションです。

テスト・パターン:	SATA 仕様機種:
MFTP(SSC はオプション)	Gen2i/m

Gen2: 4µs/div、25ps/pt (100,000 UI 以上)

#### 許容値:

Gen2iとGen2mのPUTでは、AC同相電圧は 50mVp-p以下であること。

確度: 0.25% (フル・スケール) rms

#### 考えられる問題:

## 詳細手順:

オシロスコープで TDSRT-Eye アプリケーションを実行します。Module メニューで SATA モジュールを選択します。 Amplitude フレームで AC CM Voltage を選択します。

適切なプローブ・タイプを選択します。



Configure をクリックします。

Source タブを選択してソースを設定します。Test Method で BIST FIS/User を選択します。ソースのタイプとチャンネルを選択します。





General Config タブを選択します。Usage Model で Gen2i を選択します。Device Type を設定します。

<u>File Edit Vert Horz/Acq Trig Display Cursor Meas Mask Math App MyScope Utilities Help Button</u> 07 Mar 07 18:09: Tek Stopped Single Seq 1 Acqs 2.00 45.4mVΩ 45.4mVΩ C1 C3 AZŁ X File Modules Measurements Results Utilities Help RT-Eye® Measurement Statistic Value Lower Lim Upper Lim Status × C CM Voltage 123 Time Units -Menu: Results->Summary

Startをクリックしてテストを実行します。以下に示すように、Pk-Pkのコモンモード電圧を記録します。

AC Common Mode 電圧が 50mVp-p 以下であることを確認します。

# Test TSG-05 - Rise/Fall Imbalance (立上り/立下り時間の不平衡)

目的: PUT のトランスミッタの立上り/立下り時の不平衡が適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.9 TX Rise/Fall Imbalance
- [3] Ibid, 7.4.16 TX Rise/Fall Imbalance
- [4] SATA unified test document, 2.12.5

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006年4月12日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様は、立上り/立 下り時の不平衡の適合性リミットを規定しています。参考文献 [2]では、SATA テストの目的に関する用語を定義し ています。参考文献 [3]では、テストの測定要件について定義しています。

テスト・セットアップ:

付録 B の図 1A または必要に応じて図 2A のように機器を接続します。SMA ケーブルを使用したシングルエンド測定が推奨されています。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。TDSJIT3 でジッタ・ウィザードが表示される場合はキャンセルし、'SATA gen2 rise fall imbalance setup' または組み合わせされた 'SATA skew\_RF imb\_amp imb ref wfm' の セットアップ・ファイルを読み出します。General タブで 2 つのチャンネルの Rise Time と Fall Time を選択します。以下 の詳細手順も参照してください。

このテストは Gen2 のデバイスでのみ実行します。SSC によるテストはオプションです。

PRE-TEST の手順を繰り返して MFTP を測定します。

テスト・パターン:	SATA 仕様機種:
HFTP、MFTP(SSC はオプション)	Gen2i/m

Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

Gen2iとGen2mのPUTでは、立上り/立下り時の不平衡は20%未満であること。

確度: 1.6%未満(代表值、gen2)

# 考えられる問題:

# 詳細手順:

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を起動します。

General タブにおいて、Ch1とCh3をRise TimeとFall Time に設定します。



デフォルトの測定構成です。



Configure Source を選択し、次に Ref Level タブを選択します。

Ch1を選択して Setup ボタンを押します。

Rise Highを80%に、Rise Lowを20%、80%に設定し、Low-High (Histogram)を選択します。

OK をクリックします。



次に、Ref Level タブで Ch3 を選択し、Setup ボタンを押します。

Rise High を 80% に、Rise Low を 20%、80% に設定し、Low-High (Histogram)を選択します。

OK をクリックします。





Go to Results をクリックし、次に Single をクリックします。

All Statistics から Rise Time 1、Fall Time 1、Rise Time 2、Fall Time 2の Mean の値を記録し、次の式 で立上り/立下り時の不平衡を計算します。



Imbalance TX+r to TX-f: [%] =  $100 \times ABS(2 \times (rise time1-fall time2)/(rise time1+fall time2))$ ; Imbalance TX+f to TX-r: [%] =  $100 \times ABS(2 \times (fall time1-rise time2)/(fall time1+rise time2))$ ;

注:不平衡は立上り時間と立下り時間の平均値で割ったものであるため、係数2となっています。

# Test TSG-06 - Amplitude Imbalance (振幅の不平衡)

目的: PUT のトランスミッタの振幅不平衡が適合性のリミット内であることを確認します。

### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.10 TX Amplitude Imbalance (Gen2i, Gen1x, Gen2x)
- [3] Ibid, 7.4.15 TX Amplitude Imbalance
- [4] SATA unified test document, 2.12.6

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 4 月 12 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様は、TX の振幅不 平衡の適合性リミットを規定しています。参考文献 [2]では、SATA テストの目的に関する用語を定義しています。参 考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 B の図 1A または必要に応じて図 2A のように機器を接続します。SMA ケーブルを使用したシングルエンド測定が推奨されています。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

統合的な測定機能を持ったオシロスコープで測定します。'SATA gen2 Amp\_Imbal'のセットアップ・ファイルを読み出します。以下の詳細手順も参照してください。

このテストは、Gen2のPUTでのみ実行します。

PRE-TEST の手順を繰り返して MFTP をテストします。MFTP では、2 番目のビット(非トランジション)のみが解析されることにご注意ください。

テスト・パターン:	SATA 仕様機種:
HFTP、MFTP(SSC はオプション)	3Gbps(Gen2i および Gen2m)

Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

TXの振幅不平衡の値は10%未満であること。

確度: 0.5% rms 未満

#### 考えられる問題:

## 詳細手順:

オシロスコープを次のように設定します: 100ps/div、40GS/s、500fs/pt トリガ: CH1、エッジ、トリガ・レベル: 0V 水平軸ポジション: 50% Oscilloscope メニューから Meas を選択し、Measurement Setup…をクリックします。 Histogram タブをクリックします。 Wfm Ct. を選択します。

Setup の欄で Ref Levs をクリックします。 High Ref を 80%、Low Ref を 20% に設定します。 右下の Setup をクリックしてセットアップ画面に戻ります。

Display 欄の Histogram をクリックします。

ソースで CH1 を選択します。

Histogram Mode で Vert を選択します。

リミット設定により、波形上のヒストグラムの位置と大きさを設定します。0.45UIから0.55UIの範囲で測定します。 HFTP測定で使用する値を次の表に示します。

	D+ High	D+ Low	D- High	D- Low
Left Limit	150ps	-183ps	-183ps	150ps
Right Limit	183ps	-150ps	-150ps	183ps
Top Limit	197mV	0V	197mV	0V
Bottom Limit	0V	-197mV	0V	-197mV

代表的な HFTP 波形と D+ High の設定を次に示します。

Tektronix, Inc.



波形カウンタが 10,000 になるまで取込みを続けます。 取込みが 10,000 になったならば、 Run/Stop を押して取込みを 停止します。

モード(最も一般的な値)を決めるため、ヒストグラム・データをエクスポートします。File メニューから Export Setup を選択します。Measurements タブを選択し、Histogram Data ラジオ・ボタンをクリックします。

Tektronix, Inc.

Export Setup	×
Images Waveforms Measurements	
Measurements Data Format Displayed Measurements Measurements Snapshot	<ul> <li>Prompt for Filename before Exporting</li> <li>Set Front Panel Print Button to Export</li> </ul>
(● <u>H</u> istogram Data (CSV)	
Export	Cancel Help

Export…をクリックし、わかりやすいファイル名を付けて保存します。

Export			
Save in: 🔎 D	ata	▼ + € #	
Gagen2 HDMI Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathigh.csv Mathighthere Mat	™mftp d-hi.csv ™mftp d-low.csv V V V		
File <u>n</u> ame:	d+high.csv 💌		<u>S</u> ave
Save as type:	Measurement text files (*.csv)	•	Cancel
Auto-increme	nt file name	Export Setup	Help

この手順で設定すると、ヒストグラム・データ・ファイルが開き、特定の値の最も高いヒストグラム・カウントからモードが決まります。次に例を示します。

Tektronix, Inc.

🛚 Microsoft Excel - d+high. csv									
8	<u>File</u> <u>E</u> dit	<u>View</u> Inse	ert Forma	t <u>T</u> ools [	ata <u>Wi</u> nd	ow <u>H</u> elp			_ 8 ×
	 204	 3 13 19   Ba	 	— – • Σ f * \$	- <u> </u>	Arial		10 <b>y</b> B	7 U »
ا س					•	]			•
100 2	nagit m	WINDOW	•	00					
	A38	<b>•</b>	= 0.1	26		_	_	1	
	A	В	С	D	E	F	G	н	
28	0.146	26							
29	0.144	49							
30	0.142	75							
31	0.14	198							
32	0.138	648							
33	0.136	2675							
34	0.134	9223							
35	0.132	25071							
36	0.13	44734							
37	0.128	63424							
38	0.126	71899							
39	0.124	60335							
40	0.122	37950							
41	0.12	16712							
42	0.118	6410							
43	0.116	1862							
44	0.114	556							
45	0.112	164							
46	0.11	87							
47	0.108	16							
48	0.106	14							-
	▶ ▶ \d+	high /				•			
Rea	idy			Sum=7	/1899.126		NUM	1	

他の3つの値についても同様の手順を繰り返します。4つのモードにおける電圧値を記録します。

4回の測定が終わったならば、各チャンネルの振幅を次のように計算します。

Ch1 amp = Mode reading (D+ Hi) – Mode reading (D+Low) Ch3 amp = Mode reading (D- Hi) – Mode reading (D-Low)

この結果から、次のように不平衡を計算します。

Imbalance [%] =  $100 \times ABS[2 \times (Ch1 amp - CH3 amp)/(CH1 amp + CH3 amp)]$ 

HFTP における上記の手順を、MFTP 測定でも繰り返します。

MFTP 信号を送信するように PUT を設定します。

オシロスコープの設定を、次のように変更します: 200ps/div、40GS/s、500fs/pt

MFTP テストでは、非トランジション・ビット(ビット 2)のみでテストします。したがって、波形上のヒストグラムが正しくなる ように、ヒストグラムのリミット値を変更する必要があります。MFTP 測定で使用する値を次の表に示します。

	D+ High	D+ Low	D- High	D- Low
Left Limit	483ps	-183ps	-183ps	483ps
Right Limit	516ps	-150ps	-150ps	516ps
Top Limit	197mV	0V	197mV	0V
Bottom Limit	0V	-197mV	0V	-197mV

D+ High による測定を次に示します。



D- High による測定を次に示します。



HFTP テストでは、4 つのヒストグラムの位置でそれぞれ 10,000 波形取込み、4 つのモードの値を記録します。

4回の測定が終わったならば、各チャンネルの振幅を次のように計算します。

Ch1 amp = Mode reading (D+ Hi) – Mode reading (D+Low) Ch3 amp = Mode reading (D- Hi) – Mode reading (D-Low)

この結果から、次のように不平衡を計算します。

Imbalance [%] =  $100 \times ABS[2 \times (Ch1 \text{ amp} - CH3 \text{ amp})/(CH1 \text{ amp} + CH3 \text{ amp})]$ 

# Test TSG-07 - TJ at Connector, Clock to Data, fBAUD/10 (コネクタ、Clock to Data、 fBAUD/10 における TJ(廃止))

目的: PUT のトランスミッタのコネクタ(Clock to Data、Fbaud/10)における TJ が適合性リミット内であることを確認します。

# <u>注: このテストは、SATA Unified Test Document および ECN #006 では必要ありません。ここでは参考用として説明します。</u>

## 参考文献:

- [1] SATA Standard, 7.2.1, Table 22 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.11
- [3] Ibid, 7.4.8
- [4] SATA unified test document, 2.12.7

#### 関連要件:

付録Aを参照。

**テンプレートの最新変更履歴:** 2006 年 5 月 15 日(Ver. 1.0)

## 考察:

参考文献 [1]では、SATA デバイスの送信信号の適合性リミットを規定しています。この仕様では、コネクタ (Clock to Data、fBAUD/10)における TJ を規定しています。参考文献 [2]では、SATA テストの目的に関する用語 を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

## テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。 'SATA gen1' または 'SATA jitter gen1 ref wfm' のセッ トアップ・ファイルを読み出します。以下の詳細手順も参照してください。注:このセットアップ・ファイルは、TSG-07、 TSG-08、TSG-09、TSG-10 のすべての測定で使用するテスト・パターンを実行するように TDSJIT3 を設定します。 したがって、TDSJIT3 を 2 回(HFTP で 1 回、LBP で 1 回)実行するだけで、TSG-07~TSG-10 で必要なすべての データを取込みます。

このテストは、Gen1 のデバイスでのみ実行します。LBP を使用して PRE-TEST の手順を繰り返してテストします。 SSOP はオプションです。このテストでは、SSC はオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP、LBP、(SSOP はオプション)、(SSC はオプショ	1.5Gbps (Gen1)
ン)	3Gbps に対応する PUT は、1.5Gbps でテストします。

Gen1: 10µs/div、25ps/pt (100,000 UI 以上)

#### 許容値:

#### 注: このテストは参考用のものであり、PUT の合否には影響しません。

コネクタ(Clock to Data、fBAUD/10)における TJ は、1.5Gbps の PUT では 0.30UI 未満であること。

確度: 推定される JNF は 2ps rms

#### 考えられる問題:

ECN-18 では、ディスパリティの曖昧さを排除するため、以下に示すような LBP パターンが設定されています。可能な限り ECN-18 に適合した LBP を使用して振幅テストを行います。

ECN-18 の LBP パターンが利用できない場合は従来の LBP パターンでも構いませんが、パターン・ミスマッチ・エラーが 起きることがあります。パターン・ミスマッチの問題を防ぐためには、0011 0110 1111 0100 0010 0011 0110 1111 0100 0010 0011 0110 のような、正のディスパリティによる真のローン・ビット・パターンを使用します。 このパターンは、4 つの '0' と 3 つの '0' の間にただ 1 つの '1' があり、アルゴリズムでも必要になります。LBP における ディスパリティが正しいことを確かめるには、取込んだ波形をズーム表示し、'00001000' を探します。このパターンが確 かでない場合は、LBP BISTFIS パターンを PUT に再ロードし、波形を取込みなおします。正しいパターンが確認でき るまでこれを繰り返します。正しいパターンが検出できたならば、テストを続けます。LBP が PUT にロードされるたびに

正のディスパリティが得られるのは 50%の確率であるため、これを確かめるのは LBP パターンのみで構いません。

SATA MOI Revision 1.3 ver 1.0RC

## 詳細手順:

オシロスコープの設定:10µs/div、25ps/pt ('SATA gen1 setup standard.set' のセットアップ・ファイルを読み出します。)

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を実行します。

ジッタ・ウィザードをキャンセルします。

Data で Math1を選択し、Math Defs で Math1=Ch1-Ch3と設定します。

次に、Data タブで PLL-TIE1 を選択します。


Configure Meas を選択して Data PLL-TIE1 を設定します。

General タブで Data Patern を Repeating にし、Pattern Length を 80UI に設定します。



Clock Recovery タブで Loop BW の Standard を SerATAG1: 1.5 に、PLL Order を Second に、Damping を 710m に設定します。



クロック・リカバリで Advanced をクリックします。









Go to Results をクリックし、次に Single をクリックします。

Tjの結果は、TIE:RjDj-BER タブに表示されます。



### Test TSG-08 - DJ at Connector, Clock to Data, fBAUD/10 (コネクタ Clock to Data、 fBAUD における DJ (廃止))

目的: PUT のトランスミッタのコネクタ(Clock to Data、fBAUD/10)における DJ が適合性リミット内であることを確認 します。

# <u>注: このテストは、SATA Unified Test Document および ECN #006 では必要ありません。ここでは参考用として説明します。</u>

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 22 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.11
- [3] Ibid, 7.4.8
- [4] SATA unified test document, 2.12.8

#### 関連要件:

付録Aを参照。

**テンプレートの最新変更履歴:** 2006 年 5 月 15 日(Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA デバイスの送信信号の適合性リミットを規定しています。この仕様では、コネクタ (Clock to Data、fBAUD/10)における DJ を規定しています。参考文献 [2]では、SATA テストの目的に関する用語 を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。'SATA gen1' または 'SATA jitter gen1 ref wfm' のセッ トアップ・ファイルを読み出します。**TSG-08 に関連するその他の情報については、TSG-07 の手順をご参照ください。** 注: このセットアップ・ファイルは、TSG-07、TSG-08、TSG-09、TSG-10 のすべての測定で使用するテスト・パターンを 実行するように TDSJIT3 を設定します。したがって、TDSJIT3 を 2 回(HFTP で 1 回、LBP で 1 回)実行するだけで、 TSG-07~TSG-10 で必要なすべてのデータを取込みます。

このテストは、Gen1 のデバイスでのみ実行します。LBP を使用して PRE-TEST の手順を繰り返してテストします。 SSOP はオプションです。このテストでは、SSC はオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP と LBP。 SSOP はオプションです。 (SSC はオプ	1.5Gbps (Gen1)
ション)	3Gbps に対応する PUT は、1.5Gbps でテストします。

Gen1: 10µs/div、25ps/pt (100,000 UI 以上)

#### 許容値:

#### 注: このテストは参考用のものであり、PUT の合否には影響しません。

コネクタ(Clock to Data、f<sub>BAUD</sub>/10)における DJ は、1.5Gbps の PUT では 0.17UI 未満であること。

確度: 推定される JNF は 2ps rms

#### 考えられる問題:

TSG-07の「考えられる問題」のLBPに項をご参照ください。

#### 詳細手順:

TSG-07 の手順を利用します。TSG-08 の結果は、TSG-07 の結果を同じ表示になります。次のイメージの 〇印のところに表示されます。



Test TSG-09 - TJ at Connector, Clock to Data,  $f_{BAUD}/500$  (コネクタ、Clock to Data、  $f_{BAUD}/500$  における TJ)

**目的**: PUT のトランスミッタのコネクタ(Clock to Data、f<sub>BAUD</sub>/500)における TJ が適合性リミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.11
- [3] Ibid, 7.4.8
- [4] SATA unified test document, 2.12.9

#### 関連要件:

付録 A を参照。

**テンプレートの最新変更履歴:** 2006 年 5 月 15 日(Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、コネクタ (Clock to Data、f<sub>BAUD</sub>/500)における TJ を規定しています。参考文献 [2]では、SATA テストの目的に関する用語 を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

#### 注: このジッタ測定の前に付録 G の手順を実行し、TDSJIT3 を使用した Gen1 ループ帯域のための設定を決めてお く必要があります。ここで決めたループ帯域設定は、すべての Gen1 ジッタ測定で使用します。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。 'SATA gen1' または 'SATA jitter gen1 ref wfm' のセッ トアップ・ファイルを読み出します。注: このセットアップ・ファイルは、TSG-07、TSG-08、TSG-09、TSG-10 のすべての 測定で使用するテスト・パターンを実行するように TDSJIT3 を設定します。 したがって、TDSJIT3 を 2 回(HFTP で 1 回、LBP で 1 回)実行するだけで、TSG-07~TSG-10 で必要なすべてのデータを取込みます。

このテストは、Gen1 の PUT でのみ実行します。LBP を使用して PRE-TEST の手順を繰り返してテストします。 SSOP はオプションです。このテストでは、SSC はオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP と LBP。 SSOP はオプションです。 (SSC はオプ	1.5Gbps (Gen1iとGen1m)
ション)	3Gbps に対応する PUT は、1.5Gbps でテストします。

Gen1: 10µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

注:このテストは参考用のものであり、PUT の合否には影響しません。

コネクタ(Clock to Data、f<sub>BAUD</sub>/500)における TJ は、1.5Gbps の PUT では 0.37UI 未満であること。

確度: 推定される JNF は 2ps rms

#### 考えられる問題:

TSG-07の「考えられる問題」のLBPに項をご参照ください。

#### 詳細手順:

オシロスコープの設定:10µs/div、25ps/pt('SATA gen1 setup standard.set' のセットアップ・ファイルを読み 出します。)

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を実行します。

ジッタ・ウィザードをキャンセルします。

Data で Math1を選択し、Math Defs で Math1=Ch1-Ch3と設定します。

次に、Data タブで PLL-TIE1 を選択します。



Configure Meas を選択して Data PLL-TIE1 を設定します。

General タブで Data Patern を Repeating にし、Pattern Length を 80UI に設定します。



Clock Recovery タブの Loop BW で Custom を選択し、付録 G で設定した値を入力します。また、PLL Order を Second、Damping を 710m に設定します。



クロック・リカバリで Advanced をクリックします。





Go to Results をクリックし、次に Single をクリックします。

Tjの結果は、TIE:RjDj-BER タブに表示されます。



SATA MOI Revision 1.3 ver 1.0RC

### Test TSG-10 - DJ at Connector, Clock to Data, f<sub>BAUD</sub>/500(コネクタ、Clock to Data、 f<sub>BAUD</sub>/500 における DJ)

**目的**: PUT のトランスミッタのコネクタ(Clock to Data、f<sub>BAUD</sub>/500)における DJ が適合性リミット内であることを確認します。

### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.11
- [3] Ibid, 7.4.8
- [4] SATA unified test document, 2.12.10

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 5 月 15 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、コネクタ (Clock to Data、f<sub>BAUD</sub>/500)における DJを規定しています。参考文献 [2]では、SATA テストの目的に関する用語 を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

#### 注: このジッタ測定の前に付録 G の手順を実行し、TDSJIT3 を使用した Gen1 ループ帯域のための設定を決めてお く必要があります。ここで決めたループ帯域設定は、すべての Gen1 ジッタ測定で使用します。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。 'SATA gen1' または 'SATA jitter gen1 ref wfm' のセットアップ・ファイルを読み出します。 TSG-10 に関連するその他の情報については、 TSG-09 の手順をご参照ください。

このテストは、Gen1の PUT でのみ実行します。LBP を使用して PRE-TEST の手順を繰り返してテストします。 SSOP はオプションです。このテストでは、SSC はオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP と LBP。 SSOP はオプションです。 (SSC はオプ	1.5Gbps (Gen1iとGen1m)
ション)	3Gbps に対応する PUT は、1.5Gbps でテストします。

Gen1: 10µs/div、50ps/pt (100,000 UI 以上)

#### 許容値:

コネクタ(Clock to Data、fBAUD/500)における DJ は、1.5Gbps の PUT では 0.19UI 未満であること。

確度: 推定される JNF は 2ps rms

#### 考えられる問題:

TSG-07の「考えられる問題」のLBPに項をご参照ください。

#### 詳細手順:

TSG-09の手順を利用します。TSG-10の結果は、TSG-09の結果を同じ表示になります。次のイメージの 〇印のところに表示されます。



### Test TSG-11 - TJ at Connector, Clock to Data, f<sub>BAUD</sub>/500 (コネクタ、Clock to Data、 f<sub>BAUD</sub>/500 における TJ)

目的: PUT のトランスミッタのコネクタ(Clock to Data、f<sub>BAUD</sub>/500)における TJ が適合性リミット内であることを確認します。

### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.12
- [3] Ibid, 7.4.6, 7.4.8
- [4] SATA unified test document, 2.12.11

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 5 月 15 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、コネクタ (Clock to Data、f<sub>BAUD</sub>/500)における TJ を規定しています。参考文献 [2]では、SATA テストの目的に関する用語 を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

注:このシッタ測定の前に付録 G の手順を実行し、TDSJIT3 を使用した Gen2 ループ帯域のための設定を決めてお く必要があります。ここで決めたループ帯域設定は、すべての Gen2 シッタ測定で使用します。

テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。 'SATA gen2' または 'SATA jitter gen2 ref wfm' のセッ トアップ・ファイルを読み出します。以下の詳細手順も参照してください。

このテストは、Gen2の PUT でのみ実行します。LBP を使用して PRE-TEST の手順を繰り返してテストします。 SSOP はオプションです。このテストでは、SSC はオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP と LBP。 SSOP はオプションです。(SSC はオプ ション)	3Gbps(Gen2i および Gen2m)

Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

3.0GbpsのPUTをf<sub>BAUD</sub>/500で測定する場合、TJは0.37UI未満であること。

確度: 推定される JNF は 2ps rms

#### 考えられる問題:

TSG-07の「考えられる問題」のLBPに項をご参照ください。

#### 詳細手順:

オシロスコープの設定:4µs/div、25ps/pt('SATA gen2 setup standard.set' のセットアップ・ファイルを読み 出します。)

オシロスコープのメニューから、App → Jitter Analysis – Advanced と選択して TDSJIT3 ver 2 を実行します。

ジッタ・ウィザードをキャンセルします。

Data で Math1を選択し、Math Defs で Math1=Ch1-Ch3と設定します。

次に、Data タブで PLL-TIE を選択します。



Configure Meas を選択します。



Data Pattern の Type で Repeating を選択し、Pattern Length を 80UI、BER を 1E-12 に設定します。

Loop BW で Custom を選択し、付録 G のループ帯域設定で求めた値を入力します。次に、PLL Order を Second に、Damping を 710m に設定します。



SATA MOI Revision 1.3 ver 1.0RC



Clock Recoveryの Advancedを選択し、Nominal Data Rateを 3Gbps に設定します。

Go to Results をクリックし、次に Single をクリックします。

DjとTjの結果は、TIE:RjDj-BER タブに表示されます。



### Test TSG-12 - DJ at Connector, Clock to Data, f<sub>BAUD</sub>/500(コネクタ、Clock to Data、 f<sub>BAUD</sub>/500 における DJ)

目的: PUT のトランスミッタのコネクタ(Clock to Data、f<sub>BAUD</sub>/500)における DJ が適合性リミット内であることを確認します。

### 参考文献:

- [1] SATA Standard, 7.2.1, Table 29 Transmitted Signal Requirements
- [2] Ibid, 7.2.2.3.12
- [3] Ibid, 7.4.6, 7.4.8
- [4] SATA unified test document, 2.12.12

#### 関連要件:

付録 A を参照。

テンプレートの最新変更履歴: 2006 年 5 月 15 日(Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、コネクタ (Clock to Data、f<sub>BAUD</sub>/500)における DJを規定しています。参考文献 [2]では、SATA テストの目的に関する用語 を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

#### 注: このジッタ測定の前に付録 G の手順を実行し、TDSJIT3 を使用した Gen2 ループ帯域のための設定を決めてお く必要があります。ここで決めたループ帯域設定は、すべての Gen2 ジッタ測定で使用します。

#### テスト・セットアップ:

付録 B の図 1 または必要に応じて図 2 のように機器を接続します。この測定では、差動プローブまたは擬似差動(シ ングルエンド・プローブと波形演算)のいずれでも使用できます。

#### テスト手順:

SATA Pre-Test MOIの Appendix A に記載されている、または同等の手順、機器により、PUT を BISTFIS(Built-In Self-Test Frame Information Structure)モードにし、HFTP パターンを送信します。PUT の機能、または使用す る機器によっては、BIST-T または BIST-L で必要なテスト・パターンを出力することも可能です。

PUT がディスコネクトをサポートしている場合は、SATA PRE-TEST システムを外して SATA テスト・フィクスチャを接続します。PUT によっては、BIST が起動した後に接続を切り離さないように要求しているものもあります。このような場合は、パワー・スプリッタを使用して PRE-TEST システムとテスト機器を同時に接続します。詳細については、PRE-TEST MOIの Appendix A を参照してください。

オシロスコープで TDSJIT3 アプリケーションを実行します。 'SATA gen2' または 'SATA jitter gen2 ref wfm' のセットアップ・ファイルを読み出します。 TSG-12 については、 TSG-11 の手順をご参照ください。

このテストは、Gen2 の PUT でのみ実行します。LBP を使用して PRE-TEST の手順を繰り返してテストします。 SSOP はオプションです。このテストでは、SSC はオプションです。

テスト・パターン:	SATA 仕様機種:
HFTP、LBP、(SSOP はオプション)、(SSC はオプショ	3Gbps(Gen2i および Gen2m)
ン)	

Gen2: 4µs/div、25ps/pt(100,000 UI 以上)

#### 許容値:

3.0GbpsのPUTをf<sub>BAUD</sub>/500で測定する場合、DJは0.19UI未満であること。

確度: 推定される JNF は 2ps rms

#### 考えられる問題:

TSG-07の「考えられる問題」のLBPに項をご参照ください。

#### 詳細手順:

TSG-09の手順を利用します。TSG-10の結果は、TSG-09の結果を同じ表示になります。次のイメージの 〇印のところに表示されます。



# PHY OOB REQUIREMENTS (OOB 1-7)

### 概要:

このテスト・グループは、SATA Interoperability Unified Test Document, program revision 1.3(SATA Standard, v2.6 に対応)のセクション 2.17「Phy OOB Requirements」を検証します。

### Test OOB-01 – OOB Signal Detection Threshold (OOB 信号検知スレッショルド)

目的: PUT のレシーバの OOB 信号検知スレッショルドが適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 32 OOB Specifications
- [2] Ibid, 7.2.2.7.1
- [3] Ibid, 7.4.20
- [4] SATA unified test document, 2.14.1

#### 関連要件:

付録 A を参照。

OOB-01 のテストの前に、付録 Fの AWG7102 型振幅校正の手順をご参照ください。

**テンプレートの最新変更履歴:** 2006 年 5 月 15 日(Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、OOB 信号 検出スレッショルドの適合性リミットが規定されています。参考文献 [2]では、SATA テストの目的に関する用語を定 義しています。参考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 C のセットアップ概要をお読みください。AWG7102 型を使用する場合、Ch1 のアナログ出力を PUT の レシーバ入力に接続します。Ch1 のマーカ出力 MKR1 を、オシロスコープの Ch4 に接続します。AWG710 型を使用す る場合は、マーカ 1 の出力を PUT の Rx+に、マーカ 2 の出力を PUT の Rx-に、マーカ 2 の反転出力をオシロスコープ の Ch4 に接続します。

オシロスコープを次のように設定します: 200µs/div、1.25GS/s、800ps/pt。Ch1とCh3の垂直軸感度を 50mV/divに設定します。Math 波形をCh1ーCh3と定義し、感度を200mV/divに設定します。これらは、'SATA oob' のセットアップ・ファイルを読み出すことで自動的に設定されます。

オシロスコープの Ch1 を PUT の Tx+ に、Ch3 を Tx− に接続します。 **テスト手順**:

注: Gen1 と Gen2 の PUT のテストには、同じテスト・パターンを使用します。SATA の仕様では、OOB シグナリングは 1.5Gbps でのみ実行します。しかし、Gen1 と Gen2 の PUT 間では、以下の手順のように異なった最小振幅が必要 になります。

1.5Gbps、3.0Gbpsの両方で動作する PUT は、以下のテストを実行します。

AWG で 'crst02-3G210.awg' (compliance com-reset)のテスト・パターンを読み出します。このフ ァイルにより、COMRESET パターンを使用して AWG の出力振幅を 210mV に設定します。

次の図に示すように、AWG からの OOB 信号に対して安定した応答(有効な検出)があることを確認します。

AWG からの COMINIT/COMRESET と COMWAKE ペアごとに、2ms のアクイジションにわたって PUT から応答があります。2ms の取込みで COMWAKE が欠落している場合は、フェイルと見なします。

ドライブ PUT では、次の図のような波形が観測されます。





ホスト PUT では、次の図のような波形が観測されます。



Gen1のPUTの場合、AWGで 'crst02-3G040.awg' (compliance com-reset)のテスト・パターンを読み 出します。Gen2のPUTの場合、AWGで 'crst02-3G060.awg' (compliance com-reset)のテスト・パター ンを読み出します。このファイルにより、COMRESET パターンを使用して、AWG で必要とされる 40mV または 60mV(1.5G または 3.0Gの仕様リミット)の出力振幅に設定します。次の図に示すように、AWG からの OOB 信号に対して応答がない(検出がない)ことを確認します。

AWG からの COMINIT/COMRESET と COMWAKE ペアごとに、2ms のアクイジションにわたって PUT から応答がないばすです。2ms の取込みで応答が見られる場合は、フェイルとなります。



ドライブおよびホスト PUT では、次の図のような波形が観測されます。

OOB の応答を、以下の合否判定と比較します。

#### パス/フェイルの判定基準

- 1.5Gbps で動作する PUT の場合:
  - 210mV\*で PUT の OOB が検出されること
  - 40mV\*で PUT の OOB が検出されないこと
  - 上記いずれかでフェイルの場合は、PUT はフェイルとなります。
- 3.0Gbps で動作する PUT の場合:
  - 210mV\*で PUT の OOB が検出されること
  - 60mV\*で PUT の OOB が検出されないこと
  - 上記いずれかでフェイルの場合は、PUT はフェイルとなります。

考えられる問題:

Test OOB-02 – UI During OOB Signaling (OOB シグナリング中の UI)

Test OOB-03 – COMINIT/RESET and COMWAKE Transmit Burst Length

(COMINIT/RESET および COMWAKE の送信バースト長)

Test OOB-04 – COMINIT/RESET Transmit Gap Length (COMINIT/RESET 送信ギャップ 長)

Test OOB-05 – COMWAKE Transmit Gap Length (COMWAKE 送信ギャップ長)

目的: PUT のレシーバの OOB シグナリング中のパラメータが適合性のリミット内であることを確認します。注:この測定は、SATAOOB と呼ばれる MATLAB ポスト・プロセス解析ツールに組込まれます。

### 参考文献:

- [1] SATA Standard, 7.2.1, Table 32 OOB Specifications
- [2] Ibid, 7.2.2.7.2
- [3] Ibid, 7.4.11
- [4] SATA unified test document, 2.14.2-5

#### 関連要件:

付録 A を参照。

SATAOOB.exe は、ftp://ftp.tek.com/outgoing/SATAOOB\_V1\_3.zip からダウンロードできます。

注: SATAOOB.exe の Version 1.3 は、ECN #17 に適合しています。 Version 1.3 のすべての SATA プログラム・テストでは、 SATAOOB.exe の Version 1.3 を使用していることを確認してください。

TDSRT-Eyeを使用しない場合の詳細設定については、付録 C をご参照ください。

**テンプレートの最新変更履歴:** 2006 年 5 月 15 日(Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、OOB シグ ナリング中の UI の適合性リミットが規定されています。参考文献 [2]では、SATA テストの目的に関する用語を定義し ています。参考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 C のセットアップ概要をお読みください。Ch1 のアナログ出力を、PUT のレシーバ入力に接続します。 Ch1 のマーカ出力 MKR1 を、オシロスコープの Ch4 に接続します。

オシロスコープの Ch1 を PUT の Tx+に、Ch3 を Tx- に接続します。

AWG で 'crst01-3G.AWG' (compliance com-reset)のテスト・パターンを読み出します。

### テスト手順:

#### 次の手順は、PUT の最高インタフェース・レート(1.5Gbps または 3.0Gbps)で一度たけ実行します。

- 1) オシロスコープの 'SATA OOB Timing Setup Normal.set' セットアップ・ファイルを読み出します。
- 2) AWG とのセットアップ、接続が正しいことを確認します。
- 3) 設定では、Math1 は Ch1-Ch3 と定義されます。
- 4) Single Acq で一度だけ波形を取込みます。
- 5) Math1 波形を wfm ファイルで結果フォルダに保存します。
- 6) 'sataoob.exe' を実行し、OOB 関連のタイミング測定を確認します。このユーティリティは波形にお けるバーストを自動的に検出し、バーストとギャップの長さを決定します。

デバイスでの取込波形は、以下のような波形表示になります。波形の COMINIT と COMWAKE 部分の両方を同時 に取込むためには、時間軸設定を調整する必要があるかもしれません。時間軸設定においては、サンプル・レートが同 じになるようにします。



Sataoob.exe ユーティリティによるデバイス波形処理後の出力例を次に示します。

\* SATA OOB Measurement 17-Jan-2007 16:33:10 \* \* Tektronix, Inc 2006, Version 1.2 12/07/2006 \* SATA OOB waveform detected with 12 bursts and 12 gaps including COMINIT/RESET, COMWAKE and long gap between UI during OOB Signaling Average 654.03 ps Transmit Burst Length: COMINIT/RESET and COMWAKE Average 107.22 ns Average 163.94 UI COMINIT/RESET: Transmit Gap Length (5 gaps) Average 319.45 ns Average 488.44 UI COMWAKE: Transmit Gap Length (5 gaps) Average 106.06 ns Average 162.17 UI

ホストは、ジェネレータからの COMINIT/COMWAKE に対して COMWAKE のみを返すことで応答します。このため、ホ ストでは 2 回の取込みが必要になります。

最初のホストの取込みでは、'crst02-3G.awg'(compliance com-reset)のテスト・パターンを AWG にロードします。 最初のホスト波形(COMWAKE バースト)は、以下のように表示されます。



Sataoob.exe ユーティリティによる、最初のホスト波形処理後の測定結果出力例を次に示します。

前の波形では、COMINIT/RESET のバーストがないことにご注意ください。ホストから COMRESET を取込むには、別 なアクイジションが必要です。COMRESET のバーストは、システムがブートするときに自動的に送信されるため、これを 取込む簡単な方法としては、オシロスコープを単発取込みに設定してからホストをブートします。ホストによっては非同 期で COMRESET のバーストを送るものがあり、この場合はホストのリブートは必要ありません。



2番目のホスト波形(COMRESET バースト)は、以下のように表示されます。

Sataoob.exe ユーティリティによる、2番目のホスト波形処理後の測定結果出力例を次に示します。

ホストの OOB 測定の最後の手順は、COMWAKE と COMRESET 取込みから測定した UI の平均をとり、 COMWAKE と COMRESET 取込みから Transmit Burst Length 測定の平均をとります。

#### 許容値:

Test OOB-02: OOB シグナリング中の UI は、646.67~686.67ps であること。 Test OOB-03: COMINIT/RESET と COMWAKE の Transmit Burst は、103.5~109.9ns であること。 Test OOB-04: COMINIT/RESET の Transmit Gap は、310.4~329.6ns であること。 Test OOB-05: COMWAKE の Transmit Gap Length は、103.5~109.9ns であること。

測定値が仕様範囲内にある場合は合格です。使用範囲内にない場合は不合格です。

#### 考えられる問題:

このテストでは、ノイズの影響をさけるため、差動信号または擬似差動信号(例: MATH1=CH1-CH3)が 推奨されています。信号にノイズが多く含まれている場合、または隣接のトラフィックからのクロストークが多い場合は、 アイドル・セクションを正しく検出することが難しくなります。

デバイスによっては、COMINIT と COMWAKE のバースト間に大きなギャップがあるものがあります。取込んだ 波形に、COMINIT/RESET と COMWAKE の両方のバーストが含まれていることを確認します。確認できない場合、 ユーティリティは測定できません。波形が正しく取込まれていることを確認します。ギャップの大きなデバイス用に、' SATA OOB Timing Setup Long.set'というセットアップ・ファイルが用意されています。それでも対応できない場合は、 OOB シーケンス全体を取込むように水平軸設定(time/div)を大きく設定します。

### Test OOB-06 – COMWAKE Gap Detection Windows (COMWAKE ギャップ検知ウィンドウ)

目的:PUT のレシーバの COMWAKE ギャップ検知ウィンドウが適合性のリミット内であることを確認します。

#### 参考文献:

- [1] SATA Standard, 7.2.1, Table 32 OOB Specifications
- [2] Ibid, 7.2.2.7.6
- [3] Ibid, 7.4.21
- [4] SATA unified test document, 2.14.6

#### 関連要件:

付録 A、C を参照。

テンプレートの最新変更履歴: 2006 年 5 月 15 日 (Ver. 1.0)

#### 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、 COMWAKE ギャップ検知ウィンドウの適合性リミットが規定されています。参考文献 [2]では、SATA テストの目的に 関する用語を定義しています。参考文献 [3]では、テストの測定要件について定義しています。

#### テスト・セットアップ:

付録 C のセットアップ概要をお読みください。Ch1 のアナログ出力を、PUT のレシーバ入力に接続します。 AWG の Ch1 のマーカ出力 MKR1 を、オシロスコープの Ch4 に接続します。

オシロスコープの Ch1 を PUT の Tx+ に、Ch3 を Tx- に接続します。オシロスコープの水平軸を 200µs/div、1.25GS/s、800ps/pt に、演算波形(Ch1-Ch3)の垂直軸を 200mV/div に設定します。 'SATA oob' のセットアップ・ファイルを読み出すと、この設定がすばやく設定されます。

#### テスト手順:

#### 次の手順は、PUT の最高インタフェース・レート(1.5Gbps または 3.0Gbps)で一度だけ実行します。

'cwke02-3G.awg' のセットアップ・ファイルを AWG7102 型にロードします。これにより、すべての AWG の設定が自動的にロードされ、110ns の COMWAKE バースト・ギャップで OOB の動作を検 証します。

この設定では、PUT は OOB シーケンスに対して正常に応答するはずです。すべての COMWAKE に対し、2ms にわたって PUT から応答があるはずです。COMWAKE が欠落している場合は、2ms の取込みで欠落として観測でき、フェイルと見ることができます。

ドライブ PUT では、次の図のような波形が観測されます。

SATA MOI Revision 1.3 ver 1.0RC

Tektronix, Inc.



ホスト PUT では、次の図のような波形が観測されます。



'cwke03-3G.awg' のセットアップ・ファイルを AWG7102 型にロードします。これにより、すべての AWG の設定が自動的にロードされ、103ns の COMWAKE バースト・ギャップで OOB の動作を検 証します。

この設定では、PUT は OOB シーケンスに対して正常に応答するはずです。同様に、すべての COMWAKE に対し、2ms にわたって PUT から応答があるはずです。COMWAKE が欠落している 場合は、2ms の取込みで欠落として観測でき、フェイルと見ることができます。

先に説明した 'cwke02-3G.awg' のファイルで実行した場合のドライブ、ホスト PUT の波形は、似たような表示になります。

'cwke04-3G.awg' のセットアップ・ファイルを AWG7102 型にロードします。これにより、すべての AWG の設定が自動的にロードされ、177ns の COMWAKE バースト・ギャップで OOB の動作を検 証します。

この設定では、PUT は OOB シーケンスに対して応答しないはずです。COMINIT/COMRESET の バースト以外は、2ms の取込みにわたって PUT からの応答はないはずです。2ms の取込みにおい て COMINIT/COMRESET 以外の応答がある場合は、不合格です。



ドライブおよびホスト PUT では、次の図のような波形が観測されます。
'cwke05-3G.awg' のセットアップ・ファイルを AWG7102 型にロードします。これにより、すべての AWG の設定が自動的にロードされ、30ns の COMWAKE バースト・ギャップで OOB の動作を検証 します。

この設定では、PUT は OOB シーケンスに対して応答しないはずです。COMINIT/COMRESET の バースト以外は、2ms の取込みにわたって PUT からの応答はないはずです。2ms の取込みにおい て COMINIT/COMRESET 以外の応答がある場合は、不合格です。

ドライブ、ホストの両方の PUT において、'cwke04-3G.awg' のテストと同様の波形が表示されるはずです。

## 考えられる問題:

#### 仕様内の結果:

103ns を下限として COMWAKE に応答すること。 110ns を上限として COMWAKE に応答すること。

## 仕様外の結果:

30ns を下限として COMWAKE に応答しないこと。 117ns を上限として COMWAKE に応答しないこと。

## Test OOB-07 – COMINIT Gap Detection Windows (COMINIT ギャップ検知ウィンドウ)

目的: PUT のレシーバの COMINIT ギャップ検知ウィンドウが適合性のリミット内であることを確認します。

## 参考文献:

- [1] SATA Standard, 7.2.1, Table 32 OOB Specifications
- [2] Ibid, 7.2.2.7.7
- [3] Ibid, 7.4.21
- [4] SATA unified test document, 2.14.7

#### 関連要件:

付録 A、Cを参照。

#### テンプレートの最新変更履歴: 2006 年 4 月 12 日 (Ver. 1.0)

## 考察:

参考文献 [1]では、SATA PUT の送信信号の適合性リミットを規定しています。この仕様では、COMINIT ギャップ検知ウィンドウの適合性リミットが規定されています。参考文献 [2]では、SATA テストの目的に関する用語を 定義しています。参考文献 [3]では、テストの測定要件について定義しています。

## テスト・セットアップ:

付録 C のセットアップ概要をお読みください。Ch1 のアナログ出力を、PUT のレシーバ入力に接続します。 Ch1 のマーカ出力 MKR1 を、オシロスコープの Ch4 に接続します。

オシロスコープの Ch1 を PUT の Tx+ に、Ch3 を Tx- に接続します。

#### テスト手順:

## 次の手順は、PUT の最高インタフェース・レート(1.5Gbps または 3.0Gbps)で一度たけ実行します。

'crst02-3G.awg' のセットアップ・ファイルを AWG7102 型にロードします。これにより、すべての AWG の設定が自動的にロードされ、334ns の COMRESET/COMINIT バースト・ギャップで OOB の動作を検証します。

この設定では、PUTは OOB シーケンスに対して正常に応答するはずです。

ドライブおよびホスト PUT では、次の図のような波形が観測されます。



'crst03-3G.awg' のセットアップ・ファイルを AWG7102 型にロードします。これにより、すべての AWG の設定が自動的にロードされ、306ns の COMRESET/COMINIT バースト・ギャップで OOB の動作を検証します。

この設定では、PUT は OOB シーケンスに対して正常に応答するはずです。

先に説明した 'crst02-3G.awg' のファイルで実行した場合のドライブ、ホスト PUT の波形は、似たような表示になります。

'crst04-3G.awg' のセットアップ・ファイルを AWG にロードします。これにより、すべての AWG の設 定が自動的にロードされ、527ns の COMRESET/COMINIT バースト・ギャップで OOB の動作を 検証します。

この設定では、PUT は OOB シーケンスに対して応答しないはずです。

ドライブおよびホスト PUT では、次の図のような波形が観測されます。

Tektronix, Inc.



'crst05-3G.awg' のセットアップ・ファイルを AWG にロードします。これにより、すべての AWG の設 定が自動的にロードされ、173ns の COMRESET/COMINIT バースト・ギャップで OOB の動作を 検証します。

この設定では、PUTは OOB シーケンスに対して応答しないはずです。

先に説明した 'crst04-3G.awg' のファイルで実行した場合のドライブ、ホスト PUT の波形は、似たような表示になります。

## バースト間の測定結果:

306ns を下限として COMINIT に応答すること。 334ns を上限として COMINIT に応答すること。

#### 仕様外の結果:

173ns を下限として COMINIT に応答しないこと。 527ns を上限として COMINIT に応答しないこと。

#### 考えられる問題:

仕様範囲外での有効な検出は、特にオシロスコープで測定する場合に問題になることがあります。オシロスコ ープは、PUTの任意のトラフィックの最初のイベントでシングル・シーケンス(単発取込み)を実行するように設定されて います。バーストの特性に関わらず、AWGから出力される最初の COMRESET に PUT が応答するのが観測されます。 次のパルスに対しては PUT は応答しませんが、これは仕様に対応した動作です。

COMRESET を受信してから PUT が応答するまで、最大で 10ms かかります。COMRESET 後の 11ms ま でを観測することで、PUT が(期待通りに)応答するか、しないかを確かめることが必要です。この 10ms の時間ウィンド ウを観測するには、オシロスコープの水平軸(time/div)をマニュアルで大きく設定する必要があるかもしれません。

注: PUT が非同期信号リカバリ(Asynchronous Signal Recovery)に対応する場合、COMRESET の受 信に対する直接の応答でない COMINIT を積極的に送信します。テストにおいては、非同期信号リカバリの結果であ る COMINIT を無視することが重要で、AWG からの COMRESET を受信した結果の COMINIT 応答のみをテストする ことが重要となります。

# 付録 A ー 必要な機材

2 組の計測器が必要になります。PHYとTSG のテストで必要な計測器はセクション A.1 に、TXとRX のテストで必要な計測器はセクション A.2 に、OOB テストで必要な計測器はセクション A.3 に示します。

A.1 PHYとTSG テストで必要な計測器

- 1. リアルタイム・オシロスコープ
  - DPO/DSA72004 型、DPO/DSA71604 型、DPO/DSA71254 型、TDS6154C 型、TDS612C 型

Gen1 のみの場合は、次のオシロスコープも使用できます。

DPO/DSA70804 型または TDS6804B 型(この 2 機種は Gen2 のコンプライアンス・テス トでは使用できません。)

- 2. テスト・フィクスチャ Crescent Heart Software 社製 TF-SATA-NE/XP、TF-SATA-FE/XPまたは同等の製品
- 3. ケーブル テクトロニクス部品番号:174-4944-00または同等の製品
- PRE-TEST システム
   PUT を BIST モードにでき、必要なテスト・パターンを出力できるシステム
- 5. ソフトウェア PRE-TEST ユーティリティが必要 テクトロニクス TDSJIT3v2.0(Ver. 3.0.1 以降) テクトロニクス TDSRT-Eye(Rtey Ver. 3.0.2 以降、SST モジュール・バージョン 3.0.2 build 9 以 降)

## A.2 OOB テスト用計測器

1. リアルタイム・オシロスコープ DPO/DSA72004 型、DPO/DSA71604 型、DPO/DSA71254 型、TDS6154C 型、TDS612C 型

Gen1 のみの場合は、次のオシロスコープも使用できます。

DPO/DSA70804 型または TDS6804B 型(この 2 機種は Gen2 のコンプライアンス・テス トでは使用できません。)

2. シグナル・ジェネレータ

AWG7102 型、AWG710B 型、AWG710 型 テスト・フィクスチャ Crescent Heart Software 社製 TF-SATA-NE/XP、TF-SATA-FE/XP または同等の製 品

3. ケーブル

テクトロニクス部品番号:174-4944-00または同等の製品

SATA MOI Revision 1.3 ver 1.0RC

4. SATA PRE-TEST システム

PUT を BIST モードにでき、必要なテスト・パターンを出力できるシステム

5. ソフトウェア

PRE-TEST ユーティリティが必要 AWG 用パターン/シーケンス・ファイル テクトロニクス TDSJIT3v2.0(Ver. 3.0.1 以降) テクトロニクス TDSRT-Eye(Rtey Ver. 3.0.2 以降、SST モジュール・バージョン 3.0.2 build 9 以降) SATA OOB ユーティリティ(Ver. 1.2 以降)

# 付録 B ー テスト・セットアップ

## BIST-FIS によるトランスミッタ・デバイス(PUT)のテスト

デバイスまたはドライブの PUT を BIST-FIS モードにして必要なテスト・パターンを出力したならば、次のように接続します。



A - SMA ケーブルを使用した接続



B - 差動プローブを使用した接続

図 1: BIST FIS/User 法によるトランスミッタ・ドライブ(PUT)のテスト

SATA MOI Revision 1.3 ver 1.0RC

## BIST-FIS によるトランスミッタ・ホスト(PUT)のテスト ホストの PUT を BIST-FIS モードにして必要なテスト・パターンを出力したならば、次のように接続します。



A - SMA ケーブルを使用した接続



B - 差動プローブを使用した接続

図 2: BIST FIS/User 法によるトランスミッタ・ホスト(PUT)のテスト

DRIVE 接続用のフィクスチャ・ピン配置

AWG を使用したデバイス(PUT)の OOB (OUT-OF-BAND) テスト



A - SMA ケーブルを使用した接続



B - 差動プローブを使用した接続

図 3: AWG を使用した OOB ドライブ・テスト

AWG を使用したホスト(PUT)の OOB (OUT-OF-BAND) テスト



A - SMA ケーブルを使用した接続



B - 差動プローブを使用した接続

図 4: AWG を使用したホストの OOB テスト

# 付録 C - OOB のセットアップ手順

**必要とされる OOB 信号を得るためには、SATAOOB ユーティリティが必要です。** 必要に応じて、図C.1.0 の A または B のように接続します。



AWG を使用したデバイス(PUT)の OOB (OUT-OF-BAND)のテスト

図 C.1.0 AWG を使用した OOB ドライブ・テスト

タイムアウト・トリガを 3.5μs に設定し、次に示したOOB信号のように、取込みの約 10% の位置にポスト・トリガを設定 します。この例は、M1=(CH1-CH3)の演算波形による設定での表示です。この波形をテクトロニクスの WFM 波形 として保存します。このファイルは、SATAOOB ユーティリティで使用します。



# 付録 D ー リアルタイム・オシロスコープの測定確度

表 D.1 と表 D.2 は、SATA MOI で必要なシステム帯域と、8GHz 以上の周波数帯域のオシロスコープを使用した場合の測定確度を示しています。

表 D.1 SATA 対応計測器で必要な周波数帯域

性能	值
	20GHz(DPO/DSA72004 型)
	16GHz(DPO/DSA71604 型)
	15GHz(TDS6154C 型)
	12.5GHz(DPO/DSA71254 型)
	12GHz(TDS6124C 型)
	8GHz(DPO/DSA70804 型、TDS6804B 型)(8GHz 機種は、Gen1 の PUT テス
周波数帯域	トでのみ使用できます。)

表 D.2 現在の IW SATA 測定による測定固有の性能パラメータ

仕様番号	測定項目	確度	備考:
PHY-01	UI	3 ps rms	DTA 表記
PHY-02	LT 周波数	±2ppm	時間軸確度
PHY-03	SSC 周波数	±2ppm	時間軸確度
PHY-04	SSC 偏差	±2ppm	時間軸確度
TSG-01	DOV	代表値ノイズ	0.5 % rms
		4mV(@ 800mV FS)	
TSG-02	RFT	1.607086367	18ps(20/80%の立上り時間)
TSG-03	スキュー	3 ps rms	DTA 表記+オフセット
TSG-04	AC CM V	代表値ノイズ 2mV 未満	フィルタにより垂直軸ノイズを低減
		(@ 800mV FS)	
TSG-05	RFI	1.6%未満(代表値)	Risetime 1 は 1.6%オフ、Risetime 2 は 1.6%オフ未満
TSG-06	振幅の不平衡	0.5% rms 未満	垂直軸ノイズは平均化
TSG-07	Tj	推定される JNF は 2ps	JNF 表記
		rms	
TSG-08	Dj	推定される JNF は 2ps	JNF 表記
		rms	
TSG-09	Тј	推定される JNF は 2ps	JNF 表記
		rms	
TSG-10	Dj	推定される JNF は 2ps	JNF 表記
		rms	
TSG-11	Тј	推定される JNF は 2ps	JNF 表記
		rms	
TSG-12	Dj	推定される JNF は 2ps	JNF 表記
		rms	

# 付録 E ー リターン・ロスの検証手順

この手順では、「Lab Load」のリターン・ロスを測定/検証するための TDNA(Time Domain Network Analyzer)の操作について説明します。TDNAと VNA (Vector Network Analyzer)によるリターン・ロス測定には良好な相関関係があるため、どちらのシステムでも測定できます。

SATA の仕様では、Lab Load は 5GHz までで-20dB 以上、5GHz から 8GHz で-10dB 以上と規定されています。 テクトロニクスのオシロスコープは、50mV/div 以外の設定においてこの要求を満たしています。50mV/div の設定では、 外付けの 6dB アッテネータを使用することで、測定品質、測定忠実性を損なうことなくこの仕様を満たします。経験的 なデータからも、リターン・ロス性能は測定結果に大きな影響は与えず、また外付けのアッテネータなしでもデバッグや診 断作業に信頼性の高い測定が行えます。しかし、SATA コンプライアンス・テストで Lab Load の SATA 仕様を確認す るためには、外付けのアッテネータが必要になります。

Lab Load のリターン・ロス性能(TDS スコープ)は時間に対して安定しています。この手順は、インターオペラビリティ・ワ ークショップ/コンプライアンス・テスト・セッションの前に、オシロスコープで使用されるチャンネルごとに一度実行し、Lab Load が SATA 仕様に適合していることを検証します。

テクトロニクスの TDNA システムは、次の機器で構成されます。 TDS8000 型、TDS8200 型、CSA8200 型、または同等の等価時間サンプリング・オシロスコープ 80E04 型サンプリング・モジュール テクトロニクス IConnect TDNA ソフトウェア

測定を校正するためには、高品質の 50Ω SMA ケーブルと高品質の 50Ω 校正負荷が必要です。

#### 詳細手順:

オシロスコープの電源を入れ、使用するチャンネルの垂直軸感度を 50mV/div に設定します。オシロスコープのその他の設定は、リターン・ロスには影響しません。TCA-SMA 型変換アダプタを取り付け、TCA-SMA 型に 6dB SMA アッテネータを接続します。PUT テストで使用するのと同じ SMA ケーブルを、6dB アッテネータに接続します。

その他の TDNA システムは、次のように設定します。

垂直軸感度: 100mV/div ポジション= 1div オフセット= 250mV

水平軸: 2ns/div レコード長= 4000 ポジション: 約 35ns

アクイジション: Average 128回 Stop Afterの設定= Average Complete

## オープン・リファレンス波形の取込み

TDNA システムのオシロスコープのセットアップにおいて、TDR の電源を入れ、ACQ(TDR Setup タブの下)をオンにします。

入射パルスが表示画面の左端になるように、TDNA スコープの水平軸ポジションを調整する必要があります。80E04 型の SMA コネクタを基準面として使用する場合は、この調整がむずかしくなることがあります。短い高品質 SMA ケー ブルを 80E04 型に接続すると、基準面は(80E04 型接続から離れて)ケーブルの遠端として定義できます。こうすること

SATA MOI Revision 1.3 ver 1.0RC

で、入射パルスから遠端での反射までの時間が十分に長くなり、入射パルスを画面から除くことが容易になります。この 後は、すべてのリターン・ロス解析でこの短いケーブルを使用することで、このケーブル端が測定の基準面となります。

TDNA 基準面からすべての負荷を外し、TDNA システムの前面パネルの Clear ボタンを押してオープン波形を取込みます。次に、Run ボタンを押します。オシロスコープ表示右上の Average カウントが 128 of 128 になって取込みが完了するのを待ちます。

#### 結果の例を次に示します。



次に、IConnect 画面を表示させ、Acquire ボタンを押して波形を IConnect に送ります。波形名をダブルクリックし、この波形の名称を "open" のように編集します。結果の例を次に示します。

Tektronix, Inc.



## 50Ωリファレンス波形の取込み

次に、高品質 50Ω校正負荷を TDNA 基準面に接続します。オープン波形の取込みと同じの手順を繰返し、50Ω 波形を取込みます。

## 結果の例を次に示します。



同様の手順を繰返し、波形を IConnect に送って波形の名称を "50ohm" のようにします。

## TDS6124C 型/TDS6154C 型のチャンネル波形の取込み

オシロスコープの「Lab Load」(SATA テストで使用する、オシロスコープ、TCA-SMA 型、6dB アッテネータ、SMA ケー ブルを含むすべてのチャンネル)を、TDNA の基準面に接続します。オープン波形の取込みと同じの手順を繰返し、Lab Load 波形を取込みます。

## 結果の例を次に示します。



前述の手順と同様、IConnect 画面で Acquire ボタンを押して波形を IConnect に送ります。次に、波形名を "dut" などにします。

これですべてのロー・データが収集され、リターン・ロスのプロット出力の準備ができました。IConnectの Waveform Viewer の表示例を次に示します。

Tektronix, Inc.

~	TD Waveform Viewer 1* - Time Domain	
	TDR/T       0s     5ns       550mV       500mV       450mV       450mV       350mV       350mV       300mV       250mV	Legend V open V 50ohm V dut
	Time         ΔT/2           Cursor 1:         5ns           Cursor 2:         4.92ns           Δ:         83.3ps	

# リターン・ロス解析の実行

波形が取込まれたならば、IConnect で Compute ボタンを押します。

Tektronix, Inc.

A→ IConnect® and MeasureXtractor(TM) - TD Waveform Viewer File Edit View Compute Model Simulate Tools Window Help	1*		X
· · · · · · · · · · · · · · · · · · ·	Ist♀▮┈═⊞⋴╯	ĩ	
	S Z EZ	v	N
X         To Waveform Viewer 1* - Time Domain           TDR/T         0s         5rs         10rs         15rs         20rs           550mV	Legend V open V Stochm V dut	Measure Instrument Settings Instrument: Tektronik DSA/TDS//CSAE Waveforms: CHT Use Long Record Long Record Paremeters. Acquire Refresh Waveform Viewer: TD Waveform Viewer 1	Compute: S.Parameter ▼ TD Source Waveform Viewer: TD Waveform Viewer 1 ▼ FD Taget Waveform Viewer: New Waveform Viewer: ▼ Waveforms DUT: dut ▼ Ref: open ▼ Frequency content Frequency content Set manually Δfr 100h H2 Frmev 2154G H2 Compute Calibration Ref type: Open/Shot ▼ DUT Type: Return loss ▼ Load 50Q Waveform: Sohm ▼
Beadu			

解析が完了すると、リターン・ロスのグラフが新しいウィンドウで自動的に表示されます。表示結果の例を次に示します。

Tektronix, Inc.



波形の 5GHz と 8GHz のポイントにカーソルを置きます。5GHz においてー20dB 未満、5~8GHz でー10dB 未満であることを確認します。

6dBのアッテネータを使ってリターン・ロス性能を検証したならば、アッテネータの値をオシロスコープの垂直軸設定に入力して、アッテネーションの振幅値を自動的に調整することができます。

メイン・メニューで Vert をクリックします。

Tektronix, Inc.



Probe のセクションから Atten ボタンをクリックします。



アッテネータの値を入力します。この例では 6dB のアッテネータですので、Ext Att (dB)ボックスに "6.00" と入力します。 TDNA システム(インサーション・ロス)でアッテネータを特性化し、アッテネータの測定値を入力することで精度は改善さ れます。

SATA MOI Revision 1.3 ver 1.0RC

Tektronix, Inc.



# 付録 F - AWG7102 型用の OOB-01 レベル校正手順

この手順は、測定前にオシロスコープが正しくセットアップされていることを前提にしています。このセットアップには、20分のウォームアップ、SPCの実行、外付けのアッテネーションの適用、アッテネータの値のオシロスコープ垂直軸メニューへの入力、チャンネル・デスキューの実行が含まれます。このセットアップが完了したならば、SATA テスト・フィクスチャをオシロスコープに接続します。

また、この手順は、測定前に AWG が正しくセットアップされていることを前提にしています。このセットアップには、20 分のウォームアップとシステム校正の実行が含まれています。このセットアップが完了したならば、SATA テスト・フィクスチャを AWG に接続します。

AWG が正しくセットアップできたならば、ループバックを SATA の近端フィクスチャに接続します。このループバックには、 SATA 遠端フィクスチャ、トランスミッタの D+からレシーバの D+、トランスミッタの D- からレシーバの D- に接続する短い SMA ケーブルが含まれます。ループバックが利用できない場合は、SATA テスト・フィクスチャを外して、SMA バレル・コ ネクタで Tx と Rx ケーブルを接続します。

AWG で 'CRST02-3G210.awg' ファイルを開きます。これにより、約 210mV 振幅の OOB COMINIT/COMRESET のバースト・セットが出力できます。

D7%	AWG7102 - crst02-3G210.awg			
Fil	e Edit View Settings Tools Syst	tem Help		
Wav	Sampling Rate: 3.000 000 0 GS/s Status: Runni	ng Run Mode: Sequence	Force Force All Outputs	On/Off Run
refoi	Waveform List 🛛 🔀	Sequence		×
	User Defined Predefined	Total Time : ???	Current: 2	
a.	Waveform Name Length Date	Index No Ch 1 Waveform	Ch 2 Waveform Wait Repeat	Event Jump To 🛛 Go To 🔺
	crst02+a 210my 7 94 k 200	1 Idle3G	Idle3G crst02+a_210mv	
	cwke01+A210 3.84 k 200	3 idle3G	idle3G 86	1
Sec	D10_2+A210 1.04 k 2006	4		
quer	<u>idle3G 1.02 k 2006</u>	5		
ICe		6		
		8		
		Waveform		<u> </u>
		Ch 1: 0.072 V Ch 2: 0.059 V		
Nav		ΔC: 0 Pts C1 Pos:	0 Pts C2 Pos:	0 Pts
efor		Ξ		
з		0.400 V		~ ^
-		Ch 1		
		0.400 V		· · · · ·
s	*	<		>
ettin	Settings			X
gg	Ch 1 Ch 2 Timing Run Mode	Trigger   Event   DC Output		
	Output Output Waveform	Marker 1 High	Marker 1 Low Marker 1 Delay	DAC Res (bits)
	On 🛤	0.65 V	-0.65 V 0 ps	0 8 0 10
	Amplitude 📃 Interleave	Marker 2 High	Marker 2 Low Marker 2 Delay	
	0.720 Vpp	0.65 V	-0.65 V 0 ps	
	Waveform Rotation			
	0.0 °			
	Remete Commends OUTRI ON			
	Remote Command: OUTPT ON			

オシロスコープでは、DPOJET ジッタ/アイ・ダイアグラム解析ソフトウェアを起動します。

Tektronix, Inc.

File	Edit	Vertical	Horiz/Acq	Trig	Display	Cursors	Measure	Mask	Math	MyScope	Analyze	Utilities	Help 🔽		DS	3A72004	Tek		×
	 			-		· · ·	· · · ·	1							-	· · · ·	-	· · · ·	animimimi -
and mark transformed to the second se	 	· ·		-	· ·		· · · ·								-		-	· · ·	
	C1 C3 M1 R1 M1	20.0mV/d 20.0mV/d 28.7mV Ampl* Pk-Pk	tiv 4 tiv 5 1.0µs Value 0.0V 261.6mV	50Ω 50Ω 50Ω 1 0.0 262.	w:16.0G w:16.0G Mean 40002m	Min 261.6m	1 -510n 2 1.94µ: 2.45µ: ∆t 408.11 Ma 0.0 263.2n	s s 6kHz x 0. n 1.	St Dev 0	Cour 1.0 2.0	nt Info	A' C1	Nidth 📄		1.0µs Stopped 1 acqs Man	50.0GS/s Single	Seq 1 06, 201	20.0ps/p RL:500k 07 14:4	ot 6:36
	Jitt Se Conf PI Rep	er and E ect igure sults ots orts	ye Diagram Period/ Freq Jitter Time Eye Ampl	Peri Peri N-Pe	iod eriod eriod	Pos Width	203.24	n (1. ñidth Dycle Duty	Freq		Clear Se	All	Measurem High-Low1 Freq1	ient :	Source(s) Math			Clear Cl	×

'SATA OOB 210mv cal' のセットアップ・ファイルをロードします。このファイルは、オシロスコープと DPOJET を設定します。

SATA Logo グループでは、UI の 0.45~0.55 の部分 (中央の 10%)を MODE 測定し、すべての COMINIT バーストに おける、すべての UI の MODE 測定の平均をとるように規定しています。セットアップ・ファイルをロードしたならば、 DPOJET をマニュアルで設定する必要はありません。次の図は、'SATA OOB 210mv cal' のセットアップ・ファイルによ る設定を示しています。

Tektronix, Inc.

File	Edit	Vertical	Horiz/Acq	Trig	Display	Cursors	Measure	Mask	Math	MyScope	Analyze	Utilities	Help	•			)SA720	04 <b>T</b> e	ek 🛛	_	X
adminimum (		 		-										  					-		animi.
Juluuluuluuluu				-										  			 		-	  	
	C1 C3 M1	20.0mV/d 20.0mV/d 28.7mV	liv 5 liv 5 1.0μs Value	50Ω <sup>E</sup> 50Ω <sup>E</sup>	∛w:16.0G ∛w:16.0G Mean		1 -510n 2 1.94µ 1.94µ 1.94µ 1.94µ 1.9400 1.9400 1.9400 1.9400 1.9400 1.9400 1.9400 1.9400 1.9400 1.94000 1.94000 1.94000000000000000000000000000000000000	s s 6kHz x	St Dev	v Cou	nt Info	A'	1 Widt	th		1.0μs Stopp 1 acqs Man	50.00 ed Sin s Noven	GS/s Igle Seq Inber 06,	20. RL:: 2007	0ps/pt 500k 14:52	: ::35
	R1 M1	Ampl* Pk-Pk	0.0V 264.8mV	0.0 264	.80003m	0.0 264.8m	0.0 264.8n	0. 1 0.	.0	1.0 1.0		J									
7	Jitte	r and E	/e Diagram	n Ana	lysis Too	ols		-	-				-	-		-	-		Clea	r	8
	Sel Conf	ect igure	Measureme High–Low1 Freq1	ent	Sou	rce(s) Math1 Math1	Bit Conf Cloc Recov Filte	ig :k ery rs		All Bits		Bit Tra	Type		Non-	Transiti	on		Reca		
	Plo	orts					Gene	ral al		Me	asure the 10% of the B	Center Bit	[	M Mode	lethod ▼	]					

Run ボタンをクリックし、測定している間に AWG の出力振幅をできる限り 210mV に近くなるように調整します。より正確な読み値を得るには、測定を停止し、前回のデータをクリアして再スタートします。すべてが正しく設定されると、この 調整で 1%以下(±2mV)の誤差が実現できます。調整用のウィンドウを次に示します。

<mark>0 10</mark> /	WG7102 - crst02-3G210.awg								_ <b>-</b> X
File	e Edit View Settings Tools	System Help	_		Farma	Faras			
Wav	Sampling Rate: 3.000 000 0 GS/s Status: Ro	unning Run Me	ode: Seque	nce	Trigger	Event	All Outputs	on/off	Run
eforn	Waveform List	Sequence	•-1 <b>T</b> ime • •	222			0		
n List	Waveform Name   Length Da	ate Index No C	h 1 Wavef	orm	Ch 2 Wave	eform	Wait Repeat	Event Jump To	Go To 🔥
-	align+A210 1.28 k 20	06 1 idle	3G	idl	e3G	Omv			
	cwke01+A210 3.84 k 20		02+4_210		502+a_21		86		1
Sequ		Amplitude				2			-
ence				0.72	0 Vpp				
			7	8	9	T/p	1		~
									×
Wav		Set to max	4	5	6	G/n	C2 Pos:		0 Pts
eforn		1 Vpp	1	2	3	Μ/μ		1	
		Cotto min							<u>^ ^</u>
_		Sectomin		<u> </u>	+1-	K/m			~ ~
S	<	500 mVpp	Cancel	Bksp	Delete	Enter			>
etting	Settings Ch 1 Ch 2 Timing Run Me	de Trigger I Event	IDC Qu	tout	de av				×
8	Output Output Wavefo	rm Ma	rker 1 Hig	h	Marker 1	Low	Marker 1 Delav	-DAC Res (b	its) —
-	On 🗷		0.65 V		-0.65	V	0 ps	● 8 ● 1	0
	Amplitude	Ma	rker 2 Hig		Marker 2	Low	Marker 2 Delay		
	Zeroing	then -	0.65 V		-0.65	V	Ups		
	0.0 °								
	Remote Command: OUTP1 ON								

結果は、次に示すようなオシロスコープの位置に表示されます。

Tektronix, Inc.

File	Edit	Vertical	Horiz/Acq	Trig	Display	Cursors	Measure	Mask	Math	MyScope	Analyze	Utilities	Help		D	SA72004	Tek		X
		· ·		-													-		
Subardan Indan		  		-												· · ·	-		
	C1 C3 M1	20.0mV/c 20.0mV/c 28.7mV	liv liv 1.0µs	50Ω <sup>E</sup>	∛w:16.0G ⊰w:16.0G		1 -510n 2 1.94µ 1 2.45µ ∆t 408.1	s s 6kHz				A C1	Width		1.0µs Stoppe 1 acqs Man	50.0·GS/ d Single Novembe	/s e Seq er 08, 20	20.0ps/ RL:500k 07 00:*	pt 10:26
	R1 M1	Ampi* Pk-Pk	Value -V 232.8mV	? 232	Mean !.80002m	Min ? 232.8m	Ma ? 232.8n	nx n (	St Dev 0.0 0.0	Coun 0.0 1.0	t Info								
17	Jitt	er and E	ye Diagrar	n Ana	lysis Too	ls									Οp	tions 💽		Clear	∞
	Sel Conf Res Plo	igure isults orts	ve Dragtan Descripti • High-L • C Freq1,	ow1, M Math1	flath	Gean 210.4 1mV 1.5067GHz	Std Der 0.0,000 22/.04	v IV IMHz	Max 210.4 1m 14.493G	Min ₩ 210.4 Hz 1.248	H <b>mV (</b> 44GHz <sup>™</sup>	o-p D.0000¥ 13.244GHz	Population 1 3651	Max-cc 0.0000V 12.989GH	Min- 0.00 iz -13.0	cc OOV 25GHz		kecalc C Single Run	

40mVと60mVの設定でも繰り返します。対応するAWGのセットアップ・ファイルは、'CRST02-3G040.awg'と 'CRST02-3G060.awg'です。測定するオシロスコープのセットアップ・ファイルは、'SATA OOB 40mv cal.set'と 'SATA OOB 60mv cal.set'です。

# 付録 G ー ジッタ測定デバイスの校正と検証

さまざまなジッタ測定システム間の相関関係を良くするため、SATA PHY グループでは、すべてのジッタ測定システムが 従うべきジッタ伝達関数に関する規格を定めました。詳細は ECN-008 に規定されています。次に示す手順は、ジッタ 伝達関数の校正手順です。この校正は、TSG-09 から TSG-12 を実行する前に行う必要があります。

ジッタ測定デバイス(JMD、リファレンス・クロックは JMD の一部)のジッタに対する応答は、次の3 つのケースによる3 種類のジッタ変調周波数で測定します。1) SSC(フル・トラッキング)、2) ジッタ(トラッキングなし)、3) SSC とジッタの 境界。ジッタ・ソースは、別の方法で検証します。これにより、JMD のジッタ応答はさまざまなテスト手順で共通なもの になります。

3 種類の Gen1i テスト信号を次に示します。1) 30kHz±1%において 20.8ns±10% p-p の正弦波位相変調、立上り時間が 67~136ps(20~80%)の 375MHz±0.035%の方形波(D24.3、00110011 パターン)[1]。2) 50MHz±1%において 200ps±10% p-p の正弦波位相変調による 375MHz の方形波。3) 変調なしの 375MHz の方形波。

3 種類の Gen2i テスト信号を次に示します。1) 30kHz±1%において 20.8ns±10% p-p の正弦波位相変調、立上り 時間が 67~136ps(20~80%)の 750MHz±0.035%の方形波(D24.3、00110011 パターン)[1]。2) 50MHz±1%にお いて 100ps±10% p-p の正弦波位相変調による 750MHz の方形波。3) 変調なしの 750MHz の方形波。

テスト信号の別の検証方法としては、リアルタイム・オシロスコープによるタイム・インターバル・エラー測定があります。

テスト手順では、JTF アッテネーションと JTF 帯域をチェックします。絶対測定の回数を少なくし、相対測定を行うことで、依存性を低減し、精度を改善することができます。

基本的な手順は以下のとおりです。

- パターン・ジェネレータを D24.3 パターン(00110011)(Gen2 では 750MHz の正弦波)、30kHz±1%、20.8ns p-p ±10% の正弦波位相変調に設定します。
- 2. 変調レベルが仕様に適合していることを確認し、p-p レベル(DJ t)を記録します。TIE(Time Interval Error) または同等の測定を実行します。
- 3. テスト信号を JMD に入力します。正弦波位相変調をオンにします。測定される DJ を記録します。
- 4. 正弦波位相変調をオフにします。測定される残留 DJ を記録します。
- 5. 変調なしの DJ から変調された DJ を引き算して得られた DJ を記録します。
- 6. 20Log (DJ m/DJ t) を計算してジッタ・アッテネーションを求めます。値は-72dB±3dB の範囲内にあること。 この仕様に入るように JMD を調整します。
- パターン・ジェネレータを、周期性ジッタ PJとして知られている、D24.3 パターン(00110011)、50MHz±1%、 0.3UI p-p±10%(Gen1i では 200ps、Gen2i では 100ps)の正弦波位相変調に設定します。
- 8. 変調レベルが仕様に適合していることを確認し、p-p レベル(DJ t)を記録します。TIE(Time Interval Error) または同等の測定を実行します。
- 9. テスト信号を JMD に入力します。リファレンス DJ の値 (DJ 0dB)としてレベルを記録します。
- 10. 次のように-3dBの値を計算します: DJ-3dB=DJ 0dB×10<sup>(-3/20)</sup>
- 11. DJ ソースの周波数を 2.1MHz に設定します。 PJ オンと PJ オフ間の DJ の差分が DJ ー3dB になるまで PJ ソースの周波数をシフトします。 PJ 周波数が JTF のー3dB 帯域となります。

- 12. PJー3dB の周波数が 2.1MHz±1MHz になるように JMD を調整します。 ジッタ・アッテネーションと 3dB 周波数の両方が許容レンジに入るまで、手順 4~12 を繰り返します。
- 13. JTF のピークをチェックします。パターン・ジェネレータを、D24.3 のパターン、-3dB の周波数、0.3UI p-p± 10%(Gen1i で 200ps、Gen2i では 100ps)の正弦波位相変調で変調します。変調周波数を上げ、最大ジ ッタを求めます。20MHz 以上に上げる必要はありません。最大のジッタ値と周波数を記録します。
- 14. 20Log (DJ pkng/DJ 0dB) により JTF のピーク値を計算し、記録します。

## 詳細手順:

機器リスト:

-・ AWG7102 型オプション 06 AWG7102 型用 JTF 波形ライブラリ テスト・ケーブル DSA72004 型デジタル・フォスファ・オシロスコープ(20GHz、50GS/s または必要な帯域) TDSJIT3 ソフトウェアと関連する JTF セットアップ・ファイル

**手順 1**: パターン・ジェネレータを D24.3 パターン(00110011)(MFTP)、30kHz±1%、20.8ns p-p ±10%の正弦波位 相変調に設定します。AWG7102 型では、以下の手順 a ~c を実行します。対応する波形ファイル 'SATA Gen1 30k 62\_5Sj.awg' または 'SATA Gen2 30k 62\_5Sj.awg' を開きます。これにより、AWG のすべてのパラメータを設定 します。

- a) 通常のジッタ測定でオシロスコープに接続する、マッチングのとれたケーブルで、AWG とオシロスコープを接続します。ケーブルが AWG のインターリーブ出力に接続されていることを確認します。
- b) 対応する波形ファイル 'SATA Gen1 30k 62\_5Sj.awg' または 'SATA Gen2 30k 62\_5Sj.awg' を開きます。 画面左側の波形リストから、'Gen1 30kHz 62\_5sj' または 'Gen2 30kHz 62\_5sj' 波形を選択します。ディ スプレイ・ウィンドウからドラッグし、Ch1 エリアでドロップします。ポップアップ・ウィンドウが表示されたならば、Set Waveform を選択します。
- c) AWG の出力をオンにすると、20.8ns のジッタ、30kHz 変調の MFTP パターンがオシロスコープに入力されます。

D%	AWG7102 - Sata Gen2 30k 62_5sj.awg						
Fil	e Edit View Settings Tools Sy	stem Help					
Way	Sampling Rate: 18.000 000 GS/s Status: Run	ning	Run Mode: Continuous	Force Trigger Even	e All Outputs Or	NOff Run	
	Waveform List	Waveform					
	User Defined Predefined	Ch 1: 0.079	V Ch 2:				
ŝ	Waveform Name Length D	ΔC: 0 Pts	C1 Pos:	0	) Pts C2 Pos:	0 Pts	
	Gen2 30kHz 62_55j 1.20 M 20 Gen2 No. litter 1.20 M 20						
		0.400 V					^
Sec		-0.400 V				••••••••••••••••••••••••••••••••••••••	~
quer		1.000 V					^
lce		-1.000 V					~
		Ch 1 M1 1					
		Ch 1 M2 U Ch 2 M1					
		Ch 2 M2					
		Points 0	200 k	400 k 600	lk 800 k	1.00 M	
	<						
	Settings						×
tings	Ch 1 Ch 2 Timing Run Mode	Trigger	Event DC Output				
	Output Output Waveform		Marker 1 High	Marker 1 Low	Marker 1 Delay	-DAC Res (bits) -	
	On 💽 💀 💀 🛃 💽	sj	1.00 V	0.00 V		● 8 ● 10	
	Amplitude		Marker 2 High	Marker 2 Low	Marker 2 Delav		
	0.500 Vpp		1.00 V	0.00 V	0 ps		
	Waveform Rotation	- M	l	L			
	0.0 °						
	Remote Command: OUTP1 ON						

**手順 2**: 変調レベルが仕様に適合していることを確認し、p-p レベル(DJ t)を記録します。TIE(Time Interval Error) または同等の測定を実行します。

- a) オシロスコープの Analyze メニューから Jitter Analysis (TDSJIT3) を起動します。
- b) TDSJIT3のセットアップ・ファイル 'JTF JIT3 Gen1 setup.ini' または 'JTF JIT3 Gen2 setup.ini' をロード します。このファイルは、オシロスコープのチャンネルと TDSJIT3 を設定します。また、TDSJIT3 におけるすべて の測定をセットアップします。測定を実行すると、リファレンス・レベルは自動的に設定されます。 'TIE RjDj-BER' タブをクリックし、次に 'Data TIE 1' をクリックします。Single をクリックして測定を実行します。

J3 TDSJ	IT3												
File       Measurements       Results       Plot       Log       Utility       Help       TDSJIT3       Jitter       Analysis      X													
All Statistics Min/Max Mean/StdDey TIE:RjDj - BER Plots													
Measurement Sources													
1 >	Data PLL TIE1	M1		Random (RMS)	3.0530ps	3.0530ps	4. <u></u>						
2 >	Data Period1	M1		Deterministic (Pk-Pk)	20.428ns	20.428ns	Mea	sure					
2	Data TIE1	5.4.1		Periodic	20.428ns	20.428ns	Run/Stop	Single					
3/		M11		Duty Cycle	208.20fs	208.20fs	-t-	di					
4 >	Data Frequency1	M1	_	Data Dependent (ISI)	16.043fs	16.043fs	(A)	Ľ,→					
5 >	Clock Frequency1	M1	-	Total @ BER (Pk-Pk)	20.462ns	20.462ns	Clear	New Acq					
6.5				Eye Opening @ BER	0.0000UI	0.000001	122	Vac					
							14.00	103					
Menu: R	esults->TIE:RIDI-BE	2					Status : Read	v					

TDSJIT3は統計の表形式でDjを測定しますが、この値は直接使用しません。

セットアップ・ファイルにより、いくつかのプロットが自動的に作成されます。画面右側の Select View ボタンをクリックし、 Data TIE1 Trend Plot を選択します。表示されるプロットは、統合されたオフセット値(初期状態)のために長いスロー プになっていることがあります。正弦波波形のピーク・トゥ・ピークの値は、位相変調レベルであるために重要です。正確 なピーク・トゥ・ピーク位相変調を求めるためには、長いスロープを除去する必要があります。これにはカーソルを使用し て 2 つの山と 1 つの谷で平均をとることにより、長いスロープを除去します。

隣り合った山とその間の谷を選択して測定します。トレンド・プロットで水平カーソルを表示させ、最初の山と谷のトップ にカーソルを移動し、測定される△の値を記録します。



次に、上のカーソルを2番目の山に移動し、測定される△の値を記録します。

Tektronix, Inc.



この例では、ピーク1は21.94ns、ピーク2は19.81nsとなっています。谷が基準値となっています。 補正された DJは次のように求めます: (21.94+19.81)/2 = 20.88ns。この値で位相変調のレベルを検証します。 TIE からの測定値は、ソースで設定されたレベルと一致します。 JTF Calibration スプレッドシートの値を記録します。

## 手順3: テスト信号を JMD に入力します。

30kHz の変調信号で JMD を測定するには、TDSJIT3 の測定リストの Data PLL TIE 1 をクリックします。測定は最後に取込んだ波形で実行するため、Single ボタンを押して波形を取り直す必要はありません。

J3 tdsjit3											
Eile     Measurements     Results     Plot     Log     Utility     Help											
All Statistics Min/Max Me	an/StdDev	E:RjDj - BER				Plots					
Measurement	Sources		Jitter Components	Current Acq	Averaged	Select					
1 > Data PLL TIE1	M1	<mark>-</mark>	Random (RMS)	2.000Cps	2.9886ps						
2> Data Period1	M1		Deterministic (Pk-Pk)	6.1387ps	6.1387ps	Measure					
3 Data TIE1	M4		Periodic	0.0941pS	5.0941ps	Run/Stop Single					
			Duty Cycle	171.18fs	171.18fs	at a					
4 > Data Frequency1	M1		Data Dependent (ISI)	873.38fs	873.38fs	$(\underline{x})$ $\underline{x} \rightarrow$					
5 > Clock Frequency	1 M1		Total @ BER (Pk-Pk)	44.669ps	44.669ps	Clear New Acq					
6 2			Eye Opening @ BER	0.865701	0.8657UI	122 Ves					
					58 18						
Menu: Results->TIE:RiDj-B	ER					Status Ready					

JTF Calibration スプレッドシートの測定値を記録します。

手順 4: 次に、残留ジッタを測定します。これを実行するには 30kHz の変調をオフにして、再度ジッタ測定を実行します。AWG で、波形リストから 'Gen1 No Jitter' または 'Gen2 No Jitter' 波形を波形表示エリアまでドラッグし、 Ch1 でドロップします。ポップアップ・ウィンドウが表示されたならば、Set Waveform を選択します。AWG の Ch1 出力を オンにします。

オシロスコープで Single ボタンをクリックして再度測定します。

Tektronix, Inc.

🚺 TDSJIT3									
File Measurements Results Plot Log Utility Help TDSJIT3 Jitter Analy						alysis	_ ×		
All Statistics Min/Max Mean/StdDev TIE:RjDj - BER							PI	Plots	
M	easurement	Sources		Jitter Components	Current Acq	Averaged	Se	lect iew	
1 > Data	PLL TIE1	M1	[ _ ]	Random (RMS)	709 99fs	798.33fs			
2> Data	Period1	M1		Deterministic (Pk-Pk)	2.1668ps	2.1668ps	Mea	asure	
2 > Data	TIC 1	N44		Periodic	1.0540ps	1.0540ps	Run/Stop	Single	
JALA	11111			Duty Cycle	1.1128ps	1.1128ps	-t-	du	
4 > Data	Frequency1	M1		Data Dependent (ISI)	0.0000s	0.0000s	(A)	×~→	
5 > Clock	Frequency1	M1		Total @ BER (Pk-Pk)	12.378ps	12.378ps	Clear	New Acq	
6.5				Eye Opening @ BER	0.9629UI	0.9629UI	122	Vec	
						16	14.00		
Menu: Results->TIE:RjDj-BER							Status : Rea	dy	

JTF Calibration スプレッドシートの測定値を記録します。

スプレッドシートには、JMD のアッテネーション・レベルを計算するのに十分なデータが揃っています。

**手順 5:** 変調なしの DJ から変調された DJ を引き算して得られた DJ を記録します(例: 6.1387ps-2.1668ps= 3.9719ps)。

**手順 6**: 20Log (DJ m/DJ t)を計算してジッタ・アッテネーションを求めます。値はー72dB±3dB の範囲内にあること。 この仕様に適合するように、Clock Recovery 設定の JMD ループ帯域を調整します (例: 20 Log (3.9719ps/20.83ns = -74.41dB)。



計算したアッテネーションがー72dB以下の場合はループ帯域を下げ、要求されるアッテネーションになるまで手順1~ 6を繰返します。適切なループ帯域が決まったならば、この後のすべてのジッタ測定でこの値を使用します。

手順 7: パターン・ジェネレータを D24.3 パターン(00110011)、50kHz±1%、0.3UI p-p±10% の正弦波位相変調に 設定します。これを実行するため、AWG7012 型で 'SATA Gen1 JTF 3db set.awg' または 'SATA Gen2 JTF 3db set.awg' の波形ファイルを開きます。これにより、AWG のすべてのパラメータを設定します。このセットアップ・ファイルに は、ジッタ伝送曲線の一3dB ポイントを検証する際に使用される波形が含まれています。

Tektronix, Inc.

D7%	AWG7102 - Sata JTF 3dB set.awg	ten Hels					
V.	Sampling Rate: 18.000 000 GS/s Status: Runn	ing	Run Mode: Continuous	Force Trigger Event	All Outputs	n/off	Run
veform List S	Waveform List         Image: Constraint of the state of the stat	Waveform Ch 1: 0.079 ΔC: 0 Pts 0.400 V Ch 1	V Ch 2: C1 Pos:	0 Pt:	s C2 Pos: [	0	Pts
equence	Sata 1_55M SJ         720 k 20           Sata 1_55M SJ         720 k 20           Sata 1_65M SJ         240 k 20           Sata 1_65M SJ         240 k 20           Sata 1_6M SJ         720 k 20           Sata 1_8M SJ         240 k 20           Sata 2_0M SJ         144 k 20	-0.400 V 1.000 V Ch 2 -1.000 V Ch 1 M1 1 Ch 1 M2 0 Ch 2 M1 Ch 2 M2					
Waveform \$	Sata 2_1M SJ         240 k 20           Sata 2_25M SJ         48.0 k 20           Sata 3_0M SJ         48.0 k 20           Sata 50M SJ         5.76 k 20	Points 0	10.0 K	20.0 k	30.0 k	40.0 k	
ettings	Settings Ch 1 Ch 2 Timing Run Mode	Trigger	Event DC Output				×
	Output Output Waveform On Sata 3_0M SJ Amplitude Interleave O.500 Vpp Waveform Rotation O.0 0		Marker 1 High 1.00 V Marker 2 High 1.00 V	Marker 1 Low M 0.00 V Marker 2 Low M 0.00 V	arker 1 Delay O ps arker 2 Delay O ps	DAC Res (bits	) —

手順 8: 波形リストから 'SATA 50M SJ' 波形を選択します。オシロスコープで Single をクリックすると、取込みを実行し、TDSJIT3 で測定します。DATA TIE 1 をクリックし、測定される Dj を記録します。変調レベルが仕様に適合していることを確認し、JTF Calibration スプレッドシートの p-p レベル(DJ t)を記録します。

File Measurements Results Plot Log Utility Help TDSJIT3 Jitter Analy							ysis 📃 🗙		
All Statistics Min/Max Mean/StdDev TIE:RjDj - BER							Pic	Plots	
	Measurement	Sources		Jitter Components	Current Acq	Averaged	Sel Vi	ect ew	
1 >	Data PLL TIE1	M1	- II-	Random (RMS)	861 67fs	861.67fs			
2 >	Data Period1	M1		Deterministic (Pk-Pk)	102.06ps	102.06ps	Mea	sure	
2	Data TIE1	M1		Periodic	To 1.54µS	101.94ps	Run/Stop	Single	
57		1911		Duty Cycle	121.83fs	121.83fs	-du-	d	
4 >	Data Frequency1	M1	_	Data Dependent (ISI)	0.0000s	0.0000s		Ă~→	
5 >	Clock Frequency1	M1	- I	Total @ BER (Pk-Pk)	112.35ps	112.35ps	Clear	New Acq	
6.5				Eye Opening @ BER	0.6629UI	0.6629UI	122	Vac	
							14.00	103	
Menu: Results->TIE:RjDj-BER							Status : Read	V	

次に、測定リストで Data PLL TIE 1 をクリックし、JTF Calibration スプレッドシートの Dj の測定値を記録します。
Tektronix, Inc.

🚺 🖸 🛛										
<u>File M</u> easurer	ilysis									
All Statistics Min/Max Mean/StdDev TIE:RjDj - BER Plots										
Mea	urement Sou	rces	Jitter Components	Current Acq	Averaged	Sel	ect ew			
1 > Data PL	_ TIE1 M1		Random (RMS)	846-82fs	846.82fs					
2> Data Pe	riod1 M1		Deterministic (Pk-Pk)	112.59ps	112.59ps	Mea	sure			
3 Data TI	1 M1		Periodic	101.11p5	101.11ps	Run/Stop	Sinale			
			Duty Cycle	120.46fs	120.46fs	- the	du			
4 > Data Fr	quency1 M1		Data Dependent (ISI)	11.364ps	11.364ps	( <u> </u>	<u>_⊼_</u> →			
5 > Clock F	equency1 M1		Total @ BER (Pk-Pk)	121.26ps	121.26ps	Clear	New Acq			
6.2			Eye Opening @ BER	0.6362UI	0.636201	1000	Vac			
						1				
Menu: Results->TIE:RIDI-BER						Status : Read	V			

**手順 9**: 次に、AWG で 'Gen1 No Jitter' または 'Gen2 No Jitter' の波形を選択します。この波形は、この設定に おける残留ジッタの検証で使用します。

再度測定し、TDSJIT3 で Data PLL TIE 1 の値を記録します。

これにより、JMD に入力される DJ の基準値を確立します。測定されるジッタ・レベルを DJ の基準値(DJ 0dB)として記録します。

手順 10: JTF Calibration スプレッドシートから、-3dB の値を計算します: DJ -3dB = DJ 0dB×0.708

手順 11: 次に、手順 10 で求めたー3dB レベルに一致する周波数を求めます。これは、1.1MHz から 3MHz の範囲 で AWG の Dj 周波数を順次設定することで求めます。各設定における測定は、オシロスコープの Data PLL TIE 1 測 定で得られます。サーチでは残留 DJ が 0 であると仮定します(サーチが簡単になります)。

-3dBの周波数が得られたら、その周波数における Djの測定値を JTF Calibration スフブレッドシートのセル B13 に 入力します。次に、AWG で再度 'Gen2 No Jitter' 波形を選択し、ジッタ変調をオフにします。再度測定して残留ジ ッタを求め、スプレッドシートのセル B14 に入力します。-3dB の周波数をスプレッドシートのセル B15 に入力します。

手順 12: DJ-3dB の周波数が 2.1MHz±1MHz であることを確認します。一般に、一3dB の周波数は約 1.55MHz です。 ジッタ・アッテネーションと 3dB 周波数の両方が ECN-008 の仕様に適合するまで、手順 4~12 を繰り返します。

手順 13: 次に、JTF のピークをチェックします。パターン・ジェネレータを、D24.3 のパターン、--3dB の周波数、0.3UI p-p±10%の正弦波位相変調で変調します。これには、AWG で 'Sata Gen1 JTF peak set.awg' または 'Sata Gen2 JTF peak set.awg' のファイルを開きます。このファイルの波形により、3Mz から 20MHz の周波数で規定されて いるジッタ量が含まれています。

JTF のピークを見つけるには何回ものジッタ測定が必要であり、これは時間のかかる作業です。JTF のピークは、一部 のレンジにおいてフラットです。まず 3dB の周波数から始め、1MHz ずつ 20MHz まで増やします。あるいは読み値が減 少するまで増やします。最大のジッタ値と周波数を記録します。ピーク周波数が求まったならば、その周波数における Dj の測定値をスプレッドシートのセル B16 に入力します。AWG のジッタをオフにして再度残留レベルを求め、測定され た残留ジッタをスプレッドシートのセル B17 に入力します。ピーク周波数をスプレッドシートのセル B18 に入力します。

手順14:20×log (Dj-peaking/Dj-0dB)の式からピーク・レベルが計算されます。

SATA MOI Revision 1.3 ver 1.0RC

## Tektronix, Inc.

## テクトロニクスのシステムのピーク値(代表値)は 3MHz です。スプレッドシートの例を次に示します。

	Cal performed on 11/06/07 using Dj (pp)								
			Calculated		Calculated				
	Recorded Values		Values		Values	Hi Lim	Lo Lim	Result	Notes
Data Frequency	7.5000E+08					7.5026E+08	7.4974E+08	PASS	
SSC Frequency	3.0010E+04					3.0300E+04	29700	PASS	
	Tj	20.837e-9	Rj	2.0625e-12					
DJSSC, applied PM at 30kHz	2.1518E-08					2.288E-08	1.872E-08	PASS	Measured using DATA TIE with no PLL or filtering applied
DJSSCON.									3 311
measured jitter at									
30kHz	6.43E-12								Loop bandwidth set to 1.12MHz
DJSSCOFF,									
measured residual									If this number does not come out very close to -72, adust the loop
jitter at 30kHz	1.94E-12	DJMSSC	4.494E-12	Attenuation	-73.602604	-69	-75	PASS	bandwidth, and test again
DJM, applied jitter									
at 50MHz	1.0205E-10					1.100000E-10	9.000000E-11	PASS	50M jittered signal Measured using DATA TIE with no PLL or filtering applied
DJMON,									
measured jitter at									
50MHz	1.1266E-10								50M jittered signal measured using DATA PLL TIE
DJMOFF,									
measured residual									Measure the residual again by setting source to no jitter
jitter at 50MHz	1.7457E-12	DJMM	1.109E-10	DJ3DB	7.8416E-11				3dB down Level in cell F12
DJON, measured									
jitter at 3dB point	8.1445E-11								
DJOFF, measured									
residual jitter at	1 77075 10		7 0075 44						Adjust the input Sj frequency until this number matches the value shown in
3dB point	1.7787E-12	DJ	7.967E-11						cell F12
F3DB, 3dB	1.555.00					2 105 100	1 105 100	DAGO	Nata, 3db actually likely to be 1,526 or 1,520Ma
frequency	1.55E+06					3.10E+06	1.10E+06	PASS	Note: -300 actually likely to be 1.525 or 1.53MHz
DJPKON									
measured iitter at									Now sweep the Si free from 1MHz to 20MHz, and find the highest PLL TIE
neaking frequency	1.34E-10								iitter value Record here
DJPKOFF.									
measured residual									
jitter at peaking									
frequency	1.9494E-12	DJPK	1.323E-10	Peaking:	1.53	dB Peaking			
FPK, peaking				, v		Ť			
frequency	3.00E+06								