

Serial ATA

SATAトータル・ソリューション



SATAのコンプライアンス・テストから解析、デバッグまで

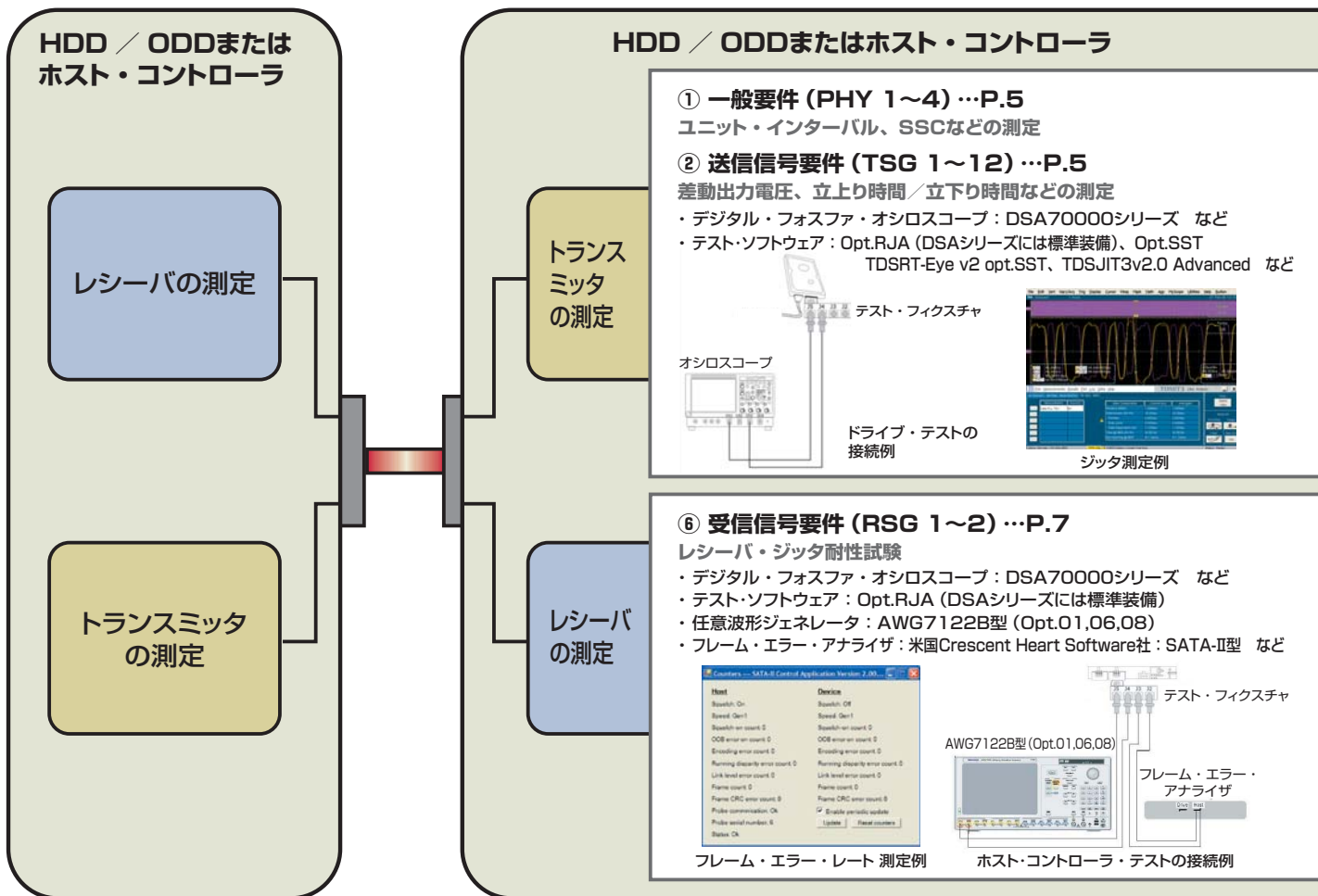
SATAのコンプライアンス・テストから解析、デバッグまでサポート

パラレルのATA (AT Attachment) 技術はほぼ20年間使い続けられてきました。しかしながら、パラレル転送方式ではピン数が多いため、チャンネル間スキューを確保しての高速化には限界があり、フラット・ケーブルによるエア・フローの妨げや低電圧化が進む中で依然高い信号振幅、ノンスケーラブルな性能なども課題となるため、パラレルのATAストレージ・インタフェースを発展進化した置換技術としてSATA (Serial ATA) が規格化されました。

SATAはより高速なデータ転送レートを提供します。現在の規格では1.5Gbpsおよび3.0Gbpsで、より低い信号電圧レベルとピン数の削減、加えてはるかに頑丈で細いケーブルを使えます。CRC (Cyclic Redundancy Check) を使用して、データ、コマンドおよびステータス情報がチェックされるので、SATAは高いデータ保全性を持っています。

以上のように、ユーザは筐体のより高い設計自由度、低コスト化、増加した性能、スケーラビリティおよびより容易な設置という恩恵を被ります。

コンプライアンス・テスト



検証、評価、解析

⑦ ジッタ詳細解析

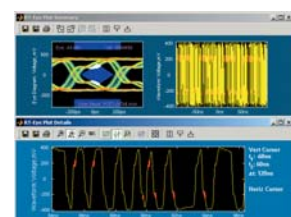
- デジタル・オシロスコープ: DSA70000シリーズ
- TDSJIT3v2.0 Advanced ジッタ/タイミング解析ソフトウェア など



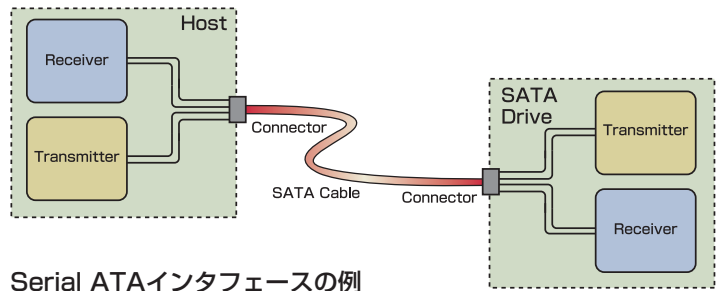
RJ・DJ解析例

⑧ アイ・ダイアグラム詳細解析

- デジタル・オシロスコープ: DSA70000シリーズ
- TDSRT-Eye v2シリアル・コンプライアンス・テスト/解析ソフトウェア など



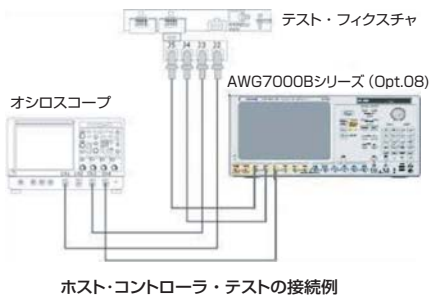
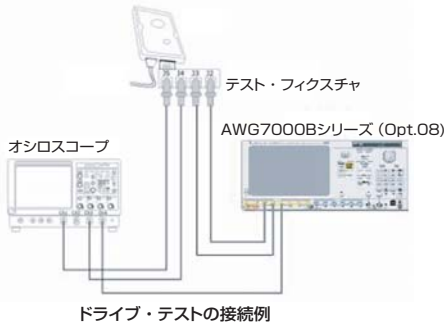
しかしながら、Gbpsを超える高速シリアル・インタフェースでは、信号を確実に伝送・受信するために、装置設計者は信号の損失（信号レベル）、ジッタに、また半導体設計者はインピーダンス、リターン・ロス（Sパラメータ）に注意を払う必要があります。当社は高速デジタル回路、高速シリアル・インタフェース計測の豊富な経験と技術を元に、Serial ATAデバイスの開発、設計から認証試験に対応した計測機器、技術サポートまで、トータルにソリューションを提供します。



Serial ATAインタフェースの例

③ アウト・オブ・バンド要件 (OOB1~7) …P.6

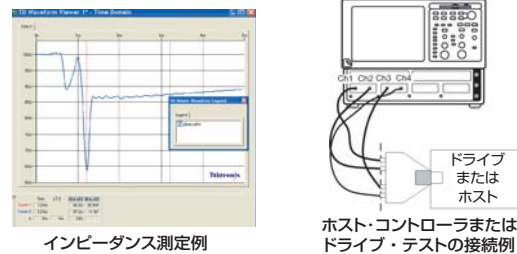
アウト・オブ・バンド (OOB) 測定、SATAインタフェースのハンドシェイクの確認
 ・デジタル・フォスファ・オシロスコープ：DSA70000シリーズ など
 ・テストソフトウェア：Opt.RJA (DSAシリーズには標準装備)
 ・任意波形ジェネレータ：AWG7000Bシリーズ (Opt.08) など



※掲載は代表機種。他にSMAケーブルなどが必要になります。詳細は推奨機材の頁を参照下さい。

④ トランスミッタ要件 (TX1~6) …P.6

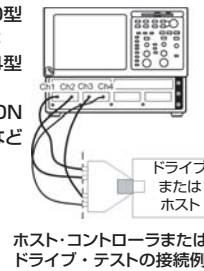
トランスミッタ差動インピーダンス、リターン・ロスなどの測定
 ・サンプリング・オシロスコープ：DSA8200型
 ・電気サンプリング/TDRモジュール：80E04型
 ・IConnect Sパラメータ・ソフトウェア：80SICON など



トランスミッタの測定

⑤ レシーバ要件 (RX1~6) …P.7

レシーバ差動インピーダンス、リターン・ロスなどの測定
 ・サンプリング・オシロスコープ：
 DSA8200型
 ・電気サンプリング/TDRモジュール：
 80E04型
 ・IConnect Sパラメータ・ソフトウェア：
 80SICON
 など



レシーバの測定

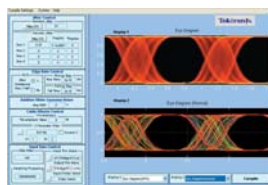
⑨ Serial ATAトラフィック測定

・ロジック・アナライザ：TLA7000シリーズ、TLA5000Bシリーズ
 ・フレーム・エラー・アナライザ：CHS-SATA II型
 ・デジタル・オシロスコープ：DSA70000シリーズ
 ・プロトコル・トリガ/デコード・ソフトウェア：TDSPTD



⑩ レシーバ・ジッタ耐性詳細測定

・デジタル・オシロスコープ：DSA70000シリーズ
 ・任意波形ジェネレータ：AWG7000Bシリーズ (Opt.08)
 ・フレーム・エラー・アナライザ：CHS-SATA II型



テスト信号の発生

スティミュラス・ツールについて

SATA仕様では、ホストとドライブがBIST FIS (Built-In Self-Test Frame Information Structure) モードをサポートし、コンプライアンス・テストに必要な特定のデータ・パターンの出力を要求しています。BIST FISにはいくつかのモードが定義されていますが、一般に使用されるのはBIST-T (パターン生成) とBIST-L (ループバック) です。各テストではそれらの定義済みパターンが使用されない限り、結果は無意味となります。

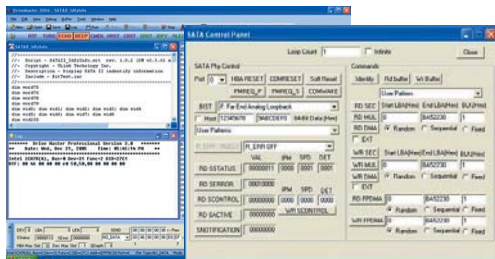
システムによっては、ホスト自体がBISTパターンを開始できる機能 (レジスタ設定による) を備えています。また、ホストをBISTモードにプログラムするための外部ハードウェア・デバイス^{*1}が必要なシステムもあります。

HDD側では、ほとんどのドライブにBIST-T専用回路が組み込まれており、それを外部ハードウェア^{*2}によって起動できます。BIST-T設定後、パターンは、外部デバイスからの介入なしに、連続出力されます。

BIST-T機能がないドライブには、BIST-Lに設定し、テスト用の外部パターンを入力してループバックさせる機構があります。BIST-L設定後DUTのレシーバにテスト・パターンを送り込み、このパターンがDUTのトランスミッタに自動的に再転送 (リタイムド・ループバック) され、テストが実行できるようになります。

DUT自体がコントローラ (ホスト) の場合は、ここでSATAフィクスチャをDUTに接続します。DUTがドライブの場合は、SATAのホスト制御システムをDUTから切り離し、そこへSATAのテスト・フィクスチャを接続します。

*1. 任意波形ジェネレータやプロトコル・アナライザ、各ベンダ専用のインタフェース
 *2. PCにインストールされたアプリケーションやプロトコル・アナライザに加えて注1に記載されたハードウェア



スティミュラス・ツールの例 — ドライブ・マスター (ULINK社)

任意波形ジェネレータによるBIST FISモードの設定

任意波形ジェネレータで一連のSATAコマンドをホストに送信し、ホストをBIST-L (ループバック) モードにする方法もあります。

任意波形ジェネレータは、複雑なシーケンスを登録することができるため、OOB後のBISTコマンドの送出、さらにテスト・パターンの連続出力など非常に複雑なシーケンスを作成して装置をBIST FISモードに入れることができます。



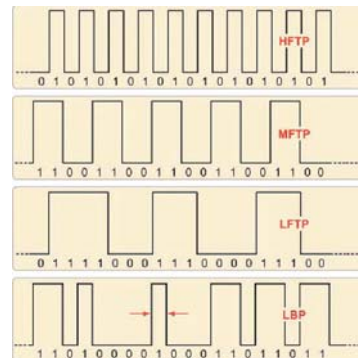
任意波形ジェネレータ

テスト項目	必要なパターン
PHY-01 Unit Interval	HFTP
PHY-02 Long term frequency stability	HFTP
PHY-03 SSC Frequency	HFTP
PHY-04 SSC Deviation	HFTP
TSG-01 Differential Output Voltage	HFTP、MFTPとLFTP またはLBP
TSG-02 Rise/fall Time	HFTP
TSG-03 Differential Skew	HFTP、MFTP
TSG-04 AC Common Mode Voltage	MFTP
TSG-05 Rise Fall Imbalance	HFTP、MFTP
TSG-06 Amplitude Imbalance	HFTP、MFTP
TSG-07 TJ at Connector, Data, 5UI	HFTP
TSG-08 DJ at Connector, Data, 5UI	LBP
TSG-09 TJ at Connector, Data, 250UI	SSOP
TSG-10 DJ at Connector, Data, 250UI	
TSG-11 TJ at Connector, Clock, 500	HFTP
TSG-12 DJ at Connector, Clock, 500	LBP
Gen2 clock-data jitter	SSOP

PHY/TSGテスト項目と必要なパターン

テストに必要なパターン

- ▶ HFTP (High Frequency Test Pattern)
8B/10B・D10.2、hex 4A4A4A4A 4A4A4A4A
- ▶ MFTP (Mid Frequency Test Pattern)
8B/10B・D24.3、hex 78787878 78787878
- ▶ LBP (Lone bit pattern)
8B/10B・D12.0, D11.4, D12.0, D11.3、hex 0C8B0C6B 0C8B0C6B
- ▶ LFTP (Low Frequency Test Pattern)
8B/10B・D30.3、hex 7E7E7E7E 7E7E7E7E
- ▶ SSOP (simultaneous switching outputs bit pattern)
8B/10B・D31.3、hex 7F7F7F7F 7F7F7F7F



各種テスト・パターン

デバイスをテスト・モードへ入れるためのAWGのシーケンス例

HOST (AWG) ハンドシェーク	デバイス・ハンドシェーク
OOB	OOB
ALIGN	ALIGN
SYNC	SYNC
R_RDY	SOF
R_IP	FIS (34FIS・レジスタ情報)
R_OK	EOF
SYNC	WTRM
SYNC	SYNC
X_RDY	SYNC
SOF	R_RDY
FIS (BIST)	R_IP
EOF	R_OK
WTRM	SYNC
SYNC	SYNC
テスト・パターン	テスト・パターン

テスト・パターンは繰り返し出力可能

トランスミッタの測定

トランスミッタの出力信号は、歪みのないクリーンな状態が理想ですが、各種の要因により実際の信号は“完全”ではありません。信号の最適化はどのトランスミッタの設計でも最も重要で、適合性要件を満たす必要もあるのでコンプライアンス試験や各種の検証・テストが重要になります。

トランスミッタの物理層のテストは3つに分類されます。

- ① 一般要件
- ② 送信信号要件
- ③ アウト・オブ・バンド (OOB) 要件

それぞれにSATA規格書の7.2.1とSATA Unified Test Documentの2.11、2.13、2.16、に規定された、いくつかの測定が含まれています。

① 一般要件 (PHY 1~4)

PHY-01 : ユニット・インターバル

PHY-02 : 長期周波数安定度

PHY-03 : スペクトラム拡散変調周波数

PHY-04 : スペクトラム拡散変調偏差

② 送信信号要件 (TSG 1~12)

TSG-01 : 差動出力電圧

TSG-02 : 立上り時間/立下り時間

TSG-03 : 差動スキュー

TSG-04 : AC同相電圧

TSG-05 : 立上り/立下り時間インバランス

TSG-06 : 振幅インバランス

TSG-07^{※3} : トータル・ジッタ (TJ)、クロック、 $f_{\text{baud}}/10$

TSG-08^{※3} : デターミニスティック・ジッタ (DJ)、クロック、 $f_{\text{baud}}/10$

TSG-09 : TJ、クロック、 $f_{\text{baud}}/500$

TSG-10 : DJ、クロック、 $f_{\text{baud}}/500$

TSG-11 : TJ、クロック、 $f_{\text{baud}}/500$

TSG-12 : DJ、クロック、 $f_{\text{baud}}/500$

※3 : Informative test

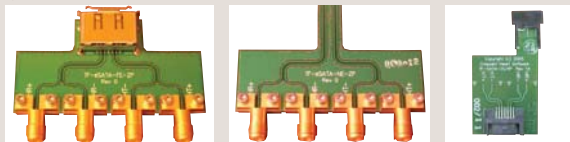


DSA70804型 デジタル・シリアル・アナライザ

推奨機材①②

- ・デジタル・フォスファ・オシロスコープ :
DSA70000シリーズ (12.5GHz以上)、DSA70808型、
DSA70604型 (1.5Gbpsのみ)
- ・デジタル・ストレージ・オシロスコープ :
TDS6804B型、TDS6000Cシリーズ
- ・テスト・ソフトウェア :
Opt.RJA (DSAシリーズには標準装備)、Opt.SST
内容 :
TDSRT-Eye v2シリアル・コンプライアンス・テスト/解析ソフトウェア
TDSRT-Eye v2 Opt.SST SATA/SAS 解析モジュール
TDSJIT3v2.0 Advanced ジッタ/タイミング解析ソフトウェア
- ・スティミュラス・ツール (被測定物をテスト・モードに設定する)
任意波形ジェネレータ、プロトコル・アナライザなど
- ・アクセサリ類 : SMAケーブル 5本、SMA-Tコネクタ
- ・テスト・フィクスチャ : 米国Crescent Heart Software社^{※4}
TF-SATA-NE/XPまたはZP (近端フィクスチャ)

※4 : 日本ザイラテックス株式会社 (<http://www.xytratex.co.jp/>) にお問合せください。



SATA遠端用フィクスチャ

SATA近端用フィクスチャ

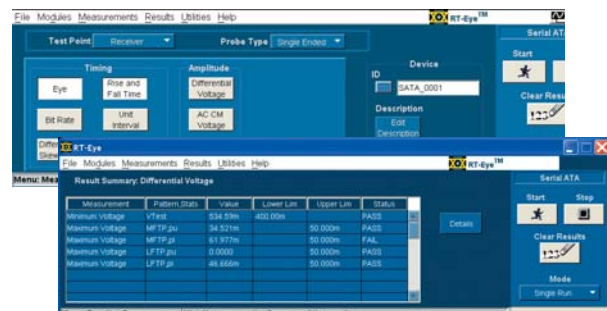
SATAインシステム・
フィクスチャ

テスト・フィクスチャ : TF-SATA-SETIV/ZP

4つのフィクスチャのセットTF-SATA-NE/ZP (近端フィクスチャ)、
TF-SATA-FE/XP (遠端フィクスチャ) 2個、
TF-SATA-IS/ZP (イン・サーキット・フィクスチャ) のセット



TDSJIT3 v2によるジッタ測定例



TDSRT-Eye v2 Opt.SST

アウト・オブ・バンド測定について

アウト・オブ・バンド (OOB) 測定は、信号特性の評価ではなく、シグナリング・パラメータに関係しています。OOBシグナリングは、2つのSATAデバイス（例えばHDDとマザー・ボード）が送信を開始するか、送信中の通信について命令・情報を交換するのに使用される手段で、ハンドシェイクとしても知られています。OOB信号は、TDSRT-Eye v2によって評価できます。



TDSRT-Eye OOB測定例

③ アウト・オブ・バンド要件 (OOB 1~7)

- OOB-01 : OOB信号検知スレッシュホールド
- OOB-02 : OOBシグナリング中のUI
- OOB-03 : COMINIT/RESET/COMWAKEの送信バースト長
- OOB-04 : COMINIT/RESET送信ギャップ長
- OOB-05 : COMWAKE送信ギャップ長
- OOB-06 : COMWAKEギャップ・ディテクション・ウィンドウ
- OOB-07 : COMINITギャップ・ディテクション・ウィンドウ

推奨機材③

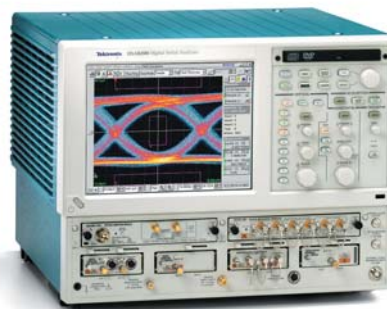
上記①②の機材に追加（スティミュラス・ツールを除く）して

- ・任意波形ジェネレータ：AWG7000Bシリーズ (Opt.08)
- ・アクセサリ類：SMAケーブル 5本
- ・テスト・フィクスチャ：米国Crescent Heart Software社TF-SATA-FE/XPまたはZP、TF-SATA-SETⅢ/XPまたはZPなど

インピーダンス、リターン・ロスの測定について

Serial ATAの測定対象は、アクティブ・コンポーネントと共に、ケーブル、コネクタ、PCB配線を含む“受動”要素も包括している必要があります。ほとんどの高速シリアル・インタフェースでは、リンク全体で公称値50Ωのインピーダンス（差動100Ω）が必要です。この仕様に準拠することは規格上必要だけでなく、伝送路を流れる信号の劣化を最小限に抑えるためにも大変重要です。

Serial ATAではインピーダンス、リターン・ロス（Sパラメータ）に注意を払う必要があります。コンプライアンス・テストの中で義務づけられています。この測定は一般的に周波数領域でのネットワーク解析（FDNA：Frequency Domain Network Analysis）で測定されますが、SATAコンプライアンス・テストではTDR（Time Domain Reflectometry）を使用した時間領域ネットワーク解析（TDNA：Time Domain Network Analysis）はFDNAにないメリット*があります。



DSA8200型 デジタル・シリアル・アナライザ

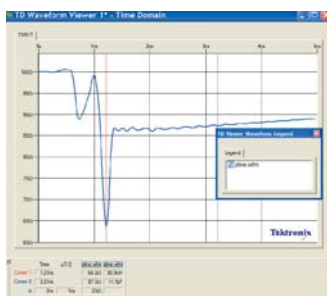
④ トランスミッタ要件 (TX 1~6)

- TX-01 : Gen1 Pair Differential Impedance
- TX-02^{※5} : Gen1 Single-Ended Impedance (Informative)
- TX-03 : Gen2 Differential Mode Return Loss
- TX-04 : Gen2 Common Mode Return Loss
- TX-05 : Gen2 Impedance Balance
- TX-06 : Gen1 Differential Mode Return Loss

※5 : Informative test

推奨機材④

- ・サンプリング・オシロスコープ：DSA8200型デジタル・シグナル・アナライザ
- ・電気サンプリング/TDRモジュール：80E04型 2台（最低限1台必要）
- ・IConnect Sパラメータ・ソフトウェア：80SICON
- ・スティミュラス・ツール（被測定物をテスト・モードに設定する任意波形ジェネレータ、プロトコル・アナライザなど）
- ・アクセサリ類：1mSMAケーブル 4本、0.5mSMAケーブル 2本、パワー・ディバイダ (female) 2個、SMA (male) - SMA (male) 変換アダプタ 2個、6dB SMAアッテネータ 2個
- ・テスト・フィクスチャ：米国Crescent Heart Software社TF-SATA-SETⅢ/XPまたはZP 1組



インピーダンス測定例

*① 時間領域の波形観測ツールでありながら、周波数領域をも観測でき、1台で2台分活用できる

- ② 校正が簡単
- ③ 比較的低価格

レシーバの測定

信号がトランスミッタを出るときには、信号は（通常）クリーンでシャープな状態です。高速エッジと幅の狭いパルスは分布容量やPCBビアなどの物理的障害、ケーブルや伝送路の高周波損失に影響され、信号がレシーバに到達するころにはアイの開口がほとんど識別不能になるまで劣化することがあります。ディエンファシスやイコライゼーション技術は信号劣化を低減できますが、レシーバは、かなり劣化した信号に対応できる必要があります。

⑤ レシーバ要件 (RX 1~6)

RX-01 : Gen1 Pair Differential Impedance
 RX-02^{※6} : Gen1 Single-Ended Impedance (Informative)
 RX-03 : Gen2 Differential Mode Return Loss
 RX-04 : Gen2 Common Mode Return Loss
 RX-05 : Gen2 Impedance Balance
 RX-06 : Gen1 Differential Mode Return Loss

※6 : Informative Test

レシーバの測定は、レシーバ要件と受信信号要件があり、それぞれレシーバのインピーダンス/リターン・ロスとレシーバのジッタ耐性をテストします。

推奨機材⑤

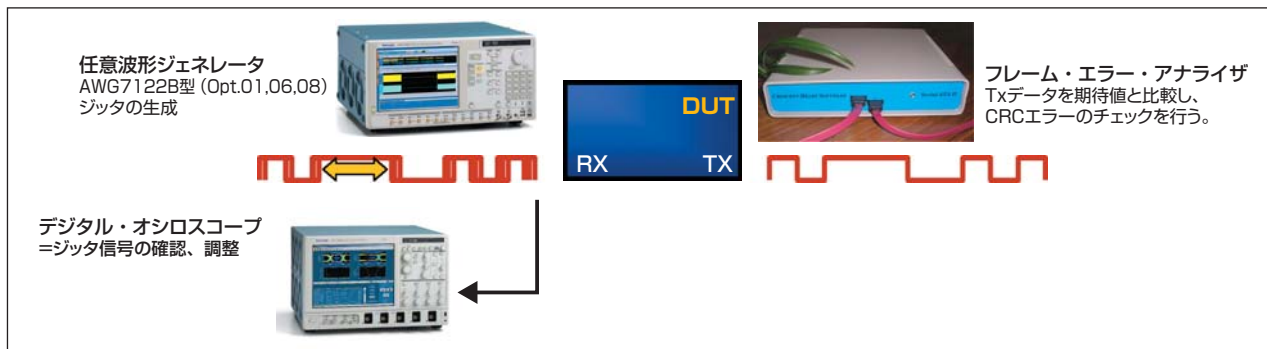
- ・ サンプリング・オシロスコープ : DSA8200型 デジタル・シグナル・アナライザ
- ・ 電気サンプリング/TDRモジュール : 80E04型 2台
- ・ IConnect Sパラメータ・ソフトウェア : 80SICON
- ・ スティミュラス・ツール (被測定物をテスト・モードに設定する) 任意波形ジェネレータ、プロトコル・アナライザなど
- ・ アクセサリ類 : 1m SMAケーブル 4本、0.5m SMAケーブル 2本、パワー・ディバイダ (female) 2個、SMA (male)- SMA (male) 変換アダプタ 2個、6dB SMAアッテネータ 2個
- ・ テスト・フィクスチャ : 米国Crescent Heart Software社 TF-SATA-SETⅢ/XPまたはZP 1組

レシーバのジッタ・トレランスについて

レシーバのジッタ・トレランスは、ジッタが存在していてもデータを完全に再生できる能力と定義されます。仕様を満たすことで、一定量のジッタが存在しても、SERDES回路とPLL回路はクロックを再生できることが保証されます。

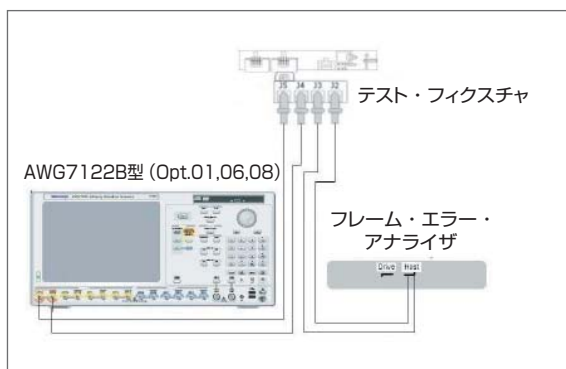
レシーバが規定範囲内のジッタに対応できることを確認するのに、レシーバへ意図的に品質を落とした（ジッタ、振幅）信号を入力し、応答限界を確認します。

DUTをリタイムド・ループバック・モードに設定し、レシーバ入力波形をPLL再生クロックにより確定させ、トランスミッタから出力（再生成）します。意図的に信号品質を落として（信号電圧振幅やジッタの振幅、周波数）応答限界を探ります。コンプライアンス・テストではジッタの周波数パラメータを10/33/62MHzにそれぞれ変更してテストします。



⑥ 受信信号要件 (RSG 1~2)

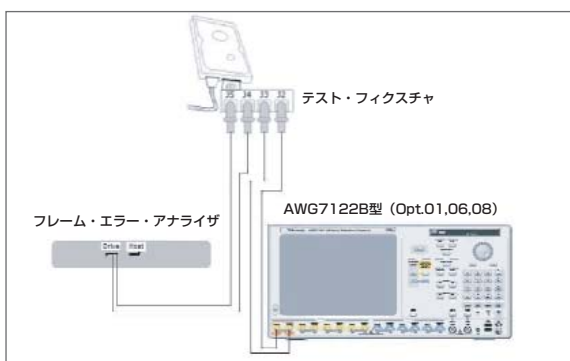
RSG-01 : Gen1 レシーバ・ジッタ試験
 RSG-02 : Gen2 レシーバ・ジッタ試験



ホスト・コントローラ・テストの接続例

推奨機材⑥

- ・ デジタル・フォスファ・オシロスコープ : DSA70000シリーズ (12.5GHz以上)、DSA70804型・DSA70604型 (1.5Gbpsのみ)
- ・ デジタル・ストレージ・オシロスコープ : TDS6804B型・TDS6000Cシリーズ
- ・ テスト・ソフトウェア (DSAシリーズには標準装備) : Opt.RJA-SST
内容 : TDSRT-Eye v2シリアル・コンプライアンス・テスト/解析ソフトウェア
TDSRT-Eye Opt.SST SATA/SAS 解析モジュール
TDSJIT3v2.0 Advanced ジッタ/タイミング解析ソフトウェア
- ・ 任意波形ジェネレータ : AWG7122B型 (Opt.01,06,08)
- ・ フレーム・エラー・アナライザ : 米国Crescent Heart Software社 SATA-II型
- ・ スティミュラス・ツール (被測定物をテスト・モードに設定する) 任意波形ジェネレータ、プロトコル・アナライザなど
- ・ アクセサリ類 : SMAケーブル6本、SMA-Tコネクタ、6dB SMAアッテネータ 2個
- ・ テスト・フィクスチャ : 米国Crescent Heart Software社 TF-SATA-SETⅢ/XPまたはZP 2組



ドライブ・テストの接続例

一般的なテスト手順

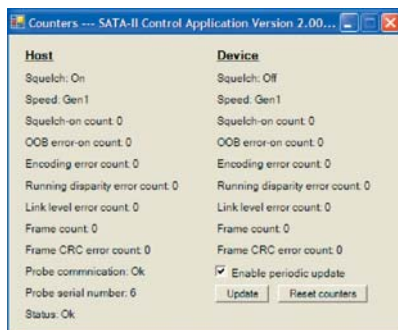
1. ドライブまたはホストをBIST FISモードによりリタイムド・ループバックに設定します。
2. 接続を切り離し、ジッタ・ソースAWG7122B型(Opt.01,06,08)へDUTを接続します。
3. AWG7122B型(Opt.01,06,08)へジッタ・テスト用のファイルをロードして、ジッタ出力信号をDUTのレシーバへ入力します。
4. 再生成されたループバック・ストリームをフレーム・エラー・アナライザで取込みます。
5. 一定時間取込みを続け、CRCエラーがないことを確認します。
6. ジッタ周波数を変更して、1.～4.を繰り返します。

ジッタ振幅と周波数

TJ 0.45UI、RJ 0.18UI
62MHz、33MHz、10MHz

電圧振幅

Gen1 : 325mV、Gen2 : 275mV



フレーム・エラー・レート 測定例

ジッタ・テスト用の波形ファイル

コンプライアンス・テスト(ジッタ耐性テスト)に必要な波形ファイル(AWG7122B型(Opt.01,06,08)用)は当社より無償提供いたします。

Gen1 (1.5Gbps) 用	SATA-G1-10MHZ-DJ-Framed-Comp.wfm
	SATA-G1-33MHZ-DJ-Framed-Comp.wfm
	SATA-G1-62MHZ-DJ-Framed-Comp.wfm
Gen2 (3Gbps) 用	SATA-G2-10MHZ-DJ-Framed-Comp.wfm
	SATA-G2-33MHZ-DJ-Framed-Comp.wfm
	SATA-G2-62MHZ-DJ-Framed-Comp.wfm

任意波形ジェネレータを使用すると、各種ジッタ耐性やジッタ・マージンの測定/検証のために必要になる、規格規定以外のジッタ振幅や周波数を重畳させた波形ファイルを作成することができます。

ご希望の場合はお問合せください。

リタイムド・ループバックについて

ホスト

ホスト上のパターン制御アプリケーション(レジスタ設定)を使用して、BIST-Lモード(リタイムド・ループバック)へ設定します。レジスタ設定がホストで使用できない場合は、外部の機器(任意波形ジェネレータやプロトコル・アナライザ、各ベンダ専用のインタフェースなど)を使用してホストをBIST-Lモードに設定します。

ドライブ

PCにインストールされたソフトウェア(ドライブ・マスタ)によりDUTをBIST-Lモードへ設定します。ドライブ・マスタが使用できない場合は、外部の機器(任意波形ジェネレータやプロトコル・アナライザ、各ベンダ専用のインタフェースなど)を使用してホストをBIST-Lモードに設定します。

Serial ATAケーブルのアン・プラグ

DUTをBIST-Lモードへ設定後、BIST-L設定に使用した接続を切り離し(Serial ATAのケーブルを外す)、AWG7122B型(Opt.01,06,08)の出力をフィクスチャ経由でDUTへつなぎ変えます。多くのホストやデバイスは、切り離された途端に、ループバック・モードを終了して通常の動作に戻ってしまいます。

任意波形ジェネレータAWG7122B型(Opt.01,06,08)によるBIST-Lモードの設定

ジッタ信号源では、ループバック・コマンドとスティミュラス・パターンを一緒に提供する手段が必要です。任意波形ジェネレータ(または一部のデータ・ジェネレータ)を使用する場合は、ループバック・コマンドとジッタ・パターンの両方を含むシーケンスを送信できるため、接続を切り離さずにジッタ耐性テストができます。任意波形ジェネレータをDUTに接続しておけば、必要なジッタ・テスト・パターンのシーケンス・ファイルをロードするだけで簡単にテストを実行でき、さらに自動化することも可能です。

任意波形ジェネレータを使用したテストの手順

1. ドライブまたはホスト(DUT)をAWG7122B型(Opt.08)へ接続しBIST-Lコマンドが組み込まれたAWG7122B型(Opt.01,06,08)のシーケンス出力信号をDUTのレシーバへ入力してリタイムド・ループバックに設定します。
2. 再生成されたループバック・ストリームをフレーム・エラー・アナライザで取込みます。
3. 一定時間取込みを続け、CRCエラーがないことを確認します。
4. ジッタ周波数を変更して、1.～3.を繰り返します。

Serial ATAの検証／デバッグ／解析

1. 物理層：信号品質（アイ・ダイアグラム、ジッタ）の確認による障害解析

① TDSRT-EYEのビット・エラー・ロケータによる波形解析

Serial ATAのような高速シリアル・インタフェースでは、差動インピーダンスの不連続、伝送路の損失やジッタの発生により波形ひずみを引き起こすことがあります。その波形ひずみを確認するひとつの方法としてアイ・ダイアグラムによるマスク・テストを行います。TDSRT-EYEのビット・エラー・ロケータ機能を用いれば、アイ・マスクにかかった場所の実際の電圧波形を確認することで、波形歪みの障害点やビット依存性などの詳細解析ができます。

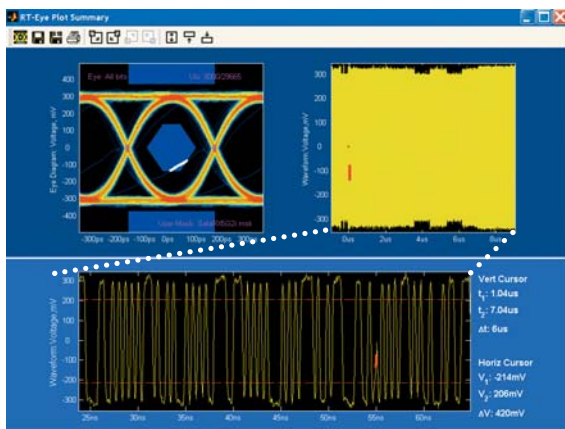


図1-①-1 ビット・エラー・ロケータ表示

推奨機材1-①

- ・デジタル・フォスファ・オシロスコープ：
DSA70000シリーズ（6GHz以上推奨）
- ・デジタル・ストレージ・オシロスコープ
TDS6804B型、TDS6000Cシリーズ
- ・テスト・ソフトウェア：
Opt.RTE（DSAシリーズには標準装備）：TDSRT-Eye v2
シリアル・コンプライアンス・テスト／解析ソフトウェア
- ・アクセサリ類：P73XX/P75XXシリーズ 2本

さらに複数チャンネルを利用して電源やクロック／データ信号などの波形を同時に取込むことで、マスクにかかった歪波形（障害波形）と別のチャンネルの信号を時間相関表示させることができます。この時間相関表示により障害点への影響や関連が確認でき、歪波形の原因特定作業の生産性を向上させます。

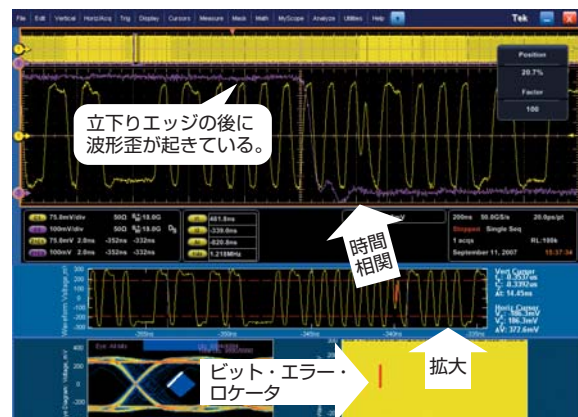


図1-①-2 ビット・エラー・ロケータと複数チャンネルの時間相関表示による障害解析

② TDSJIT3によるSerial ATAデータ・ストリームのジッタ解析

データ・ストリームにジッタが発生するにはさまざまな原因が考えられます。TDSJIT3によるジッタ・スペクトラム解析により、データ・ストリームに発生するジッタの周波数成分を測定することで、ジッタ発生源を特定できます。

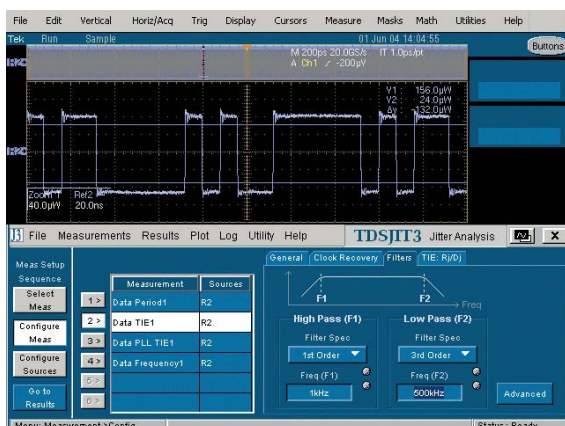
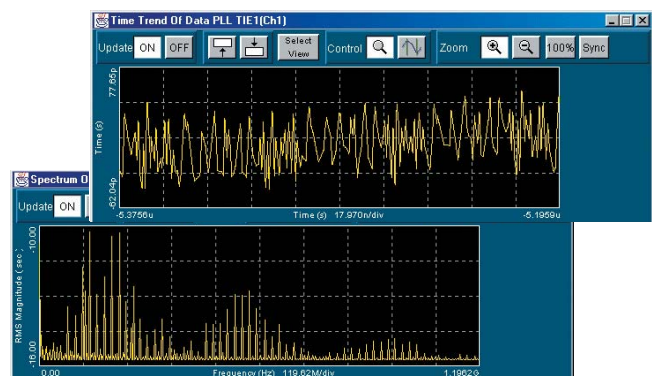


図1-②-1 TDSJIT3によるジッタ・トレンドとジッタ・スペクトラム表示

推奨機材1-②

- ・デジタル・フォスファ・オシロスコープ：
DSA70000シリーズ（6GHz以上推奨）
- ・デジタル・ストレージ・オシロスコープ
TDS6804B型、TDS6000Cシリーズ
- ・テスト・ソフトウェア：
Opt.JA3（DSAシリーズには標準装備）：TDSJIT3v2.0
Advanced ジッタ／タイミング解析ソフトウェア
- ・アクセサリ類：P73XX/P75XXシリーズ 2本



2. データ・リンク層のプロトコル・トリガ/デコードによる障害解析

① TDSPTDによるプロトコル・デコードとプロトコル・トリガによる障害解析

Serial ATAはフレームと呼ばれる規定されたパケットで全てのデータ転送を行います。フレームを構成している要素がFISで、トランスポート層で構築されます。リンク層ではFIS (Frame Information Structure) にSOF (Start Of Frame) やEOF (End Of Frame) プリミティブを挿入して物理層へ送信するためのフレームを構築してプロトコルを使ったインタフェースを実現します。SATAインタフェースの伝送エラーは信号品質やジッタなど物理層に起因するところ以外に、このフレーム内のプロトコルの違反が伝送エラーを引き起こすケースもあります。

推奨機材2-①

- ・デジタル・フォスファ・オシロスコープ：
DSA70000シリーズ (6GHz以上推奨)
- ・デジタル・ストレージ・オシロスコープ
TDS6804B型、TDS6000Cシリーズ
- ・テスト・ソフトウェア：
Opt.SM (DSAシリーズには標準装備)：TDSPTD プロトコル・トリガ・デコード・ソフトウェア
- ・アクセサリ類：P73XX/P75XXシリーズ 2本

また、ハンドシェイクに障害が生じた場合にプロトコルの確認(モニタリング)を行い、物理層とリンク層のトラブルの切り分けが必要になります。

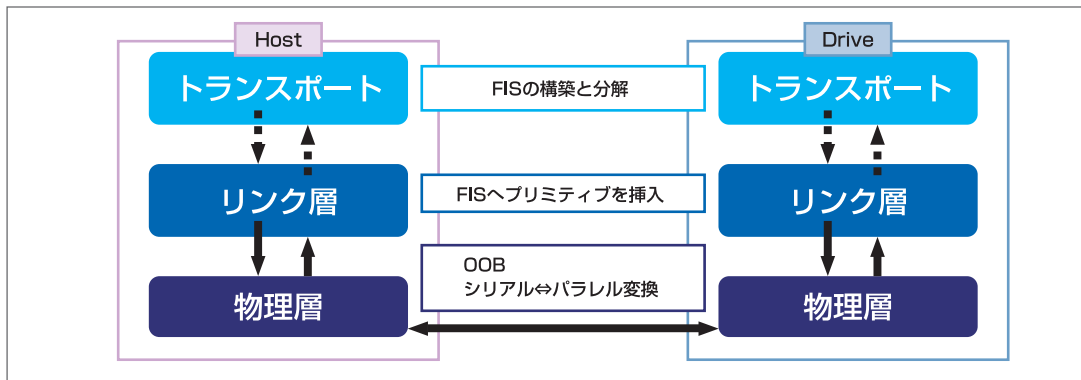


図2-①-1 SATAインタフェースの構造

TDSPTDを使用すると、SATAデータ・ストリームを構成している8B/10B符号化シリアル信号をデータ・キャラクタやプリミティブ、さらにFISにデコードできます。プロトコルの動きを見たいシリアル・ラインにプロービングを行い、物理層およびリンク層に渡って発生するイベントを相関表示(信号とトラフィック)してプロトコル違反やアナログ的な波形歪みの障害解析の生産性を向上させます。

また、プロトコル・トリガを使えば特定のプリミティブや8B/10B符号化キャラクタおよびシーケンスでトリガをかけることが可能です。

このトリガはハードウェアにより実現しているため、発生頻度が極端に低いプロトコルでも安定したトリガがかけられます。ごくまれにCRCエラー (R_ERROR) が発生する場合や単発的に送出されるプロトコルでも取りこぼしなくトリガをかけることができるため、障害解析の効率が向上します。

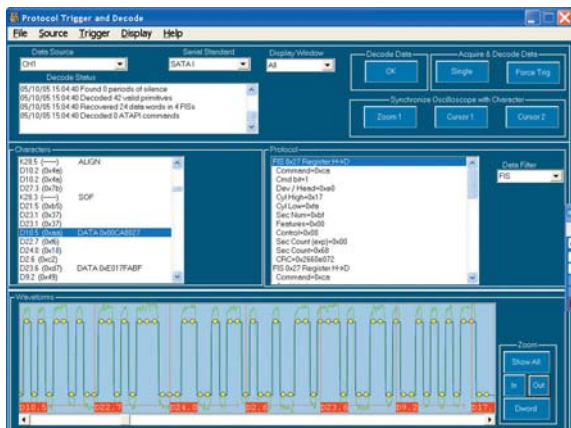


図2-①-2 27レジスタFIS (Host→Drive) のデコード例

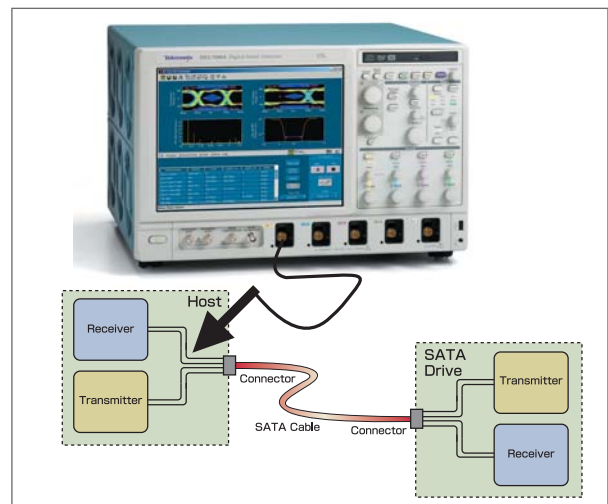


図2-①-3 SATAインタフェースへのプロービング例

単発発生するコマンド（プリミティブ）へのトリガによるハンドシェイクの確認例

HDDとホストの初期化ハンドシェイクにおいて、HDD起動時に1度だけ送出される34-FISにトリガを設定し通信信号をオシロスコープへ取込み、プロトコルの状況を確認します。

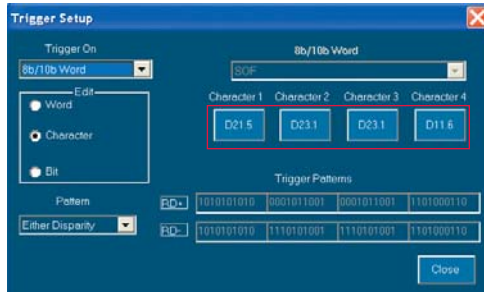


図2-①-4 34-FISトリガの設定画面

起動時のハンドシェイク	
HOST (AWG) ハンドシェイク	デバイス・ハンドシェイク
OOB	OOB
ALIGN	ALIGN
·	·
SYNC	SYNC
·	·
R_RDY	SOF
R_IP	FIS 起動時の34FIS
R_OK 34FISに応答	EOF
SYNC	WTRM
SYNC	SYNC
SYNC	SYNC



図2-①-5 Driveのプロトコル・デコード画面

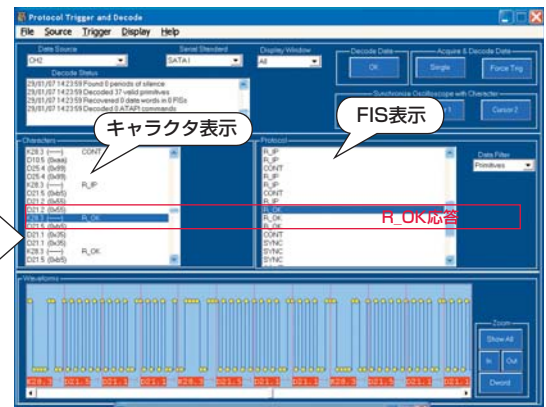


図2-①-6 Hostのプロトコル・デコード画面

② TDSPTDとTDSRT-EYE (ビット・エラー・ロケータ)の融合による障害解析

アナログ的な波形歪みの障害とプロトコル違反による問題を切り分けるには、このプロトコル・トリガ・デコード機能とビット・エラー・ロケータ機能を利用することにより効果的な解析が可能になります。

波形歪みが生じてマスクにヒットした信号をTDSPTDによりプロトコルをデコードし違反が発生していないかを確認します。その逆に、異常プリミティブが生じた場所のアナログ波形を時間相関表示で確認できます。

推奨機材2-②

- デジタル・フォスファ・オシロスコープ：DSA70000シリーズ (6GHz以上推奨)
- デジタル・ストレージ・オシロスコープ：TDS6804B型、TDS6000Cシリーズ
- テスト・ソフトウェア：Opt.RTE、SM (DSAシリーズには標準装備)
内容：TDSRT-Eye v2シリアル・コンプライアンス・テスト/解析ソフトウェア、TDSPTD プロトコル・トリガ・デコード・ソフトウェア
- アクセサリ類：P73XX/P75XXシリーズ 2本

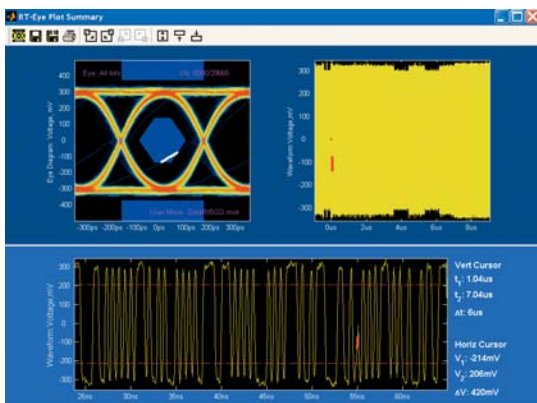


図2-②-1 マスク・テスト・フェイル時の波形データ

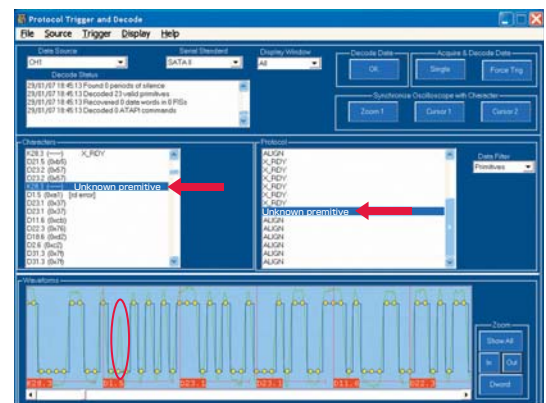


図2-②-2 プロトコル異常とその波形データ

③ TDSPTDとTDSJIT3の融合による障害解析

SATAのデータ・ストリームのジッタ量（ジッタ振幅）とその周波数の大きさが通信エラーの原因になることもあります。発生頻度の低い通信エラーでも、TDSPTDによりエラー・プロトコル（R_ERR）でトリガをかけて信号をオシロスコープへ取込み、その信号のジッタ振幅と周波数成分をTDSJIT3により詳細解析します。

CRCエラー発生時のジッタ解析例

ジッタによる障害でホストのCRCエラーが発生すると、ドライブ側ではCRCエラーが検出されR_ERRプリミティブが応答されます。このようなCRCエラーの発生原因を解析するために、R_ERR発生時のホストとデバイスの信号を捕捉しジッタの解析を行います。

- 1) ホストのCRCエラーに対して応答されるドライブのR_ERRにプロトコル・トリガを設定します。

推奨機材③

- ・デジタル・フォスファ・オシロスコープ：
DSA70000シリーズ（6GHz以上推奨）
- ・デジタル・ストレージ・オシロスコープ
TDS6804B型、TDS6000Cシリーズ
- ・テスト・ソフトウェア：
Opt.JA3、SM（DSAシリーズには標準装備）
内容：
TDSPTD プロトコル・トリガ・デコード・ソフトウェア
TDSJIT3v2.0 Advanced ジッタ/タイミング解析ソフトウェア
- ・アクセサリ類：P73XX/P75XXシリーズ 2本

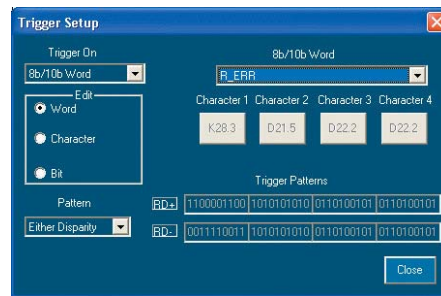


図2-③-1 R_ERRプロトコル・トリガの設定

- 2) HostとDriveそれぞれの信号を差動プローブによりオシロスコープへ取込みます。

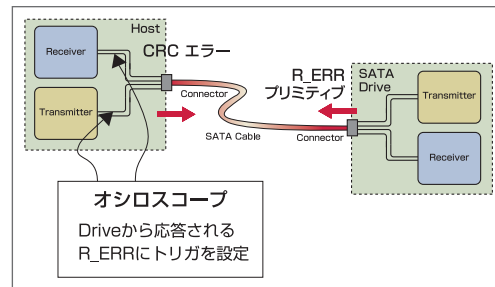


図2-③-2 ジッタ解析の接続例

- 3) CRCエラーの発生頻度が低い（1度しか発生しない）場合でもプロトコル・トリガ機能によりエラー信号の捕捉ができます。

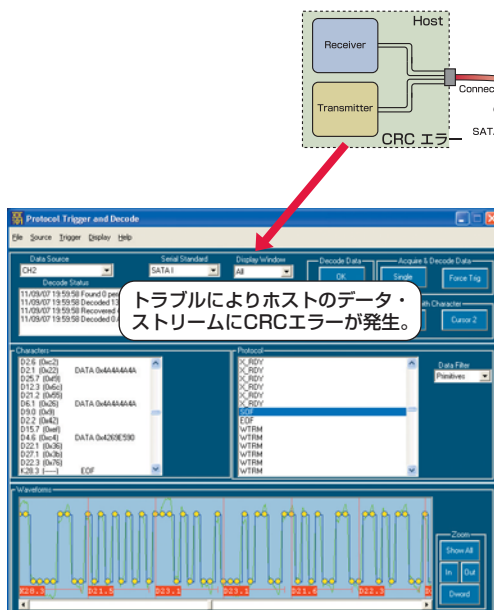


図2-③-3 ホストのデータ出力のプロトコル・デコード例

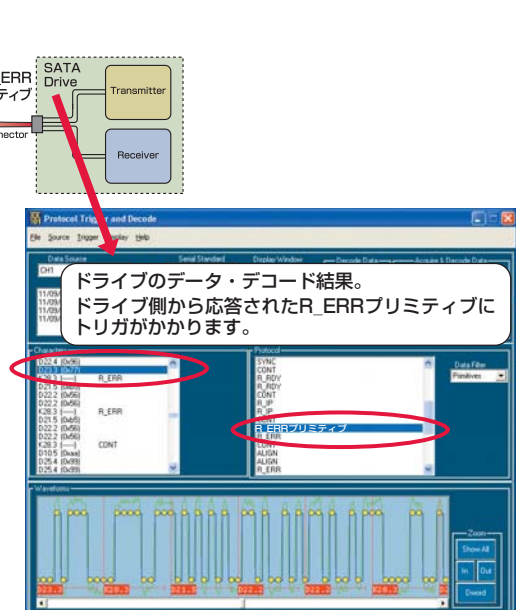


図2-③-4 ドライブのデータ出力のプロトコル・デコード例

4) TDSJIT3を使用して、オシロスコープに取込まれた信号のジッタ振幅と周波数の解析を行います。

CRCエラーが発生した場合のホスト信号のジッタ成分は、10MHzのジッタ周波数で617psのジッタ振幅があったためドライバのレシーバ (PLL) がジッタ周波数の速い成分に追従できなく、通信エラーが発生したことが解析できます。

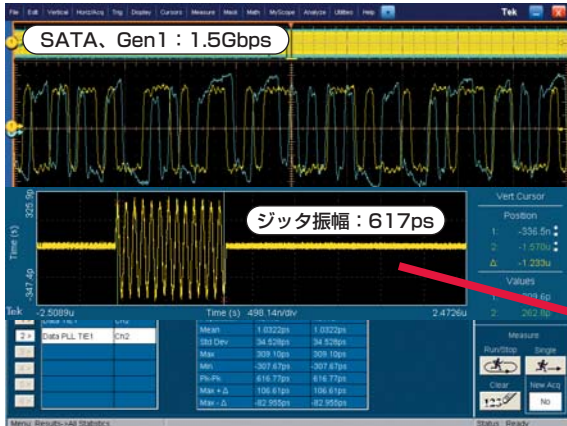


図2-3-5 タイム・トレンド表示によるジッタ振幅のグラフ



図2-3-6 スペクトラム表示によるジッタ周波数の表示

下記はエラーの発生しない信号の例です。SATAプロトコルに対し正常に応答 (R_OK) していることが分かり、信号のジッタ成分を確認するとジッタ振幅が400psに減少したためエラーが発生しないことが確認できます。

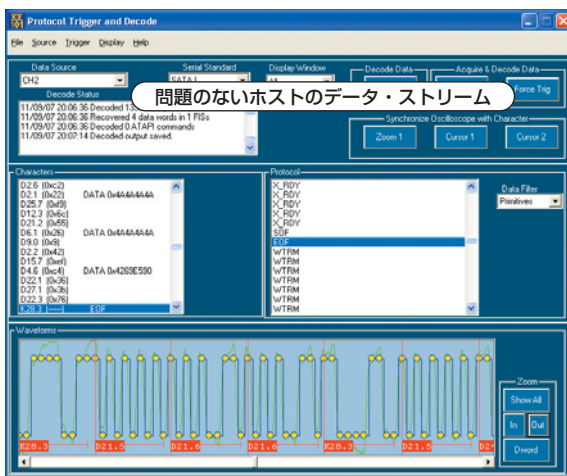


図2-3-7 ホストのデータ出力のプロトコル・デコード例

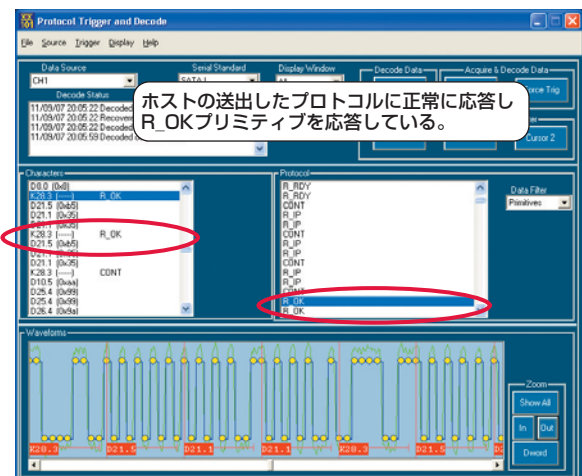


図2-3-8 ドライバのデータ出力のプロトコル・デコード例

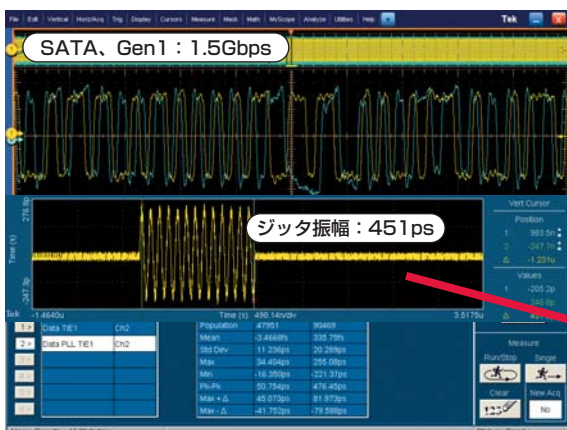


図2-3-9 タイム・トレンド表示によるジッタ振幅のグラフ

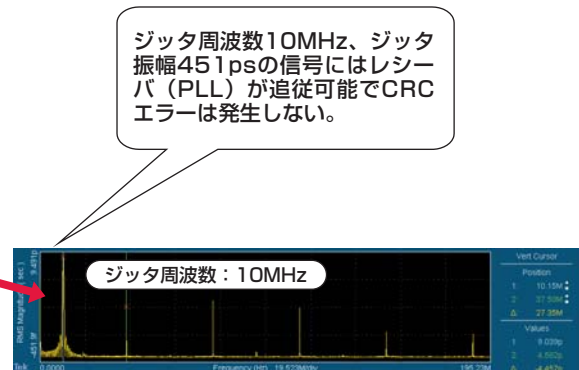


図2-3-10 スペクトラム表示によるジッタ周波数の表示

3. ジッタ・マージン・テスト

① AWG7122B型 (Opt.01,06,08) とジッタ・マージン・テスト・ソフトウェアによる、SATAコンポーネントのジッタ・マージンの測定

SATA規格団体が規定されたインターオペラビリティ・プログラムで実施されるジッタ耐性テストは、0.45UIのジッタ振幅においてジッタ周波数を10MHz、33MHz、62MHzそれぞれ変更し測定を行います。そのためSATAコンポーネントの実際のジッタ・マージンを確認することはできません。

測定結果からPass/Failを判定するインターオペラビリティ・プログラムだけではなく、詳細なジッタ・マージン・テストを行うことで各SATAコンポーネントの品質や性能を確認できます。自社製品に留まらず各デバイス/ホスト・コントローラ・メーカーのマージンを確認することでシステム全体としての安定した相互接続性を保証できます。

また、各SATAコンポーネントのマージン・テストを行うことで、自社基準に適合したコンポーネントが選択でき、コスト削減につながられます。

推奨機材⑥

- ・デジタル・フォスファ・オシロスコープ：
DSA70000シリーズ (6GHz以上推奨)
- ・デジタル・ストレージ・オシロスコープ：
TDS6804B型・TDS6000Cシリーズ
- ・テスト・ソフトウェア (DSAシリーズには標準装備)：
Opt.JA3：TDSJIT3v2.0 Advanced ジッタ/タイミング解析ソフトウェア
- ・任意波形ジェネレータ：AWG7122B型 (Opt.01,06,08)
- ・フレーム・エラー・アナライザ：米国Crescent Heart Software社
SATA-II型
- ・スティミュラス・ツール (被測定物をテスト・モードに設定する)
任意波形ジェネレータ、プロトコル・アナライザなど
- ・パーツ・アクセサリ類：SMAケーブル5本、SMA-Tコネクタ 1個、
6dBアッテネータ 2個
- ・テスト・フィクスチャ：米国Crescent Heart Software社
TF-SATA-SETⅢ/XPまたはZP 2組
- ・GPIBケーブルとExcel

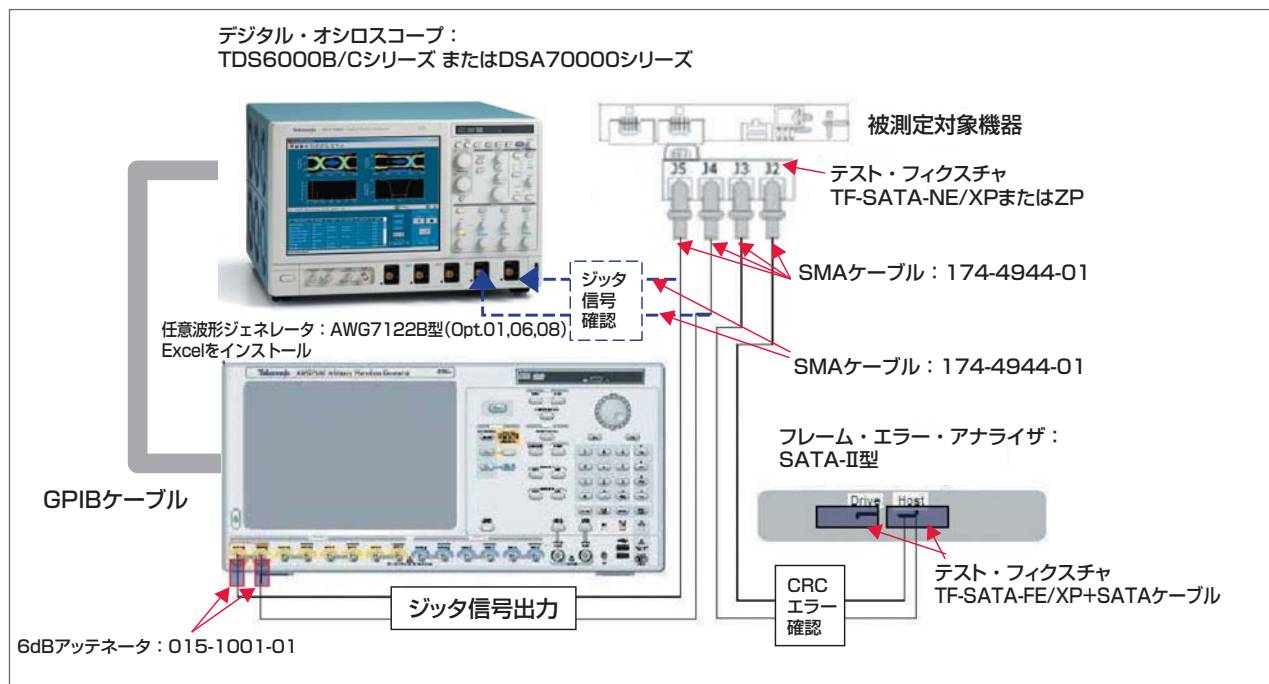


図3-①-1 ジッタ・マージン・テストの構成図

1) ジッタ・マージン・テストにおけるCRCエラーの確認

被測定装置がジッタの重畳した信号に反応できることを確認するには、インターオペラビリティ・プログラムの受信信号要件 (RSG 1~2) の場合と同様に、フレーム・エラー・アナライザによるCRCエラーの有無により実施します。

DUTをリタイムド・ループバック・モードに設定し、レシーバに入力されたジッタ重畳信号をトランスミッタからリタイムド出力 (再生成) させます。

2) ジッタ・マージン・テストの手順

A) ドライブまたはホスト (DUT) をAWG7122B型 (Opt.01,06,08) へ接続しBIST-Lコマンドが組込まれたAWG7122B型 (Opt.01,06,08) のシーケンス出力信号をDUTのレシーバへ入力してリタイムド・ループバックに設定します。

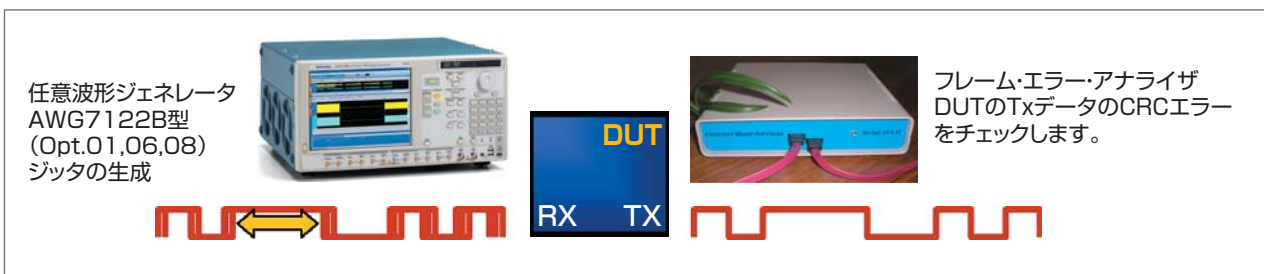
B) 再生成されたループバック・ストリームをフレーム・エラー・アナライザで取込みます。

C) 一定時間取込みを続け、CRCエラーを確認します。

D) CRCエラーが発生するまでジッタ振幅を増加して、ジッタ振幅の限界値を記録します。

E) ジッタ周波数を変更して、A). ~D). を繰り返します。

F) ジッタ周波数vs ジッタ振幅限界値のグラフを作成します。



3) ジッタ・マージン・テスト・ソフトウェアによるテストの自動化

ジッタ・マージン・テスト・ソフトウェアを使用すると、上記2)のテスト内容を自動化し、測定結果のレポート、グラフ作成までできます。

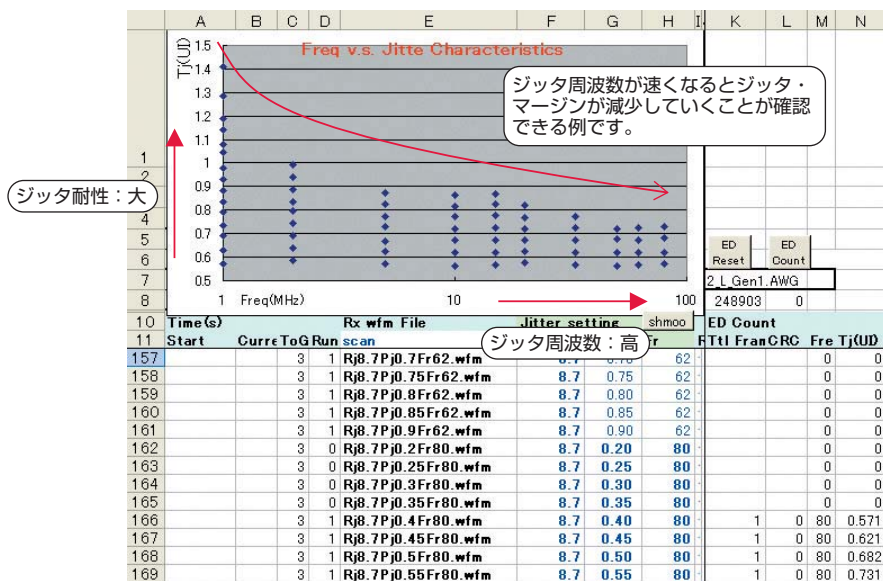
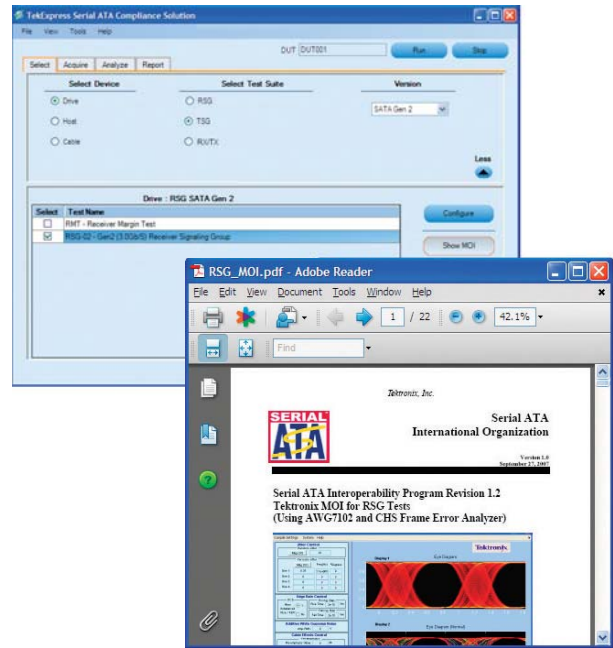


図3-1-3 ジッタ・マージン・テスト結果の例

TekExpress®SATA自動コンプライアンス・テスト・ソフトウェア

- ホスト、デバイス、ケーブルのSATA1/2に100%対応
- 完全自動 一ワン・ボタン操作 詳細設定不要
- 自動化により大幅なテスト工数の削減が可能
- 複数の計測器の操作を1つのMicrosoft Windows XPユーザ・インタフェースで実行
- HTMLによるレポートおよびSATA-IOスコア・カード (Microsoft Excel) の自動作成
- レシーバ・マージン・テスト
- 任意信号ジェネレータを用いたRxテスト波形のダイレクト・シンセシスにより、複数の信号発生器不要
- NI TestStand™採用による自動化とシームレスに統合可能
- SATAインターオペラビリティ・プログラムで承認されたすべてのトランスミッタ、レシーバ、チャンネル測定が可能
 - PHY/TSG/OOBトランスミッタ・コンプライアンス測定
 - RX/TXチャンネル・コンプライアンス測定
 - RSGレシーバ・コンプライアンス測定
 - SIケーブル・コンプライアンス測定



SATAインターオペラビリティ・テスト機関のご紹介

アリオン株式会社/NSTL-JAPAN

URL : <http://www.allion.co.jp/>

住所 : 東京都 品川区東五反田1-24-2 8階

TEL : 03-5488-7368

FAX : 03-5488-7369

* TEKTRONIXおよびTEKはTektronix, Inc.の登録商標です。Windowsは、米国Microsoft Corporationの登録商標です。記載された商品名はすべて各社の商標あるいは登録商標です。

Tektronix
Enabling Innovation

日本テクトロニクス株式会社

東京都港区港南2-15-2 品川インターシティB棟6階 〒108-6106
製品についてのご質問・ご相談は、お客様コールセンターまでお問い合わせください。

TEL 03-6714-3010 E-mail ccc.jp@tektronix.com
電話受付時間/9:00~12:00・13:00~18:00 月曜~金曜(休祝日は除く)

当社ホームページをご覧ください。 www.tektronix.co.jp
製品のFAQもご覧ください。 www.tektronix.co.jp/faq/

■ 記載内容は予告なく変更することがありますので、あらかじめご了承ください。

© Tektronix 2008年8月発行 51Z-21434-2