TDSET3 100Base-T試験手順書

TSC資料 V1.0.1 2006年12月20日作成 2007年5月9日改定



目次

1.	Test信号について	3 page
2.	接続方法について	6 page
3.	Template test の手順	8 page
4.	Differential Output Voltage test の手順	16 page
5.	Signal Amplitude Symmetry test の手順	19 page
6.	Rise/Fall Time test の手順	22 page
7.	Waveform Overshoot test の手順	25 page
8.	Jitter test の手順	28 page
9.	Duty Cycle Distortion test の手順	31 page
10.	Return Loss test の手順	34 page
11.	Report Generatorの操作	44 page
12.	TDSET3のバージョンについて	46 page



1 Test信号について(1)



- 100Base-Txではデータはコントローラで4B5B符号器で符号化され、下記に示すスクランブラ を通った後、MLT-3エンコーダにて3値フォーマットに変換されます。
- スクランブラは11bitのシフトレジスタ(9, 11bitの出力のexclusive-ORを取り1bit目に入力)に よる2047bit周期の擬似ランダム・パターンを使いデータをエンコードします。
- MLT-3は伝送レート125MHz 3値データで、1シンボルあたりの時間は8nsです。"1"は3つのレベル間の遷移、"0"はレベルの非遷移で表されます。"1,1,1,1"のデータでケーブル上の実質の周波数成分が最高となり、信号周波数としては125MHz / 4 = 31.25MHzとなります。
- ▶ 100Base-TxのインタフェースはUTP(Unshielded Twisted Pair) active output interfaceです。 UTPの差動出力電圧は950mV ≦Vout≦1050mV。

2 Test信号について(2)

Test信号(スクランブル・ランダム・テスト・パターン)の出力方法としては次の3つの方法があります。

1. <u>ポート・レジスタを設定する</u>

シリコン・ベンダーから入手できる特殊なソフトウェアを使用してポート・レジスタにアクセスし、 スクランブル・パターンを伝送するように設定します。ポート・レジスタへのアクセスの詳細に ついては、シリコン・ベンダーにお問い合わせください。

2. <u>リンク・パートナーを使用する</u>

100Base-Txの実装では、リンクを検出すると、スクランブルされたアイドル・ランダム・シーケ ンスが送信されます。被測定ポートを別の100Base-Txデバイス(リンク・パートナーと呼びま す:100Mbps固定のSpeedに設定)に接続すると、シーケンスの生成が開始されます。リンク・ パートナーとして、PC、Hubなどがあります。オシロスコープのイーサネット・ポートを100Mbps に設定して自動ネゴシエーションをオフすることにより、リンク・パートナーとして使用すること ができます。

3. <u>PCのDevice Managerの設定で</u>

DUTがPCのネットワーク・カードであるときにはPCのDevice Managerにてネットワーク・カードのspeedを100Mbpsに設定し、自動ネゴシエーションをオフすることにより、使用することができます。



2 Test信号について(3)

Network Connectionの設定の一例

In	ntel(R) PRO/1000 PM Network Connection #2のプロパティ	? 🔀
	詳細 リソース 電源の電 全般 詳細設定 リンク 詳細設定 VLAN	管理 ドライバ
	このネットワーク アダプタでは次のプロパティを利用できます。左側で変更するプ リックしてから、右側でその値を選択してください。	ロパティをク
	プロパティ(₽): 値(⊻):	
	Adaptive Inter-Frame Spacing Enable PME Flow Control Gigabit Master Slave Mode Interrupt Moderation Rate Link Speed & Duplex Locally Administered Address Log Link State Event Offload Receive IP Checksum Offload Receive TCP Checksum Offload Transmit IP Checksum Offload Transmit TCP Checksum QoS Packet Tagging Receive Descriptors Transmit Descriptors	>× ▼
	ОК	キャンセル

- コントロール パネルからシステムをダブ ルクリックし、システムのプロパティを表 示させます。
- ハードウェア・タブをクリックし、デバイス マネージャのボタンをクリックします。
- Device ManagerのウィンドウでNetwork adaptersの左横にある田アイコンをクリッ クし、使用してるネットワーク・カードを選 択、ダブルクリックします。(左図の Windowが表示されます)
- 詳細設定で(Link) Speed & Duplexを 100Mbps/Full(Half) Duplexに変更、OKを クリックします。



2 接続方法について(1)



テスト信号の出力方法で、DUT側で (1) ポート・レジスタを設定できる場合 、または (3) PCのDevice Managerの 設定で出力可能な場合は左図のよう な接続で試験を行ないます。

Test FixtureのJ461に差動プローブを 接続します。+側端子を▲のシルク・ スクリーンのある側に接続します。

io oscinoscop



2 接続方法について(2)

Tektronix Oscilloscope



テスト信号の出力方法で、DUT側で(1) ネゴシエーションをしないと100Base-T の信号を出さない場合は左図のような 接続で試験を行ないます。

Test FixtureのJ850に差動プローブを接続します。+側端子を▲のシルク・スクリーンのある側に接続します。

また、LOAD3(100 Ω)をジャンパーにて ショートします。



3 Template test の手順(1)



- マスクの公差として5%まで許容しています。マスクのスケールとしてNormal、0.95、1.05の3
 つから選ぶことができます。
- 「信頼性のある試験を行なうためにダイナミック・レンジを最大にします。このため、波形は MLT-3のPositive側、Negative側について別々に試験されます。



3 Template test の手順(2)

- Selectメニューにて Templateを選択、Select AllはParametric試験全て を行ないます
- Polarity: BothはMLT3の Positive/Negative両方、 PosはPositive側、Negは Negative側を試験
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- Acquisition: (Template testとJitter testでは選択 出来ません)
- Mask Scale: Normal (又 は0.95 / 1.05)
- Mask Setup: Samples: WfmDBモードでのサンプ ル波形ポイント数、 Default値は16,000 Fail Thresh:TestをFailとする マスク違反のポイント数、 Default値は1

<u>Template testの試験方法</u>





3 Template test の手順(3)

<u>F</u> ile <u>T</u> ests	<u>R</u> esults <u>U</u> tilities <u>H</u> elp	TDSET3	Ω¥ X		
	Connect				
Select	Follow these instructions to connect your device, test fixture, test signal, etc. Click Help for more information.		Run Test		
Configure	1. Attach the device under test.		Result		
· · · · · · · · · · · · · · · · · · ·	2. Setup and turn on the test signal. Help		- Report -		
Connect	3. To view the signal click on "View Wfm" button.		Summary		
View Wfm			Detail		
100-TX>Template Data>Ch1 Pol>Both					

- Connectボタンを押すと上図の表示になります。
- Helpボタンを押すと接続方法(前述接続方法1)、又はDUTからのテスト信号についての 説明がOnline Helpにて表示されます。



3 Template test の手順(4)



- View Wfmボタンを押すとScrambled Idleの波形が表示されます。この波形がオシロで 表示される波形と同じかどうか確認します。
- ▶ 波形が正しく表示されたらRun Testボタンを押し、Testを始めます。



3 Template test の手順(5)

- Run Test ボタンをクリック すると以下の処理が行なわ れます。
- DUTが接続され、有効な信 号が取れているかをチェッ クします。NGの場合、下の ようなダイアログ・ボックス が表示されます。



- 3. トリガの設定を行います。
- AOI (Active Output Interface) テンプレート・マ スクを呼び出します。(右 図)





3 Template test の手順(6)

- 4. マスク・テストにて Pass/Failの判定を行 ないます。
- 波形がマスクにか かってしまう場合、 Manual Fitにて手動 で波形位置を調整す ることが可能です。 (汎用ノブ使用)
- 波形がMaskにうまく フィットしたらOKを押 します。ResultがFail だったものがPassと なります。
- SelectでPolarityを BothにするとManual FitはNegative側しか Manual Fitできませ ん。Positiveにして再 度試験を行ないます。



3 Template test の手順(7)

Result Detailsボタン(下左)を押すと詳細な測定結果が表示されます(下右)。



3 Template test の手順(8)



 Advancedボタン(上左)にてAdvance Report Configurationで"Use oscilloscope…"をチェックすると、 オシロのExportの設定のカラーパレットの設定が反映されます。レポートのカラー表示



4 Differential Output Voltage test の手順(1)

<u>Differential Output Voltage testの試験内容</u>

- ▶ 100Base-TxのインタフェースはUTP(Unshielded Twisted Pair) active output interfaceです。 MLT-3の3値レベルで +Vout、及び –Voutが中間の"0"レベルから測定した電圧で 950mV ≦Vout≦1050mV であることを試験します。
- ANSI X3.263-1995 Subclause 9.1.2.2によると試験は112nsのパルス幅を持ったパルスにて 測定することになっていますが、このパルスは容易に得られないため、TDSET3ではパルス幅 96nsのパルスにて測定を行なっています。このパルス幅でも十分に信頼性のある試験が可 能です。

<u>Differential Output Voltage testの接続方法</u>

▶ Differential Output Voltage testの接続は接続方法について(1)、(2)参照。



4 Differential Output Voltage test の手順(2)

- Selectメニューにて
 Output Voltを選択、
 Select AllはParametric試
 験全てを行ないます
- Polarity: BothはMLT3の Positive/Negative両方、 PosはPositive側、Negは Negative側を試験
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用しま せん。ノイズの影響が結 果に影響しなければ使用 できます
- Averages: 2-10,000 (Default:64)

<u>Differential Output Voltage testの試験方法</u>

File Tests Results Util	ities Help TDS	SET3 🔤 🛛
Select Configure View Wfm	Select: 100BASE-TX Parametric Return Loss Tests Template Output Yolt Amp Sym Rise Time Fall Time R/F Sym Overshoot Jitter Distortion	Result Result Summary Detail
100-TX>Output Volt	Data>Ch1 Acq>Avg Pol>Both	

File Tests	Results Utilities Help		TDSET3	🗠 X
	(Configure: 100BASE-TX		
Output	Cource Cource Acq	uisition		Dur Tar
Select	Data	📹 # of Wfms		Run Test
	Ch1 🗸 Sample Avera			Result
Configure				
<u>↓</u> ₹↓		Mask Setup		Report
Connect				Summary
View Wfm				Detail
100-TX>Outp	out Volt C	Pata>Ch1 Acq>Avg Pol>Both		



4 Differential Output Voltage test の手順(3)

- Run Testを行うとオシロでは下のような表示 になり、以下の処理が行なわれます。
 - 1. DUTの接続確認 3. 幅96nsのパルスの正・負の電圧を測定
 - 2. トリガ設定 4. 規格値との比較





5 Signal Amplitude Symmetry test の手順(1)

<u>Signal Amplitude Symmetry testの試験内容</u>

 MLT-3の信号のPositive側、Negative側の電圧としての対称性を試験します。具体的には Differential Output Voltage testにて測定された +Vout、-Vout の値が以下の式を満足する ことをチェックします。

 $0.98 \le |+Vout| / |-Vout| \le 1.02$

<u>Signal Amplitude Symmetry testの接続方法</u>

▶ Signal Amplitude Symmetry testの接続は接続方法について(1)、(2)参照。



5 Signal Amplitude Symmetry test の手順(2)

- SelectメニューにてAmp Symを選択、Select Allは Parametric試験全てを行 ないます
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用しま せん。ノイズの影響が結 果に影響しなければ使用 できます
- Averages: 2-10,000 (Default:64)

<u>Differential Output Voltage testの試験方法</u>

File Tests Results Utilities Help TDS	ET3 🔤 X
Configure: 100BASE-TX Select Data Configure Configure Configure Mask Setup Mask Setup	Run Test Result Report Summary Detail



5 Signal Amplitude Symmetry test の手順(3)

- Run Testを行うとオシロでは下のような表示 になり、以下の処理が行なわれます。
 - 1. DUTの接続確認 3. 幅96nsのパルスの正・負の電圧を測定 5. 規格値との比較
 - 2. トリガ設定 4. Amplitude Symmetryの計算







6 Rise / Fall Time test の手順(1)

<u>Rise / Fall Time testの試験内容</u>

- ▶ MLT-3の信号のPositive側、Negative側パルスの立上り時間、立下り時間(Baseline電圧から +Voutまで、 -VoutからBaseline電圧までの立上り時間、Baseline電圧から -Voutまで、 +VoutからBaseline電圧までの立下り時間)が 3.0ns ≦ trise/fall ≦ 5.0ns であることをチェック します。(Rise/Fall Time Test)
- 測定項目としてSelect Allを選択したときのみ、測定された全ての立上り/立下り時間の(最大値)ー(最小値)が0.5ns以下であることをチェックします。(Rise/Fall Time Symmetry Test)
- シンボル間干渉(Inter-Symbol Interference)の影響を出来るだけ少なくするため、パルス幅 80nsのパルスについて測定を行ないます(但し16nsのパルスも選択可能)。
- ▶ 立上り時間の仕様が420psのオシロで確度1%以内の測定(周波数帯域1GHz以上)

<u>Rise / Fall Time testの接続方法</u>

▶ Rise / Fall Time testの接続はTemplate testと同様。Template Testの手順(2)、(3)参照。



6 Rise / Fall Time test の手順(2)

- SelectメニューにてRise Time, Fall Timeまたは R/F Symを選択、Select AllはParametric試験全て を行ないます
- Polarity: BothはMLT3の Positive/Negative両方、 PosはPositive側、Negは Negative側を試験
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用しま せん。ノイズの影響が結 果に影響しなければ使用 できます
- Averages: 2-10,000 (Default:64)
- Pulse Width: 80ns/16ns (Default:80ns)





<u>Rise / Fall Time testの試験方法</u>



6 Rise / Fall Time test の手順(3)

- Run Testを行うとオシロでは下のような表示 になり、以下の処理が行なわれます。
- 1. DUTの接続確認 3. 設定されたパルス幅にて正・負パルスの立上り時間・立下り時間を測定
- 2. トリガ設定 4. 立上り時間、立下り時間、対称性を規格値と比較





左図はRise/Fall Symmetry Testの Resultです



7 Waveform Overshoot test の手順(1)

<u>Waveform Overshoot testの試験内容</u>

- MLT-3差動信号のPositive側、Negative側パルスのオーバーシュート、アンダーシュートが 14BT(Bit Times) 以上持続しているHigh/Low電圧 (Vout) に対して5%を超えないことを チェックします。
- 差動信号の遷移から8.0ns後にオーバーシュート、アンダーシュートの値がVoutの1%以内 に減衰することはチェックしていません。
- ANSI X3.263-1995 Subclause 9.1.3によると試験は112nsのパルス幅(14BT)を持ったパル スにて測定することになっていますが、このパルスは容易に得られないため、TDSET3では パルス幅96nsのパルスにて測定を行なっています。このパルス幅でも十分に信頼性のある 試験が可能です。

<u>Waveform Overshoot testの接続方法</u>

 Waveform Overshoot testの接続はTemplate testと同様。Template Testの手順(2)、(3) 参照。



7 Waveform Overshoot test の手順(2)

- Selectメニューにて Overshootを選択、Select AllはParametric試験全て を行ないます
- Polarity: BothはMLT3の Positive/Negative両方、 PosはPositive側、Negは Negative側を試験
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用しま せん。ノイズの影響が結 果に影響しなければ使用 できます
- Averages: 2-10,000 (Default:64)

<u>Waveform Overshoot testの試験方法</u>

File Tests Results Utilities Help TDSET3	₩ X					
Select Select 1000-T Configure 100-TX View Wfm 10-TX View Wfm 10-TX	Run Test Result Report Summary Detail					
100-TX>Overshoot Data>Ch1 Acq>Avg Pol>Both						

File Tests Results Utilities Help		TDSET3	Mar X
Select Data Sample Ave	- Configure: 100BASE-TX cquisition rage		Run Test Result
Connect View Wfm	Mask Setup		Report Summary Detail
100-TX>Overshoot	Data>Ch1 Acq>Avg Pol>Both		



7 Waveform Overshoot test の手順(3)

- Run Testを行うとオシロでは下のような表示 になり、以下の処理が行なわれます。
 - 1. DUTの接続確認 3. 幅96nsのパルスのオーバーシュート、アンダーシュート電圧を測定
 - 2. トリガ設定 4. 規格値との比較







<u>Jitter testの試験内容</u>

- 伝送ジッタの原因には、デューティ・サイクル歪(DCD: Duty Cycle Distortion)やベースライ ン・ワンダなどがあります。スクランブルされたHALTライン状態(又はアイドル状態)にてPeak to Peak Jitterを測定し、1.4ns以内であることをチェックします。
- 3値信号であるためPositive側とNegative側の両方についてクロス・ポイントの幅のピーク値 を測定します。Positive, Negativeで大きい方の値にて判定します。
- 測定はHistogram法で行なわれ、18万~21万ポイント程度のHit数を得て、Peak to Peak の値が取られます。

<u>Jitter testの接続方法</u>

▶ Jitter testの接続はTemplate testと同様。Template Testの手順(2)、(3)参照。



8 Jitter test の手順(2)

- SelectメニューにてJitter を選択、Select Allは Parametric試験全てを行 ないます
- Polarity: BothはMLT3の
 Positive/Negative両方、
 PosはPositive側、Neglt
 Negative側を試験
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4



File Tests	Results Utilities	Help	TDSET3	<u>∞ x</u>
Select Configure Connect View Wfm	Source - Data Ch1 V	Configure: 100 Acquisition Bample Average # of Wfms 16 Mask	BASE-TX s Setup	Run Test Result Report Summary Detail
100-TX>Jitt	ter	Data>Ch1 Pol>	>Both	

<u>Jitter testの試験方法</u>



8 Jitter test の手順(3)

- Run Testを行うとオシロでは下のような表示 になり、以下の処理が行なわれます。
 - 1. DUTの接続確認 3. 信号の取得 5. P-Pジッタを測定 2. トリガ設定 4. クロスポイントに水平ヒストグラムを設定 6. 規格値との比較







9 Duty Cycle Distortion test の手順(1)

<u>Duty Cycle Distortion testの試験内容</u>

- デューティ・サイクル歪(DCD: Duty Cycle Distortion)の測定は 0-1-0-1-0-1-0-1のNRZビット・シーケンスにより生成された4つの連続したMLT-3トランジションがある信号で測定されます。
- 試験ではスクランブル・ランダム・シーケンス・パターンからでも上記のパターンを検索し、測定を行なうことができます。
- 各正負パルス(パルス幅16ns)の電圧の50%(+Vout/2、-Vout/2)におけるパルス・エッジの タイミングと理想的な16nsのタイミング・エッジとの偏差が±0.25nsを超えてはいけません。

<u>Duty Cycle Distortion testの接続方法</u>

 Duty Cycle Distortion testの接続はTemplate testと同様。Template Testの手順(2)、(3) 参照。



9 Duty Cycle Distortion test の手順(2)

- Selectメニューにて
 Distortionを選択、Select
 AllはParametric試験全て
 を行ないます
- Pattern: Randomはラン ダム・シーケンス・パター ンを使用(01010101パ ターンを検索)、0101は 0101繰り返しパターンを 使用します
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用しま せん。ノイズの影響が結 果に影響しなければ使用 できます
- Averages: 2-10,000 (Default:64)

<u>Duty Cycle Distortion testの試験方法</u>

File Tests	Results Utili	ties Help				TDSET3	∧ X
	Speed 7		<u>s</u>	Select: 100B	ASE-TX ——		
Salact		Parametric	Return Lo)ss			Dup Test
Jeleot	1000-T		— Tests —				null rest
		Template	Output Volt	Amp Sym	Select All		Result
Configure							Bonort
	100-TX	Rico Timo	Fall Time	D.E. Cum			- neport
Connect		Hise Time	Fail Fille	nir Syni			Summary
_	10 T			()	Pattern		Detail
View Wfm	10-1	Overshoot	Jitter	Distortion	Randon		Detall
			_				
100-TX>Dist	ortion		Data>Ch	1 Acq>Avg	Pat>Rand		





9 Duty Cycle Distortion test の手順(3)

- Run Testを行うとオシロでは下のような表示 になり、以下の処理が行なわれます。
 - 1. DUTの接続確認 3. デューティ・サイクル歪を計算
 - 2. トリガ設定 4. 規格値との比較



10 Return Loss test の手順(1)

<u>Return Loss testの試験内容</u>

- リターンロスはインピーダンスの不整合により発生する反射波の度合いを表します。この値が 大きいと反射が小さく、信号伝送品質が優れていることになります。リターンロスはVSWRと関 連した値となります。
- AOI (Active Output Interface : RJ45コネクタ~PHYの手前) に入射した信号に対して反射 する信号は以下の通りである必要があります。
- 2MHz ~ 30MHz: 16dB以上減衰すること
- 30MHz ~ 60MHz: 16 20*log(f/30) 以上減衰すること
- 60MHz ~ 80MHz: 10dB以上減衰すること
- AOIIに接続するケーブルの差動インピーダンスは100 Ω ±15% (85 Ω 、100 Ω 、115 Ω)で行うこと
- 負荷インピーダンスは抵抗性で、その位相角は測定周波数範囲において 3°未満であること
- Testに先立ちCalibrationを行う必要があります。(Receiver、Transmitterでそれぞれに)
- 試験はReceiverとTransmitterと両方行ないます。



10 Return Loss test の手順(2)

<u>Return Loss test (Calibration)の接続方法</u>

- J200とDUT、またはReturn Loss Calibration基板とを Short RJ45 cableで接続し ます(CAT5 cable)
- TC1のJ290, J291をAWGの CH1, CH2(/CH1)にそれぞ れ接続、AWGのMarker1を オシロのAUX INに接続しま す
- Transmitter側は下記をプ ローブ
- Test Pair A: P1(J240), P2(J230)
- Receiver側は下記をプロー
 ブ
- Test Pair B: P3(J241), P4(J231)



10 Return Loss test の手順(3)

File Tests	Results Utilities Help	TDSET3	₩ X
Select	Speed 1000-T	Select: 100BASE-TX	Run Test Result Report
Connect View Wfm	100-TX	▶ 	Summary Detail
100-1X>Tran	nsmitter Return Loss	P1>Ch1 P2>Ch2 Avg>100 Smooth>7	

- TDSのCドライブ、C:¥TekApplications¥TDSET3¥AWG Waveforms¥100BaseT Return Loss¥(AWG機種別フォルダ)から使用するWFMファイルをAWGにCopy
- ▶ AWGから信号を出力(Amplitude: 2Vpp, Clock:250MHzであることを確認)
- Selectメニューで100Base-T、Return LossタブよりReceiverまたはTransmitterを選択します。



10 Return Loss test の手順(4)



- ConnectメニューにてNew Calをクリック
- ▶ Return Loss Calibration基板のOPEN(J702)とTC1のJ200とをCAT5 cableで接続
- ▶ 右上図Openボタンをクリックします



10 Return Loss test の手順(5)

- Calibrationが完了 すると"Done"という 文字がOpenボタン の下に現れます
- 右図のような波形 がReturn Loss
 Open Calibrationの 結果として表示され ます



10 Return Loss test の手順(6)

- 次にReturn Loss Calibration基板の SHORT(J703)と TC1のJ200とを CAT5 cableで接続
- Connectメニューの Calibrationの中か らShortボタンをク リックします
- Calibrationが完了
 すると"Done"という
 文字がShortボタン
 の下に現れます
- 上記のような波形 がReturn Loss
 Short Calibrationの 結果として表示され ます





10 Return Loss test の手順(7)

- 次にReturn Loss Calibration基板の LOAD(J704)とTC1 のJ200とをCAT5 cableで接続
- Connectメニューの Calibrationの中か らLoadボタンをク リックします
- Calibrationが完了 すると"Done"という 文字がShortボタン の下に現れます
- 上記のような波形 がReturn Loss
 Load Calibrationの 結果として表示され ます
- 3つのCalibrationが 終了したらApply Calをクリックします

<u>Return Loss test の Calibration実施方法</u>



Tektronix•

10 Return Loss test の手順(8)

- Selectメニューにて Return Lossを選択
- Transmitter (Tx) / Receiver (Rx)
- ▶ Configureメニュー
- Sources Probe: P1/P2: Ch1-Ch4
- AWG Series: AWG4xx AWG2021 AWG5xx AWG6xx AWG7xx
- Load: 100Ω又は 85,100,115Ω
- #Averages: 100-10,000 (Default:100)
- Smooth(0-10) (Default:7) Return Loss波形を平滑化、 値は任意

P⊠H X File Tests Results Utilities Help TDSET3 Select: 100BASE-TX Speed Parametric Return Loss Select Run Test 1000-T Transmitter Receiver Result Configure Report 100-TX Connect Summary k 10-T Detail View Wfm 100-TX-->Transmitter Return Loss P1-->Ch1 P2-->Ch2 Avg-->100 Smooth-->7

<u>Return Loss testの試験方法</u>



Tektronix

10 Return Loss test の手順(9)

- Run Testを行なうとオシロでは 右のような表示になり、以下の 処理が行なわれます。
- Ref波形を上書きについてダイア ログ・ボックスが表示され、Yesを クリックします
- ▶ トリガ設定
- 波形を取り込み、リターンロスを 計算
- ▶ Ref波形にてリターンロスを表示
- AWGから信号を出力します。 (Noise波形、Amplitude: 2Vpp, Clock:250MHzを確認)
- Run Testを行うと右図のような 波形がオシロスコープで表示されます。上が典型的な Transmitterのリターンロス波形、 下がReceiverのリターンロス波 形。
- 表示される周波数帯域は0-80MHzで、85/100/115ohmのい ずれの波形においてもマスクに かかった場合、Failとなります。



Transmitterのリターンロス波形



Receiverのリターンロス波形

10 Return Loss test の手順(10)



11 Report Generatorの操作(1)



試験が終了して結果を保存する場合、上図のようにCSVファイル、又はTektronixの内部形式(.rpt)によるReportファイルにて保存することができます。

11 Report Generatorの操作(2)

▶ 内部形式(.rpt)のReportファイルをリッチ・テキスト・フォーマット(.rtf)のファイルに変換できます。

File	ile Tests Results Utilities Help					TDSET3	M X	rtfファイルはMS Word		
Г								で短生が中		
	Define Test Template	Define Report	t Layout	Generate Report			Bun Test	で補未が山木より。		
	SET3\ReportGenerator\Layouts\100TX.rpl				Open Look jn:	🔁 Reports		-	?× € ☆ ≣•	
	Generate Report	Print Repor	t	Load Report	Image: 1000 million Image: 1000 milli	Image: 1000T 12-27-2004 17-6-12.rpt Image: 1000T 3-25-2006 14-53-41.rpt Image: 1000T 3-25-2006 14-53-41.rpt Image: 1000T 8-4-2006 10-57-32.rpt Image: 1000T 8-4-2006 11-07-00.rpt Image: 1000T.rpt Image: 1000T.rpt Image: 1000T.rpt		100b-tx1.rpt 100T 100T_ReturnLoss_060213.rpt 100T 100TX 10-20-2005 7-16-19.rpt 100T 100TX 12-14-2004 13-42-7.rpt 100T 100TX 12-19-2006 10-17-36.rpt 100T		
Ready	,			tx.rpt	č	■1001X 3-5-2005 10-	·15-46.rpt [1] 1001			
4	¹ 100TX 12-19-2006 10-17-36.rpt - Report Viewer File Edit View Object Help Edit View Object Help Edit View Object Help Edit View Object Help				File <u>n</u> ame:	le <u>n</u> ame: 100TX 12-19-2006 10-17-36.rpt				
	Test Report for 100Base-TX Time: 10:17:35 Device ID : Not Available Device Description : Not Available Port ID : Not Available				Files of <u>typ</u>	be: Templa	ate (*.rgt), Layout	(*.rpl), Report (*.rpt)	Cancel	
						左上図 Gener	図Utilities. atorをクリ	メニューからF Jック	Report	
					▶	Generate Reportタブをクリック、Browse ボタンにてレポートを選択 ①②③				
	Te	Test Sp	Spec. Range	Measured Value	Б					
	AOI Template Fit the template			0.005 2 17	►	▶ 左凶Report ViewerのFileメニュー ▶ Export to RTFをクリック ④				
	Ready			Page 1 of 8 NU	M					

Tektronix[•]

12 TDSET3について

- 本資料はTDSET3のバージョン<u>V1.4.1</u>に基づいて作成されています。それよりも前のバージョンを使用する場合、メニューや設定に若干の違いがある場合があります。
- TDSET3のバージョンは最新のものをご使用下さい。最新バージョンは次のURLからダウン ロードできます。
- 1. <u>http://www2.tek.com/cmswpt/swfinder.lotr?va=1</u> Software and Firmware Finderの ページにてSearch by keywordの下の欄に「TDSET3」とキー入力し、Goボタンをクリック
- 2. Tektronix: Software > TDSET3 ETHERNET COMPLIANCE TEST SOFTWAREと検索された リンクをクリックし、飛び先のページでTDSET3のバージョンを確認します
- 3. Download Fileボタンをクリックします
- Enter your Email addressの下の欄にTek Profile登録で使用したメール・アドレスをキー入力 します
- 5. Yes, my password is:の横の欄にTek Profile登録で設定したパスワードをキー入力し、 Submitボタンをクリックするとダウンロードを開始します
- 6. Tek Profile登録が無い場合はNo, I need to create a profile.にチェックを入れ、メール・アド レスをキー入力し、SubmitボタンをクリックするとTek Profile登録のページにジャンプします

