TDSET3 10Base-T試験手順書

TSC資料 V1.2 2007年5月11日作成 2008年10月21日改訂

Tektronix[•]

目次

1.	Test信号について	3 page
2.	Template (Link Pulse) test の手順	5 page
3.	Template (MAU) test の手順	14 page
4.	Template (TP_IDL) test の手順	20 page
5.	Differential Voltage test の手順	26 page
6.	Harmonic test の手順	31 page
7.	Jitter test の手順	36 page
8.	Return Loss test の手順	42 page
9.	Common Mode Voltage test の手順	52 page
10.	Report Generatorの操作	56 page
11.	TDSET3のバージョンについて	58 page



1 Test信号について(1)

- ▶ 10Base-Tではデータはマンチェスタ符号に変換されます。
- マンチェスタ符号化する方法はクロックとデータとでEXNRを取ります。データが"1"ならば"01" と立ち上がる波形、データが"0"ならば"10"と立ち下がる波形になります。この符号化された データから容易にクロックが再生できるようになっています。
- Template (MAU) testではMAUから接続ケーブルの信号劣化を擬似的に実現するTwisted Pair Model (TPM)を通して出力される信号にてTestします。
- Template (Link Pulse) TestではNormal Link Pulse (NLP)、又はFirst Link Pulse (FLP: 33個のパルス列、奇数番目はクロック同期用、偶数番目はネゴシエーション用)を使用します。 TPMあり/なしの信号にてTest。
- Template (TP_IDL) Testではフレーム送信完了後、通信していないアイドル状態に移行する ためにフレームの終わりを示すために付加される信号を使用します。TPMあり/なしの信号に てTestします。
- FPMのあり/なし、Load(LOAD1、LOAD2、LOAD3:100Ω)の選択はTest Fixtureで行います。
- TPMありの場合、信号の振幅は5~6Vppとなります。差動プローブの動作電圧範囲に要注意です。







1 Test信号について(2)

▶ Test信号の種類としてはマンチェスタ符号化擬似ランダム・シーケンス信号、マンチェスタ符号化されたAll "1"またはAll "0"信号、リンク・パルス信号の3種類があります。

▶ Test信号の出力方法としては次の2つの方法があります

1. <u>ポート・レジスタを設定する</u>

シリコン・ベンダーから入手できる特殊なソフトウェアを使用してポート・レジスタにアクセスし、 スクランブル・パターンを伝送するように設定します。ポート・レジスタへのアクセスの詳細に ついては、シリコン・ベンダーにお問い合わせください。

2. <u>PCにパターン・ゼネレータ・ソフトウェアをインストールする</u>

DUTがPCのネットワーク・カードであるときにはLANSleuthなどのパターン・ゼネレータ・ソフト ウェアをインストールしたPCにより出力することができます。この場合、10Mbpsのリンク・パー トナーが必要となります。



2 Template (Link Pulse) test の手順(1)

<u>Template (Link Pulse) testの試験内容</u>

- 通信速度や通信モードの違うネットワーク環境の中で、機器間の通信速度、通信モードを自動的に決定するオート・ネゴシエーションを実施するため、機器から送信されるパルスがLink Pulseです。
- Link PulseにはNormal Link Pulse (NLP)とFast Link Pulse (FLP)があり、NLPは10Base-Tデバイス専用、FLPは10/100Base-Tオート・ネゴシエーション・デバイス用です。
- NLPは8~24ms間隔のパルス、FLPは8~24ms間隔のバースト(パルス列)で、2msのバースト幅の中に17のクロック・パルスと16bitのデータが含まれています。バーストの中のパルスの間隔は62.5us±7usです。
- Link Pulse Timing Testではリンク・パルス、またはリンク・パルスのバーストが16±8msの間 隔で出力されているかをTestします。
- Link Pulse Template TestではNLP、FLPのいずれも同一のマスクで3つのTest Load、TPMの 有り/無しの条件でTestします。



・・・Link Pulse波形の一例



2 Template (Link Pulse) test の手順(2)



Test FixtureのJ850/J920に差動プローブを接続します。+側端子を▲のシルク・スクリーンのある側に接続します。また、LOAD1 / LOAD2 / LOAD3(100Ω)をジャンパーにてショートします。

2 Template (Link Pulse) test の手順(3)

- Selectメニューにて TemplateタブからLink Pulseを選択
- LOADとTPMあり(w/)、 TPMなし(w/o)
- Configureメニューの 設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用 しません。ノイズの影 響が結果に影響しなけ れば使用できます
- Average: 2-10,000 (Default:16)
- Mask Selection: Both (又はHead / Tail)
- Sequence: Normal (NLP) / Fast (FLP)
- Test Options: Both / Template Only / Timing Only





2 Template (Link Pulse) test の手順(4)



- Connectボタンを押すと上図の表示になります。
- Helpボタンを押すと接続方法(前述接続方法1)、又はDUTからのテスト信号についての 説明がOnline Helpにて表示されます。



2 Template (Link Pulse) test の手順(5)



- View Wfmボタンを押すとLink Pulseの波形が表示されます。この波形がオシロで表示される波形と同じかどうか確認します。
- ▶ 波形が正しく表示されたらRun Testボタンを押し、Testを始めます。



2 Template (Link Pulse) test の手順(6)

- Run Test ボタンをクリックすると以下の 処理が行なわれます。
- DUTが接続され、有効な信号が取れているかをチェックします。NGの場合、下のようなダイアログ・ボックスが表示されます。



- 2. トリガの設定を行います。
- Link Timing Testでは50個のリンクパル スをFastFrameにて取り込み、パルス間 隔の平均を取ります。(右上図)
- Link Template Testでは8BTまでの部分 をTestするHead(右中央)と4BTから 44BTまでの部分をTestするTail(右下図) とがあり、TestではMask Selectionにより Both(両方)、Head、Tailが選択できます。







2 Template (Link Pulse) test の手順(7)

- 4. マスク・テストにてPass/Failの判定 を行ないます。
- 液形がマスクにかかってしまう場合、Template user controlにて手動で波形位置を調整することが可能です。(Horizontal Position, Vertical Position使用)
- 波形がMaskにうまくフィットしたら OKを押します。







2 Template (Link Pulse) test の手順(8)

Result Detailsボタン(下左)を押すと詳細な測定結果が表示されます(下右)。





2 Template (Link Pulse) test の手順(9)





3 Template (MAU) test の手順(1)

<u>Template (MAU) testの試験内容</u>

- 10Base-TにおいてPhysical Medium Attachment (PMA) とMedium Dependent Interface (MDI) とを合わせてMedium Attachment Unit (MAU) と呼びます。
- EUTのテスト・ポート(MAU)から最小でも511bitの擬似ランダム・ビット・シーケンスをマンチェ スタ符号化した信号を出力します。
- Twisted Pair Model (TPM)を通して、100Ωにて終端された信号をエッジ・トリガにて取り込み ます。PolarityがPositiveならば、立上りエッジ、Negativeならば立下りエッジです。
- マスクの公差として10%まで許容しています。マスクのスケールとしてNormal、0.9、1.1の3つから選ぶことができます。



Polarity: Positive

Polarity: Negative



3 Template (MAU) test の手順(2)



- Link Partnerを使用しない場合はJ2をジャンパーにてショートします。(J2の無いTest Fixture ではそのまま先に進みます)
- ► Test FixtureのJ920に差動プローブを接続します。+側端子を▲のシルク・スクリーンのある 側に接続します。
- ► LOAD3(100Ω)をジャンパーにてショートします。

3 Template (MAU) test の手順(3)

- Selectメニューにて TemplateタブからMAU を選択
- Polarity: Both / Normal (Positive) / Inverted (Negative)
- Configureメニューの設 定
- Source Data: Ch1-Ch4
- MAU Type: Internal / External
- MAU Scale: Normal / 0.9 / 1.1

MAUがAttachment Unit Interface (AUI: 同軸ケーブ ルや回路内部)で機器内で 接続している場合は Internal、MAUが機器の外 部にあり、AUIで接続してい る場合はExternalを選択し ます。最近ではInternalが 一般的です。

<u>Template (MAU) testの試験方法</u>





3 Template (MAU) test の手順(4)



- View Wfmボタンを押すと上図のような波形が表示されます。この波形がオシロで表示される波形と同じかどうか確認します。
- ▶ 波形が正しく表示されたらRun Testボタンを押し、Testを始めます。



3 Template (MAU) test の手順(5)

- Run Test ボタンをクリックすると以下の 処理が行なわれます。
- DUTが接続され、有効な信号が取れているかをチェックします。NGの場合、下のようなダイアログ・ボックスが表示されます。



2. トリガの設定を行います。



Polarity: Positive



Polarity: Negative



3 Template (MAU) test の手順(6)

- 3. マスク・テストにてPass/Failの判定 を行ないます。
- 2. 波形がマスクにかかってしまう場合、Template user controlにて手動で波形位置を調整することが可能です。(Horizontal Position, Vertical Position使用)
- 波形がMaskにうまくフィットしたら OKを押します。







4 Template (TP_IDL) test の手順(1)

<u>Template (TP_IDL) testの試験内容</u>

- 10Base-Tにおいて全てのパケット(フレーム)の終わりにはSOI(Start of Idle)パルスが挿入 されます。
- SOIパルス波形が-50mVよりも低くなった後は+50mVを越えることはできず、マスクにも反映 されています。



Start of TP_IDL(SOI)パルスの例



4 Template (TP_IDL) test の手順(2)



Test FixtureのJ850/J920に差動プローブを接続します。+側端子を▲のシルク・スクリーンのある 側に接続します。また、LOAD1 / LOAD2 / LOAD3(100Ω:IEEE802.3, 2002版からオプション)を ジャンパーにてショートします。

4 Template (TP_IDL) test の手順(3)

- Selectメニューにて Templateタブから TP_IDLを選択
- LOADとTPMあり(w/)、 TPMなし(w/o) 100 Ω のLOADはオプション
- Configureメニューの 設定
- Source Data: Ch1-Ch4
- Sample: 通常は使用 しません。ノイズの影 響が結果に影響しなけ れば使用できます
- Average: 2-10,000 (Default:16)
- Mask Selection: Both/ Head(~8BT)/ Tail(6BT~48BT)

<u>Template (TP_IDL) testの試験方法</u>





4 Template (TP_IDL) test の手順(4)



- View Wfmボタンを押すとStart of TP_IDL(SOI)Pulseの波形が表示されます。この波形が オシロで表示される波形と同じかどうか確認します。
- ▶ 波形が表示されたらRun Testボタンを押し、Testを始めます。



4 Template (TP_IDL) test の手順(5)

- Run Test ボタンをクリックすると以下の 処理が行なわれます。
- DUTが接続され、有効な信号が取れているかをチェックします。NGの場合、下のようなダイアログ・ボックスが表示されます。



- 2. トリガの設定を行います。
- Link Template Testでは8BTまでの部分 をTestするHead(右上図)と4BTから 44BTまでの部分をTestするTail(右下図) とがあり、TestではMask Selectionにより Both(両方)、Head、Tailが選択できます。







4 Template (TP_IDL) test の手順(6)

- 4. マスク・テストにてPass/Failの判定 を行ないます。
- 液形がマスクにかかってしまう場合、Template user controlにて手動で波形位置を調整することが可能です。(Horizontal Position, Vertical Position使用)
- 波形がMaskにうまくフィットしたら OKを押します。







5 Differential Voltage test の手順(1)

<u>Differential Voltage testの試験内容</u>

- ▶ すべてのデータ・シーケンスの中で信号出力の100Ω終端におけるピーク差動電圧が2.2V から2.8Vまでの間に入っているかどうかを確認します。
- ▶ Positive側: +2.2V ~ +2.8V、 Negative側: -2.2V ~ -2.8V
- データ・パケットのバースト周期が長すぎると測定をFailすることがあります。16ms以内位が 目安です。

5 Differential Voltage test の手順(2)

<u>Differential Voltage testの接続方法</u>

- Link Partnerを使用しない場合はJ1を ジャンパーにてショートします。(J1の 無いTest Fixtureではそのまま先に進 みます)
- ► Test FixtureのJ850に差動プローブを 接続します。+側端子を▲のシルク・ スクリーンのある側に接続します。
- ► LOAD3(100Ω)をジャンパーにて ショートします。





5 Differential Voltage test の手順(3)

- Selectメニューにて ParametricタブよりDiff Voltを選択
- Peak: MaxはPeak値の Max値のみで試験、Max-MinはMax値とMin値で試 験します(規格の要求からするとMax-Minで行なう のが正しいといえます)
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4

<u>Differential Voltage testの試験方法</u>

File Tests	Results Utilit	ties Help				TDSET3	₩ X
Select Configure Connect View Wfm	Speed	Template Jitter With Cable (TPM) w/o Cable (TPM)	Sel	ect: 10BASE-T Return Loss Diff Volt Harmonic	CM Voltage Peak Max ▼		Result Result Report Summary Detail
10-T>Diff V	olt>Min and N	Max Peaks	Data>Ch1				

File Tests	Results Utilities Help		TDSET3	Mar X
Select Configure Connect View Wfm	Source Data Ch1 V	Configure: 10BASE-T Acquisition # of Wfms 16 Mask Setup		Run Test Result Report Summary Detail
10-T>Diff V	olt>Max Peak	Data>Ch1		



5 Differential Voltage test の手順(4)



- View Wfmボタンを押すとStart of TP_IDL(SOI)Pulseの波形が表示されます。この波形が オシロで表示される波形と同じかどうか確認します。
- ▶ 波形が表示されたらRun Testボタンを押し、Testを始めます。



5 Differential Voltage test の手順(5)

- ▶ Run Testを行うとオシロでは以下の処理が行なわれます。
 - 1. DUTの接続確認 3. 波形の最大、最小電圧を測定
 - 2. 水平軸/垂直軸スケール、トリガ設定 4. 規格値との比較

File Issa Results (billies the) File File File File File File File File <	File	Ed	it Vertic	al Horiz/Acq	Trig	Display	Cursors	Measure	Mask	Math	MyScope	Analyze	Utilities	Help	T		DPO	07104	Tek	i 📃	X
Image: Select of the selection of the selec			· · ·						-	· ·			-		-	 · ·			-		
Image: Solution of the second seco																					∱.
Image: Solution of the second seco													an Angaran Angaran				ginaro T		ng transferige Sta		
CC 800mV/div 500 Pwr1.0C Image: Construction of the state of the sta									-	· · ·			-		-	 					
Eile Lests Result Litities Help TOSET3 Result File Select Result Select Result Select Result Result <td< th=""><th></th><th>C1</th><th>900mV 🜔</th><th>div</th><th>50Ω</th><th>B_W:1.0G</th><th></th><th></th><th></th><th></th><th></th><th></th><th>A Co Trig B Co Hor</th><th>Diy: 29 Diy: 29 ∫ 30- z Diy: 2</th><th>ı .6ns 4mV 20.0μs</th><th>10.0 Stop 31 a Apri</th><th>µs 1, oped cqs il 27, 2</th><th>,000.0</th><th>MS/s</th><th>1.0n: RL:10 17</th><th>s/pt)k ::16:03</th></td<>		C1	900mV 🜔	div	50Ω	B _W :1.0G							A Co Trig B Co Hor	Diy: 29 Diy: 29 ∫ 30- z Diy: 2	ı .6ns 4mV 20.0μs	10.0 Stop 31 a Apri	µs 1, oped cqs il 27, 2	,000.0	MS/s	1.0n: RL:10 17	s/pt)k ::16:03
Select Result Details: 10BASE-T Select Description Spec Range Measured Yalue Pos Peak Dirf Voltage 2.2V to 2.8V 2.36V to 2.42V Poss/Fail Remarks Flash Hits Flash Hits Show Seg Show Seg Uww Wim Close	Eile	File Tests Results Utilities Help TDSET3 3.3 and X																			
			ts <u>R</u> esult:	<u>U</u> tilities <u>H</u> e	lp													TI	DSET	3 3.0.3	₩ X



6 Harmonic test の手順(1)

<u>Harmonic testの試験内容</u>

- ▶ すべて"1"またはすべて"0"のマンチェスタ符号化信号出力の100Ω終端における高調波が 基本波に対して27dB以下であることを確認します。
- 24次の高調波(240MHz)まで測定します。
- データ・パケットのバースト周期が長すぎると測定をFailすることがあります。16ms以内位が 目安です。

6 Harmonic test の手順(2)

<u>Harmonic testの接続方法</u>

- Link Partnerを使用しない場合はJ1を ジャンパーにてショートします。(J1の 無いTest Fixtureではそのまま先に進 みます)
- ► Test FixtureのJ850に差動プローブを 接続します。+側端子を▲のシルク・ スクリーンのある側に接続します。
- ► LOAD3(100Ω)をジャンパーにて ショートします。



Tektronix Oscilloscope

6 Harmonic test の手順(3)

- Selectメニューにて Parametricタブより Harmonicを選択
- Configureメニューの設定
- Source Data: Ch1-Ch4
- Output: Math1 Math4
- Averages: 2 1000000 (Default: 48)
- Time/Scale: 1us / 10us

パケットの長さに応じて選 択します。パケット長が 100us未満ならば1usを、 100us以上ならば10usを 選択してください。

22 X File Tests Results Utilities Help TDSET3 Select: 10BASE-T Speed Parametric Return Loss CM Voltage Template Select Run Test 1000-T Jitter Result Configure With Cable (TPM) Diff Volt Report -100-TX Connect Summary w/o Cable (TPM) Harmonic 10-T Detail View Wfm 10-T-->Harmonic Data-->Ch1 Output-->Math1

Harmonic testの試験方法





6 Harmonic test の手順(4)



- View Wfmボタンを押すとStart of TP_IDL(SOI)Pulseの波形が表示されます。この波形が オシロで表示される波形と同じかどうか確認します。
- ▶ 波形が表示されたらRun Testボタンを押し、Testを始めます。



6 Harmonic test の手順(5)

- ▶ Run Testを行うとオシロでは以下の処理が行なわれます。
 - 1. DUTの接続確認
 - 2. 水平軸/垂直軸スケール、トリガ設定
- 指定した時間だけ波形を取り込み、Math: Avg(SpectralMag(ChX))の計算を行ないます
 規格値との比較



7 Jitter test の手順(1)

<u>Jitter testの試験内容</u>

- ▶ Jitter testはDO(Data Out)回路にて発生したジッタをTD(Transmit Data, 差動信号)回路、 TPM(Twisted Pair Model)を通して100Ωで終端した場所で測定、更にTPMを通さず、TD回 路を直接100Ωで終端した場所でも測定します。
- EUTのテスト・ポート(MAU)から最小でも511bitの擬似ランダム・ビット・シーケンスをマンチェ スタ符号化した信号を出力します。
- Twisted Pair Model (TPM)を通して、100Ωにて終端された信号をパルス幅トリガにて取り込みます。トリガ・ポイントでの測定(Normal)、トリガ・ポイントから800ns後(8BT)、850ns後(8.5BT)のジッタをヒストグラム法にて測定します。
- 0.5BTにおけるジッタ、1BTにおけるジッタがInternal MAUの場合、±5.5ns、External MAUの 場合、±3.5nsの範囲に入っていなくても不適合ではありません。

MAU Type	External		Internal			
TPM	なし	あり	なし	あり		
Normal	<16ns (±8ns)	<7ns (±3.5ns)	<16ns (±8ns)	<11ns (±5.5ns)		
8BT	<32ns (±16ns)	<14ns (±7ns)	<40ns (±20ns)	<22ns (±11ns)		
8.5BT	<32ns (±16ns)	<14ns (±7ns)	<40ns (±20ns)	<22ns (±11ns)		

<u>Jitter Test スペック</u>



7 Jitter test の手順(2)



Test FixtureのJ850/J920に差動プローブを接続します。+側端子を▲のシルク・スクリーンのある 側に接続します。また、LOAD3(100Ω)をジャンパーにてショートします。

7 Jitter test の手順(3)

- Selectメニューにて ParametricタブよりJitter With Cable (TPMあり) 又 はw/o Cable (TPMなし) を選択
- Time Interval: Normal / 8BT / 8.5BT / All (Default: All)
- ▶ Configureメニューの設定
- Source Data: Ch1-Ch4
- MAU Type: Internal / External (Default: Internal)

<u>Jitter testの試験方法</u>

File Tests Results Utilities Help		TDSET3	🔁 X
Speed	Select: 10BASE-T		
Select Parametr	ic Return Loss CM Voltage		Bun Test
1000-T Jitter			Hun rest
Configure	Diff Volt		Result
			- Report -
Connect who calls (TDM)			Summary
wo Cable (IPM)	Harmonic		
View Wfm 10-T			Detail
10-T>Jitter>With Cable>All Data>Ch	1 MAU Type>Int		





7 Jitter test の手順(4)

- View Wfmボタンを押すと下のような波形が表示されます。この波形がオシロで表示される波形と同じかどうか確認します。
- ▶ 波形が表示されたらRun Testボタンを押し、Testを始めます。





TPMあり



7 Jitter test の手順(5)

▶ Run Testを行うとオシロでは以下の処理が行なわれます。

- 1. DUTの接続確認
- 2. 水平軸/垂直軸スケール、トリガ設定
- 3. 波形のエッジを表示
- 4. ゼロ・クロスの位置に水平ヒストグラムを配置
- 5. 約15秒間信号をアクイジション
- 6. ヒストグラムのPeak-Peakを測定
- 7. 規格値との比較
- ▶ Testの途中に右図のようなダイアログが表示されます。
- ▶ 同様な波形が表示されたらOKボタンを押します。
- もしもTestの途中で" Unable to find crossover."という エラー(E413)が発生してTestが中止された場合、ダイ アログが表示されている間にオシロスコープのトリガ・ ホールド・オフを調整してください。
- 各Testの終わりには次のページのような波形が表示されています。



TPMあり





7 Jitter test の手順(6)





8 Return Loss test の手順(1)

<u>Return Loss testの試験内容</u>

- リターンロスはインピーダンスの不整合により発生する反射波の度合いを表します。この値が 大きいと反射が小さく、信号伝送品質が優れていることになります。リターンロスはVSWRと関 連した値となります。
- TD/RD回路(Transmit Data / Receive Data) に入射した信号に対して反射する信号は以下の通りである必要があります。
- 5.0MHz ~ 10MHz: 15dB以上減衰すること
- ▶ リターンロスはMAUが動作中(TD回路においてはTP_IDLを送信中)でも仕様を満足すること
- 接続するケーブルの差動インピーダンスは85Ω、100Ω、111Ω)で行うこと
- Testに先立ちCalibrationを行う必要があります。(Receiver、Transmitterでそれぞれに)
- ▶ 試験はReceiverとTransmitterと両方行ないます。



8 Return Loss test の手順(2)

<u>Return Loss test (Calibration) の接続方法</u>

- J200とDUT、またはReturn Loss Calibration基板とを Short RJ45 cableで接続し ます (CAT5 cable)
- TC1のJ290, J291をAWGの CH1, CH2(/CH1)にそれぞ れ接続、AWGのMarker1を オシロのAUX INに接続しま す
- Transmitter側は下記をプ ローブ
- Test Pair A: P1(J240), P2(J230)
- Receiver側は下記をプロー
 ブ
- Test Pair B: P3(J241), P4(J231)





8 Return Loss test の手順(3)

File Tests	Results Utilities He	lp		TDSET3	M X
		Con	figure: 10BASE-T ————		
Palaat	Sou	rces			Dur Test
Select	Probe:P1	Probe:P2	AWG Series Load		Run Test
Configure	Ch1 🔻	Ch2 🔻	Select ▼ 85,100,111Ω▼		Result
					- Report -
Connect			[# Averages] [Smooth(0-10)		Summary
View Wfm			100		Detail
10-T>Transn	nitter Return Loss	P1>C	h1 P2>Ch2 Avg>100 Smooth>7		

- TDSのCドライブ、C:¥TekApplications¥TDSET3¥AWG Waveforms¥10BaseT Return Loss¥(AWG機 種別フォルダ)から使用するWFMファイルをAWGにCopy
- ▶ AWGから信号を出力(Amplitude: 2Vpp, Clock:250MHzであることを確認)
- Selectメニューで10Base-T、Return LossタブよりReceiverまたはTransmitterを選択します。
- ▶ Configureメニューで接続するプローブのチャンネルを指定します(上図)



8 Return Loss test の手順(4)

<u>Eile T</u> ests <u>R</u> esults <u>U</u> tilities <u>H</u> elp	TDSET3	<u>™ X</u>
Connect: Return L Select Configure Configure Connect	Help Help Help Help Apply Cal	Run Test Result Report Summary Detail
10-T>Transmitter Return Loss	P1>Ch1 P2>Ch2 Avg>100 Smooth>7	

- ConnectメニューにてNew Calをクリック(Open、Short、Load、Apply Calが有効になります)
- ▶ Return Loss Calibration基板のOPEN(J702)とTC1のJ200とをCAT5 cableで接続
- ▶ 右上図Openボタンをクリックします



8 Return Loss test の手順(5)

- Calibrationが完了 すると"Done"という 文字がOpenボタン の下に現れます
- 右図のような波形 がReturn Loss
 Open Calibrationの 結果として表示され ます





8 Return Loss test の手順(6)

- 次にReturn Loss Calibration基板の SHORT(J703)と TC1のJ200とを CAT5 cableで接続
- Connectメニューの Calibrationの中か らShortボタンをク リックします
- Calibrationが完了 すると"Done"という 文字がShortボタン の下に現れます
- 上記のような波形 がReturn Loss
 Short Calibrationの 結果として表示され ます

File Edit Vertical Horiz/Acq. Utilities Help Trig Display Cursors Measure Masks Math 2000 Acqs Tek Stopped Single Seq 09 May 07 16:21:55 Buttons R1+ M 10.0µs 125MS/s 8.0ns/pt A Aux 7 525mY 1.25MHz Ref1 10.0dB File Tests Results Utilities Help TDSET3 MA X Calibration -Connect: Return Loss Connect to each port and press the 1. Configure and connect Select **Run Test** corresponding button. Then press Apply Tektronix AWG to the test Help Cal button. fixture. Result Configure New Cal 2. Calibrate (required each - Report time a twisted pair is tested) Load Open Short Connect Summary 3. Connect DUT to test Help fixture. Done Done Detail 4. Click "Run Test" button. Apply Cal View Wfm 10-T-->Transmitter Return Loss P1-->Ch1 P2-->Ch2 Avg-->2000 Smooth-->7



8 Return Loss test の手順(7)

- 次にReturn Loss Calibration基板の LOAD(J704)とTC1 のJ200とをCAT5 cableで接続
- Connectメニューの Calibrationの中か らLoadボタンをク リックします
- Calibrationが完了 すると"Done"という 文字がShortボタン の下に現れます
- 上記のような波形 がReturn Loss
 Load Calibrationの 結果として表示され ます
- 3つのCalibrationが 終了したらApply Calをクリックします





8 Return Loss test の手順(8)

- Selectメニューにて Return Lossを選択
- Transmitter (Tx) / Receiver (Rx)
- ▶ Configureメニュー
- Sources Probe: P1/P2: Ch1-Ch4
- AWG Series: AWG4xx AWG2021 AWG5xx AWG6xx AWG7xx
- Load: 100 Ω 又は 85,100,111 Ω
- #Averages: 100-10,000 (Default:100)
- Smooth(0-10) (Default:7) Return Loss波形を平滑化、 値は任意

<u>Return Loss testの試験方法</u>

File Tests Results Utilities Help		TDSET3	ø≱ X
Select Configure 1000-T 1000-T Transmitter 100-TX View Wfm 10-T	Select: 10BASE-T Parametric Return Loss CM Voltage		Run Test Result Report Summary Detail
0-T>Receiver Return Loss	P3>Ch1 P4>Ch2 Avg>100 Smooth>7		





8 Return Loss test の手順(9)

- Run Testを行なうとオシロでは 右のような表示になり、以下の 処理が行なわれます。
- Ref波形を上書きについてダイア ログ・ボックスが表示され、Yesを クリックします
- トリガ設定
- 波形を取り込み、リターンロスを 計算
- Ref波形にてリターンロスを表示
- AWGから信号を出力します。 (Noise波形、Amplitude: 2Vpp, Clock:250MHzを確認)
- Run Testを行うと右図のような 波形がオシロスコープで表示されます。上が典型的な Transmitterのリターンロス波形、 下がReceiverのリターンロス波形。
- 表示される周波数帯域は0-12.45MHzで、85/100/1110hm のいずれの波形においてもマス クにかかった場合、Failとなりま す。



Transmitterのリターンロス波形



Receiverのリターンロス波形



8 Return Loss test の手順(10)





9 Common Mode (CM) Voltage test の手順(1)

<u>Common Mode Voltage testの試験内容</u>

- ▶ 擬似ランダムノイズ信号をDUTから出力させてTestします。
- ► TD回路の差動出力をそれぞれ47.5 Ωで終端し、その中点を49.9 Ω(50 Ω)で終端、中点の電 圧(コモンモード電圧)をオシロスコープにて直接測定します。プローブは使用しません。オシ ロスコープ本体の入力インピーダンスは1MΩです。
- テストフィクスチャTC4では47.5Ωの終端抵抗のペアが4つのTest Pair A, B, C, Dの分だけあり、そのうちA(Transmitter)についてTestします。
- HistogramのPk-Pk測定により波形のpk-pkの値が測定され、50mV未満であることがチェック されます。

9 Common Mode (CM) Voltage test の手順(2)

<u>Common Mode Voltage testの接続方法</u>

- ▶ DUTから擬似ランダム信号を出力
- ▶ TC4のJ500にDUTのTest portを接続
- ▶ BNCケーブルをJ400とオシロスコープの 測定チャンネルに接続
- ▶ J420をJumperにてショート



9 Common Mode (CM) Voltage test の手順(3)

- SelectメニューにてCM Voltageを選択
- ▶ Configureメニュー
- Source Data: Ch1-Ch4
- ▶ #Averages: 64 (固定)

<u>Common Mode Voltage testの試験方法</u>

File Tests	Results Utiliti	ies Help				TDSET3	M X
	_ Speed ┐┌		Sel	ect: 10BASE-T			
Select		Template	Parametric	Return Loss	CM Voltage		Pun Teet
Ocicot	1000-T						- Hull Test
Configure		CM Voltage					Result
Conrigure							Benort
	100-TX						Tieport
Connect							Summary
· ·	10-T						Detail
View Wfm					N		
10-1>CM V	oitage		jData>Ch1				





9 Common Mode (CM) Voltage test の手順(4)



▶ Run Testを行うと上図のような波形がオシロスコープで表示されます。



10 Report Generatorの操作(1)



試験が終了して結果を保存する場合、上図のようにCSVファイル、又はTektronixの内部形式(.rpt)によるReportファイルにて保存することができます。

10 Report Generatorの操作(2)

▶ 内部形式(.rpt)のReportファイルをリッチ・テキスト・フォーマット(.rtf)のファイルに変換できます。

File	Tests Results Utilities Help	TDSET3 1 型X rtfファイルはMS Word
Г	Report Generator	
	Define Test Template Define Report Layout Generate Report	
	SET 3\Report Generator\Layouts\100TX.rpl	Open ?X Look in: Reports • E 🕆 🖽 •
	Generate Report Print Report Load Report	Image: Second state sta
Ready	/	EI 100b-tx.rpt EI 100TX 3-5-2005 10-15-46.rpt EI 100T
4	100TX 12-19-2006 10-17-36.rpt - Report Yiewer File Edit Yiew Object Help 2 ■ X 軸 電 2 ■ 電 語 語 語 編 A L ④ ● 詳 詞 辨 描 田 I 団	Image: Size: 1.48 MB Size: 1.48 MB File name: 100TX 12-19-2006 10-17-36.rpt Image: Open Files of type: Template (*.rgt), Layout (*.rpl), Report (*.rpt) Cancel
	Test Report for 100Base-TX Time: 10:17:35 Device ID : Not Available Description : Not Available	 左上図UtilitiesメニューからReport Generatorをクリック
	Port ID : Not Available Test Spec. Range Measured Value	 Generate Reportタブをクリック、Browse… ボタンにてレポートを選択 ①②③
	AOI Template Fit the template	▲ 左図Report ViewerのFileメニューから Export to RTFをクリック ④
	Ready Page 1 of 8 NUM	



11 TDSET3について

- 本資料はTDSET3のバージョン<u>V3.0.3 build6</u>に基づいて作成されています。それよりも前の バージョンを使用する場合、メニューや設定に若干の違いがある場合があります。
- TDSET3のバージョンは最新のものをご使用下さい。最新バージョンは次のURLからダウン ロードできます。
- 1. <u>http://www2.tek.com/cmswpt/swfinder.lotr?va=1</u> Software and Firmware Finderの ページにてSearch by keywordの下の欄に「TDSET3」とキー入力し、Goボタンをクリック
- 2. Tektronix: Software > TDSET3 ETHERNET COMPLIANCE TEST SOFTWAREと検索された リンクをクリックし、飛び先のページでTDSET3のバージョンを確認します
- 3. Download Fileボタンをクリックします
- 4. Enter your Email addressの下の欄にTek Profile登録で使用したメール・アドレスをキー入力 します
- 5. Yes, my password is:の横の欄にTek Profile登録で設定したパスワードをキー入力し、 Submitボタンをクリックするとダウンロードを開始します
- 6. Tek Profile登録が無い場合はNo, I need to create a profile.にチェックを入れ、メール・アド レスをキー入力し、SubmitボタンをクリックするとTek Profile登録のページにジャンプします

