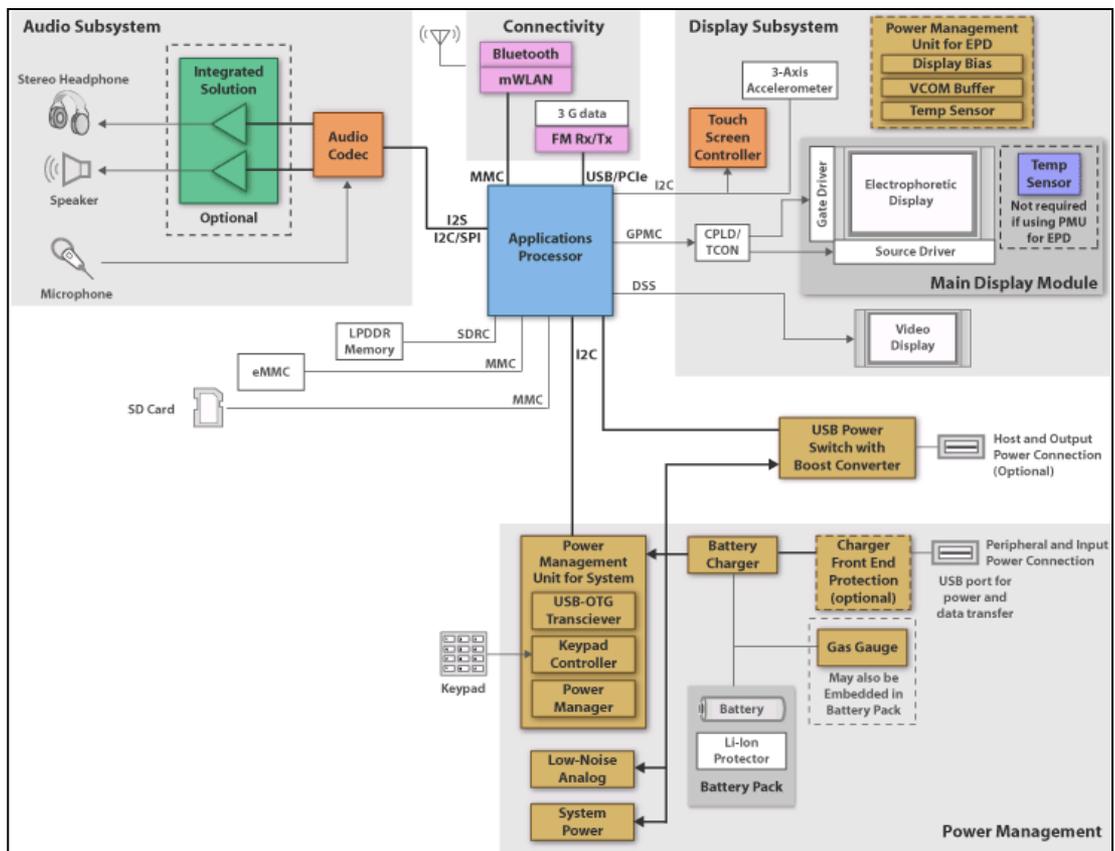




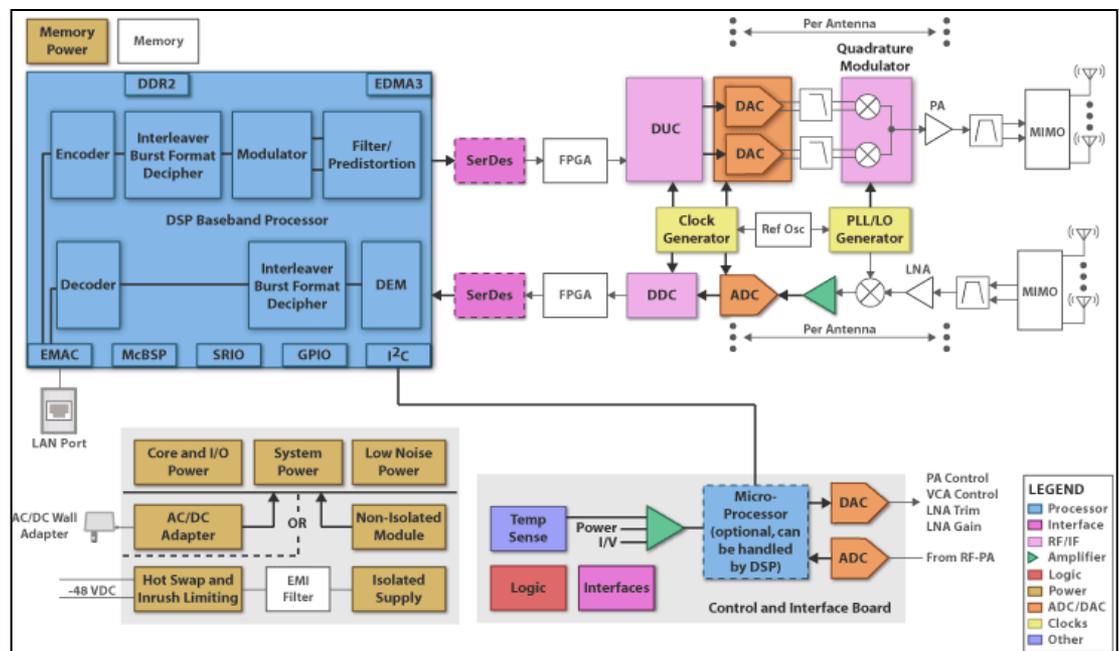
# 嵌入式系统——消费电子——电子书阅读器



- 串行总线
  - USB2.0
  - Ethernet
  - I2C & I2S
  - SPI
  - DDR & LPDDR
  - SDIO & MMC
  - PCIe
  - TCON (LVDS/DP)
- ADC/DAC/Codec编解码器
- Tx/Rx & WLAN
- 电池与开关电源管理

德州仪器——电子书阅读器的参考设计：<http://focus.ti.com/docs/solution/folders/print/697.html>

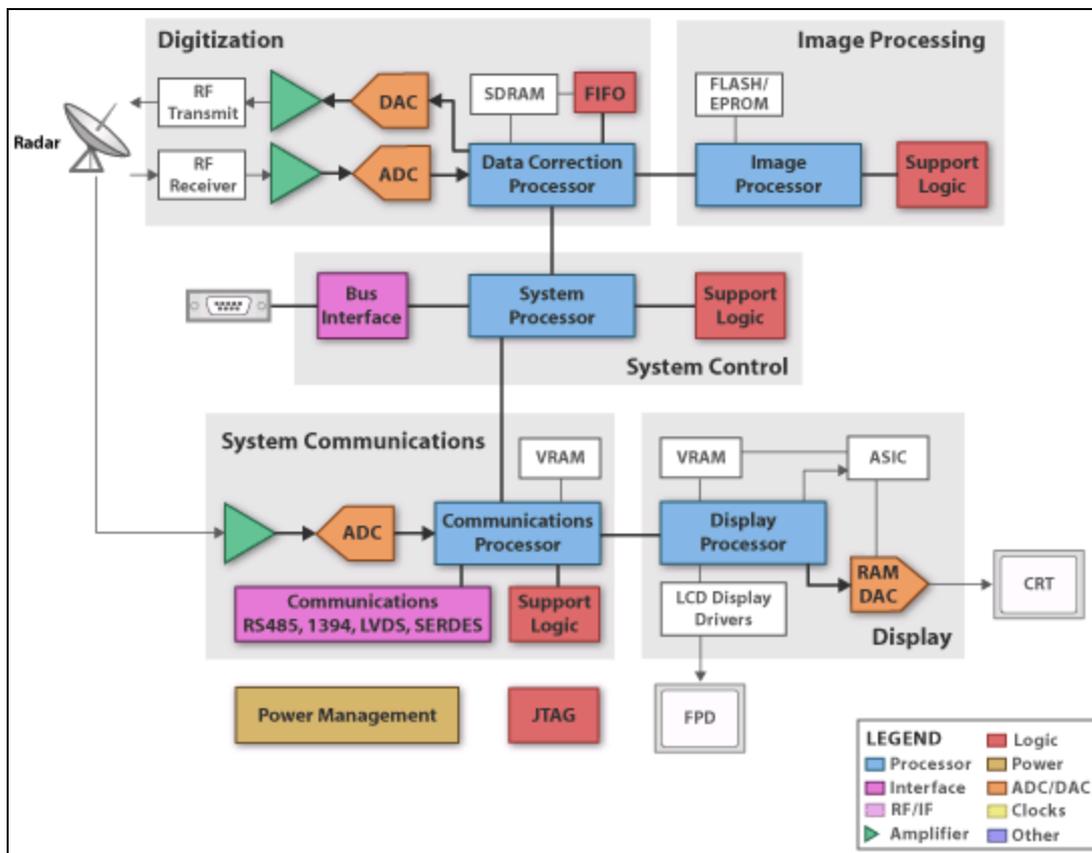
# 嵌入式系统——通讯——TETRA基站



德州仪器——TETRA基站的参考设计: <http://focus.ti.com/docs/solution/folders/print/515.html>

- 串行总线
  - Ethernet LAN
  - I2C
  - DDR2
- 串、并处理 SerDes
- ADC/DAC/Codec编解码器
- FPGA与DSP
- 调制器与MIMO收发
- 模拟器件与信号: 晶振, LNA/PA, 功率I/V, 温度感应
- AC/DC 开关电源

# 嵌入式系统——国家研究项目——雷达与声纳



- 串行总线
  - RS485
  - 1394
  - DDR SDRAM
- LVDS并行总线
- 串、并处理 SerDes
- ADC与DAC
- ASIC或FPGA
- 调制器、RF或微波收发
- AC/DC 开关电源

德州仪器——雷达的参考设计：<http://focus.ti.com/docs/solution/folders/print/119.html>

# 当前流行的嵌入式系统级调试

嵌入系统的各部件	调试与测试的需求
■ 系统	■ 多通道同时检测模拟与数字信号并验证其相关性
■ 串行总线	■ 对应各种串行总线标准，能够进行一致性、兼容性验证，并能够触发与解码各种分组包，同时记录与显示多条总线上的活动，进行对比，快速查找导致故障的问题所在
■ 并行总线	■ 记录、显示、测量各并行总线上的活动的定时与状态，发现有否发生定时违规（如建立与保持时间）而产生的毛刺或异常情况，构成系统故障。跟踪与串行总线间的互动与相关性，从系统层次上查找问题根源
■ 时钟与模拟器件	■ 检测时钟与数据抖动，测量各种模拟器件的性能，如放大器、传感器的输出
■ ADC/DAC/编解码	■ 模拟通道与数字通道，同时跟踪转换与编解码过程
■ 记忆与内存	■ 验证DDR的时序、定时，查看MEM或FLASH的读写
■ FPGA	■ 对FPGA进行调试，查看FPGA内部节点与运行状况，输出信号的时序与状态是否符合设计理念与模拟情况
■ 调制与收发机	■ 需要进行频域与调制域的分析及测量，与时域对比
■ 功率与电源	■ 测量电源供电的各种参数，检测电源噪声对电路的影响

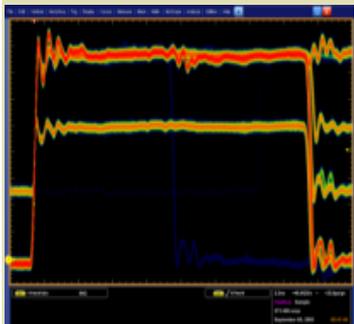
# 嵌入式系统调试的五个阶段

## ——探测、发现、捕获、搜索、分析

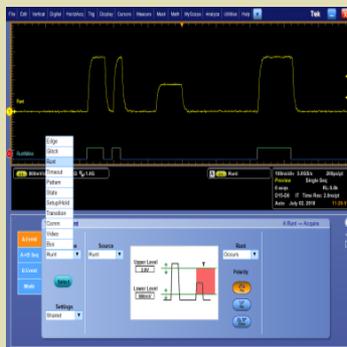
探测



发现



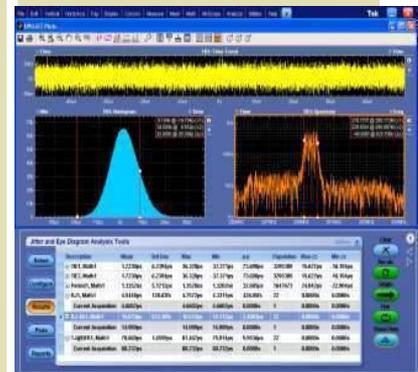
捕获



搜索



分析



大趋势是什么？

**高速度！**

**高集成度！**

**高一致性！**

# 您面对的是什么？

纹波？

高速？

ANSI？

地弹？

串行？

脉冲？

数字？

模拟？

IEEE？

噪声？

串扰？

并行？

# 您需要什么？



您需要的是一堆工具？还是一个完美产品？

# 泰克为您提供什么？

示波器？

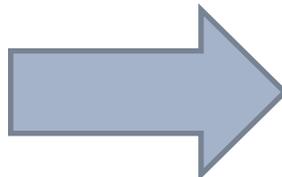
逻辑分析仪？

误码仪？

阻抗分析仪？

信号发生器？

频谱分析仪？



电源解决方案

一致性解决方案

总线分析方案

抖动及眼图测试方案

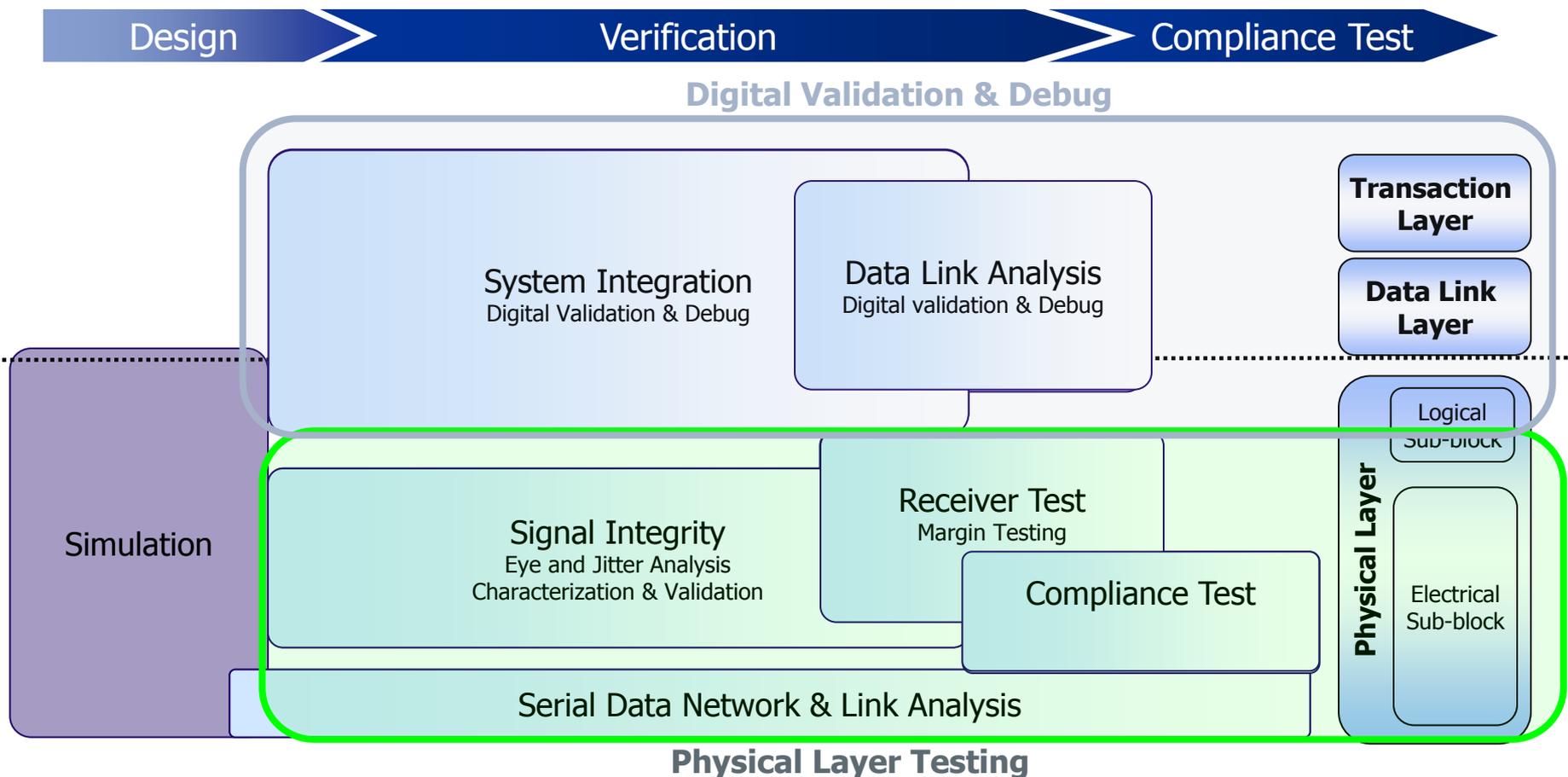
高速串行测试方案

接收机容忍度测试方案

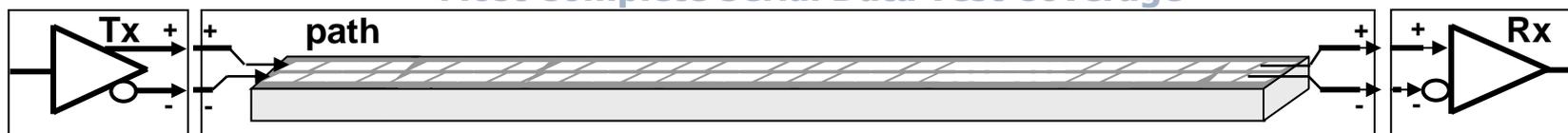
.....

.....

# 高速数字系统测试验证解决方案



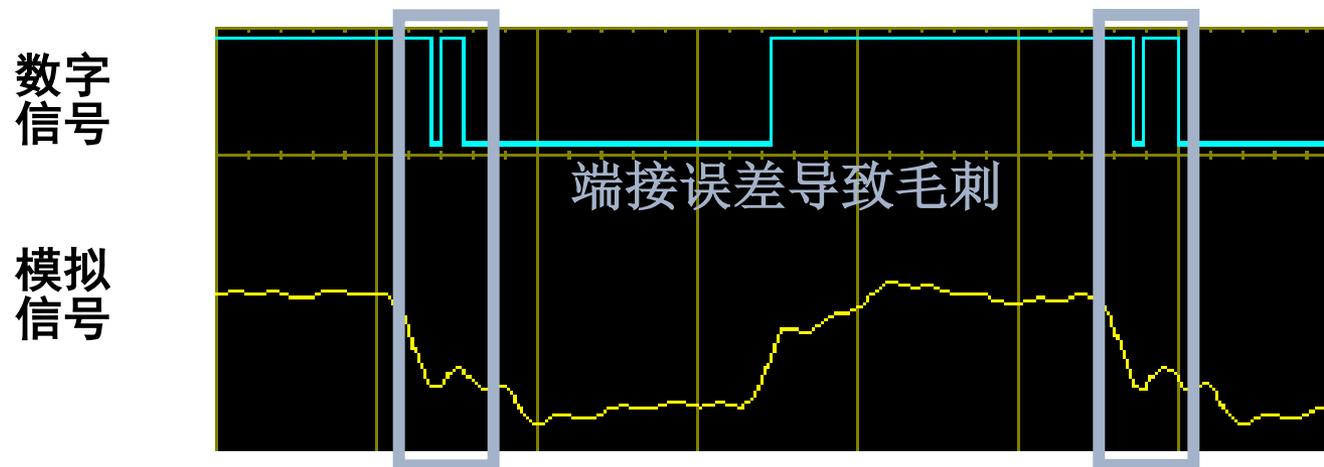
## Most Complete Serial Data Test Coverage



# 第一部分：数字与模拟的联合调试

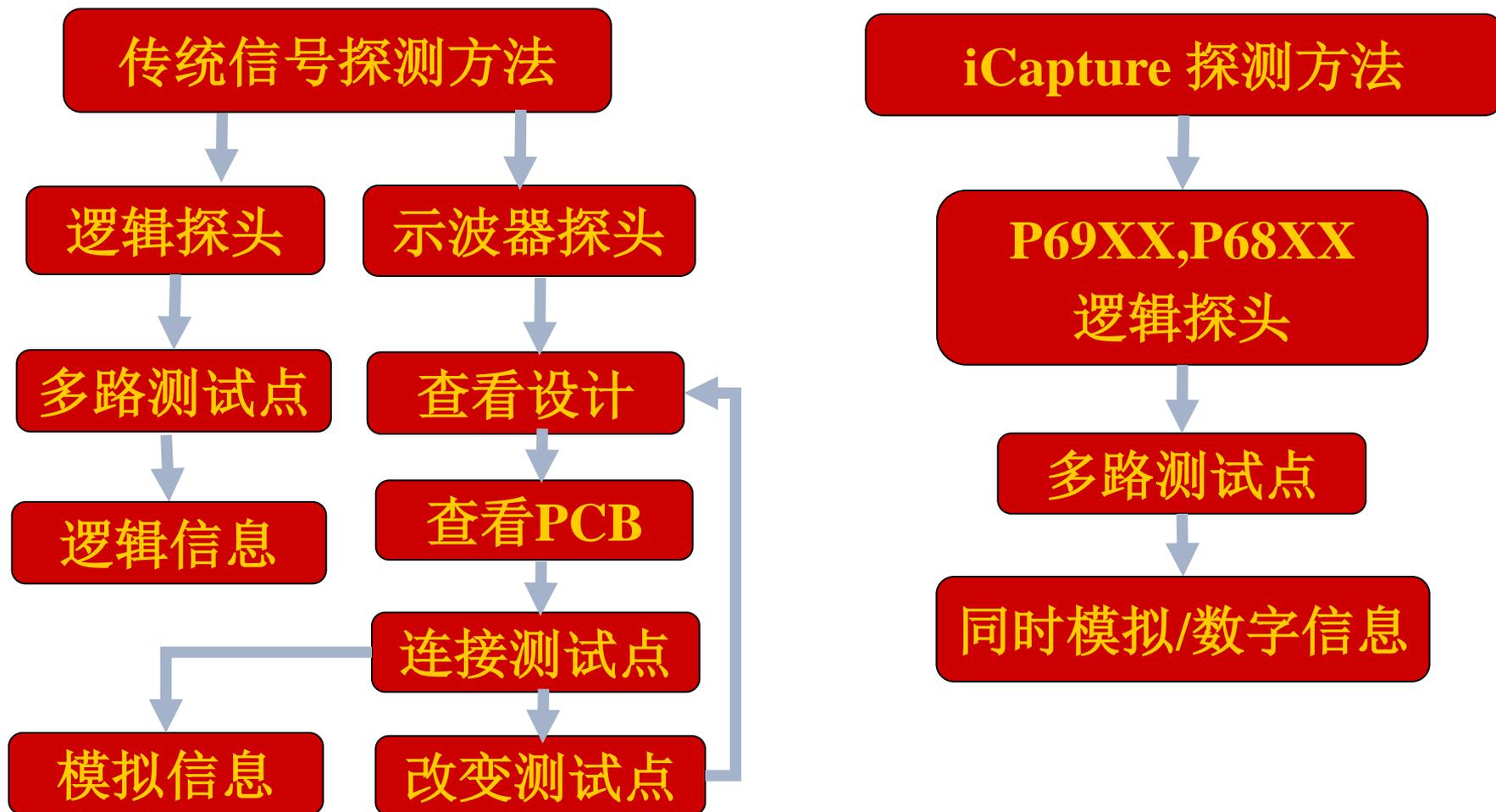


# 为什么我们需要数字模拟的联合调试



- 复杂信号导致信号完整性问题
  - 输出驱动器
  - 信号通路布局
  - 信号通路负荷
  - 信号通路端接
  - 地线和功率分配

# iCapture™ 技术提供最灵活的探测方案



# 全新的信号完整性调试理念-模拟数字联合调试



- 单LA探头连接信号，同时测量信号模拟、逻辑特性
- LA探头所有通道模拟带宽指标 2~3 GHz
- LA中136通道任意4路可以输出到外部示波器

2 GHz Analog Mux

Analog Out

CH 1

CH 2

CH 3

CH 4

LA

Analog In

CH 1

CH 2

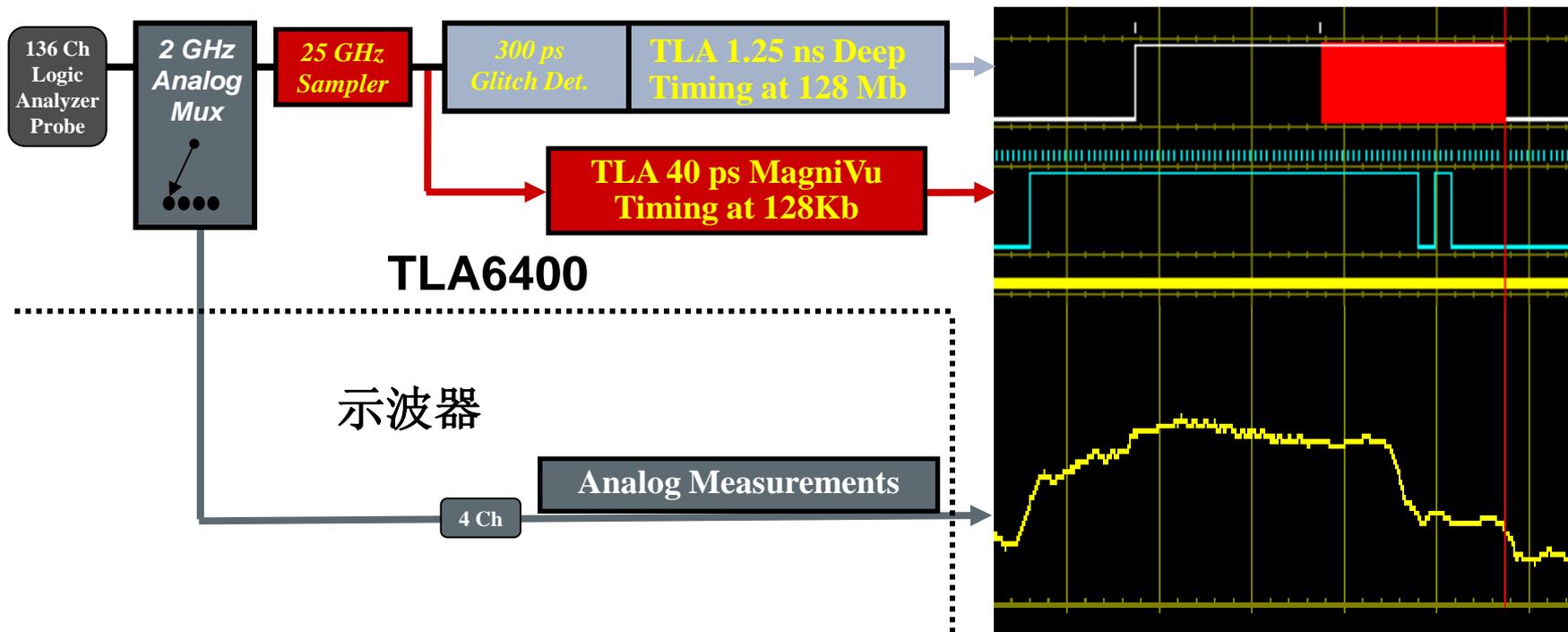
CH 3

CH 4

DPO

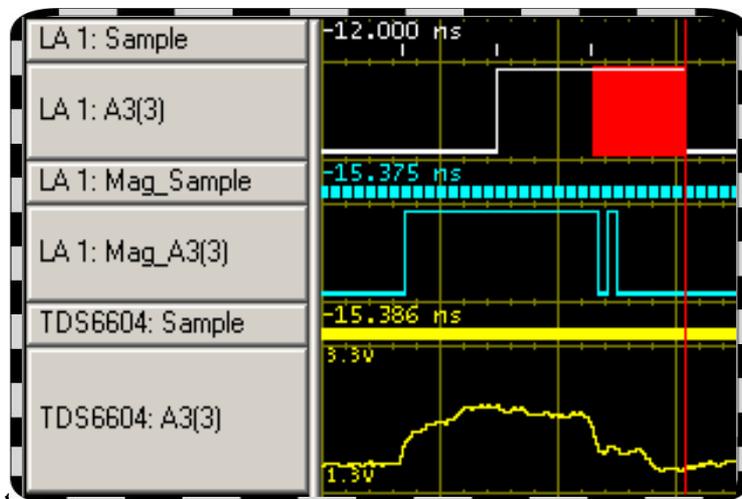
# 一台逻辑分析仪，三种测试方式——TLA6400

25G/s采样率，分辨率高达40ps  
2 GHz模拟开关  
只需要一个逻辑分析仪探头



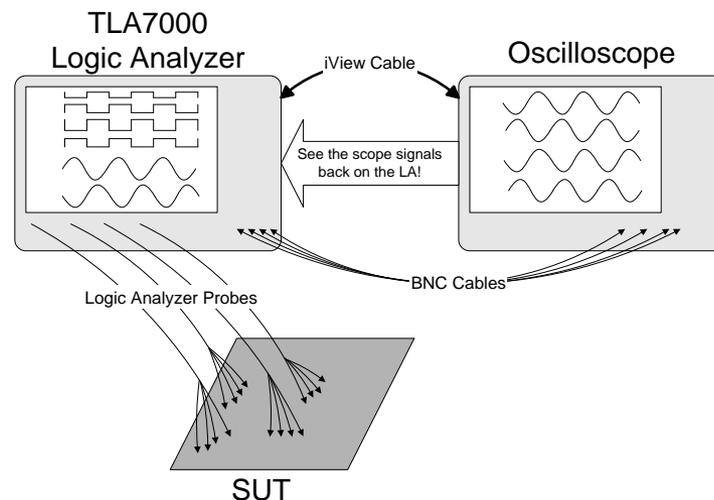
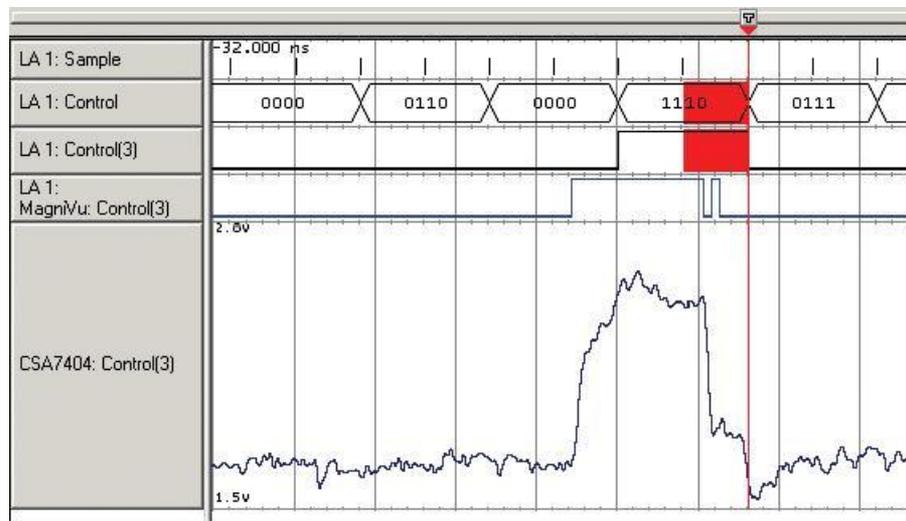
# 信号完整性毛刺调试技术

- 监测总线的毛刺
- 触发毛刺
- 显示毛刺位置
- 把总线扩展到各个信号中
- 使用50 GHz MagniVu定时技术测量毛刺细节
- 使用外部DPO示波器测量毛刺模拟特点
- 分析波形，确定毛刺成因



# 模拟、数字联合调试方案

- 毛刺捕获技术
  - 实时动态监控信号中的异常逻辑
  - 高亮标注
  - 准确定位异常发生时刻、位置
- iView
  - 将逻辑分析仪和示波器无缝连接为一套测试系统
  - 在逻辑分析仪屏幕上显示自动时间对齐后的同一信号模拟和数字的波形
  - 通过逻辑分析仪对示波器的触发控制，准确定位信号异常时的模拟采集



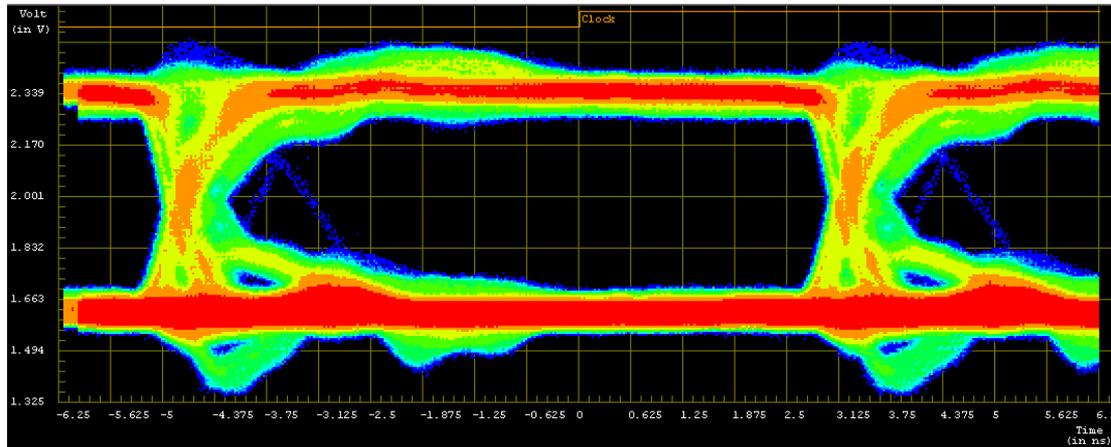
# iVerify: 多通道眼图

TLA逻辑分析仪和DSA示波器



## TLA逻辑分析仪

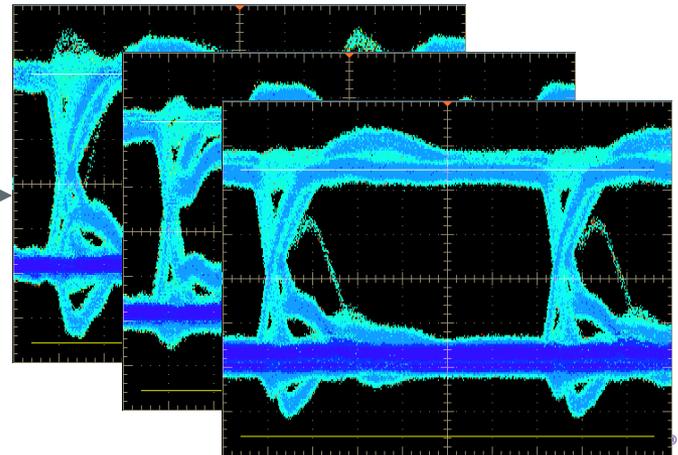
iVerify



iView

## DPO示波器

最高 33GHz 的带宽  
最高 100 GS/s 的取样速率  
最高 500MB 的记录长度



iCapture

逻辑分析仪、示波器数字测量使用一个探头

3 GHz  
模拟  
复用器

4 通道

# 高性能逻辑分析仪TLA7BBX模块及TLA6400系列

## iView, iVerify

同时查看模拟信号和数字信号

## iCapture, MagniVu

考察高分辨率定时数据，找到异常信号

毛刺，建立/保持时间违规触发

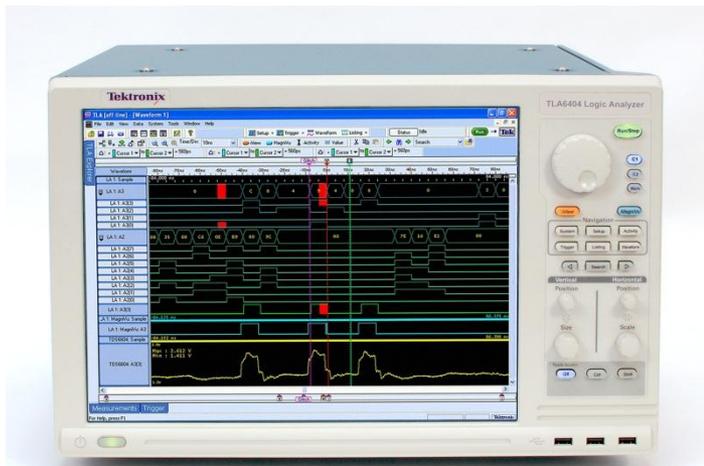
在多个信号上自动找到和显示毛刺位置

建立/保持时间自动调整

自动找到和显示建立时间和保持时间超限的位置

# TLA6400——新一代逻辑分析仪

状态时钟速率	存储深度 (全通道)	异步采样速率	MagniVu™ 采样速率
333 MHz (std) 667 MHz (opt)	2Mb, 4Mb, 8Mb, 16Mb, 32Mb, 64Mb	1.6 GS/s (all ch) 3.2 GS/s (1/2 ch)	40 ps (25 GS/s) 128 Kb



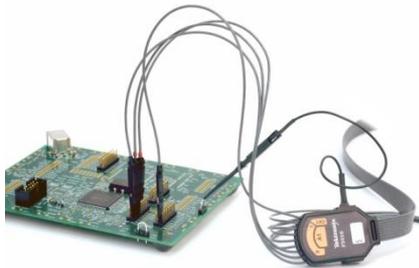
TLA6401/6402/6403/6404 四款机型

34/68/102/136通道可供选择，满足各种需求

# 新一代P59系列逻辑分析仪探头

## P5910 – General Purpose

- 17 channels
- Meets many different debug needs
- Ships with Logic Probe Accessory Kit
- Fits both 0.100 in and 2mm square pins
- **1.0 pF Loading**



## P5934 – Mictor

- 34 channels
- Quickly connect to many channels in a small footprint
- Connect to legacy designs
- **1.2 pF Loading**



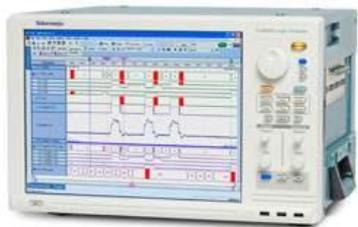
## P5960 – DMax

- 34 channels
- Best Signal Integrity and quick reliable attachment
- **0.7 pF Load**



## TLA6000和TLA7000系列

业内最高的采集状态速度及为特定应用设计的配套软件包，验证微处理器、FPGA或存储器设计性能



### TLA6000系列

完善的信号完整性系列工具，前所未有的低廉价格

- 调试、验证和优化数字系统的功能
- 完善的一系列信号完整性调试工具，迅速隔离、识别和检定难检问题
- 广泛的应用支持

新



### TLA7000系列

突破性的实时数字系统分析解决方案

- 捕获当前最快速的微处理器和存储器设计中的逻辑细节
- 确定难检错误的根源
- 易读的大型显示器及模拟信号和数字信号时间相关视图

20ps



### TLA7SA00系列逻辑协议分析仪

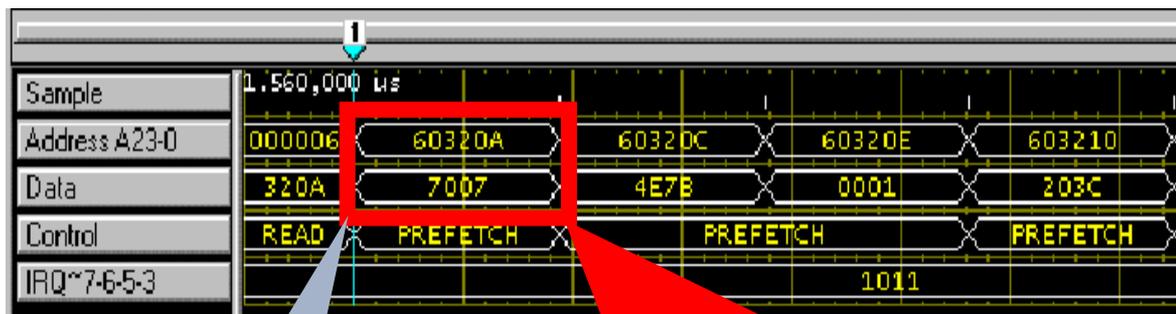
从物理层到协议层完整的调试解决方案

- 速度快，捕获难问题的来源
- 杰出的洞察力，大显示器和快速系统数据吞吐量
- 兼容所有其它TLA模块，实现跨总线定时关联

新

# 嵌入式软件调试和验证

- 捕获、分析和显示实时软件执行的过程以及定位问题的根源
- TLA可以将软件执行和其他的系统事件联系起来
  - 总线协议事件: IEEE-1394, USB, LVDS etc.
  - 硬件事件: Interrupts, DMA cycles, Suspend, etc.
- TLA不会影响嵌入式软件实时的运行



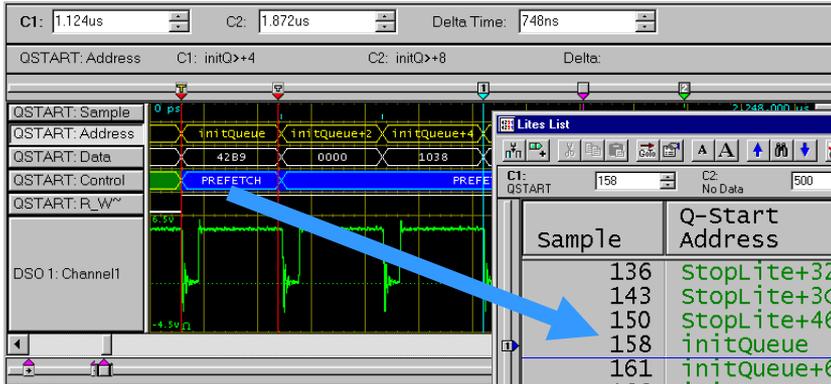
从硬件走线中实时捕获到的Address和Data

Q-Start Address	Q-Start Data	Q-Start Mnemonic
00007E7E	0000	( RESET )
00FFFFFF	FFFF	( RESET )
00000000	0000	( RESET: STACK POINTER )
00000002	6320	( RESET: STACK POINTER )
00000004	0060	( RESET: PROGRAM COUNTER )
00000006	320A	( RESET: PROGRAM COUNTER )
0060320A	7007	MOVEQ #00000007,D0
0060320C	4E7B	MOVEQ #04E7B,D0
0060320E	0001	( EXTENSION )
00603210	203C	MOVE.L #FFFFFF01,D0

# TLA嵌入式系统方案

## 实时硬件信号探测

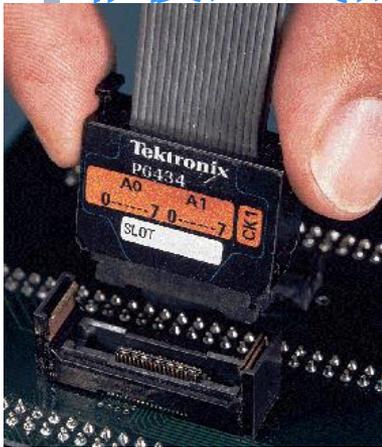
## 实时指令跟踪



Sample	Q-Start Address	Q-Start Data	Q-Start Mnemonic
136	StopLite+32	23FC	MOVE.L #00001001,stopLights+10 (S)
143	StopLite+3C	23FC	MOVE.L #00000401,stopLights+14 (S)
150	StopLite+46	4EB9	JSR initQueue (S)
158	initQueue	42B9	CLR.L front (S)
161	initQueue+6	42B9	CLR.L rear (S)
166	initQueue+C	4E75	RTS (S)
172	StopLite+4C	7E00	MOVE #00000000,D7 (S)
173	StopLite+4E	20	

```
Line C: queue.c
24
25 /*****
26 * Routine to initialize queue
27 *****/
28 void
29 initQueue()
30 {
31     front = 0;
32     rear = 0;
33 }
34
```

非侵入式的调试



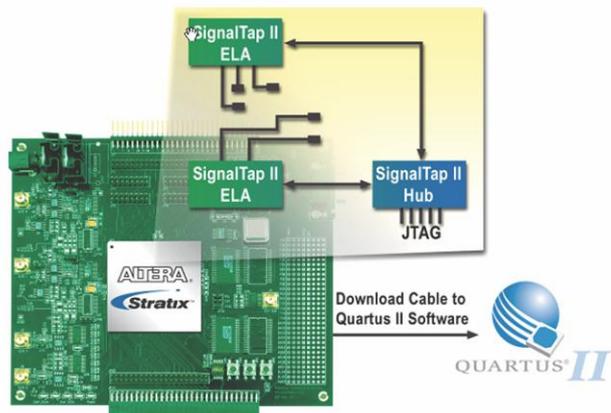
# 在线FPGA调试方法概述

## ■ 嵌入式逻辑分析仪

- 在设计中插入逻辑分析仪功能
  - 拥有触发和存储资源
  - 使用FPGA存储器
- 实例：
  - SignalTap® II (Altera)
  - ChipScope™ ILA (Xilinx)
  - CLAM® (Actel)

## ■ 外部测试设备

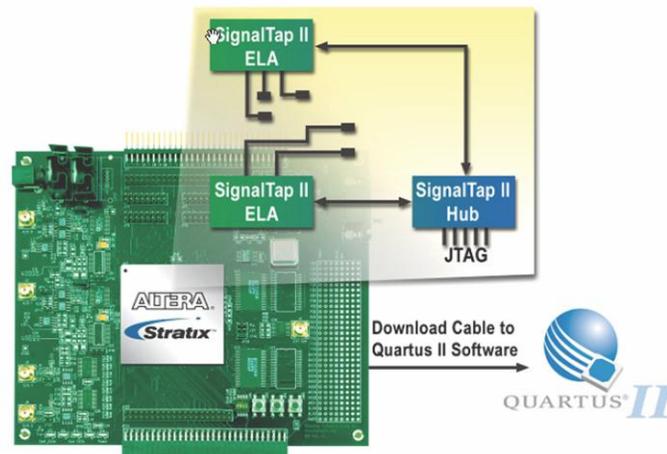
- 使用全功能测试设备
  - 把内部信号传送到FPGA针脚上
  - 使用示波器、MSO或逻辑分析仪观察信号
- 使用FPGA的编程能力



# 嵌入式逻辑分析仪

## SignalTap II / ChipScope ILA

- FPGA厂商提供综合逻辑分析仪(ILA)内核
  - SignalTap® II (Altera)
  - ChipScope™ ILA (Xilinx)
- 在设计中插入逻辑分析仪功能
  - 包含触发和存储资源
  - 使用FPGA片内资源
  - 通过JTAG接口访问测试内核
  - 在FPGA厂商的查看软件中显示数据



### 优点

- 要求的针脚数量较少
  - 使用JTAG针脚
- 测试简单
  - 只需接上JTAG电缆即可
- 嵌入式逻辑分析仪核心的成本相对较低

### 缺点

- 核心尺寸限制了其在大型FPGA中的使用
- 设计人员必须使用片内存储单元存储采集的数据
  - 存储深度有限
- 只能在状态模式下运行，速度有限
  - 不能把FPGA信号数据与其它系统信号关联起来

# 外部测试设备

## 逻辑分析仪

- 使用全功能逻辑分析仪
- 把内部信号传送到FPGA针脚上，使用TLA系列逻辑分析仪观察信号



TLA系列逻辑分析仪

### 优点

- 逻辑分析仪比示波器和MSO提供了更多的通道和更复杂的触发功能
- 在状态模式和定时模式下操作
- 可以使用很少的FPGA逻辑资源
- 不使用FPGA存储器
- 可以把FPGA信号与系统中的其它数字信号关联起来

### 缺点

- 在每次试验中，必须重新设计和编译调试代码
- 占用宝贵的FPGA门和针脚
- 在逻辑分析仪上必须手动更新信号名称和通道指配

# 选择适当的FPGA调试方法

特性	嵌入式逻辑分析仪	外部测试设备
采样深度		✓
调试定时问题能力		✓
关联性		✓
性能		✓
触发功能		✓
输出引脚使用情况	✓	
采集速度	✓	✓

# FPGA实时逻辑调试解决方案

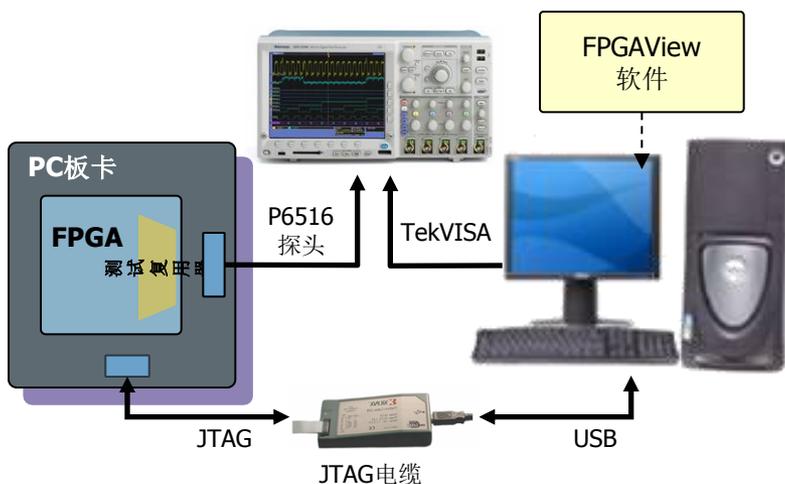
## 概述

### ■ FPGAVIEW™

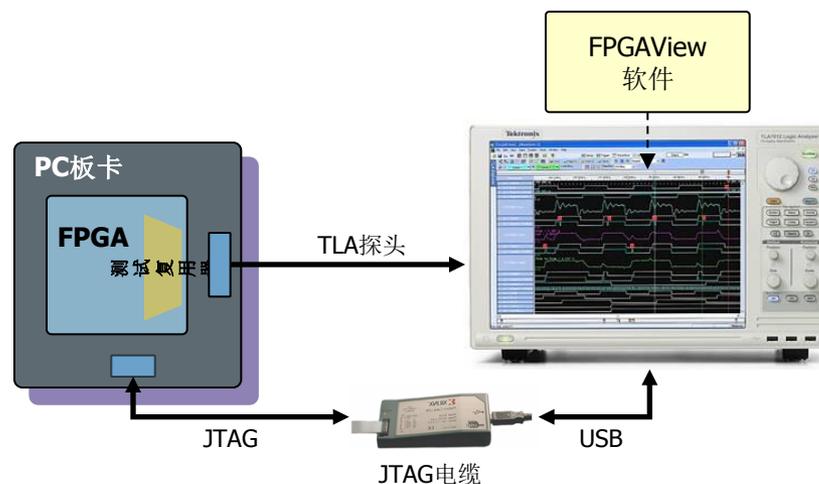
- 支持Xilinx和Altera FPGA设备
- 由First Silicon Solutions ([www.fs2.com](http://www.fs2.com)) 开发的软件包
- 在Windows 2000和Windows XP机器上运行

功能	解决方案
复用器	Xilinx: FS2 TestCore Altera: Quartus® II v5.1
控制软件	FS2 FPGAVIEW™
测试设备	MSO4000混合信号示波器或 TLA系列逻辑分析仪 (>v4.3)
JTAG 电缆	Xilinx: Platform Cable USB及其它 Altera: USB-Blaster™或ByteBlaster™

### ▶ 混合信号示波器



### ▶ 逻辑分析仪



# Using FPGAView

## Step 1 – Create the Logic Analyzer Interface

- Use Altera Quartus II Logic Analyzer Interface Editor to define and insert Logic Analyzer Interface
  - Available in all editions of Quartus II, including free Web Edition

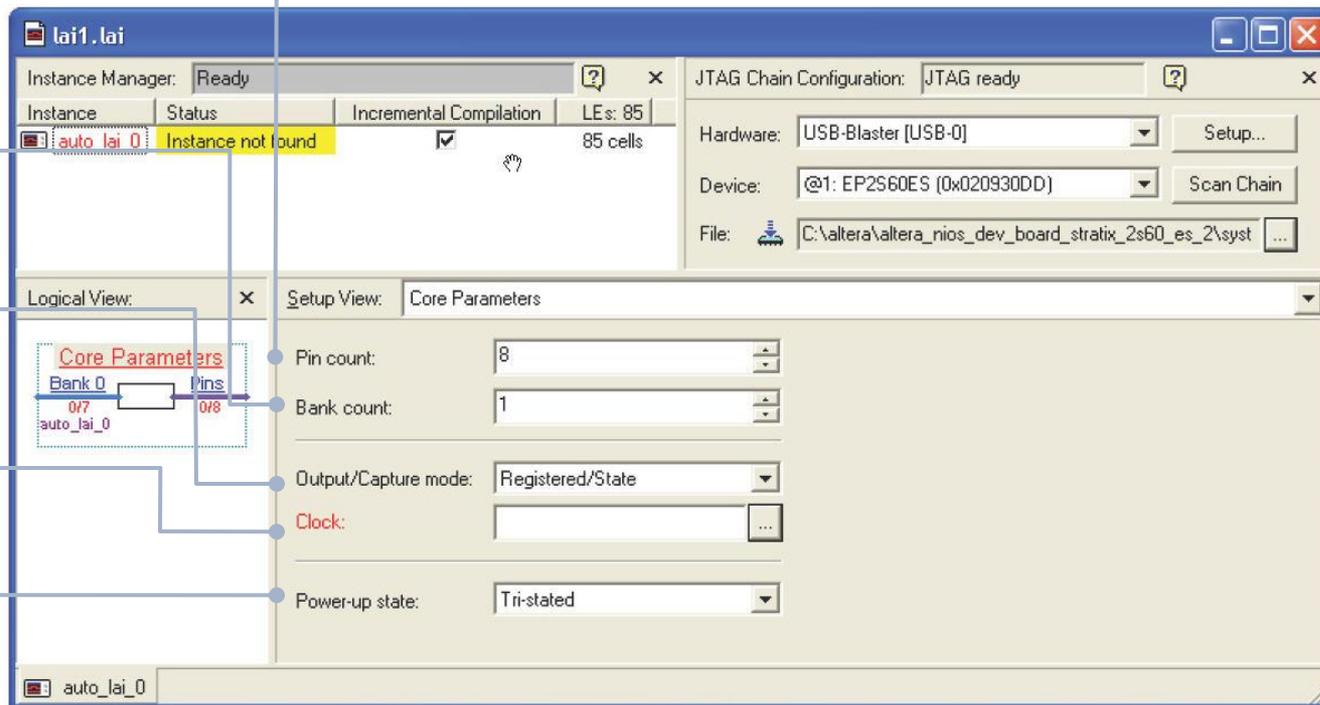
Specify number of debug pins

Specify Number of Banks

Specify Mode

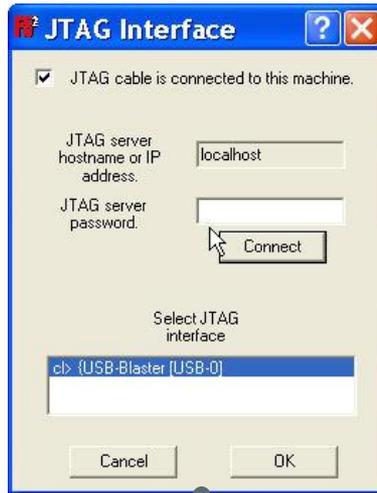
Specify Clock  
(if using State Mode)

Power-Up Mode

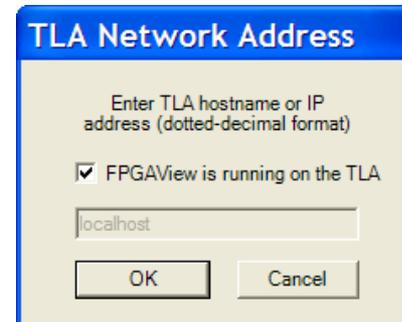


# Using FPGAView

## Step 2 – Configure FPGAView for your debug environment



**Specify JTAG Interface**

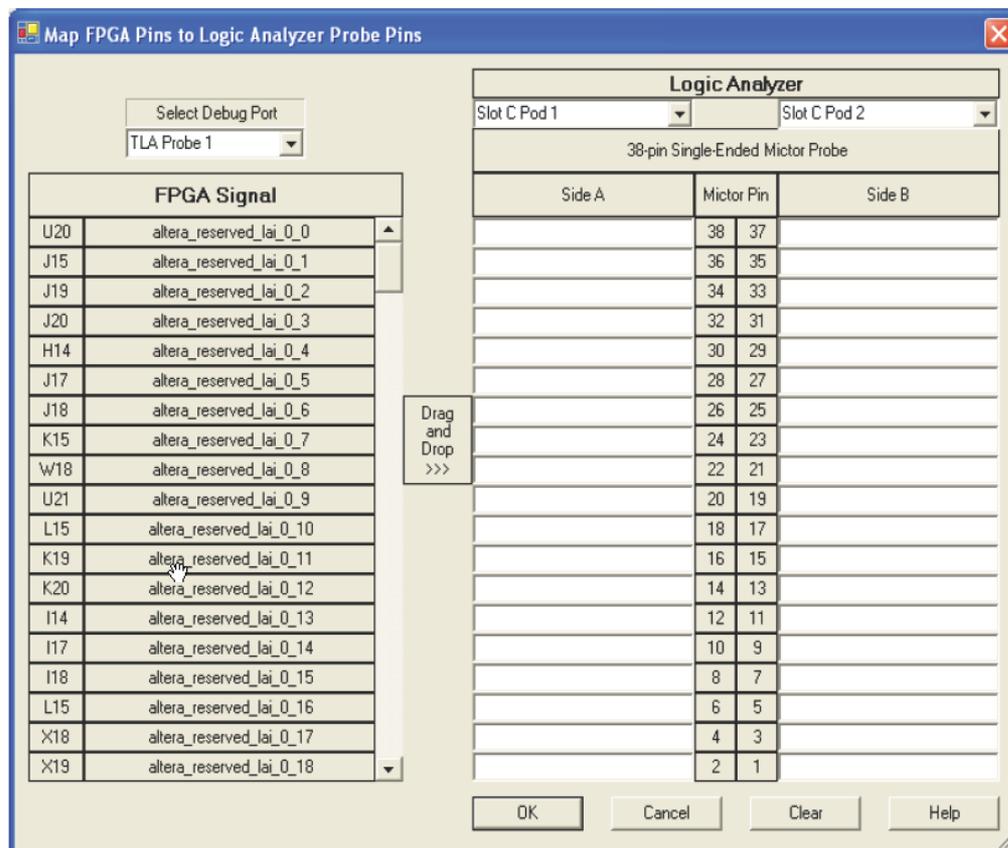


**Specify TLA Interface**

# Using FPGAView

## Step 3 – Map FPGA Pins to Logic Analyzer

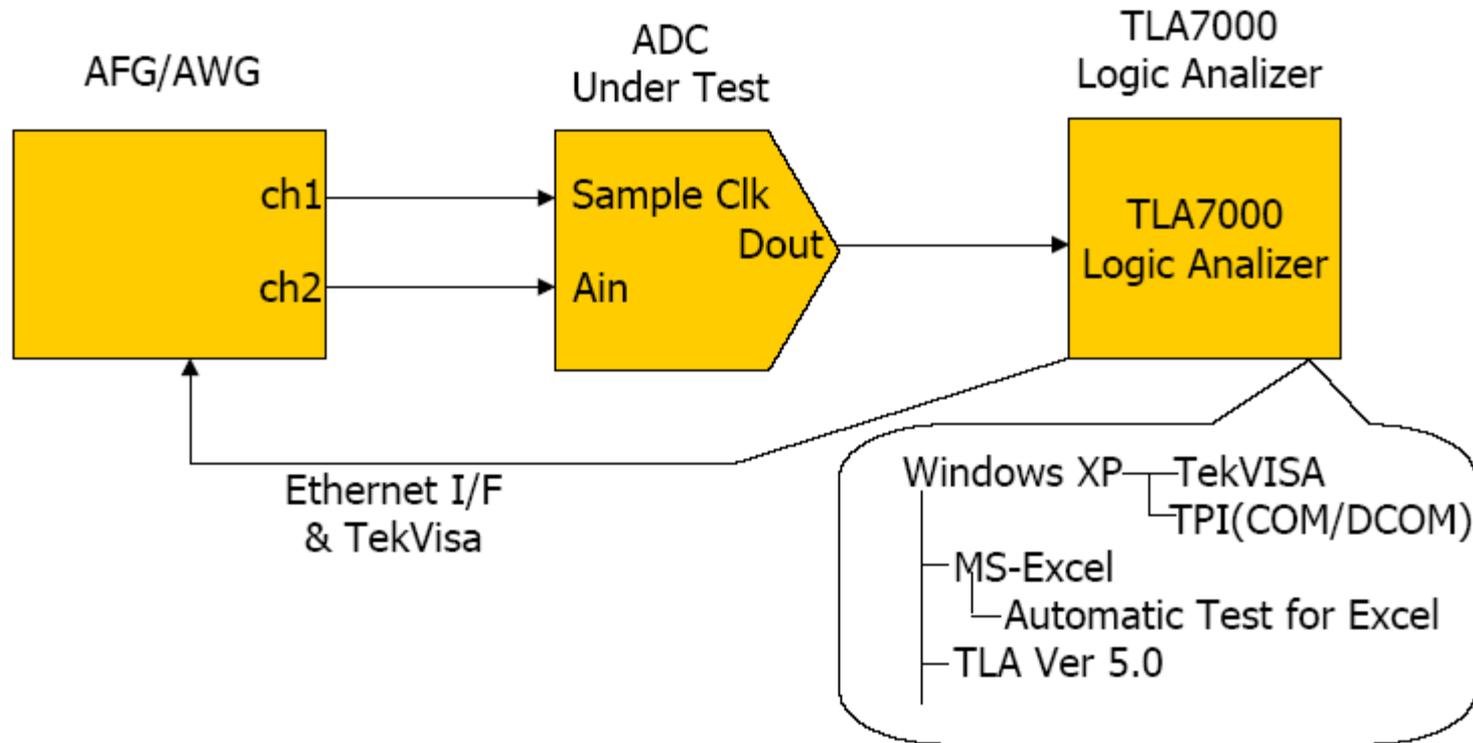
- Use FPGAView to “connect” FPGA pins to logic analyzer
  - Enables automatic channel name updating
  - Drag & Drop operation
  - Supports multiple LAIs / FPGAs / TLA modules



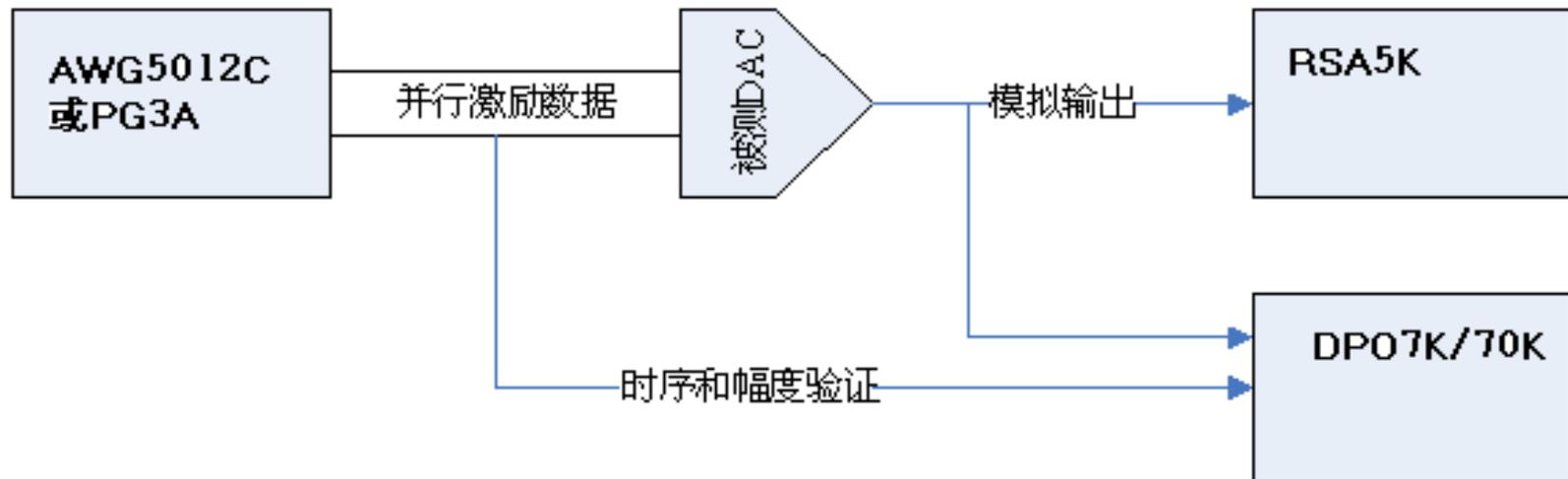
# ADC的测试挑战

- 传统的信号源的高精度，高性价比的模拟信号源优点：精度和频率范围都很大，**SSB**达到**-128dBc**，直接作为**ADC**测试输入的高精度源非常合适。作为高精度的通用模拟信号源的缺点是：由于**ADC**测试需要同时提供高精度时钟信号，所以测试需要提供**2**个信号源，并进行时基相位同步。无法产生高速脉冲信号。测试环境比较复杂，特别是差分输入**ADC**测试。
- 泰克**AWG**系列任意波形发生器提供**2**个通道，可以直接作为**ADC**测试的时钟和数据输入，并且**AWG**可以方便提供单端和差分输出，可以用一台**AWG**构建整个测试环境。**AWG**既可以作为标准源，又可以任意产生各种波形，包括高速脉冲信号。

# ADC的测试挑战



# DAC的测试挑战



DAC测试中的需要数字信号激励。泰克的AWG5012C最多可以输出28个并行数字输出，速率最高达1.2Gbps，PG3A并行码型发生器最多可以提供256通道输出，最高速率高达300Mbps。

在DAC测试中，AWG5012C或PG3A并行码型产生器不仅可以输出理想的激励信号来测试DAC动态参数，还可以改变输出幅度以及通道间同步情况等来验证DAC的输入信号幅度和时序容限

## AFG3000和AWG5000/7000系列

为有效地检定和调试当前复杂的设计，您通常要求一个激励信号，它可以是简单脉冲，也可以是非常复杂的RF或高速串行信号。



### AFG3000系列

无可比拟的性能、通用性和易用性

- 使用一台仪器满足多种应用需求
- 包括12种标准波形、任意波形功能和信号损伤选项
- 同类最优秀的性能，保证准确地复现信号
- 大显示器和25种快捷键，易学易用



### AWG5000系列

为当前复杂信号提供最通用的信号发生器

- 14位垂直分辨率、高达1.2GS/s的采样率、4条模拟通道和32条数字通道输出，提供了理想的多功能混合波形生成解决方案
- 独特的模拟和数字输出性能组合，允许您在一台仪器中生成模拟和数字IQ及IF信号



### AWG7000系列

最优秀的信号和损伤生成解决方案

- 高达24 GS/s的采样率，以高达12 Gb/s的速率生成高速测试信号
- 杰出的通用性和易用性接口，简化设计流程，快速找到答案

# DPO/MSO5000

## 突破性的探测解决方案——带宽倍增！ 负荷减半！



- 同类最优秀的探头负荷
  - 超低输入电容 (3.9pF)
  - 输入阻抗大: 10M $\Omega$
  - 内部RC电路的突破和改进
  - 高电压动态范围: ~~1GHz, 300Vrms~~
- 每台示波器标配4根探头
  - TPP0500: 500MHz (350/500MHz型号标配)
  - TPP1000: 1GHz (1/2GHz型号标配)
  - 性能高, 使用方便, 节省额外购买探头成本
- 多个地线连接, 包括
  - 6英寸地线
  - 接地引线短弹簧夹

### 与竞争对手相比:

- 电容是竞争对手的一半!
- 标配带宽是竞争对手的两倍!  
(在1 GHz和2 GHz示波器上)

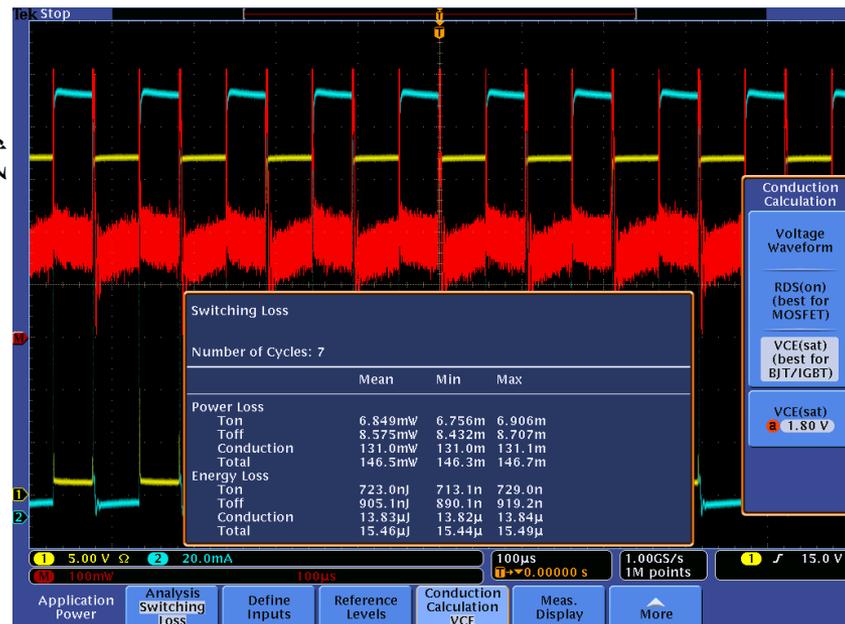


有源探头的性能,  
无源探头的简便。

# 单板或者系统开关电源测量解决方案

## ■ DPOPOPWR能耗测量分析方案

- 提供业内最完整、最丰富的能耗测试方案
- 功率质量
- 开关损耗测量
- 安全工作区谐波分析
- 纹波测量
- PWM调制分析
- 变压器磁特性分析

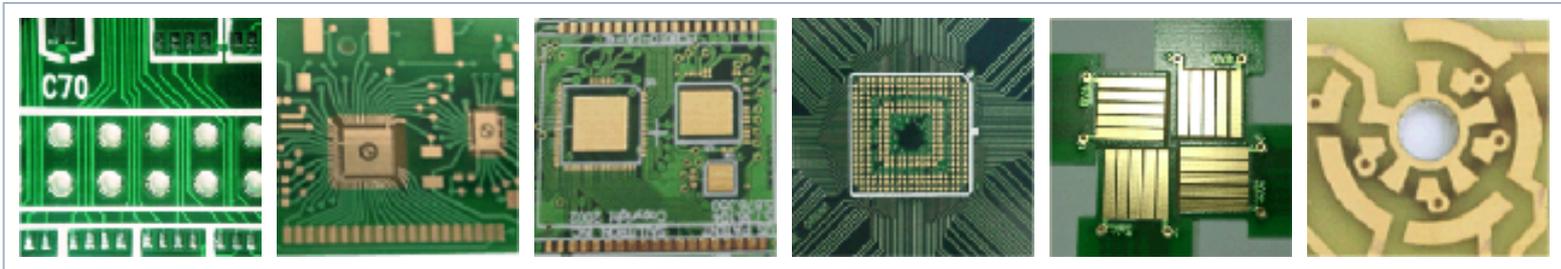


## ■ 丰富的探头系统

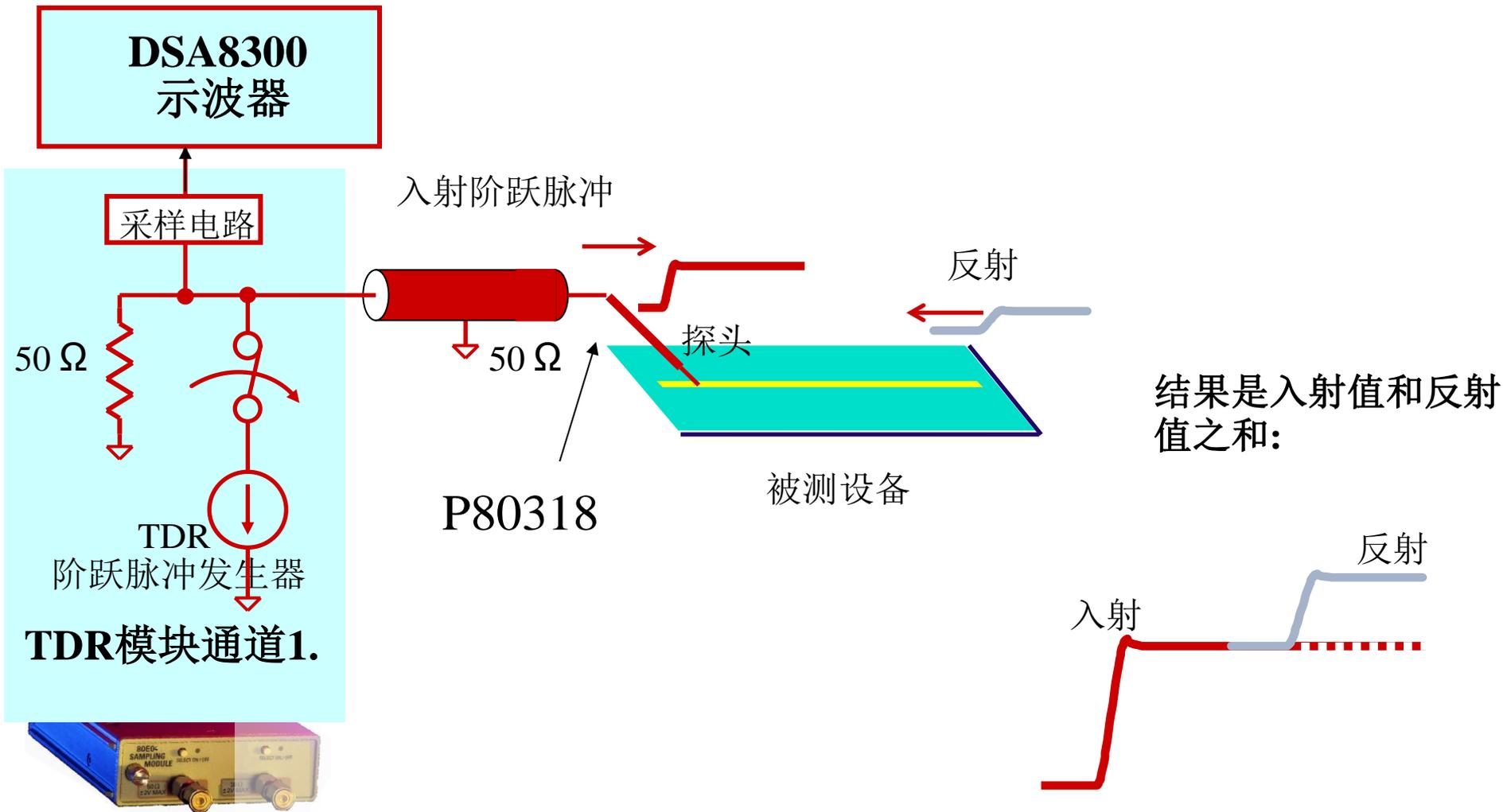
- 高压探头
  - 浮地、共地探头
  - 最高电压20000V
- 高精度电流探头
  - 最高精度200uA
  - 最大测试电流750A



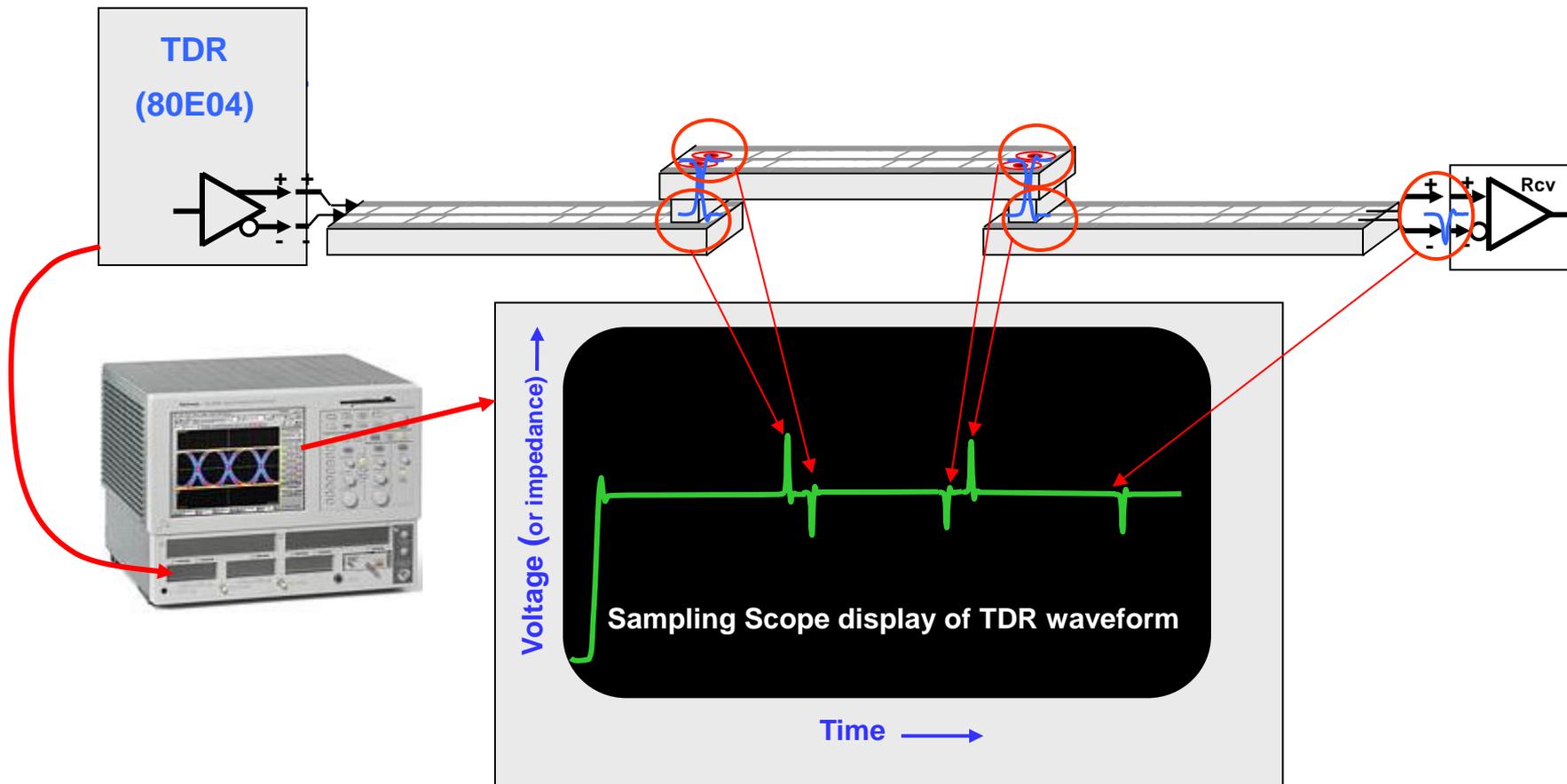
## 第二部分：信号完整性测试和验证（SI）



# TDR概述及原理——从PCB走线开始分析

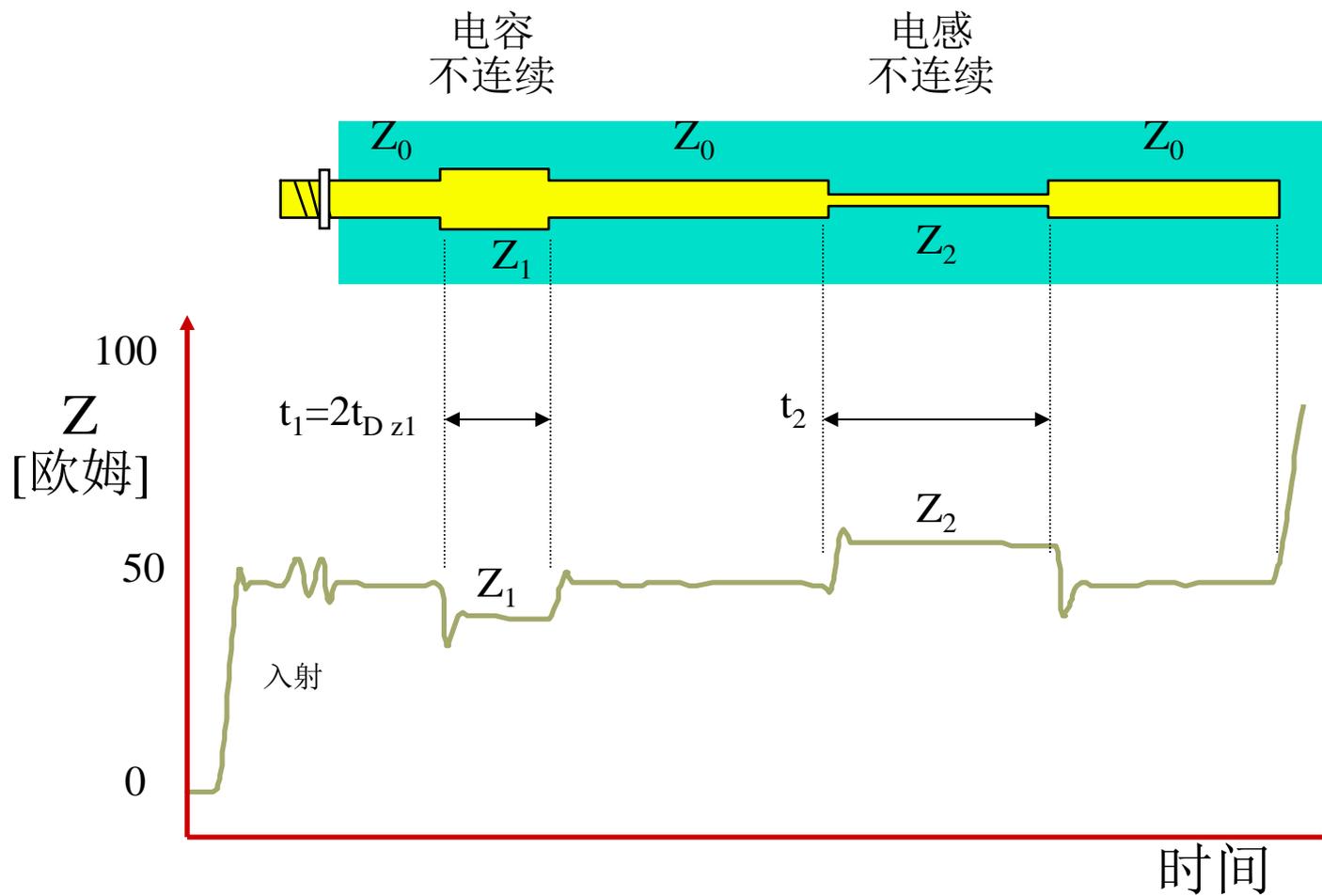


# TDR的应用——Reflection(反射)



▪ TDR on an Equivalent Time scope is used to measure the quality of the serial data interconnect: A step is generated and returning reflections are sampled (**it's like radar for serial data cables and boards**)

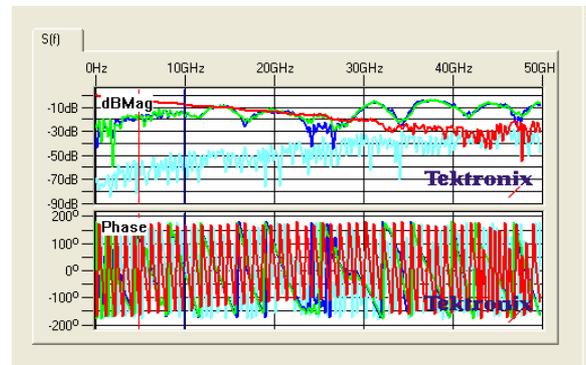
# TDR概述及原理—更加复杂的走线



# IConnect软件—信号完整性和S参数自动测量软件

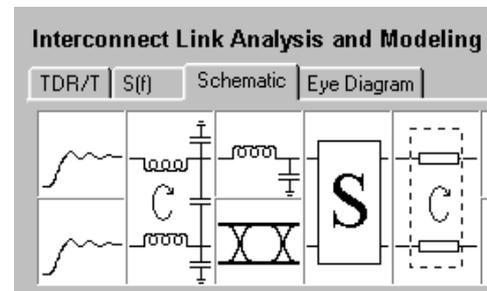
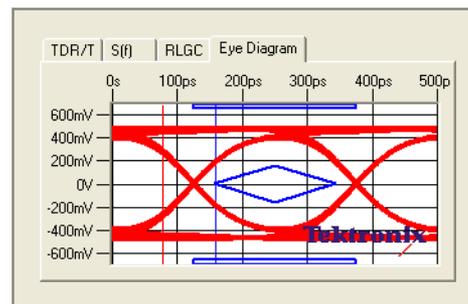
## 性能

- ▶ 高达70dB的动态范围
- ▶ 改善了阻抗测量精度和分辨率(Z-Line)
- ▶ 1M 记录长度，可以在更高频率测量长互连



## 高效，简单

- ▶ 自动程序，最大限度地减少错误，降低测试时间
- ▶ 为制造应用提供了命令行界面
- ▶ 全面的互连链路分析功能
- ▶ 自动提取SPICE模型，集成式分析功能，并支持仿真模型
- ▶ 在几分钟内、而不是几个小时内完成分析任务

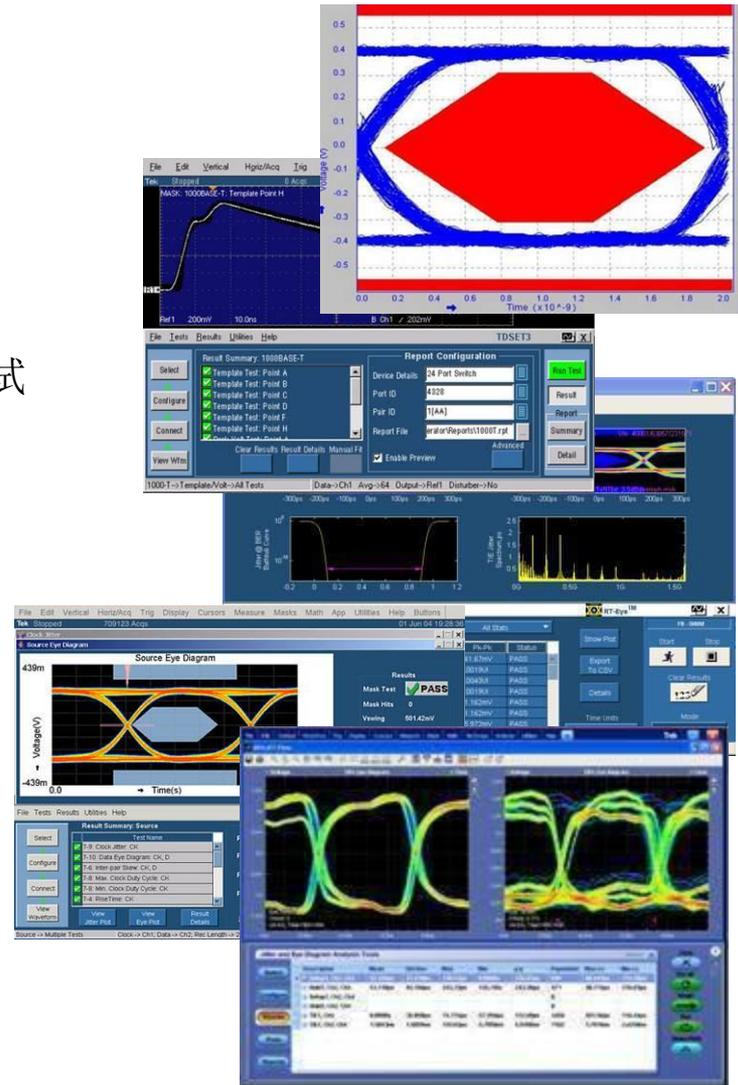


## 第三部分：一致性分析以及验证



## 串行数据：全面的一致性测试

- 泰克一致性测试软件支持多种高速串行标准
  - USB1.0, 2.0, 3.0
  - HDMI
  - DisplayPort
  - DVI
  - WiMedia一致性测试
  - Ethernet 10/100/1000/10GBase T一致性测试
  - PCI Express一致性测试模块
  - InfiniBand一致性测试模块
  - FB-DIMM一致性测试模块
  - Serial ATA分析模块
  - SAS分析模块
  - FibreChannel模板和极限
  - XAUI (10GbE CX-4)模板和极限
  - 串行快速 I/O模板和极限
  - DDR3分析和触发
- 串行数据链路分析
  - 均衡, 信道, 发射机



# 串行总线触发与解码

- 支持常用的行业标准嵌入式串行总线
  - I2C, SPI, RS-232/422/485/UART, USB2.0
  - CAN/LIN/Flexray
- 在现与总线信号时间对准的总线波形中或在带时间标记的协议事件表中显示解码后的值，总线波在时间上与总线信号
- 在行业标准总线上触发数据包级信息
  - 包头
  - 包尾
  - 数据标ID
  - 地址
  - 数据
- 最高同时对16条总线进行解码



**加快串行总线和嵌入式系统调试速度**

# MOST——新一代汽车总线

## ■ Market

- MOST -An emerging Automotive technology for infotainment and Security applications.
- MOST50 in mainstream today
- MOST150 in early majority adaption now.

## ■ Product

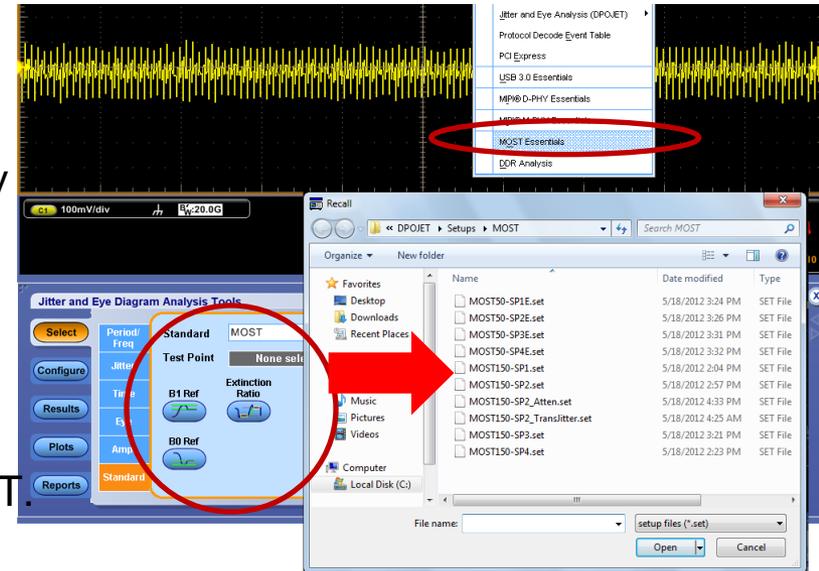
- Automated DPOJET Setup Library for MOST
- Opt.MOST -MOST Essentials Electrical Compliance and Debug Test Solution for MOST50 and MOST150.

## ■ Differentiation

- Seamless Debug Analysis on failures using DPOJET.
- AWG is the Only Signal Generator approved by the MOST consortium
- 100% Normative Test Coverage for MOST50 &MOST150, and includes widest informative tests

## ■ Value proposition

- For MOST150, Tek 1GHz scope is sufficient. Where as, competition recommends a 2GHz scope minimum.
- For MOST50, Tek 350MHz scope is sufficient. Where as, competition recommend a 1GHz scope minimum.
- Test reports with pass/fail, along with eye/ waveform image captures.



# MOST Solution Features

**Jitter and Eye Diagram Analysis Tools : Measurement Report**

June 01, 2012 3:37:45 PM

► Configuration

► Setup Configuration

Oscilloscope Version 6.4.0 devBuild 7  
 DPOJET Version 3.6.0 Build 25  
 Status **Pass**

► Measurement Configuration

Index	Measurement	Source (s)	Others
1	<a href="#">Unit Interval_MOST150-SP4</a>	Ch1	Edges => Signal Ty Measurement Rang
2	<a href="#">Bit Rate_MOST150-SP4</a>	Ch1	Edges => Signal Ty Measurement Rang
3	<a href="#">Rise Time_MOST150-SP4</a>	Ch1	Clock Recovery => Rate: On, Bit Rate: C:\TekApplications\ Measurement Rang
4	<a href="#">Fall Time_MOST150-SP4</a>	Ch1	Clock Recovery => Rate: On, Bit Rate: C:\TekApplications\ Measurement Rang
5	<a href="#">Transfer Jitter_MOST150-SP4</a>	Ch1	Edges => Signal Ty Acq, Nominal Data C:\TekApplications\ RampTime/F: 10us, Source Name: ... Bit Config => Bit Ty

Done

Reports with pass/fail status

**Jitter and Eye Diagram Analysis Tools : OS and US Measurement**

May 30, 2012 6:15:57 AM

► Configuration

► Setup Configuration

Oscilloscope Version 6.4.0 devBuild 7  
 DPOJET Version "3.6.0 Build 25"

Pass/Fail Summary

Index	Measurements	Mask Hits	Pass/Fail
1	Overshoot	0	Pass
2	Undershoot_2u	0	Pass
3	Undershoot_3u	0	Pass
4	Undershoot_4u	0	Pass
5	Undershoot_5u	0	Pass

Mask Images

► Overshoot

Report for MOST150 with Overshoot and Undershoot measurement - Pass/Fail with oscilloscope Waveform Screenshot captures

**Measurement Results**

Description	Mean	Std Dev	Max	Min	p-p	Population	Max-cc	Min-cc
Unit Interval, Ref1	7.6423ns	1.5253ns	10.225ns	6.7255ns	3.4991ns	63756	3.4757ns	-3.4689ns
Current Acquisition	7.6423ns	1.5253ns	10.225ns	6.7255ns	3.4991ns	63756	3.4757ns	-3.4689ns
Bit Rate, Ref1	131.83MHz	22.243MHz	148.69MHz	97.803MHz	50.885MHz	63756	50.768MHz	-50.535MHz
Current Acquisition	131.83MHz	22.243MHz	148.69MHz	97.803MHz	50.885MHz	63756	50.768MHz	-50.535MHz
Rise Time1, Ref1	694.87ps	20.877ps	805.97ps	620.38ps	185.59ps	24398	126.26ps	-128.87ps
Current Acquisition	694.87ps	20.877ps	805.97ps	620.38ps	185.59ps	24398	126.26ps	-128.87ps
Fall Time1, Ref1	685.33ps	21.264ps	783.26ps	601.18ps	182.08ps	24398	118.78ps	-116.55ps
Current Acquisition	685.33ps	21.264ps	783.26ps	601.18ps	182.08ps	24398	118.78ps	-116.55ps
Transfer Jitter, Ref1	48.628fs	2.4537ps	7.7313ps	-8.8372ps	16.568ps	50040	624.84fs	-562.62fs
Current Acquisition	48.628fs	2.4537ps	7.7313ps	-8.8372ps	16.568ps	50040	624.84fs	-562.62fs
Mask Hits1, Ref1	0.0000	0.0000	0.0000	0.0000	0.0000	138031		
Hits In Segment 1	0.0000	0.0000	0.0000	0.0000	0.0000	138031		
Hits In Segment 2	0.0000	0.0000	0.0000	0.0000	0.0000	138031		
Hits In Segment 3	0.0000	0.0000	0.0000	0.0000	0.0000	138031		

Pass/Fail Summary

► Pass/Fail Information

Measurement	Mask Hits1		
Source1	Ref1		
Value	High Limit	Low Limit	Pass Fail
Max	0.0000	1	Pass

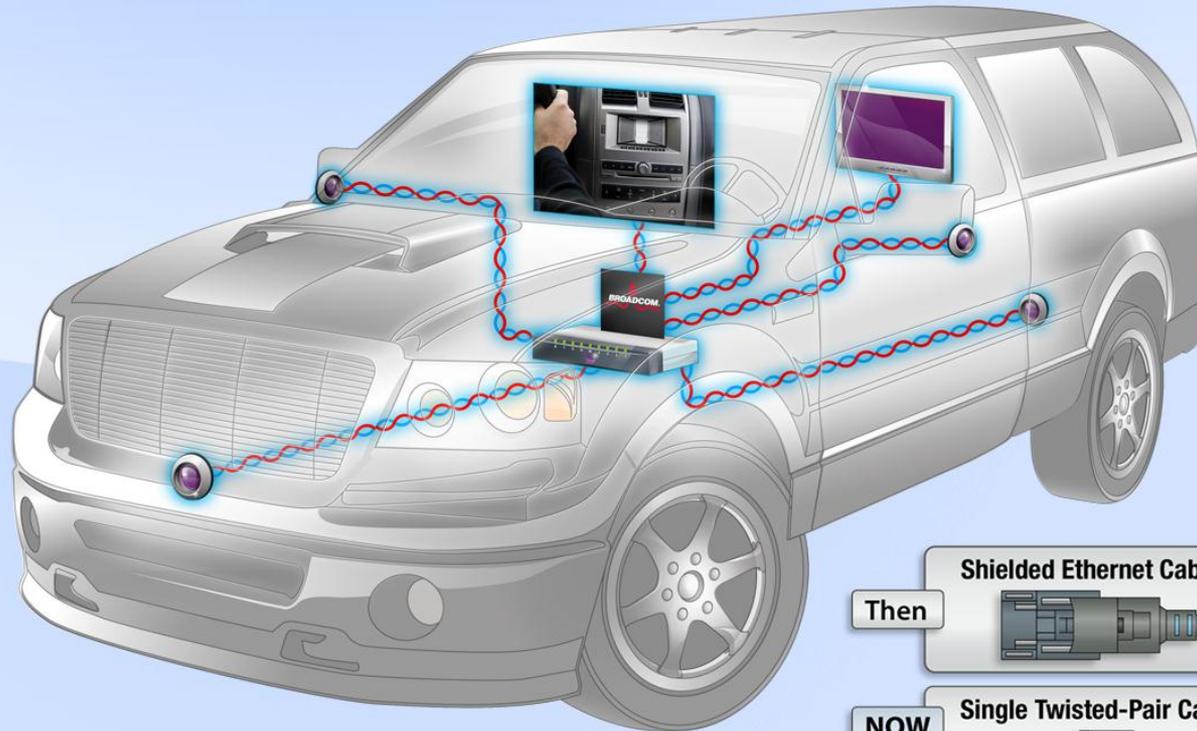
► Plot Images

► Measurement Plot(s)

Report with margin details, Eye diagram, and other statistics.

# BroadR-Reach Preview

## High Performance 100Mbps Ethernet Connectivity



**Reduces connectivity cost up  
to 80%\***

Source Broadcom

\* Source: Based on current market prices for unshielded single twisted pair Flex Ray cables/connectors and shielded LVDS cables/connectors.

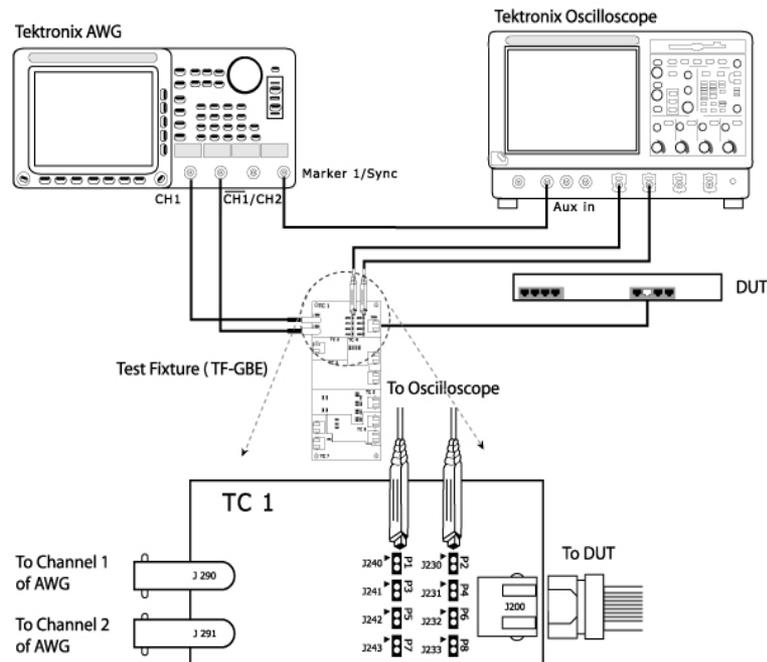
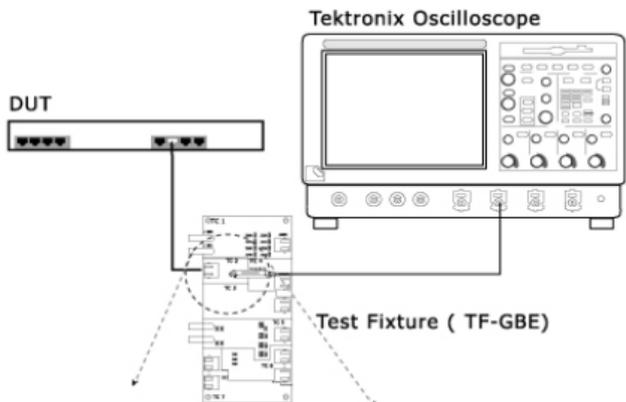
# Measurement List

CTS Section	Measuremnts	Test Mode	Fixture Section	Limit		
				Min	Max	Units
<b>5.4 Transmitter Electrical Specifications</b>						
5.4.1	Transmitter Output Droop	Test mode 1	TC2		45	%
5.4.2	Transmitter Distortion with disturbing signal	Test mode 4	TC5		15	mV
5.4.2	Transmitter Distortion without disturbing signal	Test mode 4	TC2		15	mV
5.4.3	Transmitter Timing Jitter - Master	Test mode 2	TC2		50	ps
5.4.3	Transmitter Timing Jitter - Slave	TX_TCLK	TC2		150	ps
5.4.4	Transmitter Power Spectral Density (PSD)	Test mode 5	TC2		-	Mask Hits
5.4.5	Transmit Clock Frequency	Test mode 2	TC2	66.66	66.67	MHz
<b>8.0 Link segment characteristics</b>						
8.2.2	Return Loss	Test mode 5	TC1		-	Mask Hits

# Connection Diagram

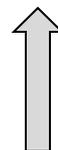
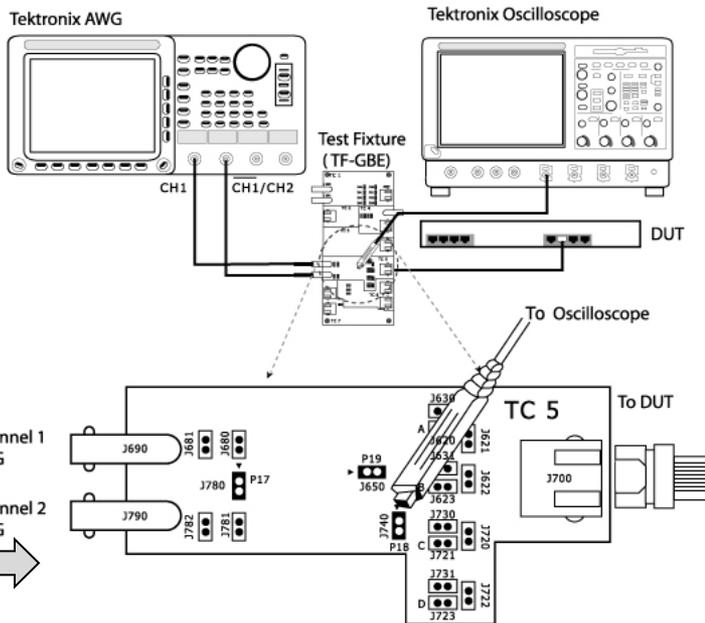
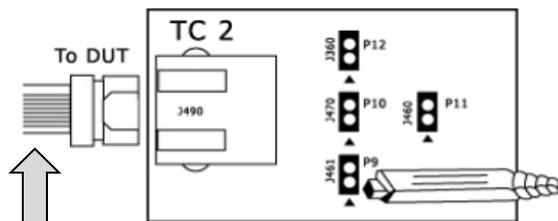
## Without Disturbing Signal

Use TC2 of the test fixture for this test. Make the connections as shown by the following figure:



## With Disturbing Signal

Use TC5 of the test fixture for this test. Make the connections as shown by the following figure:



Return Loss

PSD  
Jitter  
Clock Frequency  
Droop  
Distortion without  
Disturber

Distortion  
With disturber

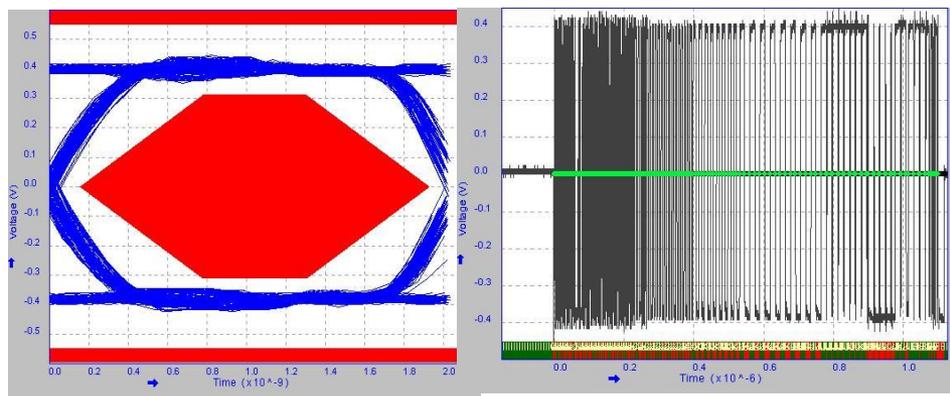
# USB2.0一致性测试方案

- 完全符合 USB-IF 对 USB2.0 一致性测试进行的测试
- 自动眼图分析
- 自动示波器设置消除了耗时的手动设置
- 高速专用测试
  - 接收器灵敏度
  - Chirp
- 完善的一致性测试夹具
- 自动测量上升时间和下降时间
- 用户定义容差测试限制
- 详细的统计结果，进行深入分析
- 自动报告生成
- 自动相差校正，保证测量精确性
- 联机帮助提供了帮助功能

Results based on USB-IF / Waiver Limits

Measurement Name	Minimum	Maximum	Mean	pk-pk	Standard Deviation	RMS
Monotonic Property	-	-	-	-	-	-
Eye Diagram Test	-	-	-	-	-	-
Signal Rate	468.3196Mbps	490.7306Mbps	479.9697Mbps	0.0000bps	4.888485Mbps	480.4925Mbps
EOP Width	-	-	16.74722ns	-	-	-
Rise Time	730.6250ps	88.87597ns	8.864098ns	88.14535ns	21.13473ns	22.82873ns
Fall Time	757.5000ps	97.14125ns	9.516573ns	96.38375ns	22.50473ns	24.33801ns

Monotonicity test is performed on the test limits of 15.0% and 85.0%.



# 示波器、探头和应用软件 抖动、眼图测量系统DPOJET

- 抖动/眼图分析
  - 单键向导，简化设置
  - 眼图模板测试 及 通过/失败测试
  - 随机性/确定性抖动隔离
  - 支持特定标准一致性测试软件包，如DDR和USB

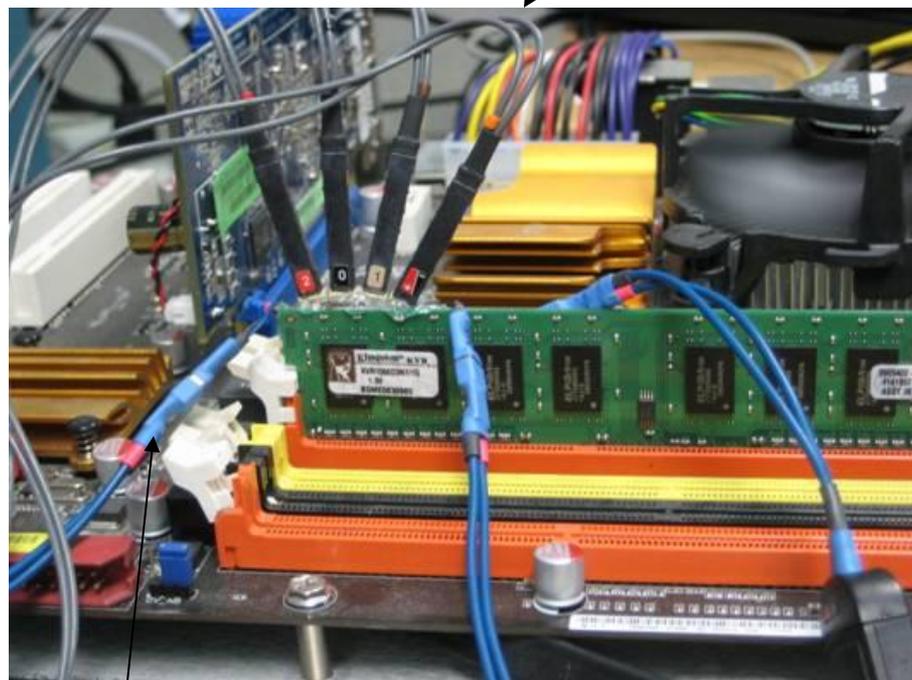


# Digital + Analog Probing for MSO70k

- 16 Digital Channels in addition to 4 Analog Channels



RAS# WE# CAS# CS#



DQ0

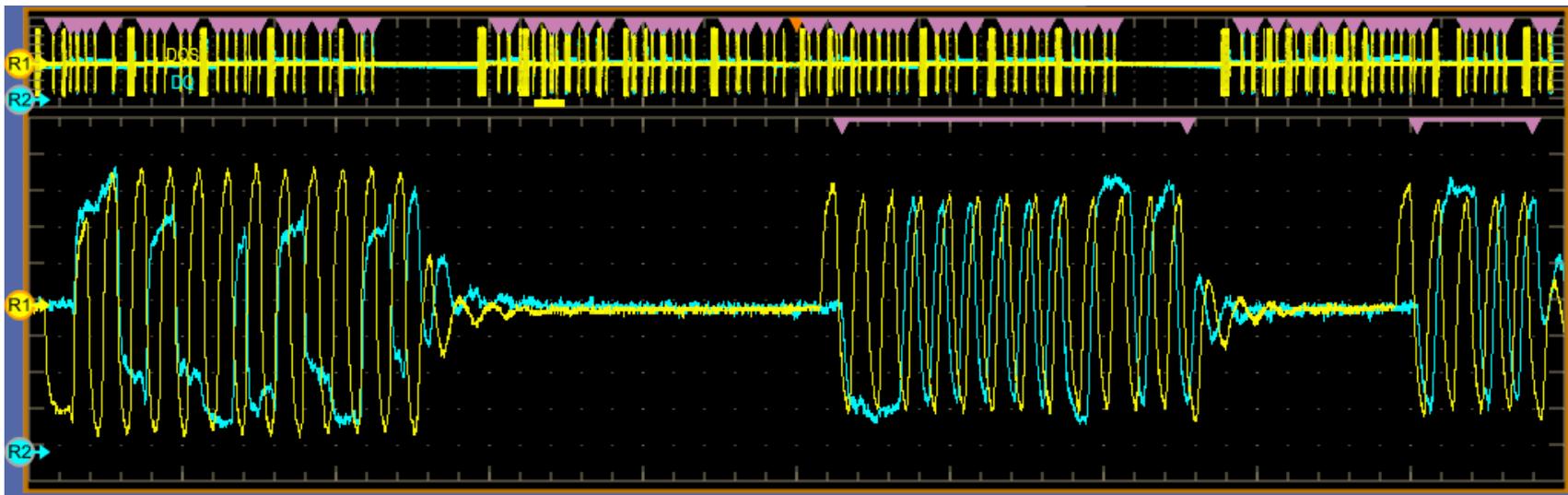
DQS0

Clock

#TSF Format	Type
#File Radix	
##+ Version 2.1.0 PATTERN	
#Command	Command
#Symbol Name	Pattern
#	CS RAS CAS WE (D3 D2 D1 D0)
#	
MODE_REG	0000
REFRESH	0001
PRECHARGE	0010
ACTIVATE	0011
WRITE	0100
READ	0101
NOP	0111
DESELECT	1XXX

# Read/Write Burst I.D. using Advanced Search and Mark

- Advanced Search and Mark (ASM) dynamically applies a **search** algorithm to each acquired waveform, and **marks** specific features with visual delimiters
- ASM searches have been developed specifically for DDR Reads and Writes
- The DDRA application can read these marks and use them as measurement gates



# DDRA: DDR1-2-3一致性测试软件

- 是否满足JEDEC规范要求？如何读写分离？哪里有问题？
- 从结果到问题细节的一站式解决方案



# DPO7254C主要技术指标

**2.5** GHz bandwidth

**10** GS/s sample rate on all channels

**40** GS/s max

**100** MPts record length on all channels

**400** MPts max RL

**>250,000** waveform captures/second on all channels

Real-time DPO: Simultaneous performance on all channels

*More Performance Than Any Other Mid-Range Oscilloscope*

# 示波器探头



## 有源电压探头

降低探头负荷，准确地进行高频测量

- 测试高阻抗、高频率电路单元
- 捕获参考地电平的单端信号



## 差分电压探头

为数字设计调试和检验提供高速差分探测解决方案

- 特别适合高速串行标准中使用的差分信号
- TriMode™ 使用一个DUT连接点，进行差分测量、单端测量和共模测量



## 高压探头

为参考地电平的电压测试提供安全的探测解决方案

- 用于“升高”或“浮动”电压系统
- 单端测量、差分测量或隔离测量



## 无源电压探头

执行基本示波器测量，高可靠性和测试准确性

- 宽动态范围，大输入电阻
- 强健耐用的机械设计



## 电流探头

高灵敏度，准确地进行电源和负荷分析

- 准确地测量低电平电流成分和频率成分
- 业内领先的测量灵敏度，最低1mA



## 逻辑探头

业内唯一的2.5 GHz差分逻辑探头

- DUT负荷低，捕获重要的信号
- 多种连接选项，高信号保真度

# 总结

- 全新的数字电路调试、测试理念，时域、逻辑域时间相关联合测试
- 创新的仪器实际构架，能够快速发现问题、定位问题，提高调试效率
- 丰富的测量、分析平台
- 丰富完整的工业标准测试
- 完整的测量测试平台，包含各种调试用仪器

