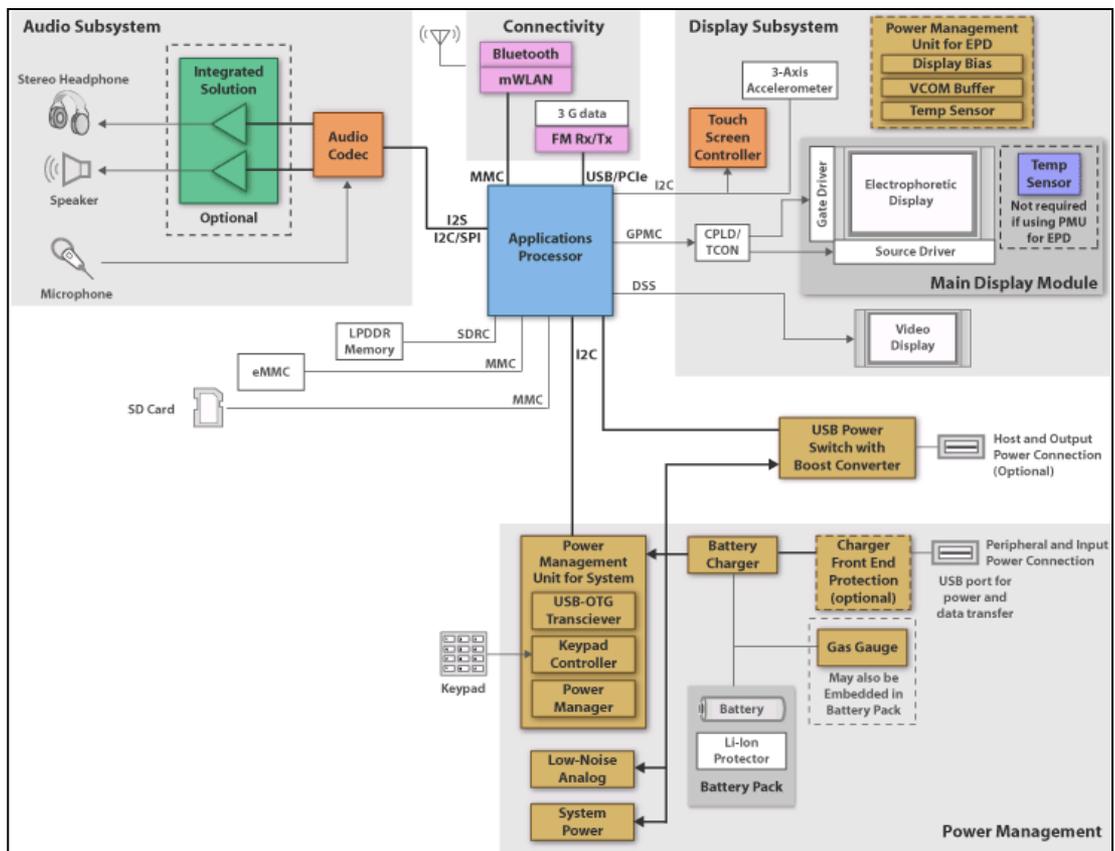




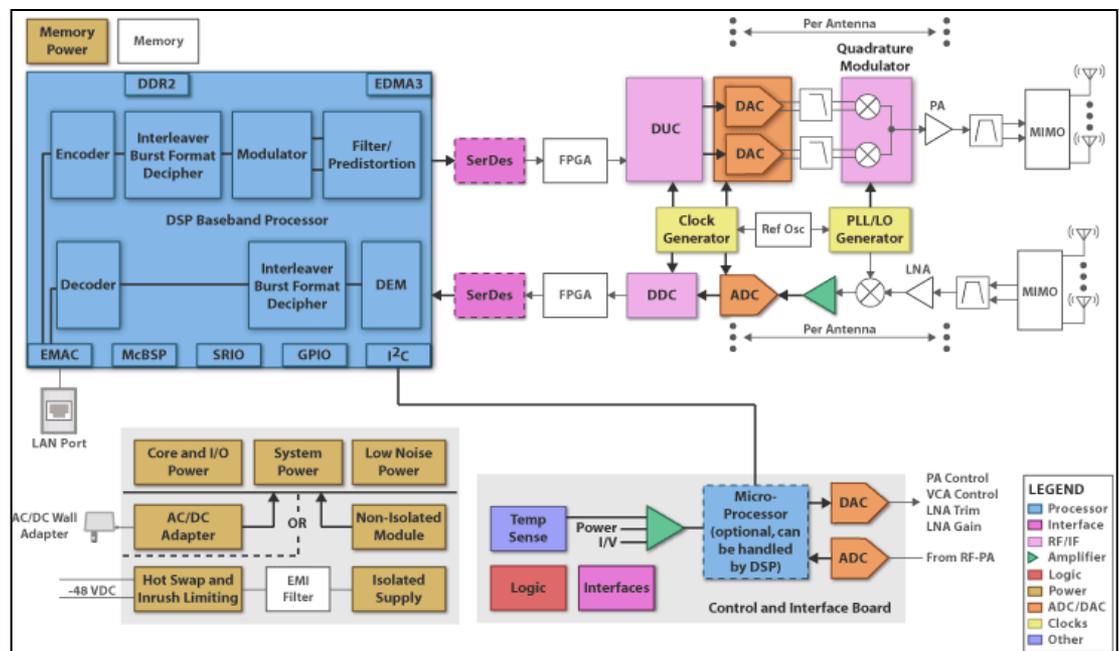
# 嵌入式系统——消费电子——电子书阅读器



- 串行总线
  - USB2.0
  - Ethernet
  - I2C & I2S
  - SPI
  - DDR & LPDDR
  - SDIO & MMC
  - PCIe
  - TCON (LVDS/DP)
- ADC/DAC/Codec编解码器
- Tx/Rx & WLAN
- 电池与开关电源管理

德州仪器——电子书阅读器的参考设计：<http://focus.ti.com/docs/solution/folders/print/697.html>

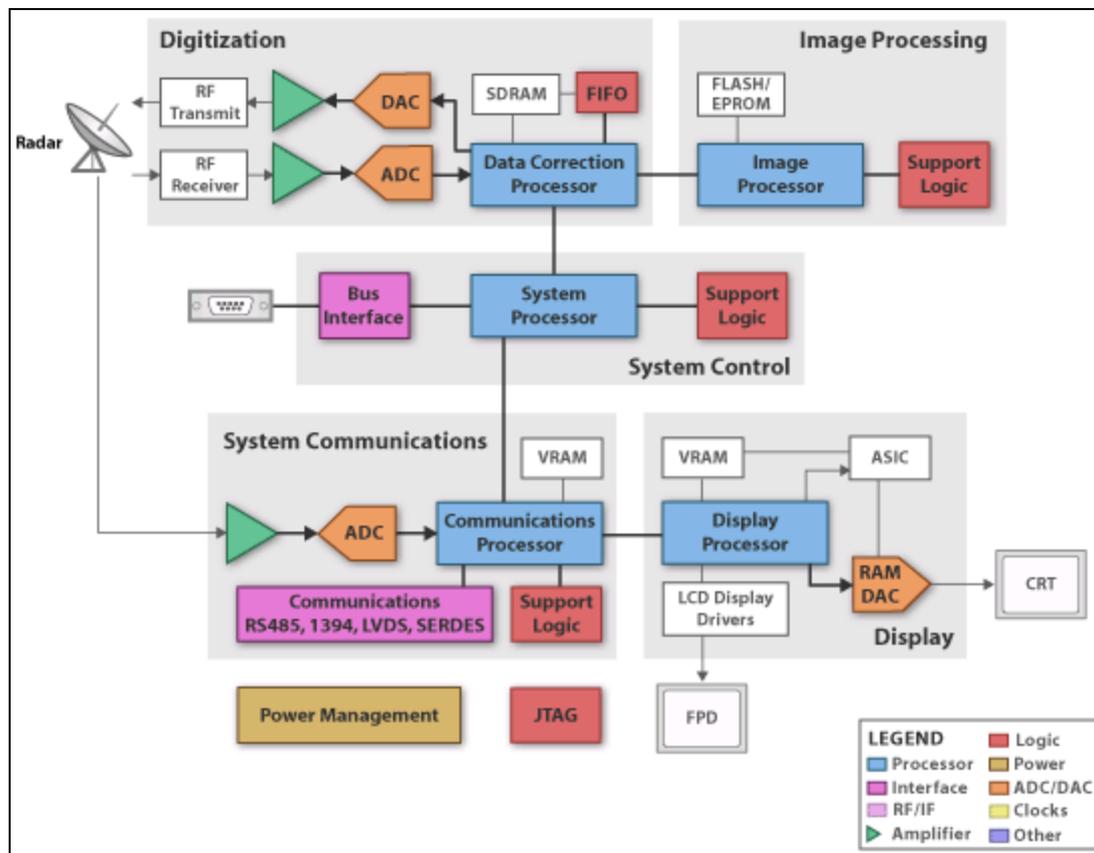
# 嵌入式系统——通讯——TETRA基站



德州仪器——TETRA基站的参考设计: <http://focus.ti.com/docs/solution/folders/print/515.html>

- 串行总线
  - Ethernet LAN
  - I2C
  - DDR2
- 串、并处理 SerDes
- ADC/DAC/Codec编解码器
- FPGA与DSP
- 调制器与MIMO收发
- 模拟器件与信号: 晶振, LNA/PA, 功率I/V, 温度感应
- AC/DC 开关电源

# 嵌入式系统——国家研究项目——雷达与声纳



- 串行总线
  - RS485
  - 1394
  - DDR SDRAM
- LVDS并行总线
- 串、并处理 SerDes
- ADC与DAC
- ASIC或FPGA
- 调制器、RF或微波收发
- AC/DC 开关电源

德州仪器——雷达的参考设计：<http://focus.ti.com/docs/solution/folders/print/119.html>

# 当前流行的嵌入式系统级调试

嵌入系统的各部件	调试与测试的需求
■ 系统	■ 多通道同时检测模拟与数字信号并验证其相关性
■ 串行总线	■ 对应各种串行总线标准，能够进行一致性、兼容性验证，并能够触发与解码各种分组包，同时记录与显示多条总线上的活动，进行对比，快速查找导致故障的问题所在
■ 并行总线	■ 记录、显示、测量各并行总线上的活动的定时与状态，发现有否发生定时违规（如建立与保持时间）而产生的毛刺或异常情况，构成系统故障。跟踪与串行总线间的互动与相关性，从系统层次上查找问题根源
■ 时钟与模拟器件	■ 检测时钟与数据抖动，测量各种模拟器件的性能，如放大器、传感器的输出
■ ADC/DAC/编解码	■ 模拟通道与数字通道，同时跟踪转换与编解码过程
■ 记忆与内存	■ 验证DDR的时序、定时，查看MEM或FLASH的读写
■ FPGA	■ 对FPGA进行调试，查看FPGA内部节点与运行状况，输出信号的时序与状态是否符合设计理念与模拟情况
■ 调制与收发机	■ 需要进行频域与调制域的分析及测量，与时域对比
■ 功率与电源	■ 测量电源供电的各种参数，检测电源噪声对电路的影响

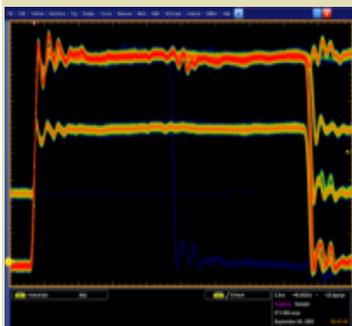
# 嵌入式系统调试的五个阶段

## ——探测、发现、捕获、搜索、分析

探测



发现



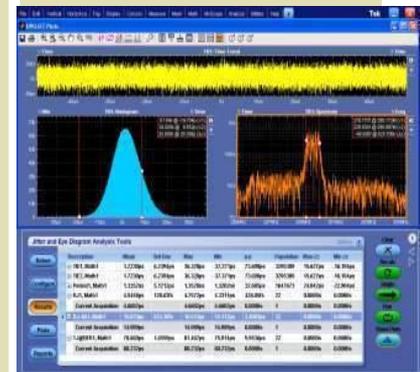
捕获



搜索



分析



大趋势是什么？

**高速度！**

**高集成度！**

**高一致性！**

# 您面对的是什么？

纹波？

高速？

ANSI？

地弹？

串行？

脉冲？

数字？

模拟？

IEEE？

噪声？

串扰？

并行？

# 您需要什么？



您需要的是一堆工具？还是一个完美产品？

# 泰克为您提供什么？

示波器？

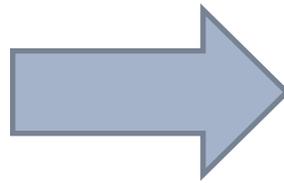
逻辑分析仪？

误码仪？

阻抗分析仪？

信号发生器？

频谱分析仪？



电源解决方案

一致性解决方案

总线分析方案

抖动及眼图测试方案

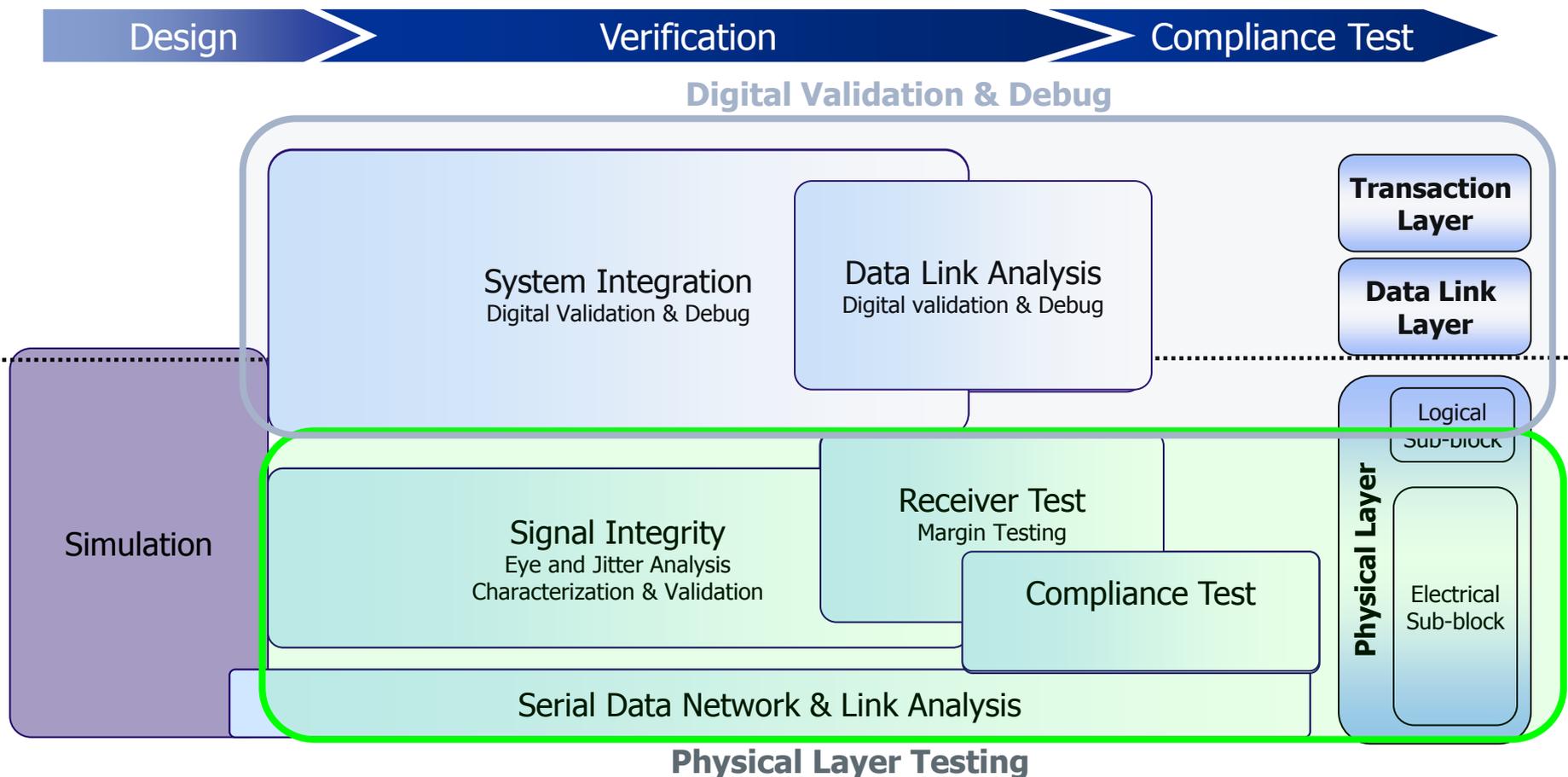
高速串行测试方案

接收机容忍度测试方案

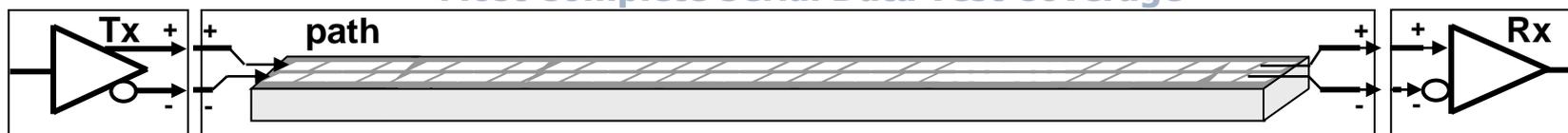
.....

.....

# 高速数字系统测试验证解决方案



## Most Complete Serial Data Test Coverage

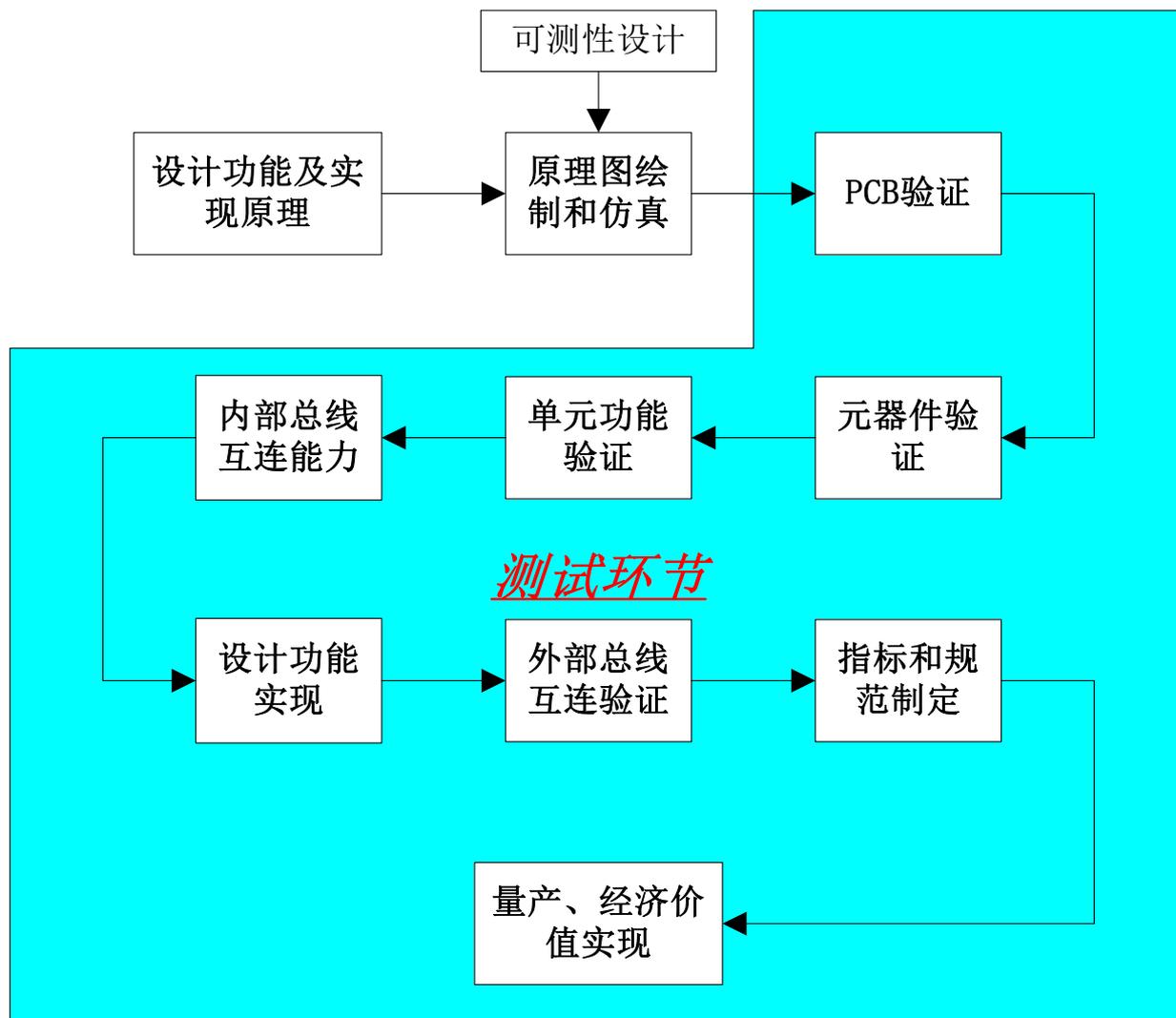


# 第一部分：数字与模拟的联合调试



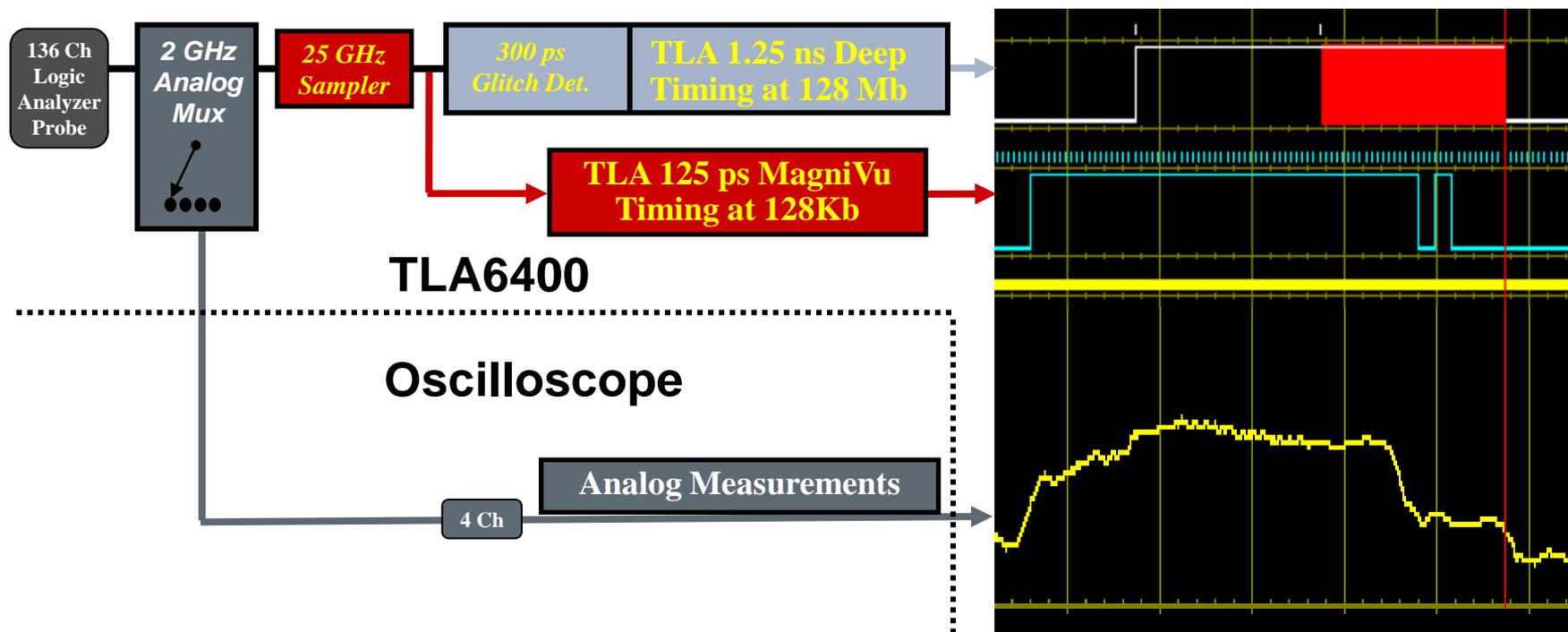
# 设计流程概览

- 每一步都很重要，将会对以后的步骤产生深远的影响



# 一台逻辑分析仪，三种测试方式——TLA6400

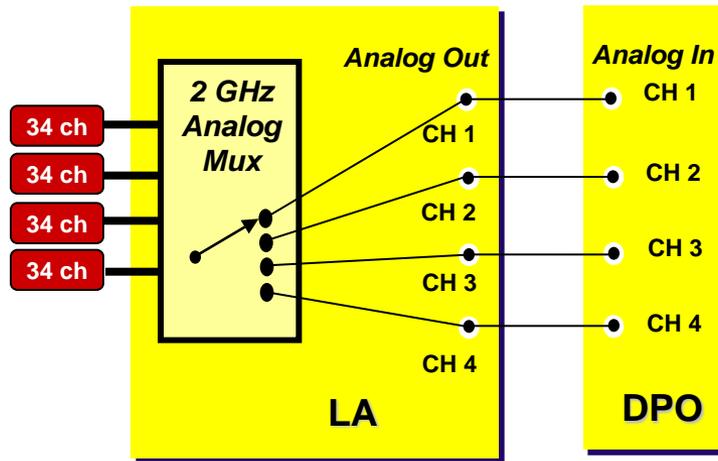
25G/s采样率，分辨率高达40ps  
2 GHz模拟开关  
只需要一个逻辑分析仪探头



# 全新的信号完整性调试理念-模拟数字联合调试

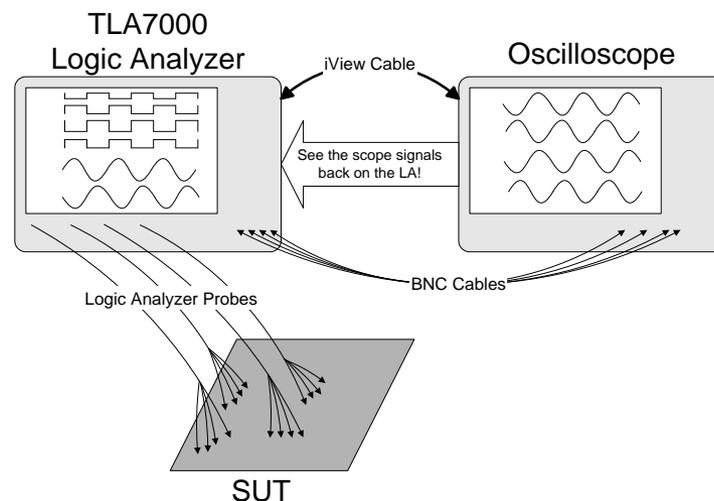
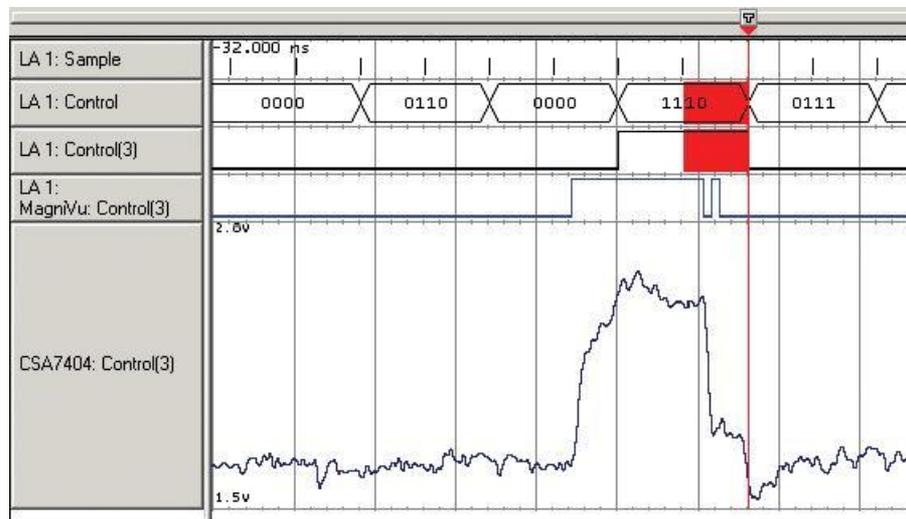


- 单LA探头连接信号，同时测量信号模拟、逻辑特性
- LA探头所有通道模拟带宽指标 2~3 GHz
- LA中136通道任意4路可以输出到外部示波器



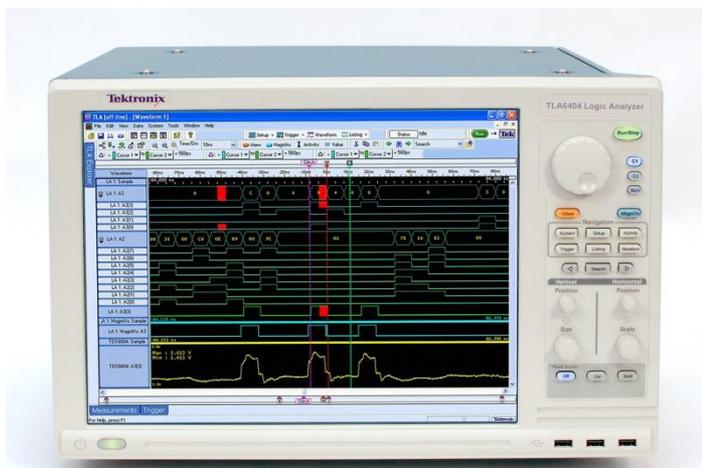
# 模拟、数字联合调试方案

- 毛刺捕获技术
  - 实时动态监控信号中的异常逻辑
  - 高亮标注
  - 准确定位异常发生时刻、位置
- iView
  - 将逻辑分析仪和示波器无缝连接为一套测试系统
  - 在逻辑分析仪屏幕上显示自动时间对齐后的同一信号模拟和数字的波形
  - 通过逻辑分析仪对示波器的触发控制，准确定位信号异常时的模拟采集



# TLA6400——新一代逻辑分析仪

状态时钟速率	存储深度 (全通道)	异步采样速率	MagniVu™ 采样速率
333 MHz (std) 667 MHz (opt)	2Mb, 4Mb, 8Mb, 16Mb, 32Mb, 64Mb	1.6 GS/s (all ch) 3.2 GS/s (1/2 ch)	40 ps (25 GS/s) 128 Kb



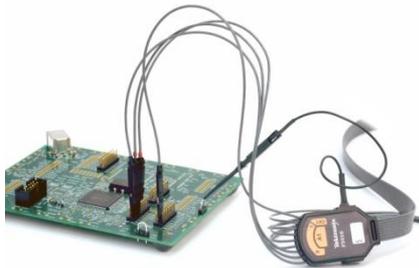
TLA6401/6402/6403/6404 四款机型

34/68/102/136通道可供选择，满足各种需求

# 新一代P59系列逻辑分析仪探头

## P5910 – General Purpose

- 17 channels
- Meets many different debug needs
- Ships with Logic Probe Accessory Kit
- Fits both 0.100 in and 2mm square pins
- **1.0 pF Loading**



## P5934 – Mictor

- 34 channels
- Quickly connect to many channels in a small footprint
- Connect to legacy designs
- **1.2 pF Loading**



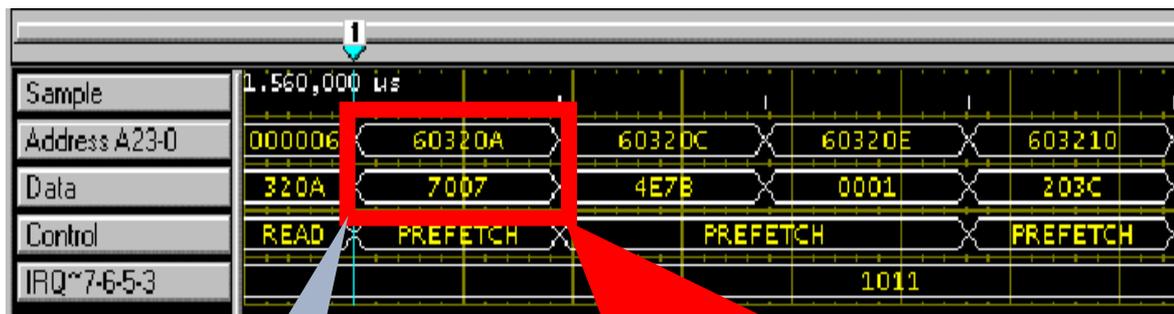
## P5960 – DMax

- 34 channels
- Best Signal Integrity and quick reliable attachment
- **0.7 pF Load**



# 嵌入式软件调试和验证

- 捕获、分析和显示实时软件执行的过程以及定位问题的根源
- TLA可以将软件执行和其他的系统事件联系起来
  - 总线协议事件: IEEE-1394, USB, LVDS etc.
  - 硬件事件: Interrupts, DMA cycles, Suspend, etc.
- TLA不会影响嵌入式软件实时的运行



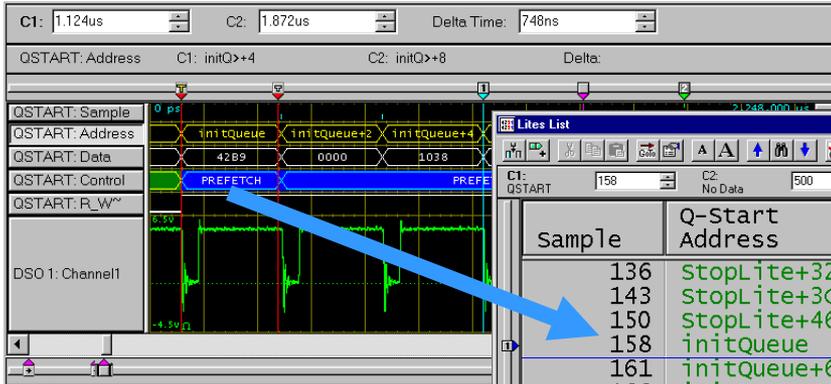
从硬件走线中实时捕获到的Address和Data

Q-Start Address	Q-Start Data	Q-Start Mnemonic
00007E7E	0000	( RESET )
00FFFFFF	FFFF	( RESET )
00000000	0000	( RESET: STACK POINTER )
00000002	6320	( RESET: STACK POINTER )
00000004	0060	( RESET: PROGRAM COUNTER )
00000006	320A	( RESET: PROGRAM COUNTER )
0060320A	7007	MOVEQ #00000007,D0
0060320C	4E7B	MOVEQ #04E7B,D0
0060320E	0001	( EXTENSION )
00603210	203C	MOVE.L #FFFFFF01,D0

# TLA嵌入式系统方案

## 实时硬件信号探测

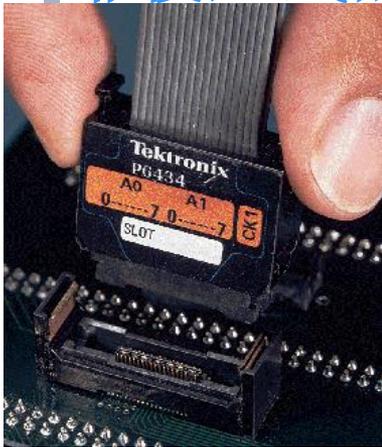
## 实时指令跟踪



Sample	Q-Start Address	Q-Start Data	Q-Start Mnemonic
136	StopLite+32	23FC	MOVE.L #00001001,stopLights+10 (S)
143	StopLite+3C	23FC	MOVE.L #00000401,stopLights+14 (S)
150	StopLite+46	4EB9	JSR initQueue (S)
158	initQueue	42B9	CLR.L front (S)
161	initQueue+6	42B9	CLR.L rear (S)
166	initQueue+C	4E75	RTS (S)
172	StopLite+4C	7E00	MOVE #00000000,D7 (S)
173	StopLite+4E	20	

```
Line C: queue.c
24
25 /*****
26 * Routine to initialize queue
27 *****/
28 void
29 initQueue()
30 {
31     front = 0;
32     rear = 0;
33 }
34
```

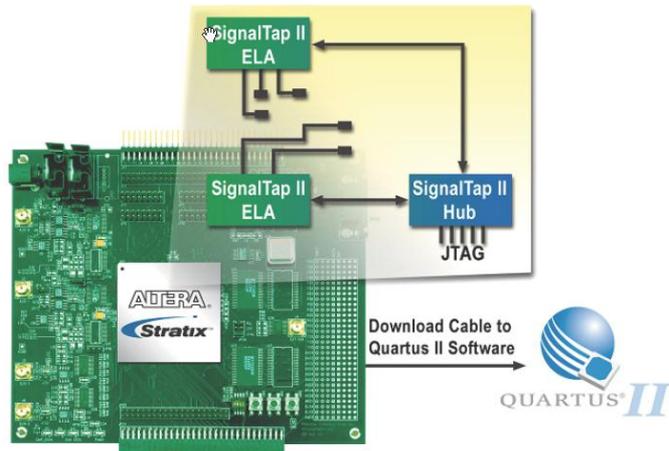
非侵入式的调试



# 在线FPGA调试方法

## ■ Embedded Logic Analyzer

- Logic analyzer functionality is inserted in design
  - Has triggering and trace storage resources
  - Uses FPGA memory
- Examples:
  - SignalTap<sup>®</sup> II (Altera)
  - ChipScope<sup>™</sup> ILA (Xilinx)
  - CLAM<sup>®</sup> (Actel)



## ■ External Logic Analyzer

- Use a full-feature logic analyzer
  - Route internal signals to FPGA pins and observe with TLA Series logic analyzer
  - Make use of programmability of FPGA

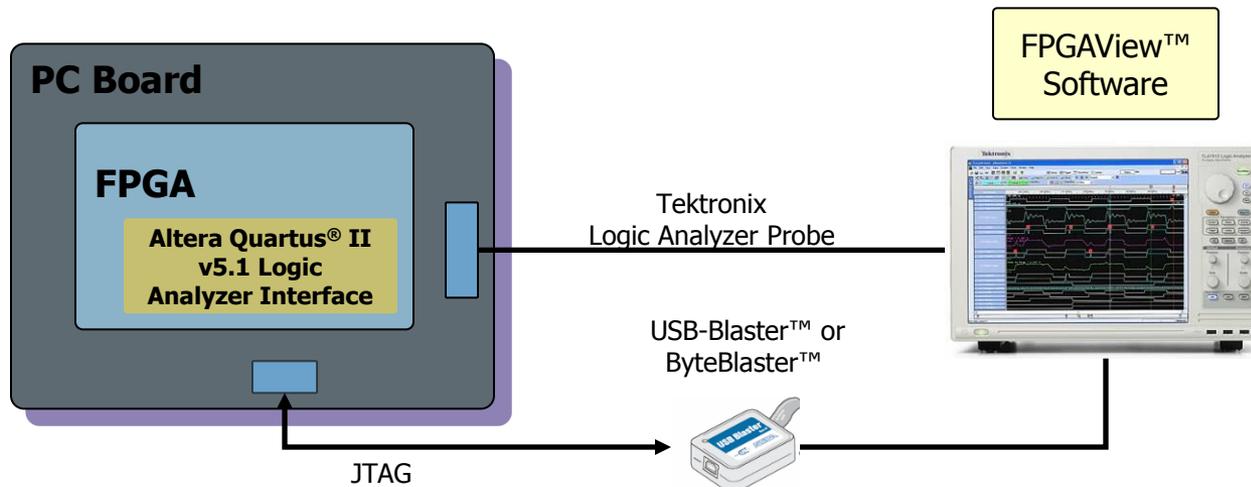


# Real-Time Logic Debug Solution for Altera FPGAs

## Overview

- Software package developed by First Silicon Solutions ([www.fs2.com](http://www.fs2.com))
  - Supports Altera FPGA devices
  - Runs on Windows 2000 and Windows XP machines

Function	Solution
Multiplexer	Altera Quartus® II v5.1
Control Software	FS2 FPGAView™
Logic Analyzer	Tektronix TLA Series Logic Analyzer, running v4.3 or later
JTAG Cable	Altera USB-Blaster™ or ByteBlaster™
Operating System	Windows® 2000 and Windows® XP



# Using FPGAView

## Step 1 – Create the Logic Analyzer Interface

- Use Altera Quartus II Logic Analyzer Interface Editor to define and insert Logic Analyzer Interface
  - Available in all editions of Quartus II, including free Web Edition

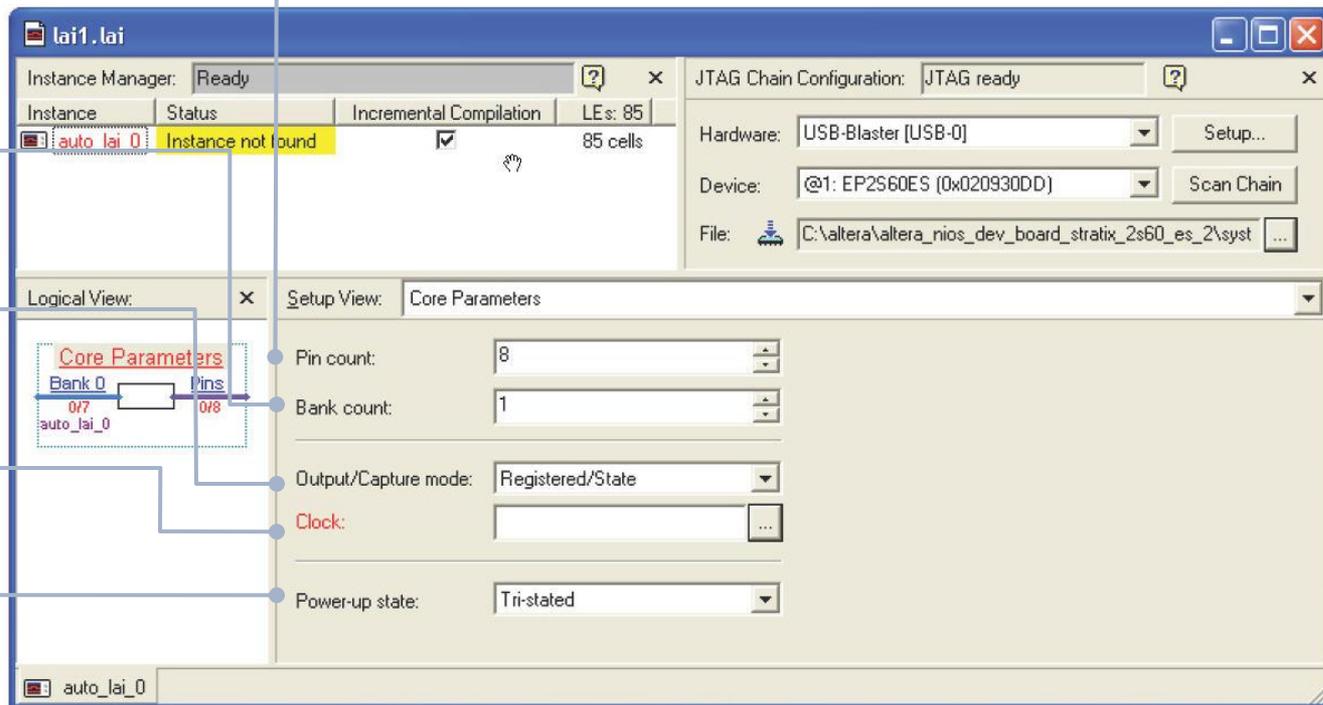
Specify number of debug pins

Specify Number of Banks

Specify Mode

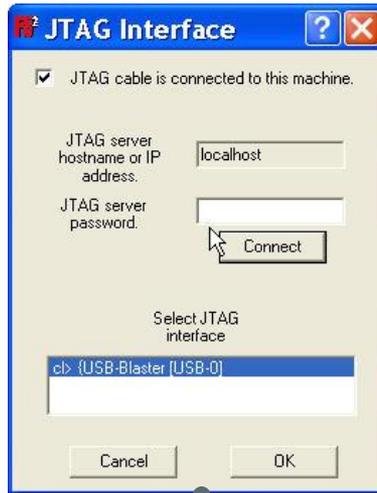
Specify Clock  
(if using State Mode)

Power-Up Mode

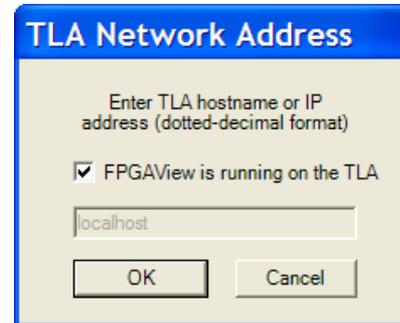


# Using FPGAView

## Step 2 – Configure FPGAView for your debug environment



**Specify JTAG Interface**

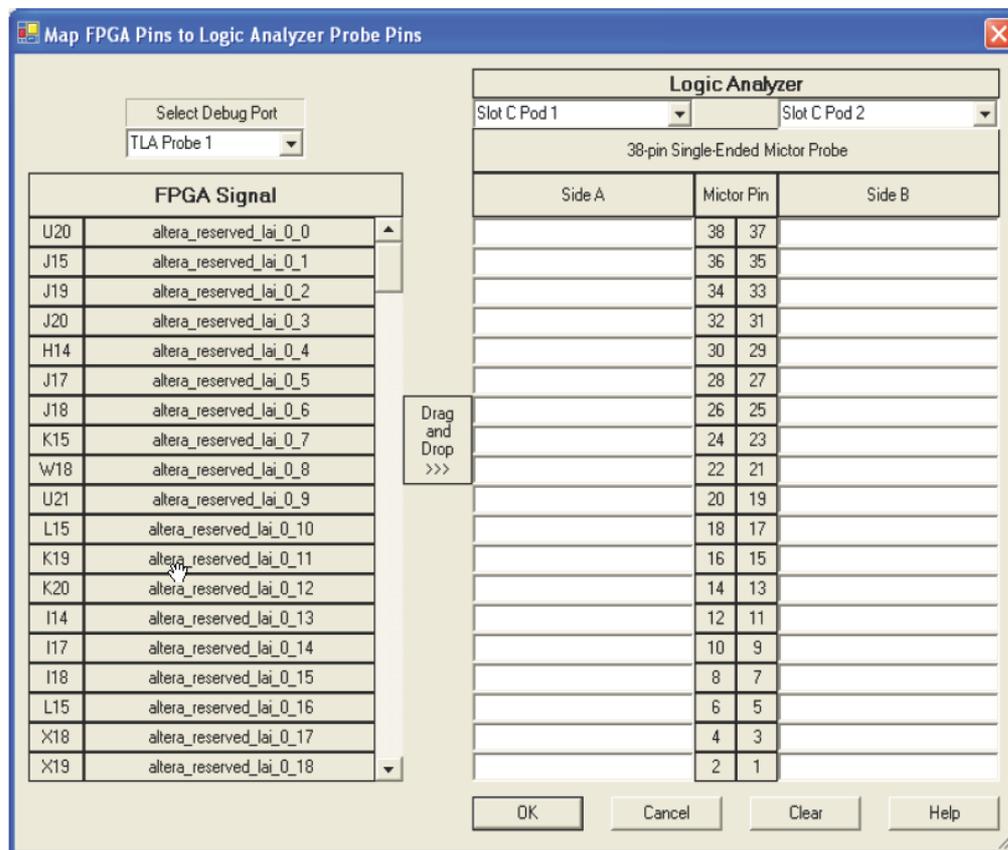


**Specify TLA Interface**

# Using FPGAView

## Step 3 – Map FPGA Pins to Logic Analyzer

- Use FPGAView to “connect” FPGA pins to logic analyzer
  - Enables automatic channel name updating
  - Drag & Drop operation
  - Supports multiple LAIs / FPGAs / TLA modules



# DPO/MSO5000

## 突破性的探测解决方案——带宽倍增！ 负荷减半！



- 同类最优秀的探头负荷
  - 超低输入电容 (3.9pF)
  - 输入阻抗大: 10M $\Omega$
  - 内部RC电路的突破和改进
  - 高电压动态范围: ~~1GHz, 300Vrms~~
- 每台示波器标配4根探头
  - TPP0500: 500MHz (350/500MHz型号标配)
  - TPP1000: 1GHz (1/2GHz型号标配)
  - 性能高, 使用方便, 节省额外购买探头成本
- 多个地线连接, 包括
  - 6英寸地线
  - 接地引线短弹簧夹

### 与竞争对手相比:

- 电容是竞争对手的一半!
- 标配带宽是竞争对手的两倍!  
(在1 GHz和2 GHz示波器上)

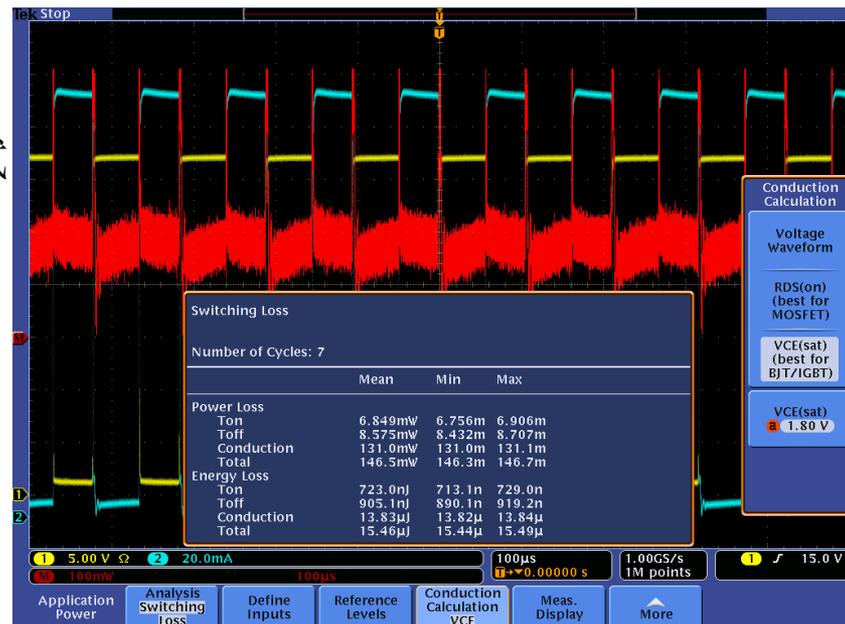


有源探头的性能,  
无源探头的简便。

# 单板或者系统开关电源测量解决方案

## ■ DPOPOPWR能耗测量分析方案

- 提供业内最完整、最丰富的能耗测试方案
- 功率质量
- 开关损耗测量
- 安全工作区谐波分析
- 纹波测量
- PWM调制分析
- 变压器磁特性分析

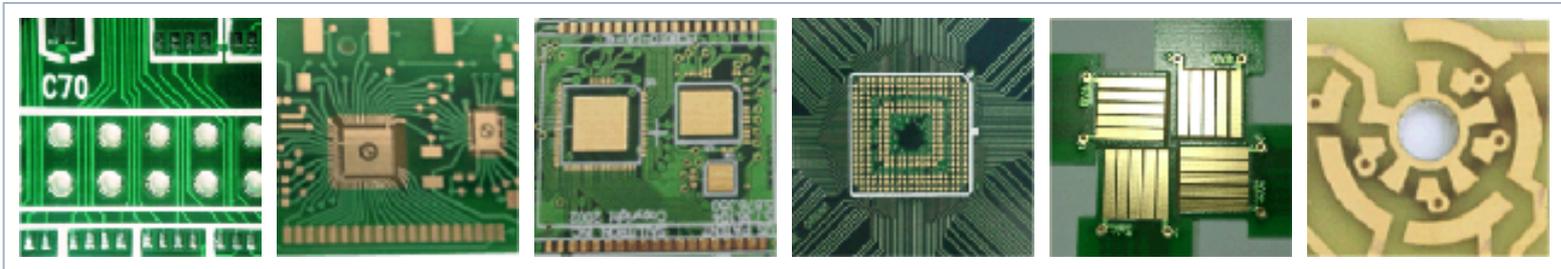


## ■ 丰富的探头系统

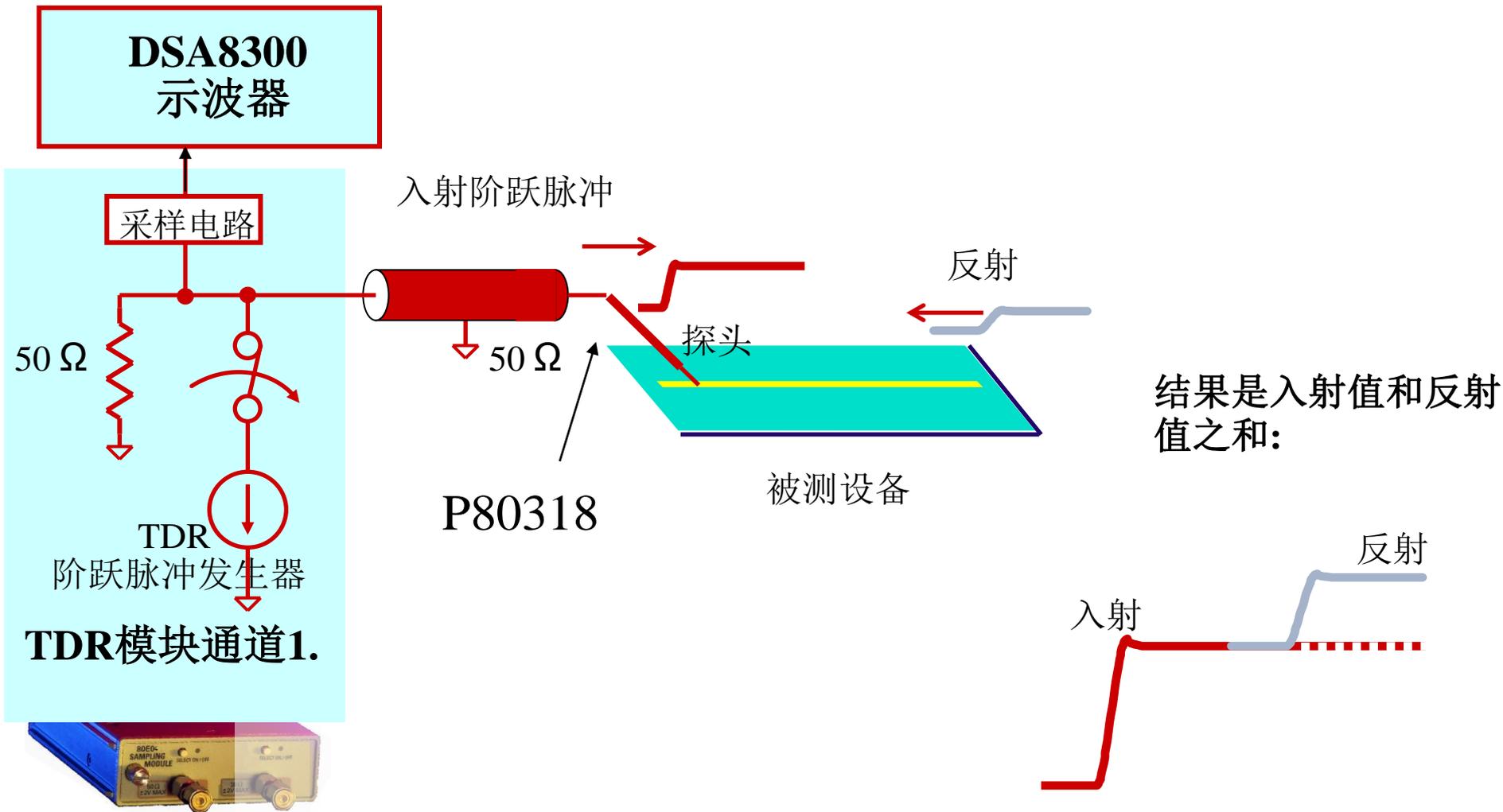
- 高压探头
  - 浮地、共地探头
  - 最高电压20000V
- 高精度电流探头
  - 最高精度200uA
  - 最大测试电流750A



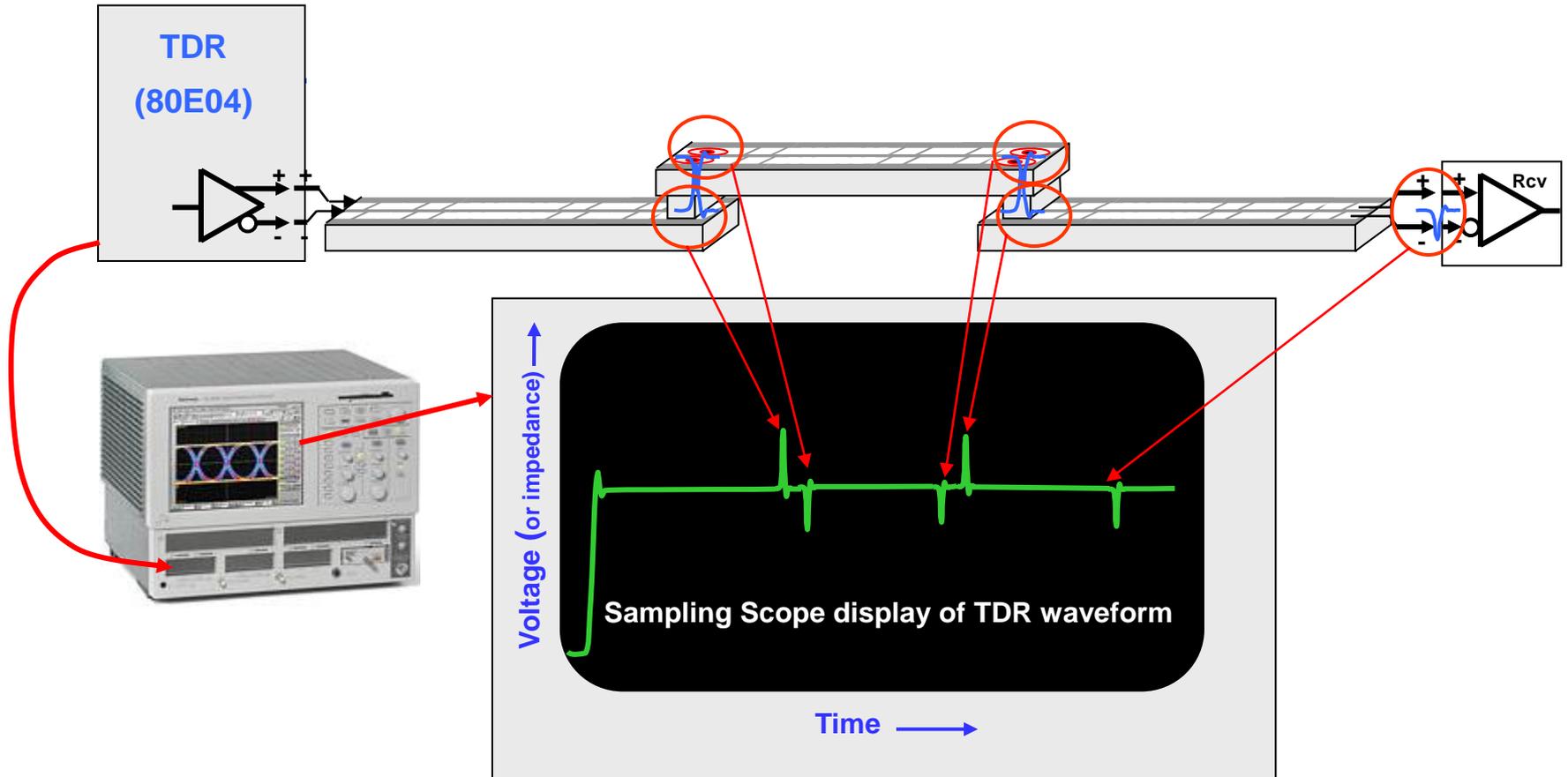
## 第二部分：信号完整性测试和验证（SI）



# TDR概述及原理——从PCB走线开始分析

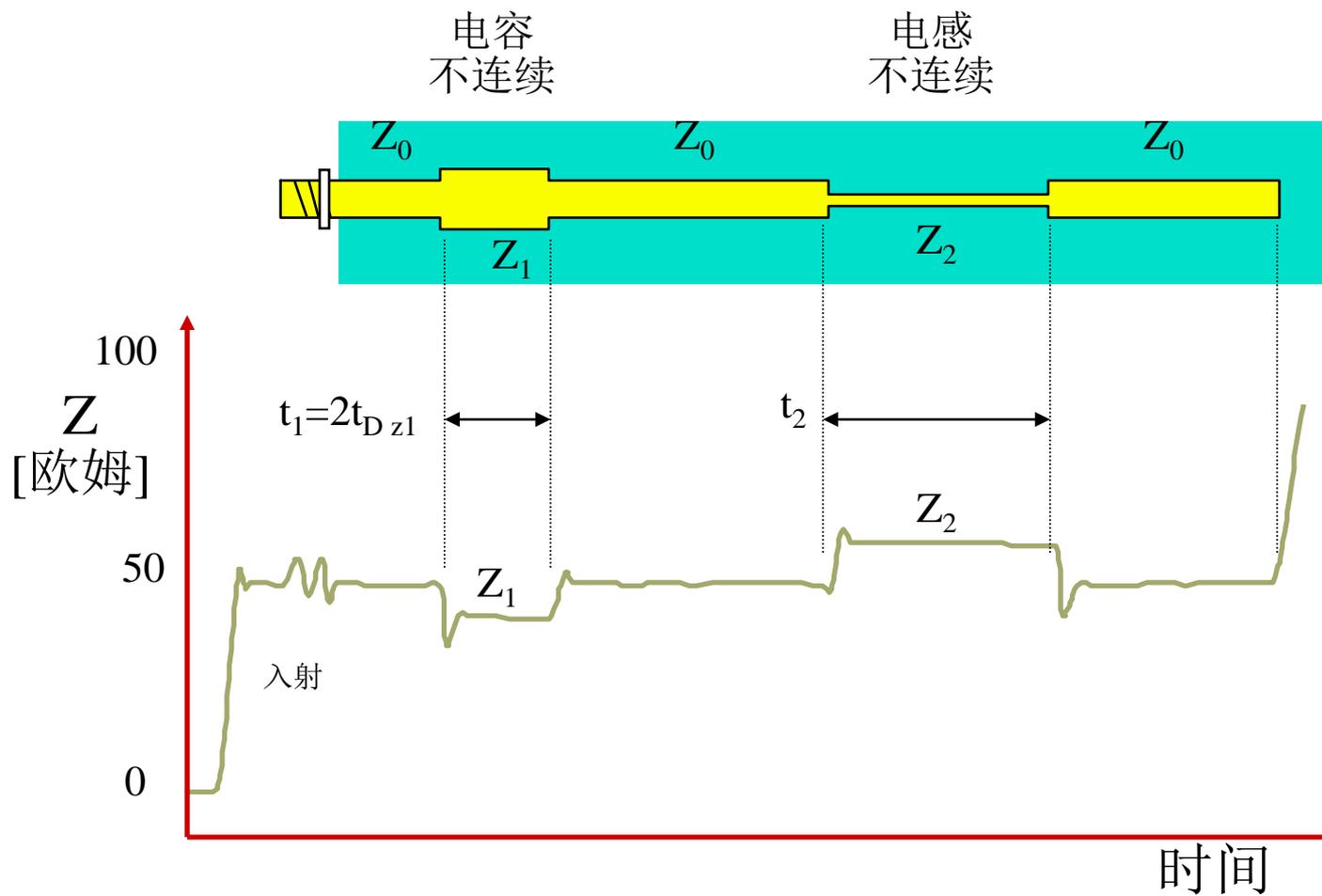


# TDR的应用——Reflection(反射)



▪ TDR on an Equivalent Time scope is used to measure the quality of the serial data interconnect: A step is generated and returning reflections are sampled (**it's like radar for serial data cables and boards**)

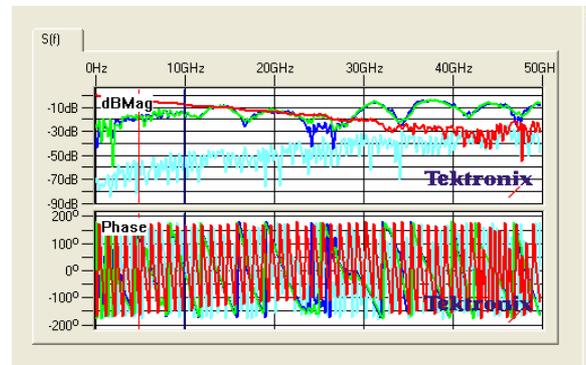
# TDR概述及原理—更加复杂的走线



# IConnect软件—信号完整性和S参数自动测量软件

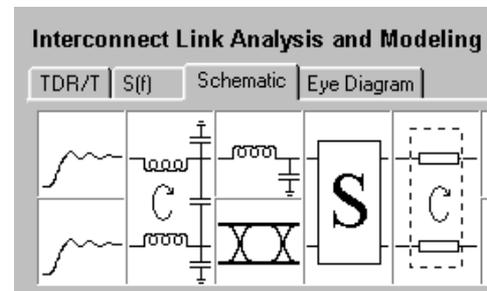
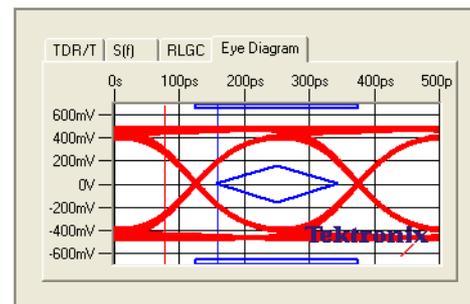
## 性能

- ▶ 高达70dB的动态范围
- ▶ 改善了阻抗测量精度和分辨率(Z-Line)
- ▶ 1M 记录长度，可以在更高频率测量长互连



## 高效，简单

- ▶ 自动程序，最大限度地减少错误，降低测试时间
- ▶ 为制造应用提供了命令行界面
- ▶ 全面的互连链路分析功能
- ▶ 自动提取SPICE模型，集成式分析功能，并支持仿真模型
- ▶ 在几分钟内、而不是几个小时内完成分析任务

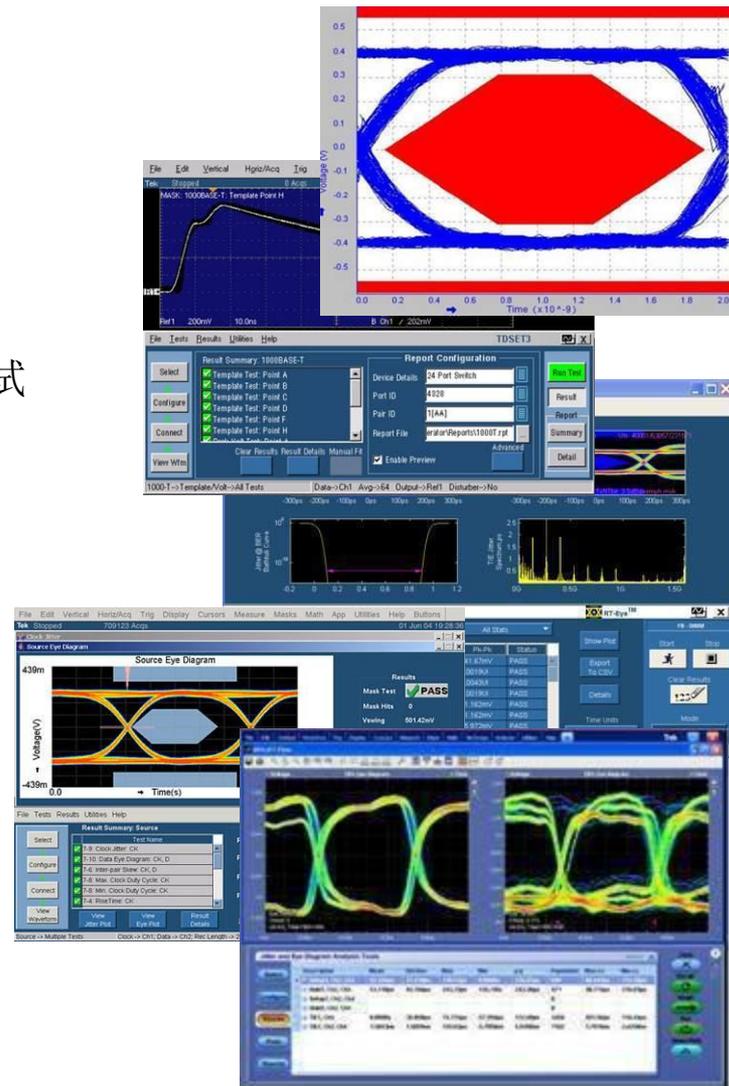


## 第三部分：一致性分析以及验证



## 串行数据：全面的一致性测试

- 泰克一致性测试软件支持多种高速串行标准
  - USB1.0, 2.0, 3.0
  - HDMI
  - DisplayPort
  - DVI
  - WiMedia一致性测试
  - Ethernet 10/100/1000/10GBase T一致性测试
  - PCI Express一致性测试模块
  - InfiniBand一致性测试模块
  - FB-DIMM一致性测试模块
  - Serial ATA分析模块
  - SAS分析模块
  - FibreChannel模板和极限
  - XAUI (10GbE CX-4)模板和极限
  - 串行快速 I/O模板和极限
  - DDR3分析和触发
- 串行数据链路分析
  - 均衡, 信道, 发射机



# 串行总线触发与解码

- 支持常用的行业标准嵌入式串行总线
  - I2C, SPI, RS-232/422/485/UART, USB2.0
  - CAN/LIN/Flexray
- 在现与总线信号时间对准的总线波形中或在带时间标记的协议事件表中显示解码后的值，总线波在时间上与总线信号
- 在行业标准总线上触发数据包级信息
  - 包头
  - 包尾
  - 数据标ID
  - 地址
  - 数据
- 最高同时对16条总线进行解码



**加快串行总线和嵌入式系统调试速度**

# MOST——新一代汽车总线

## ■ Market

- MOST -An emerging Automotive technology for infotainment and Security applications.
- MOST50 in mainstream today
- MOST150 in early majority adaption now.

## ■ Product

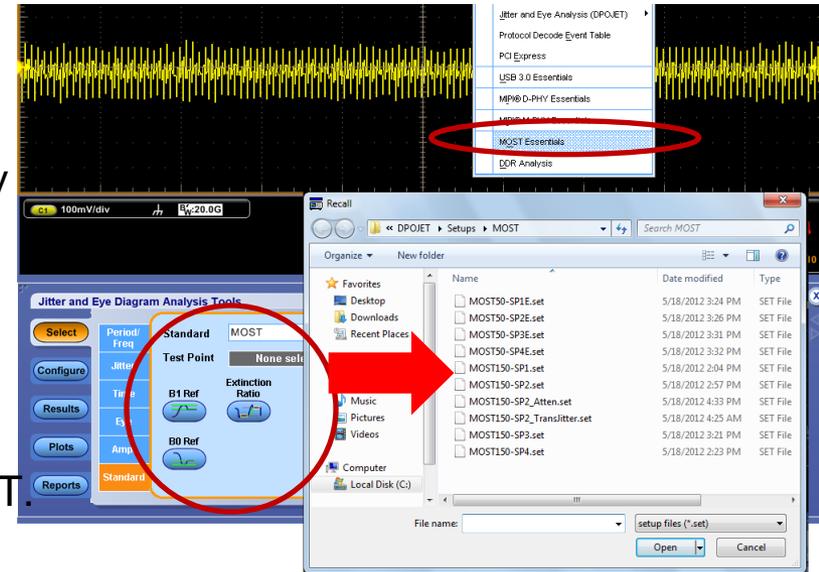
- Automated DPOJET Setup Library for MOST
- Opt.MOST -MOST Essentials Electrical Compliance and Debug Test Solution for MOST50 and MOST150.

## ■ Differentiation

- Seamless Debug Analysis on failures using DPOJET.
- AWG is the Only Signal Generator approved by the MOST consortium
- 100% Normative Test Coverage for MOST50 &MOST150, and includes widest informative tests

## ■ Value proposition

- For MOST150, Tek 1GHz scope is sufficient. Where as, competition recommends a 2GHz scope minimum.
- For MOST50, Tek 350MHz scope is sufficient. Where as, competition recommend a 1GHz scope minimum.
- Test reports with pass/fail, along with eye/ waveform image captures.



# MOST Solution Features

**Jitter and Eye Diagram Analysis Tools : Measurement Report**

June 01, 2012 3:37:45 PM

► Configuration

► Setup Configuration

Oscilloscope Version 6.4.0 devBuild 7  
 DPOJET Version 3.6.0 Build 25  
 Status **Pass**

► Measurement Configuration

Index	Measurement	Source (s)	Others
1	<a href="#">Unit Interval_MOST150-SP4</a>	Ch1	Edges => Signal Ty Measurement Rang
2	<a href="#">Bit Rate_MOST150-SP4</a>	Ch1	Edges => Signal Ty Measurement Rang
3	<a href="#">Rise Time_MOST150-SP4</a>	Ch1	Clock Recovery => Rate: On, Bit Rate: C:\TekApplications\ Measurement Rang
4	<a href="#">Fall Time_MOST150-SP4</a>	Ch1	Clock Recovery => Rate: On, Bit Rate: C:\TekApplications\ Measurement Rang
5	<a href="#">Transfer Jitter_MOST150-SP4</a>	Ch1	Edges => Signal Ty Acq, Nominal Data C:\TekApplications\ RampTime/F: 10us, Source Name: ... Bit Config => Bit Ty

Done

Reports with pass/fail status

**Jitter and Eye Diagram Analysis Tools : OS and US Measurement**

May 30, 2012 6:15:57 AM

► Configuration

► Setup Configuration

Oscilloscope Version 6.4.0 devBuild 7  
 DPOJET Version "3.6.0 Build 25"

Pass/Fail Summary

Index	Measurements	Mask Hits	Pass/Fail
1	Overshoot	0	Pass
2	Undershoot_2u	0	Pass
3	Undershoot_3u	0	Pass
4	Undershoot_4u	0	Pass
5	Undershoot_5u	0	Pass

Mask Images

► Overshoot

Report for MOST150 with Overshoot and Undershoot measurement - Pass/Fail with oscilloscope Waveform Scree captures

**Measurement Results**

Description	Mean	Std Dev	Max	Min	p-p	Population	Max-cc	Min-cc
Unit Interval, Ref1	7.6423ns	1.5253ns	10.225ns	6.7255ns	3.4991ns	63756	3.4757ns	-3.4069ns
Current Acquisition	7.6423ns	1.5253ns	10.225ns	6.7255ns	3.4991ns	63756	3.4757ns	-3.4069ns
Bit Rate, Ref1	131.83MHz	22.243MHz	148.69MHz	97.803MHz	50.885MHz	63756	80.768MHz	-50.535MHz
Current Acquisition	131.83MHz	22.243MHz	148.69MHz	97.803MHz	50.885MHz	63756	80.768MHz	-50.535MHz
Rise Time1, Ref1	694.87ps	20.877ps	805.97ps	620.38ps	185.59ps	24398	126.26ps	-128.87ps
Current Acquisition	694.87ps	20.877ps	805.97ps	620.38ps	185.59ps	24398	126.26ps	-128.87ps
Fall Time1, Ref1	685.33ps	21.264ps	783.26ps	601.18ps	182.08ps	24398	118.78ps	-116.55ps
Current Acquisition	685.33ps	21.264ps	783.26ps	601.18ps	182.08ps	24398	118.78ps	-116.55ps
Transfer Jitter, Ref1	48.628fs	2.4537ps	7.7313ps	-8.8372ps	16.568ps	50040	624.84fs	-562.62fs
Current Acquisition	48.628fs	2.4537ps	7.7313ps	-8.8372ps	16.568ps	50040	624.84fs	-562.62fs
Mask Hits1, Ref1	0.0000	0.0000	0.0000	0.0000	0.0000	138031		
Hits In Segment 1	0.0000	0.0000	0.0000	0.0000	0.0000	138031		
Hits In Segment 2	0.0000	0.0000	0.0000	0.0000	0.0000	138031		
Hits In Segment 3	0.0000	0.0000	0.0000	0.0000	0.0000	138031		

Pass/Fail Summary

► Pass/Fail Information

Measurement	Mask Hits1		
Source1	Ref1		
Value	High Limit	Low Limit	Pass Fail
0.0000	1		Pass

► Plot Images

► Measurement Plot(s)

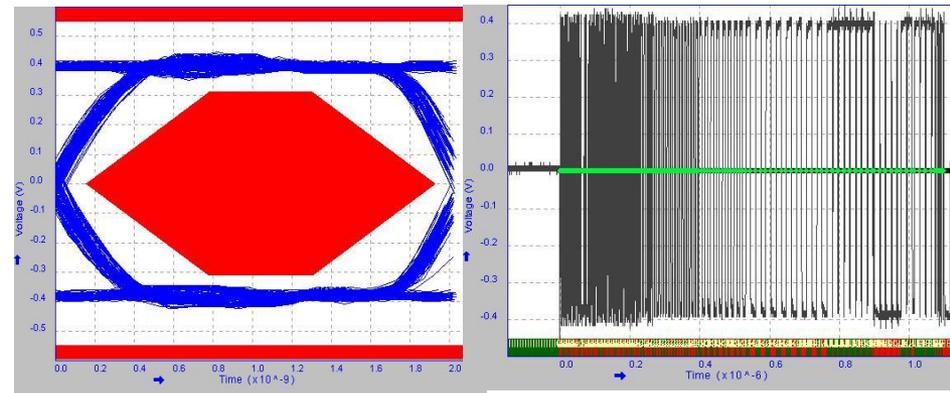
Report with margin details, Eye diagram, and other statistics.

# USB2.0一致性测试方案

- 完全符合 USB-IF 对 USB2.0 一致性测试进行的测试
- 自动眼图分析
- 自动示波器设置消除了耗时的手动设置
- 高速专用测试
  - 接收器灵敏度
  - Chirp
- 完善的一致性测试夹具
- 自动测量上升时间和下降时间
- 用户定义容差测试限制
- 详细的统计结果，进行深入分析
- 自动报告生成
- 自动相差校正，保证测量精确性
- 联机帮助提供了帮助功能

Measurement Name	Minimum	Maximum	Mean	pk-pk	Standard Deviation	RMS
Monotonic Property	-	-	-	-	-	-
Eye Diagram Test	-	-	-	-	-	-
Signal Rate	468.3196Mbps	490.7306Mbps	479.9697Mbps	0.0000bps	4.888485Mbps	480.4925Mbps
EOP Width	-	-	16.74722ns	-	-	-
Rise Time	730.6250ps	88.87597ns	8.864098ns	88.14535ns	21.13473ns	22.82873ns
Fall Time	757.5000ps	97.14125ns	9.516573ns	96.38375ns	22.50473ns	24.33801ns

Monotonicity test is performed on the test limits of 15.0% and 85.0%.



# DDRA: DDR1-2-3一致性测试软件

- 是否满足JEDEC规范要求？如何读写分离？哪里有问题？
- 从结果到问题细节的一站式解决方案



# DPO7254主要技术指标

**2.5** GHz bandwidth

**10** GS/s sample rate on all channels

**40** GS/s max

**100** MPts record length on all channels

**400** MPts max RL

**>250,000** waveform captures/second on all channels

Real-time DPO: Simultaneous performance on all channels

*More Performance Than Any Other Mid-Range Oscilloscope*

# 示波器、探头和应用软件

## 高性能示波器

业内最优秀的信号保真度、验证和检定功能，帮助您缩短设计周期



### MSO5000和DPO5000系列

- 带宽高达2 GHz
- 高波形捕获速率，高级触发、协议解码和搜索功能



### DPO7000系列

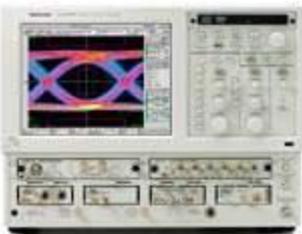
- 带宽高达3.5 GHz
- 高波形捕获速率，高级触发、协议解码和搜索功能
- 特别适合调试、检定和分析第一代串行数据设备、RF设备、存储设备和通用设备



### MSO/DSA/DPO70000 系列

- 带宽最高33 GHz
- 业内最高的波形捕获速率、最佳的信号保真度、最低的噪底及唯一支持高达6.25 Gb/s数据速率的基于硬件的串行码行触发功能
- MSO70000还包括16条逻辑通道及超高精度80ps定时分辨率

新

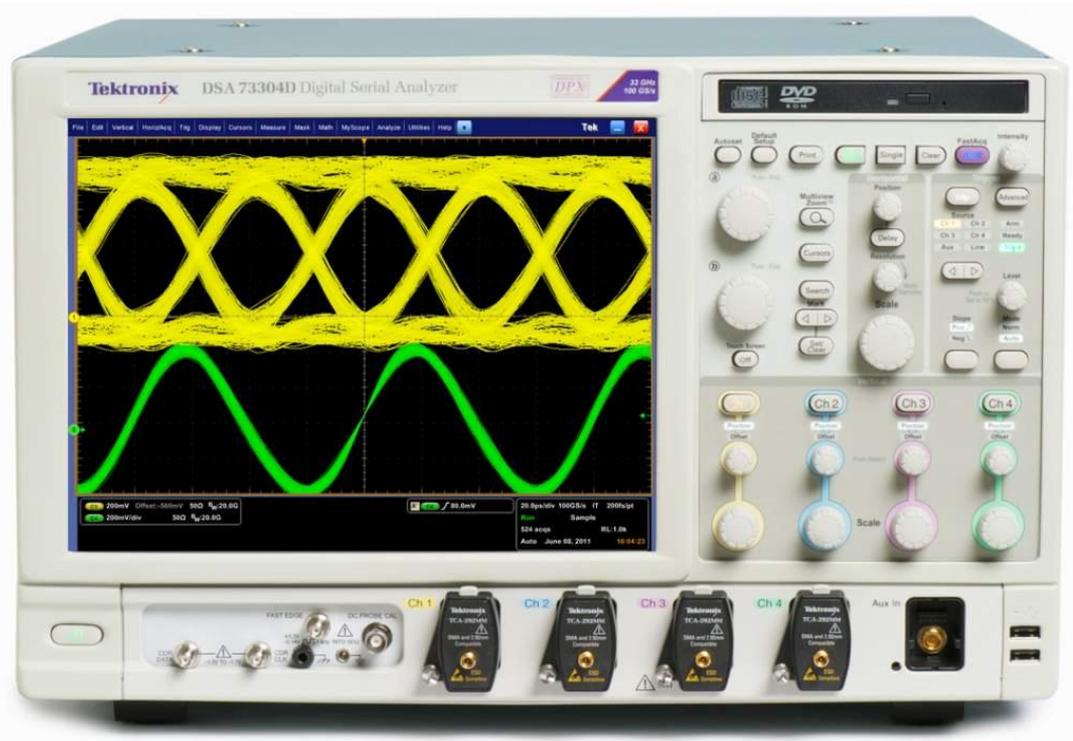


### DSA8300系列

- 最高的TDR带宽、最快的S参数测量及最完善的分析工具
- 完整的网络和链路分析解决方案

新

# 新品! DPO/DSA70000D系列



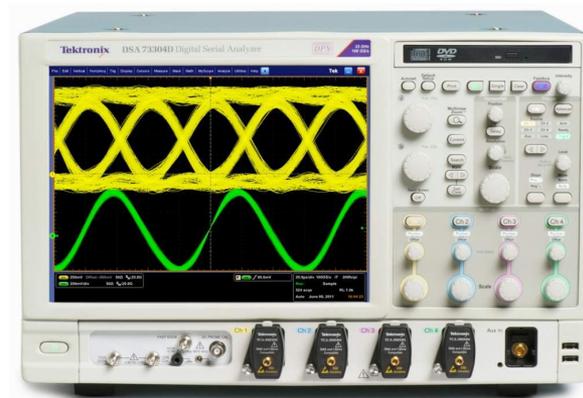
- 业界领先的33GHz和100GS/s采样率的结合
- 新的触发和分析工具，最快得到所需答案
- Tri-Mode™ 三模探头系统

业界精确度最高的示波器

## 关键指标

硬件带宽	采样率	上升时间
<b>33 GHz</b>	<b>100GS/s</b>	<b>9 ps</b>

- 10 TS/sec Equivalent Time Sample Rate
  - 50x nearest competitor
- Input sensitivity at 62.5mV full scale
- Low jitter
  - Jitter Noise Floor: <250fs
- Record length for long time trend / jitter evaluations
  - 250MS on 4 channels
- Waveform acquisition rate of >300,000 wfms/sec



Notes: Typical rise time is measured at 20%/80%  
Specifications subject to change

# 示波器探头



## 有源电压探头

降低探头负荷，准确地进行高频测量

- 测试高阻抗、高频率电路单元
- 捕获参考地电平的单端信号



## 差分电压探头

为数字设计调试和检验提供高速差分探测解决方案

- 特别适合高速串行标准中使用的差分信号
- TriMode™ 使用一个DUT连接点，进行差分测量、单端测量和共模测量



## 高压探头

为参考地电平的电压测试提供安全的探测解决方案

- 用于“升高”或“浮动”电压系统
- 单端测量、差分测量或隔离测量



## 无源电压探头

执行基本示波器测量，高可靠性和测试准确性

- 宽动态范围，大输入电阻
- 强健耐用的机械设计



## 电流探头

高灵敏度，准确地进行电源和负荷分析

- 准确地测量低电平电流成分和频率成分
- 业内领先的测量灵敏度，最低1mA



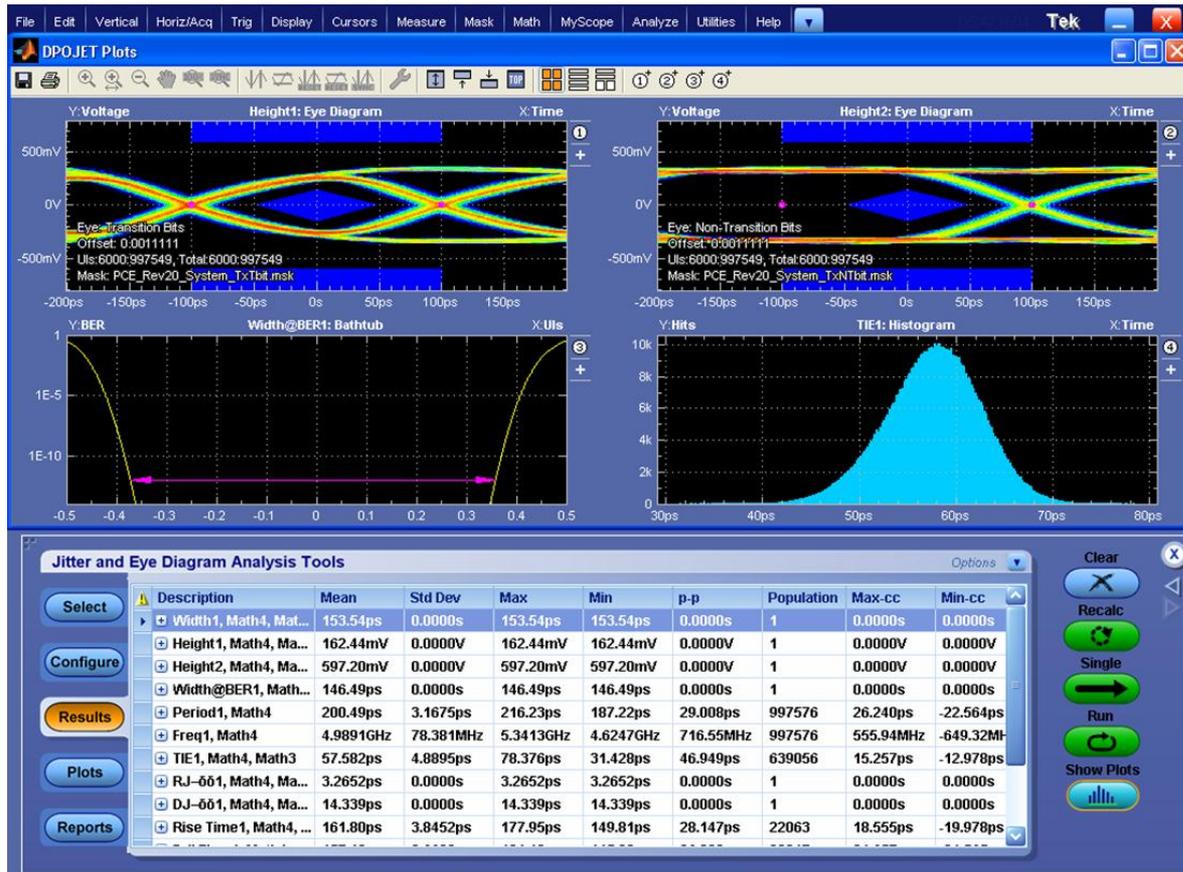
## 逻辑探头

业内唯一的2.5 GHz差分逻辑探头

- DUT负荷低，捕获重要的信号
- 多种连接选项，高信号保真度

# 示波器、探头和应用软件 抖动、眼图测量系统DPOJET

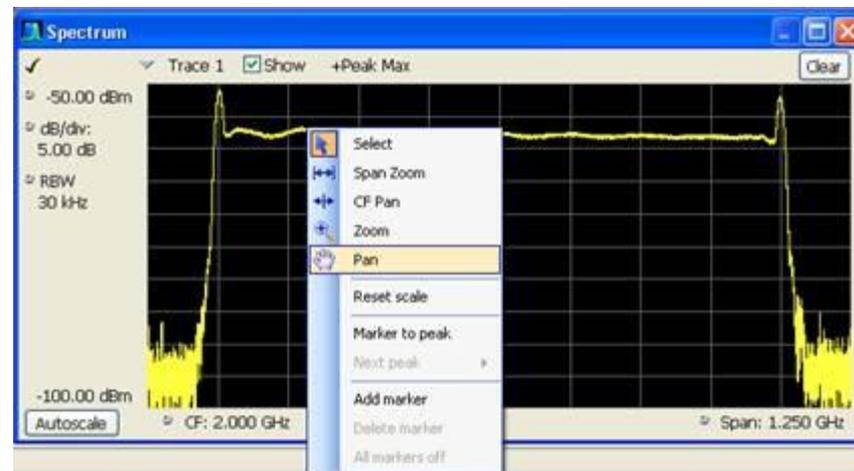
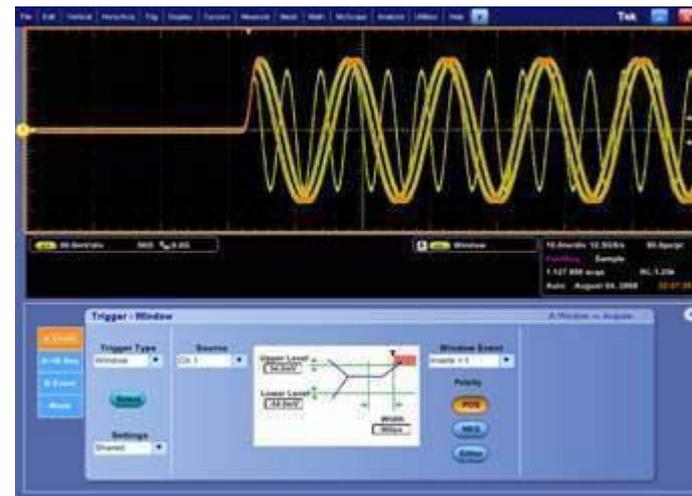
- 抖动/眼图分析
  - 单键向导，简化设置
  - 眼图模板测试 及 通过/失败测试
  - 随机性/确定性抖动隔离
  - 支持特定标准一致性测试软件包，如DDR和USB



# SignalVu: RF信号分析软件

同时集成两个领域的最大优势

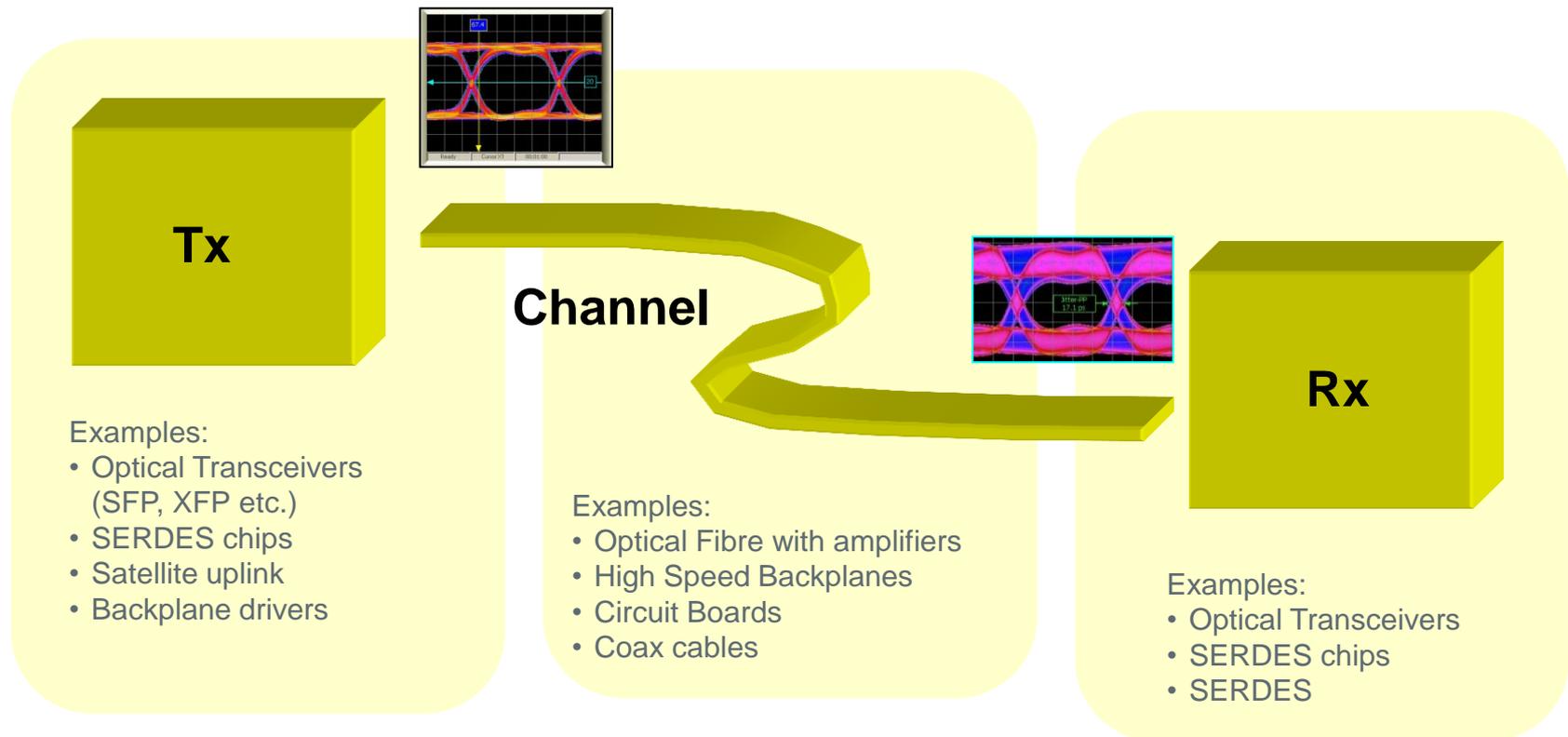
- 为RF应用提供业内最强大的示波器
  - 33 GHz模拟带宽
  - 完善的触发功能
  - 深存储
  - 4通道采集
  - 信号处理 (数学运算)
- 为RF测量提供业内最强大的用户界面
  - 时间概况
  - 拖放式测量
  - 卷动和缩放
  - 多个标记相关
  - 自动脉冲测量
  - 保持对示波器的控制



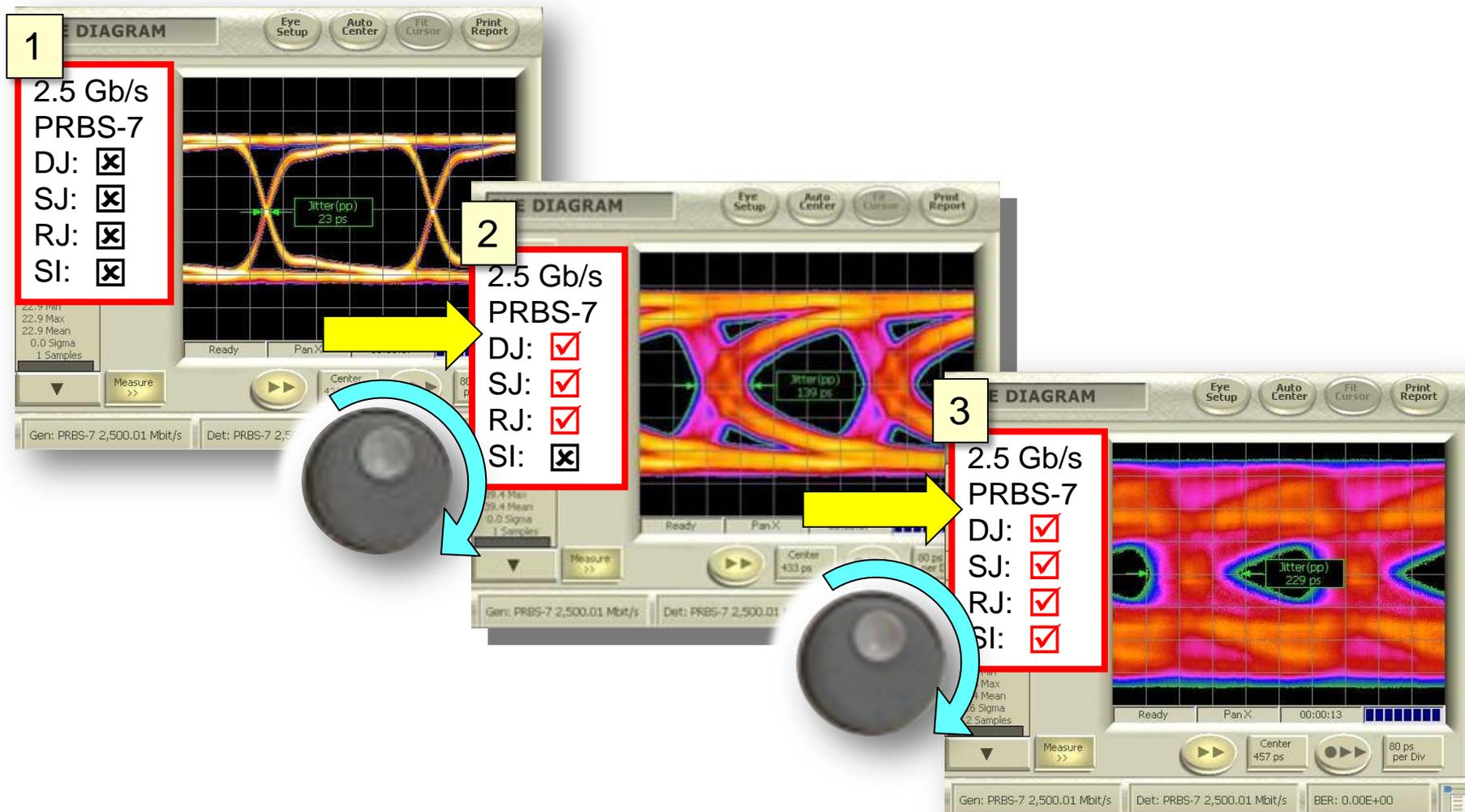
## 第四部分：新的挑战—接收端容限测试



# 系统能否接受链路及各种设计带来的抖动?



# 发送抖动压力信号来验证接收机的接收能力



# BERTScope BSA、CR和DPP系列

新

迅速放心地识别数字码流中的误码



## BERTScope® BSA系列

BERT的信心，示波器的洞察力

- 以新的方式测量串行数据系统的信号完整性
- 填补眼图分析与BER码型生成之间的空白
- 简便地隔离有问题的码和码型顺序，然后使用高级误码分析功能进行分析



## BERTScope®时钟恢复CR系列

多功能精密时钟恢复和分析

- 测量和显示从100 kHz到12 MHz的PLL频响
- 当前市场上最高的抖动测试环路带宽



## BERTScope®数字预加重处理器DPP系列

为串行数据信令提供杰出的性能、生产效率和洞察力

- 接收单端数据和时钟输入
- 增加可控数量的预加重，调节信号，用于误码率分析仪

## AFG3000和AWG5000/7000系列

为有效地检定和调试当前复杂的设计，您通常要求一个激励信号，它可以是简单脉冲，也可以是非常复杂的RF或高速串行信号。



### AFG3000系列

无可比拟的性能、通用性和易用性

- 使用一台仪器满足多种应用需求
- 包括12种标准波形、任意波形功能和信号损伤选项
- 同类最优秀的性能，保证准确地复现信号
- 大显示器和25种快捷键，易学易用



### AWG5000系列

为当前复杂信号提供最通用的信号发生器

- 14位垂直分辨率、高达1.2GS/s的采样率、4条模拟通道和32条数字通道输出，提供了理想的多功能混合波形生成解决方案
- 独特的模拟和数字输出性能组合，允许您在一台仪器中生成模拟和数字IQ及IF信号



### AWG7000系列

最优秀的信号和损伤生成解决方案

- 高达24 GS/s的采样率，以高达12 Gb/s的速率生成高速测试信号
- 杰出的通用性和易用性接口，简化设计流程，快速找到答案

# 总结

- 全新的数字电路调试、测试理念，时域、逻辑域时间相关联合测试
- 创新的仪器实际构架，能够快速发现问题、定位问题，提高调试效率
- 丰富的测量、分析平台
- 丰富完整的工业标准测试
- 完整的测量测试平台，包含各种调试用仪器

