# SDLA Visualizer 직렬 데이터 링크 분석 인쇄 가능한 온라인 도움말





077-0215-02

SDLA Visualizer 직렬 데이터 링크 분석 인쇄 가능한 온라인 도움말



www.tektronix.com 077-0215-02 Copyright © Tektronix. All rights reserved. 사용 계약한 소프트웨어 제품은 Tektronix나 그 계열사 또는 공급업체가 소유하며 대한민국 저작권법과 국제 조약에 의해 보호됩니다.

Tektronix 제품은 출원되었거나 출원 중인 미국 및 외국 특허에 의해 보호됩니다. 본 출판물에 있는 정보는 이전에 출판된 모든 자료를 대체합니다. 본사는 사양과 가격을 변경할 권리를 보유합니다.

TEKTRONIX 및 TEK는 Tektronix, Inc.의 등록 상표입니다.

컴파일된 온라인 도움말 부품 번호: 076-0173-03.

온라인 도움말 버전: 1.0

2012년 12월 6일

#### Tektronix 연락처

Tektronix, Inc. 14150 SW Karl Braun Drive P.O. Box 500 Beaverton, OR 97077 USA

제품 정보, 영업, 서비스 및 기술 지원에 대한 문의:

- 북미지역에서는 1-800-833-9200번으로 전화하시면 됩니다.
- = 기타 지역에서는 www.tektronix.com에서 각 지역 담당자를 찾으실 수 있습니다.

# 목차

### 시작하기

Tektronix 웹 사이트의 소프트웨어 업데이트	1
요구 사항 및 설치	1
규약	2
애플리케이션 파일 유형 및 위치	3
애플리케이션 간 이동	4
온라인 도움말	5
다른 언어로 도움말 이용	5

### 제품 개요

SDLA Visualizer 제품 개요	7
시스템 이해	9
측정 회로	9
시뮬레이션 회로	9
포함 블록을 사용하여 아이 닫기 및 Rx 블록을 사용하여 아이 열기	10
시험 포인트	10
모델링 블록 보기	11
이중(Dual Input) 및 단일 입력(Single Input) 모드	12
알고리즘, 이론 및 연산 파생	12
시험 포인트 이해	13
시험 포인트 필터 적용 방법	14
Crosstalk 및 반향 처리	15
전체 4 포트 모델링	15
DPOJET 및 SDLA Visualizer 함께 사용	17

### 구성 요소 및 메뉴

주 메뉴 상세 설명	19
시험 포인트	
시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)	22
시험 포인트 필터 지연 슬라이더	26
시험 포인트 저장	27
32비트 오실로스코프에서 사용하기 위해 필터 내보내기	29
사용자 정의 대역폭 제한 필터 만들기	30
제외 블록	
제외 블록 개요	32
제외/포함 메뉴(De-embed/Embed Menu)	33
제외 메뉴(De-embed Menu)와 포함 메뉴(Embed Menu) 간 차이점	34
캐스케이드(Cascade) 탭	35

성규화(Normalize) 탭	35
변환(Convert) 탭	35
다양한 레퍼런스 임피던스로 S매개 변수를 다시 정규화하는 방법	37
프로브 구성	39
었음(None)	40
$\mathbb{R} \square (\mathrm{Proba})$	40
$SMA = \pm = (SMA HODE)$	40
표근 엄피인스 프도브(High Z Probe)	40
프로므 및 딥 선택	42
SDLA에서 프로브 사용 시 스코프 설성	45
블록 구성 메뉴(Block Configuration Menu)	46
통과(Thru) 탭	46
파일(File) 탭	46
RLC 탭	49
T 회선(T line) 탠	51
부하 구섯 메뉴(Load Configuration Menu)	52
제이 캐스케이드 브라 브로	52
세뇌 게스케이트 구히 골국	52
포임 개스케이드 구야 굴뚝	53
노표 ····································	54
S 매개 변수 문제 해결을 위해 도표 사용	62
일치하지 않는 디퍼런셜 쌍을 포함한 DUT 보기	62
오버레이 도표를 사용하여 잘못된 VNA 측정 관련 문제 해결	63
잘못된 위상 응답 관련 문제 해결	64
혼합 모드 대 싱글 엔드 모드 확인	65
잘못된 계단식 응답 관련 문제 해결	66
Tx 블록(송신기 모델링 블록)	
Tr 블록 개요	67
Tx 그서 메느(Ty Configuration Monu)	67
$T_{x} = O = \Pi = (T_{x} Configuration Menu)$	07
IX 엄퍼지스 메뉴(IX Emphasis Menu)	69
포함 글목 	
포함 블록 개요	74
Rx 블록(수신기 모델링 블록)	
Rx 블록 개요	75
Rx 구성 메뉴(Rx Configuration Menu)	77
CTLE를 사용하여 신호 복구 향상	79
CTLE에서 PCIE3 옵션 사용	82
FFE/DFE 평준화를 위해 클럭 복구 사용	83
클럭 복구 관련 문제 해결	84
FFF/DFF를 조정하여 시호 본구 개서	86
다 말한 만을 가 있어야지 않고 귀 가 있는	07
FTE/DFE에시FCIE3 自宅ろる 태/Tana) 태 北岛	0/
펍(1aps) 긥 작중	89
Kx 이결다이서 실행	91

AMI 모드	92
적용(Apply) 및 분석(Analyze) 버튼에 대한 동작 구성	93

### 테스트 실행

### 예제 및 문제 해결

작업 및 문제 해결 예제	105
케이블 제외 예제	105
직렬 데이터 링크 채널 포함 관련 예제	110
높은 임피던스 프로브 제외 관련 예제	114
이중 입력 파형을 포함한 심각한 반향 제외 관련 예제	116
단일 입력 파형을 포함한 DDR 반향 제거 관련 예제	135

### GPIB 원격 제어

GPIB 원격 제어 사용	143
GPIB 명령	144
APPLICATION: ACTIVATE "Serial Data Link Analysis"	144
VARIABLE:VALUE? "sdla"	145
VARIABLE:VALUE "sdla", "p:analyze"	145
VARIABLE:VALUE "sdla", "p:apply"	146
VARIABLE:VALUE "sdla", "p:bitrate:<乙>"	146
VARIABLE:VALUE "sdla", "p:exit"	146
VARIABLE:VALUE "sdla", "p:recall:<경로 및 파일 이름>"	147
VARIABLE:VALUE "sdla", "p:source:<소스>"	147
VARIABLE:VALUE "sdla", "p:source2: <source2>"</source2>	147
VARIABLE:VALUE "sdla", "p:sourcetype"	148

# 색인

### Tektronix 웹 사이트의 소프트웨어 업데이트

Tektronix 웹 사이트에서 주기적인 소프트웨어 업그레이드를 확인할 수 있습니다. 업그레이드가 있는지 확인하려면

- 1. Tektronix 웹 사이트(www.tektronix.com)로 이동합니다.
- 2. 지원(Support)을 누르고 다운로드, 설명서(Downloads, Manuals & Documentation) 항목 을 선택합니다.
- 3. 모델 또는 키워드(MODEL OR KEYWORD) 상자에 "SDLA"를 입력합니다.
- 4. 다운로드 유형 선택(SELECT DOWNLOAD TYPE) 드롭다운 목록에서 소프트웨어 (Software)를 선택합니다.
- 5. 이동(Go)을 눌러 사용 가능한 소프트웨어 업그레이드가 있는지 확인합니다.
- 6. 해당 소프트웨어 제목을 누르고 애플리케이션 정보를 검토하여 장비 모델과 호환되는 지 확인합니다.
- 7. 이 내용에 액세스하려면 로그인(Login to access this content)을 눌러 로그인하여 다운로 드에 액세스합니다.
- 8. 파일 다운로드(Download File) 링크를 누릅니다.

### 요구 사항 및 설치

SDLA Visualizer 애플리케이션은 출고되기 전에 Tektronix DPO/DSA/MSO70000/C/D 시리즈 오실 로스코프에 설치됩니다. 이 설치를 통해 풍부한 기능을 갖춘 SDLA Visualizer 애플리케이션을 10가지 방식으로 자유로이 사용할 수 있습니다.

#### 적절한 작동을 위한 요구 사항

SDLA Visualizer 애플리케이션을 사용하려면 싱글-샷 대역폭이 4.0GHz 이상인 Tektronix DPO/DSA/MSO70000/C/D 시리즈 오실로스코프가 필요합니다.

또한 지터 및 타이밍 분석을 위해 Tektronix DPOJET 지터 및 아이 다이어그램 분석 소프트 웨어도 필요합니다.

정확한 획득을 위해 신호 경로 보정을 실행하여 오실로스코프 제대로 교정해야 합니다. 장비 위 치에서 SPC와 온도 변화 간 시간으로 이 작업이 수행되어야 하는 시기가 지정됩니다.

#### 소프트웨어 호환성

호환되는 오실로스코프 소프트웨어 버전 및 DPOJET에 대한 내용은 제품 릴리스 노트 또는 애 플리케이션 소프트웨어 설치 설명서(옵션)를 참조하십시오.

#### 옵션 키 요구 사항

애플리케이션에 유효한 옵션 키가 있어야 합니다. 이 키가 없을 경우 10가지 무료 평가판을 사용하시면 됩니다. 자세한 내용은 Tektronix 애플리케이션 엔지니어 또는 계정 관리자에게 문의하십시오.

#### SDLA Visualizer 소프트웨어 다시 설치

최신 버전의 SDLA Visualizer 소프트웨어를 설치하려면 <u>Tektronix 웹 사이트의 소프트웨어 업데</u> 이트(Software Updates From the Tektronix Web Site)를 누릅니다.

# 규약

온라인 도움말은 다음 규약을 따릅니다.

- DUT는 피시험 장치를 의미합니다.
- 한 단계에서 연속적으로 선택해야 하는 경우 > 구분 기호가 메뉴에서 하위 메뉴 및 메뉴 옵션으로의 경로를 나타냅니다.
- 지원 파일에 대한 디렉토리 경로는 C:\Users\Public\TekApplications\SDLA입니다.

# 애플리케이션 파일 유형 및 위치

이 소프트웨어에서는 다음 파일 유형 및 위치가 사용됩니다. 지원 파일은 C:\Users\Public\Tektronix\TekApplications\SDLA:에서 설명형 이름을 갖는 폴더에 정렬됩니다.

- 예제 파형 애플리케이션 학습에 도움이 되는 예제 파형 파일입니다.
- 입력 필터 FIR 및 IIR 필터 파일
- 입력 S 매개 변수 Touchstone 1.0 버전
- Output filters 적용(Apply) 버튼을 누를 때 소프트웨어가 생성된 FIR 필터를 저장하는 위치 입니다. 파일 이름은 적용(Apply) 버튼을 클릭할 때마다 덮어쓰여집니다. 나중에 사용할 수 있도록 필터 파일의 이름을 바꿔 FIR 필터 집합을 저장할 수 있습니다.

이러한 필터는 C:/users/public/Tektronix/TekApplications/SDLA/output filters 디렉토리에 저장됩니다.

#### 기본 명명 규칙:

단일 입력(Single Input) 모드의 경우 파일 이름:

Sdlatp<n>.flt(예: Sdlatp1.flt, sdlatp2.flt 등). 여기서 n은 시험 포인트 번호입니다.

이중 입력(Dual Input) 모드의 경우 폴더 이름:

Tp<n>(예: Tp1, Tp2 등)이 생성됨

여기서 n은 시험 포인트 번호입니다. 폴더마다 일련의 파일이 들어 있습니다.

■ Save recall – 소프트웨어가 SDLA Visualizer 설치 구성 파일을 저장하는 임시 위치입니다.

사용자 정의 S 매개 변수 파일 및 필터 파일은 해당 장비에 액세스할 수 있는 모든 경로에 위치할 수 있습니다.

# 애플리케이션 간 이동

소프트웨어 애플리케이션 사이를 가장 빠르게 이동하는 방법은 키보드의 Alt 키를 누른 채로 Tab 키를 눌러 애플리케이션을 선택하는 것입니다.



또 다른 방법은 주 메뉴 오른쪽의 삼각형 버튼을 사용하여 SDLA Visualizer, TEKScope 및 DPOJET 애플리케이션 간 전환하는 것입니다.

- 왼쪽 삼각형을 누르면 오실로스코프 파형 디스플레이를 포그라운드로 가져올 수 있습니다.
- 오른쪽 삼각형을 누르면 오실로스코프 파형 디스플레이를 여전히 포그라운드에 있는 SDLA Visualizer 애플리케이션을 사용하는 보기로 가져올 수 있습니다. 이 옵션은 DPOJET 애 플리케이션을 사용할 때에도 편리합니다.

오실로스코프 창 오른쪽 상단 모서리의 최소화 버튼을 눌러 모든 SDLA Visualizer 창을 포그라 운드로 가져와 Windows 도구 모음에 축소시킬 수 있습니다. SDLA의 오른쪽 삼각형을 누르면 스코프가 다시 포그라운드의 SDLA에서 전체 화면으로 표시됩니다.



# 온라인 도움말

#### 다른 언어로 도움말 이용

한국어, 일본어 또는 중국어로 번역된 .PDF 파일 형식의 온라인 도움말을 다운로드하려면 www.tektronix.com을 방문하거나 페이지 상단의 [국가 변경(Change Country)]을 누릅니다. 그런 다음 검색어로 "SDLA Visualizer"를 입력합니다.

SDLA Visualizer 주 메뉴 오른쪽 상단 모서리의 **도움말(Help)** 버튼을 누르면 온라인 도움말 시스 템이 표시됩니다. F1 키를 눌러 언제든지 온라인 도움말 시스템을 표시할 수도 있습니다.



### SDLA Visualizer 제품 개요



Tektronix SDLA Visualizer는 고속 직렬 신호를 제외, 포함 및 평준화하기 위한 강력하고 유연한 일련의 모델링 도구를 제공합니다. 구성 가능한 여러 기능을 포함한 간단한 사용자 인터페이스 를 통해 획득된 범위 파형에서 다시 송신기 블록까지 스코프, 프로브, 고정기, 케이블 및 기타 장 비의 효과를 제외하도록 측정 회로를 모델링할 수 있습니다. 마찬가지로 신호에 대해 가능한 효 과를 시뮬레이트하는 송신기 블록에서 시뮬레이션 회로를 모델링하고 포함할 수 있습니다. 단 일 파형 입력 모드 및 이중 파형 입력 모드 둘 다를 사용할 수 있습니다.

SDLA Visualizer는 모든 전송 회선 특성과 함께 Tx 및 Rx 임피던스 모델을 고려하는 전체 4 포트 S 매개 변수 모델링을 지원합니다. 신호 경로는 고유한 캐스케이드 S 매개 변수 기능으로 완 전하게 표시됩니다. 캐스케이드의 특정 위치에서 매개 변수가 변경된 경우 캐스케이드의 모 든 시험 포인트에 영향을 줍니다.

대부분의 표준에서는 측정이 수행되기 전에 평준화가 신호에 적용되어야 합니다. SDLA Visualizer는 PCI Express 3.0, USB 3.0 및 SAS 6G 등과 같은 직렬 표준에 대한 지원과 함께 CTLE, FFE 및 DFE 평준화 모델링 도구를 제공합니다. 칩 판매업체에서 제공하는 평준화 파일을 사용 할 수 있도록 IBIS-AMI 모델도 지원합니다.

S 매개 변수 도표, 시간 도메인 도표, 스미스 차트 및 오버레이 도구 등을 비롯한 다양한 일련의 도표 작성 도구로 검증 작업이 간소화됩니다. 이러한 도표는 캐스케이드 블록 구성 단계부터 사 용할 수 있으므로 입력 모델(즉 S 매개 변수)의 정확도를 보장해 줍니다.

회로를 정의하면 SDLA Visualizer에서 제외 블록 및 포함 블록 내에서 이동 가능한 4개의 시험 포인트를 비롯하여 12개의 사용자 정의된 시험 포인트를 통해 신호를 관찰할 수 있습니다. 여러 시험 포인트를 동시에 볼 수 있으며, 프로빙할 수 없었던 신호 영역도 관찰할 수 있습니다. 스코 프 계수선에 한 번에 최대 4개의 연산 파형 및 2개의 레퍼런스 파형이 표시됩니다. 각 옵션에 대 해 여러 모델을 만들지 않고도 한 번에 신호의 디퍼런셜, 커먼 모드 또는 개별 입력을 확인할 수 있으며, 시험 포인트 필터(전달 함수) 도표를 작성하여 시스템 설정을 확인할 수도 있습니 다. 진폭, 위상, 임펄스 및 계단식 도표를 사용할 수 있습니다.

SDLA는 Tektronix DPOJET 실시간 지터 및 타이밍 분석 소프트웨어와 함께 사용하도록 고안되 었습니다. 또한 이 도구는 심층적인 식별 기능 및 분석 기능을 제공하므로 이 도구를 통해 전체 신호 처리 경로를 시각화하고 DUT의 true 신호를 정확하게 측정할 수 있습니다.

SDLA Visualizer를 사용하여 수행할 수 있는 몇 가지 작업은 다음과 같습니다.

- 비이상적인 프로브 포인트, 고정기 및 케이블로 인한 손실, 교차 커플링 및 반향 효과 제거
- 물리적 프로빙이 불가능한 위치에서 실제 캡처한 파형을 사용하여 시험 포인트에서 시뮬 레이트 및 측정
- 사용자 정의 채널 모델을 송신기의 파형에 포함하여 링크 끝 부분에서 신호 관찰
- 엠퍼시스, CTLE, 클럭 복구, DFE 및 FFE 평준화를 사용하여 닫힌 아이 열기
- IBIS-AMI 모델을 사용하여 실리콘별 수신기 평준화 알고리즘을 모델링하여 가상으로 수신기의 신호 보기
- 높은 임피던스 또는 SMA 프로브 제외
- S 매개 변수가 없는 경우 RLC 및 손실이 없는 전송 회선 모델링
- S매개 변수 도표, 시간 도메인 도표 및 스미스 차트 도표를 작성하여 S매개 변수 및 시 험 포인트 전달 함수에 대한 신속한 확인
- 통합된 DPOJET 지원을 통해 지터 및 타이밍 매개 변수에 대한 신속한 분석
- DDR 및 PCI Express 3.0, USB 3.0, SAS 6G, SATA, DisplayPort(인터포저 모델 포함) 등을 비롯 한 차세대 직렬 표준 지원

시스템 이해

DPOJET 및 SDLA Visualizer 함께 사용 (17페이지의 참조)

#### 테스트 실행: 권장 순서 (97페이지의 참조)

주석노트, 언제든지 F1 키를 누르면 온라인 도움말 시스템을 표시할 수 있습니다.

*주석노트.* 한국어, 일본어 또는 중국어로 번역된 .PDF 파일 형식의 온라인 도움말을 다운로드 하려면 www.tektronix.com을 방문하거나 페이지 상단의 [국가 변경(Change Country)]을 누릅 니다. 그런 다음 검색어로 "SDLA Visualizer"를 입력합니다.

참조:

- <u>주 메뉴 상세 설명 (19페이지의 참조)</u>
- 작업 및 문제 해결 예제 (105페이지의 참조)

### 시스템 이해



SDLA Visualizer를 사용하려면 두 개의 회로 모델 즉, 측정 회로 및 시뮬레이션 회로를 정의해야 합니다. 이 두 회로는 모두 Tx 블록에 연결됩니다. Tx 블록은 테브난 등가 전압을 사용하여 획 득된 파형이 시스템의 시뮬레이션 측에 전달되는 포인트를 제공합니다. 테브난 이론에 따르 면 아무리 복잡한 회로라고 해도 모든 선형 회로는 단일 전압 소스 및 임피던스를 포함한 등 가 회로로 간소화할 수 있습니다.

#### 측정 회로

Tx 블록의 주 메뉴 다이어그램 스테밍 상단 부분은 측정 회로 즉, 프로브, 스코프, 고정기 및 Tx 와 고정기 간 채널 부분을 나타냅니다. 이 다이어그램은 단일 입력(Single Input) 모드가 지정되 었는지 또는 이중 입력(Dual Input) 모드가 지정되었는지 여부에 따라 바뀝니다. 여기에는 정의 되어 **제외 블록**에 로드되어야 하는 신호를 획득하는 데 사용되는 물리적 테스트 및 측정 시 스템을 나타내는 S 매개 변수 모델이 제공됩니다. S 매개 변수가 없는 경우 RLC 또는 손실이 없는 전송 회선 모델을 사용할 수 있습니다.

이 회로의 시험 포인트는 제외 블록 내 이동 가능한 두 개의 시험 포인트를 비롯하여 여러 시험 위치에서 링크의 가시성을 확보할 수 있도록 해주는, 시뮬레이트된 프로빙 위치를 나타냅니다. 본 소프트웨어에서는 각 시험 포인트에 대해 전달 함수를 파생하고 FIR 필터를 만듭니다. 스코 프에서 획득된 파형에 필터가 적용되면 SDLA가 원하는 시험 포인트에서 파형을 생성합니다. 측정 회로 부하를 포함한 파형은 Tp1, Tp6 또는 Tp7에서 확인할 수 있습니다.

#### 시뮬레이션 회로

Tx 블록의 주 메뉴 다이어그램 스테밍 하단 부분은 시뮬레이션 회로를 나타냅니다. 현재 파 형이 다시 Tx 블록에서 다시 제외되었으며, 시뮬레이트된 채널을 Tx 블록에 포함하기 위해 시뮬레이션 회로가 사용됩니다. 시뮬레이트하려는 링크의 S 매개 변수 모델을 정의하고 포 함 블록(Embed Block)에 입력해야 합니다. 위에서도 설명했듯이 S 매개 변수를 사용할 수 없 는 경우 RLC나 손실이 없는 전송 회선 모델을 사용할 수 있습니다. 포함 블록에서 수신기 부 하도 모델링됩니다. Rx 블록을 통해 Rx 평준화를 지정할 수 있습니다. 이 회로의 시험 포인 트를 통해 포함 블록 내 이동 가능한 두 개의 시험 포인트를 비롯하여 링크 구성 요소 간 가 시성을 확보할 수 있습니다. Tp2에는 측정 회로 부하는 포함되지 않고 시뮬레이트된 회로 부하가 포함된 Tx 출력 파형이 표시됩니다.

*주석노트.* 주 메뉴 회로 다이어그램의 화살표는 SDLA에서 전달 함수를 처리하는 순서를 표시 합니다. 다이어그램의 측정 회로 부분에서는 실제 신호 흐름이 *화살표의 반대 방향*으로 진행됩 니다. 시뮬레이션 회로의 경우 실제 신호 흐름 방향이 신호 처리 흐름 화살표 방향과 같습니다.

#### 포함 블록을 사용하여 아이 닫기 및 Rx 블록을 사용하여 아이 열기

포함 블록을 통해 시뮬레이트된 채널을 "삽입"하여 닫힌 아이를 관찰할 수 있습니다(Tp3에 서 볼 수 있음).



이제 Rx 블록을 사용하여 아이를 열고 CTLE(**Tp10**) 또는 FFE/DFE(**Tp4**)를 적용한 후의 신호를 관찰할 수 있습니다. **Rx 블록**을 통해 Rx 평준화를 지정할 수 있습니다. 직렬 데이터 수신기 에는 일반적으로 세 가지 유형의 이퀄라이저 즉, CTLE(연속 선형 이퀄라이저), FFE(피드 포 워드 이퀄라이저) 및 DFE(결정 재입력 이퀄라이저)가 포함됩니다. Rx 블록에서는 CTLE, 클 럭 복구, DFE 및 FFE 이퀄라이저를 사용할 수 있습니다. 또는 IBIS-AMI 모델을 사용하여 실 리콘별 평준화 알고리즘을 모델링할 수 있습니다. 또한 **Rx 블록**에는 세 개의 시험 포인트가 제공됩니다. 이러한 포인트를 통해 CTLE 적용 후 파형, FFE/DFE 및 복구된 클럭 적용 후 파 형 또는 IBIS-AMI 모델이 적용된 후 파형을 볼 수 있습니다.

#### 시험 포인트

최대 12개의 시험 포인트를 제공하는 SDLA Visualizer를 통해 여러 시험 포인트를 동시에 볼 수 있으며, 프로빙할 수 없었던 신호에 대해 가상 "관찰 포인트"가 제공됩니다. Tp1에서 측정 회로 의 부하가 포함된 송신기 신호를 볼 수 있으며 동시에 Tp2에서 이상적인 50Ω 부하를 포함한 제 외된 측정 회로를 볼 수 있습니다. 시험 포인트의 레이블을 지정하고 시험 포인트를 연산 파 형에 매핑하는 작업과 관련하여 여러 가지 유동적인 옵션이 제공됩니다. 시험 포인트 레이 블을 스코프 파형 디스플레이에 쉽게 삽입함으로써 파형을 구분하고 데이터를 쉽게 DPOJET 에 적용할 수 있으므로 측정 중인 파형을 알아볼 수 있습니다. 지연(Delay) 기능을 사용하여 파형을 서로 이동할 수 있습니다. 기본적으로 지연은 시험 포인트 필터에서 제거되므로 해 당 이벤트는 시간순에 가깝게 정렬됩니다. SDLA Visualizer는 한 번에 스코프 계수선에 동시에 표시되는 파형을 최대 6개(4개는 연산 파형, 2개는 레퍼런스 파형)까지 제공하므로 서로 다른 위치에서 링크를 볼 수 있습니다. 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)를 사용하여 SDLA 시험 포인트를 연산 파형 및 레퍼런스 파형에 매핑할 수 있습니다. 본 소프트웨어에서는 스코프 연산 채널을 최적으로 활 용하기 위해 시험 포인트를 동적으로 구성할 수 있습니다(즉 CTLE 적용 후, 제외 후 등). 또 한 제외 및 포함 메뉴(De-embed/Embed Menu) 캐스케이드 다이어그램에서 4개의 시험 포인트 를 이동할 수 있으므로 유연성을 최대화할 수 있습니다. <u>시험 포인트 작동 방법과 관련한 자</u> 세한 설명을 보려면 (13페이지의 참조) 여기를 누르십시오.

시뮬레이션 회로 및 측정 회로가 정의되었으면 스코프 연산 시스템에서 사용할 수 있는 시 험 포인트 필터를 쉽게 저장할 수 있습니다. 자세한 내용은 <u>시험 포인트 저장 (27페이지의 참</u> 조)을 참조하십시오.

#### 모델링 블록 보기

시스템을 보는 또 다른 방법은 파형 획득 하드웨어 설정의 효과를 제외하도록 일련의 모델 링 블록으로 표시하고 물리적으로 표시되지 않는 링크 구성 요소를 포함하도록 모델링 블록 으로 표시하는 것입니다.

다음 다이어그램은 전체 S 매개 변수 처리 경로를 보여 줍니다.

단일 입력(Single Input) 모드:



O Tp Test Point waveforms are the outputs from the SDLA system.

이중 입력(Dual Input) 모드:



O Tp Test Point waveforms are the outputs from the SDLA system.

#### 이중(Dual Input) 및 단일 입력(Single Input) 모드

신호의 양측 간 차이점을 완전하게 고려하기 위해 네트워크를 통해 신호의 각 다리를 개별 적으로 처리하는 것이 바람직한 경우도 있습니다. SDLA Visualizer는 주 메뉴에 이중 입력 (Dual Input) 모드나 단일 입력(Single Input) 모드를 선택할 수 있는 옵션을 제공합니다. 단일 입력(Single Input) 모드에서는 각 시험 포인트에서 디퍼런셜 신호를 볼 수 있습니다. 이중 입 력(Dual Input) 모드에서는 개별 입력, 디퍼런셜 또는 커먼 모드를 볼 수 있습니다. 자세한 내 용은 전체 4 포트 모델링을 참조하십시오.

#### 알고리즘, 이론 및 연산 파생

S 매개 변수를 다시 정규화하고 단일 모드 S 매개 변수를 혼합 모드로 변환하는 데 필요한, 알고 리즘, 이론, 연산 파생 등을 비롯한 여러 고급 SDLA 항목에 대한 자세한 내용을 보려면 주 메뉴 로 이동한 후 오른쪽 상단 모서리의 **문서(Paper)**를 누르십시오. .pdf 파일이 열립니다.

#### 참조:

- <u>DPOJET 및 SDLA Visualizer 함께 사용 (17페이지의 참조)</u>
- <u>제품 개요 (7페이지의 참조)</u>

### 시험 포인트 이해

시험 포인트는 시스템 회로 다이어그램의 특정 위치에 있는 신호를 나타내는 파형을 출력합 니다. 각 시험 포인트 파형은 오실로스코프에서 획득한 입력 파형에 하나 이상의 필터를 적 용하여 얻게 됩니다.

SDLA Visualizer는 최대 12개의 시험 포인트를 제공합니다(REF 파형 사용 시). 스코프 계수선에 서 최대 6개의 시험 포인트 출력을 한 번에 볼 수 있습니다(연산: 4개, 레퍼런스: 2개). SDLA 처리 및 분석은 오실로스코프에서 켜져 있고 표시된 파형에 대해서만 작동합니다.



시험 포인트 설명 표를 보려면 여기를 누르십시오.

Tp1	Main(기본)	Tx 블록 출력에 부하를 가하는 측정 회로			
Tp2	Main(기본)	Tx 블록 출력에 부하를 가하는 시뮬레이 션 회로(측정 회로 제외됨)			
ТрЗ	Main(기본)	Rx 블록 입력. Tx 블록 출력에 부하를 가 하는 시뮬레이션 회로(측정 회로 제외됨)			
Tp4 Rx Eq 데이터(Rx Eq Data)		평준화 후 Rx 블록의 데이터 출력			
Тр5	Rx Eq 클럭(Rx Eq Clock)	Rx 블록의 복구된 클럭 출력에 대한 시험 포인트			
Трб	제외 블록(De-embed Block)	Tx 블록 출력에 부하를 가하는 측정 회로 를 포함한 이동 가능한 시험 포인트			
Тр7	제외 블록(De-embed Block)	Tx 블록 출력에 부하를 가하는 측정 회로 를 포함한 이동 가능한 시험 포인트			
Tp8포함 블록(Embed Block)		Tx 블록 출력에 부하를 가하는 시뮬레이 션 회로를 포함한 이동 가능한 시험 포인 트(측정 회로 제외됨)			
Тр9	포함 블록(Embed Block)	Tx 블록 출력에 부하를 가하는 시뮬레이 션 회로를 포함한 이동 가능한 시험 포인 트(측정 회로 제외됨)			
Tp10	CTLE	CTLE 출력			

Tp11	Tx	송신기 모델의 테브난 등가 전압
Tp12	Tx	Tx 엠퍼시스 블록 출력에 대한 시험 포인 트(켜져 있는 경우)

#### 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)

주 메뉴에서 시험 포인트를 누르면 **시험 포인트 및 대역폭 관리자(Test Point and Bandwidth** Manager)가 표시되며, 여기에서 시험 포인트와 모드(이중 모드(Dual Mode)만)를 구성하고 시험 포인트 필터를 저장할 수 있습니다. 자세한 내용은 <u>시험 포인트 및 대역폭 관리자(Test Point</u> and Bandwidth Manager) (22페이지의 참조)를 참조하십시오.

SDLA Visualizer - Test Point and Bandwidth Configuration						
Tp1 - Map the desired te	est points to Math to see the processe	ed waveform				
Tp On/Off	Map Tp to Math	Label	Filters	Global BW Limit:	Delay	
Math1	None	NA	Save	None	C Keep Delay	
Math2	Tp1: Main 💌	Tp1	Save	Auto	Remove Delay	
Math3	Tp2: Main 💌	Tp2	Save	Custom	Adjust Delay	
C Math4	Tp3: Main 💌	Tp3	Save			
C Ref3	Tp5					
C Ref4	Tp4					ок
			Export	filters for 32-bit scope		

#### 시험 포인트 필터 적용 방법

시험 포인트 필터는 제외 블록, Tx 블록 및 포함 블록에 포함된 S 매개 변수 모델에서 파생됩 니다. 이러한 필터의 유형은 오실로스코프에서 획득된 소스 파형을 포함한 시간 도메인에서 회선되는 FIR 유형입니다. 시험 포인트 필터가 적용될 때 일반적으로 수행되는 작업에 대한 자세한 내용을 보려면 여기를 누르십시오.

- 1. 먼저 Tx 블록(Tx Block) 및 제외/포함 메뉴(De-embed/Embed Menu)를 사용하여 시스템 전체 에서 각 블록과 종단에 대해 S 매개 변수를 결정하는 S 매개 변수나 모델을 입력해야 합니다.
- 2. 또한 주 메뉴에서 시험 포인트를 누르면 나타나는 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)를 사용하여 원하는 시험 포인트를 켜고 정의해야 합니다.
- 3. 마지막으로 SDLA Visualizer 주 메뉴에서 적용(Apply) 버튼을 누릅니다. 소프 트웨어가 각 시험 포인트에 대해 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) 사용 시 켜진 필터(전달 함수)를 계산합니다. 이러한 필터는 C:/users/public/Tektronix/TekApplications/SDLA/output filters 디렉토리에 저장 됩니다. 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)의 필터를 자체 이 름이나 폴더를 사용한 파일에 저장할 수도 있습니다. 기본 명명 규칙

단일 입력(Single Input) 모드의 경우 파일 이름:

Sdlatp<n>.flt(예: Sdlatp1.flt, sdlatp2.flt 등). 여기서 n은 시험 포인트 번호입니다.

이중 입력(Dual Input) 모드의 경우 폴더 이름:

Tp<n>(예: Tp1, Tp2 등)

여기서 n은 시험 포인트 번호입니다. 폴더마다 일련의 파일이 들어 있습니다.

동시에 SDLA는 오실로스코프 연산 메뉴에서 켜진 필터를 로드하고 오실로스코프 계수선에 선택한 시험 포인트의 실시간 파형을 표시하는 연산 수식을 만듭니다.

#### Crosstalk 및 반향 처리

SDLA Visualizer는 S 매개 변수 모델의 모든 요소를 사용하여 시험 포인트의 전달 함수를 계산합니다. 신호 흐름 그래프 그림을 보려면 여기를 누르십시오.

아래 그림은 3개의 캐스케이드 4 포트 네트워크의 신호 흐름 그래프에 대한 예제입니다. 이 그림은 crosstalk 경로, 전송 경로, 반향 경로가 네트워크의 특정 포인트에서 네트워크의 다 른 포인트로 전달되는 전체적인 전달 함수에 미치는 영향을 설명합니다. SDLA Visualizer는 이 S 매개 변수 경로를 모두 사용하여 시험 포인트의 전달 함수를 계산합니다.



#### 전체 4 포트 모델링

이 시스템은 전체 4 포트 모델링을 유지 관리하므로 시험 포인트가 디퍼런셜하며, 각 시험 포인 트마다 볼 수 있는 4개의 파형 집합(시험 포인트 모드)이 포함되어 있습니다.

이중 입력(Dual Input) 모드:

이중 입력(Dual Input)을 선택하면 2개의 채널, 오실로스코프의 레퍼런스 파형이나 연산 함 수에서 2개의 파형을 가져오고 4 포트 시스템을 통해 이 파형을 처리하여 시험 포인트 파형 을 얻습니다. 주 메뉴에서 이중 입력(Dual Input) 모드가 선택된 경우 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)에 **시험 포인트 모드 선택(Select Test Point Mode)** 관련 옵션이 표시됩니다. 표시되는 옵션은 다음과 같습니다.

- = A: 시험 포인트의 윗줄 파형
- = B: 아랫줄 파형
- = A B: 디퍼런셜 파형
- = (A + B)/2: 커먼 모드 파형

이중 입력(Dual Input) 모드에서는 **각 시험 포인트에서 위에 설명된 4개 모드 모두에 대한 파형을 출력**할 수 있습니다. 이 경우 4개의 모드 모두에서 2개의 필터를 2개의 입력 파형 에 적용해야 합니다. SDLA가 오실로스코프 연산 메뉴에서 설정할 수 있는 연산 수식 예 제를 보려면 여기를 누르십시오.

SDLA가 오실로스코프 연산 메뉴에서 설정할 수 있는 연산 수식 예제:

Math1 = arbflt1(ch1) + arbflt2(ch2)

수학적으로는 디퍼런셜 시험 포인트에 대해 4개의 필터만 필요합니다. 하지만 A, B 모드에 대해 각각 2개의 필터가 필요하고 디퍼런셜 모드 및 커먼 모드에 대해 4개의 필터가 모두 필요합니다. 모든 모드에 대해 2개의 필터만 필요하도록 간소화하기 위해 4개의 기본 필 터에 대한 선형 조합을 통해 추가로 4개의 필터가 만들어집니다. 따라서 SDLA는 아래 그 림과 같이 각 시험 포인트에 대해 8개의 필터를 만듭니다.



■ 단일 입력(Single Input) 모드:

주 메뉴에서 단일 입력(Single Input) 모드가 선택된 경우 오실로스코프의 단일 소스(Src1) 에서 양식이 A - B인 디퍼런셜 입력 파형이 획득된다고 가정됩니다. 그러면 SDLA가 이 파형을 수학적으로 정확히 균형이 맞는 A 및 B 신호로 분할하고 이 신호가 4 포트 캐스케 이드 시스템을 통해 처리됩니다.

단일 입력(Single Input) 작동의 경우 시스템 전체의 시험 포인트에서 A – B 모드만 사용합니 다(디퍼런셜 파형이 출력됨). 시험 포인트 파형 출력을 얻는 데 있어 하나의 필터만 필요 하며 하나의 필터만 입력 소스 파형에 적용됩니다. SDLA가 오실로스코프 연산 메뉴에서 설정할 수 있는 연산 수식 예제:

Math1 = arbflt1(ch1)

참조:

- 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) (22페이지의 참조)
- 시험 포인트 저장 (27페이지의 참조)
- <u>주 메뉴 상세 설명 (19페이지의 참조)</u>
- 제품개요 (7페이지의 참조)

### DPOJET 및 SDLA Visualizer 함께 사용

SDLA Visualizer와 DPOJET을 같이 사용하면 고속 직렬 측정 및 분석을 수행할 수 있는 완벽한 솔루션이 됩니다. DPOJET 작동은 SDLA Visualizer 주 메뉴의 **분석(Analyze)** 및 **구성(Config)** 버 튼으로 바로 통합됩니다. DPOJET을 통해 링크의 여러 포인트에서 결과를 분석하고 비교할 수 있습니다. 또한 여러 개의 측정을 구성할 수 있습니다. 예를 들어 표준별 클럭 복구 측정 매개 변 수와 실리콘별 클럭 복구 측정 매개 변수를 쉽게 비교할 수 있습니다.

아래 그림은 SDLA 설정을 변경하지 않고 DPOJET이 자동으로 실행되도록 분석(Analyze) 버튼 이 구성된 예제를 보여 줍니다. 여기에서는 사용자가 PCI Express 3.0 구성을 정의했습니다. DPOJET과 SDLA Visualizer를 함께 사용함으로써 원하는 각 시험 포인트에 대해 아이 다이어그 램 및 연관된 측정의 전체 링크를 볼 수 있습니다. 왼쪽 상단의 아이 다이어그램은 획득된 파형 및 SDLA에 대한 입력을 보여 줍니다. 오른쪽 상단의 아이 다이어그램은 Tx 블록 출력(**Tp3**)에 부하를 가하는 시뮬레이션 회로를 보여 줍니다. 하단의 아이 다이어그램은 CTLE(**Tp10**) 적용 후 및 FFE/DFE(**Tp4**) 적용 후 신호를 보여 줍니다.



SDLA Visualizer와 DPOJET 간 전환하려면 Alt+Tab 키보드 조합을 사용하거나 SDLA 주 메뉴에 서 탐색 버튼(< 및 >)을 사용하십시오. TekScope 애플리케이션 최소화 버튼을 사용하여 스코프 창을 최소화하여 DPOJET 및 SDLA 애플리케이션을 볼 수 있습니다.

#### 참조:

- <u>적용(Apply) 및 분석(Analyze) 버튼에 대한 동작 구성 (93페이지의 참조)</u>
- 제품 개요 (7페이지의 참조)
- 시스템 이해 (9페이지의 참조)

# 주 메뉴 상세 설명

SDLA Visualizer **주 메뉴**에서 블록, 모델, 시험 포인트를 구성하고 데이터를 적용 및 분석하며 데이터에 대해 도표를 작성할 수 있습니다.

회로 다이어그램의 상단 부분에는 측정 회로 모델이 표시되며 하단 부분에는 시뮬레이션 회로 모델이 표시됩니다. 화살표는 SDLA에서 전달 함수를 처리하는 순서를 나타냅니다. 다이어그램 의 측정 회로 부분에서는 실제 신호 흐름이 *화살표의 반대 방향*으로 진행됩니다. 시뮬레이션 회 로의 경우 실제 신호 흐름 방향이 신호 처리 흐름 화살표 방향과 같습니다.



#### 입력

단일 입력(Single Input) 모드나 이중 입력(Dual Input) 모드 중 하나를 선택하여 SDLA Visualizer에 서 1개의 입력이나 2개의 입력을 사용할 수 있습니다. 이 라디오 버튼을 변경하면 여기 및 다른 위치에서 구성 패널이 바뀝니다. 위의 그림에는 이중 입력(Dual Input) 모드가 표시되어 있습니다. 단일 입력(Single Input) 모드를 보려면 여기를 누르십시오.



#### 전역 대역폭 제한

현재 대역폭이 표시됩니다. BW 버튼을 누르면 <u>시험 포인트 및 대역폭 관리자(Test Point and</u> Bandwidth Manager) (22페이지의 참조)가 표시되며 여기에서 <u>사용자 정의 대역폭 제한 필터를</u> 설정하고 만들 수 있습니다 (30페이지의 참조).

#### 소스

SDLA 처리 및 분석은 오실로스코프에 표시된 파형에 대해서만 수행됩니다. 능동적으로 획득된 채널 신호, 연산 파형 또는 레퍼런스 파형 중에서 선택할 수 있습니다. 실시간으로 획득된 파형 의 경우 해당 채널 번호를 선택합니다. 레퍼런스 파형을 호출하려면 오실로스코프 메뉴에서 **파 일(File)>레퍼런스 파형 컨트롤(Reference Waveform Controls)**을 선택합니다. 그런 다음 레퍼런 스(Reference) 메뉴에서 **호출(Recall)**을 눌러 호출(Recall) 브라우저를 표시합니다.

#### 제외 블록

제외 블록에는 오실로스코프 획득 시스템에서 파형을 획득하는 데 사용되는, 실제 하드웨어 프 로브, 고정기 등을 나타내는 회로 모델이 포함되어 있습니다. 여기에서 DUT 신호에 대한 측정 하드웨어, 고정기, 프로브, 스코프, 기타 획득의 효과를 정의하고 S 매개 변수 레퍼런스 임피던 스를 다시 정규화하며 싱글 엔드 모드-혼합 모드 변환을 수행하고 통과(Thru), 파일(File), RLC 및 T-회선(T-line) 옵션에 대한 블록 구성 메뉴(Block Configuration Menu)에 액세스하고 높은 임피 던스, SMA 프로브 또는 인터포저 및 기타 여러 작업을 추가하고 구성할 수 있습니다. 자세한 내 용은 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)를 참조하십시오.

#### 시험 포인트

시험 포인트는 오실로스코프에 현재 표시된 파형을 출력합니다. 주 메뉴의 시스템 회로 다 이어그램에서 시험 포인트를 눌러 **시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)**를 표시할 수 있습니다. 여기에서 개별 출력 파형을 구성하고 시험 포인트 필터를 저 장할 수 있습니다. 주 메뉴에서 이중 입력(Dual Input) 모드가 선택된 경우 시험 포인트 모드 도 선택할 수 있습니다. 또한 전역 대역폭 제한을 설정하고 사용자 정의 대역폭 제한 필터를 만들 수도 있습니다. 자세한 내용은 <u>시험 포인트 및 대역폭 관리자(Test Point and Bandwidth</u> <u>Manager) (22페이지의 참조)</u>를 참조하십시오.

#### Tx 블록(송신기 모델링 블록)

Tx 블록은 측정 회로 모델 및 시뮬레이션 회로 모델 둘 다를 구동하는 직렬 데이터 링크 송신기 모델을 나타냅니다. 주 메뉴에서 Tx를 누르면 Tx 구성 메뉴(Tx Configuration Menu)가 표시되며, 여기에서 파일을 선택하고 도표를 볼 수 있습니다. 또한 Tx 엠퍼시스 메뉴(Tx Emphasis Menu)에 액세스할 수 있습니다. 이 메뉴에서는 엠퍼시스, 디엠퍼시스, 프리엠퍼시스 필터를 선택하 고 FIR 필터에서 읽을 수 있으며 그 이외의 항목도 선택할 수 있습니다. 자세한 내용은 <u>Tx 블</u> 록 개요 (67페이지의 참조)를 참조하십시오.

#### 포함 블록

포함 블록을 통해 사용자는 해당 S 매개 변수를 바탕으로 채널을 손실 없는 전송 회선이나 RLC 모델로 "삽입"하여 시뮬레이션 회로 모델의 다양한 시험 포인트에서 파형을 관찰할 수 있습니다. 주 메뉴에서 **포함(Embed)**을 누르면 <u>제외/포함 메뉴(De-embed/Embed Menu) (33페</u> <u>이지의 참조)</u>가 표시됩니다. 이 메뉴를 통해 위의 제외 블록에서와 같은 작업을 수행할 수 있 습니다. 단, 프로브는 구성할 수 없습니다.

#### Rx 블록(수신기 모델링 블록)

Rx 블록은 회로 그림의 시뮬레이션 측 직렬 데이터 링크 수신기에 대한 모델을 나타냅니 다. 주 메뉴에서 Rx를 누르면 Rx 구성 메뉴(Rx Configuration Menu)가 표시됩니다. 이 메뉴에 서 CTLE 평준화를 적용하고 클럭 복구를 수행하며 FFE/DFE 평준화를 적용할 수 있습니다. 또는 가져온 평준화 파일을 사용하는 AMI 모델을 설정하여 실제 실리콘을 에뮬레이트할 수 있습니다. 자세한 내용은 Rx 블록 개요 (75페이지의 참조)를 참조하십시오. 참고: Rx 부하는 Rx 블록이 아닌 포함 블록에서 정의됩니다.

#### 적용(Apply), 구성(Config) 및 분석(Analyze) 버튼

적용(Apply): 기본적으로 이 버튼을 누르면 시험 포인트 필터가 계산되고 이 필터가 스코프에 적용됩니다. SDLA 구성이 변경된 경우 적용(Apply)을 실행하면 업데이트된 결과를 가져올 수 있습니다. 아래 설명에서와 같이 몇 가지 구성 옵션이 제공됩니다.

분석(Analyze): 분석(Analyze)을 누르면 DPOJET 애플리케이션에서 파형이 분석됩니다. SDLA 애플리케이션이 대기 상태로 들어간 다음 DPOJET 애플리케이션이 시험 포인트 신호 및 분석용 으로 선택된 복구된 데이터와 클럭 신호를 통해 시작됩니다. SDLA 소프트웨어는 아이 다이어 그램 및 지터 측정으로 링크 품질을 분석하도록 DPOJET 애플리케이션을 구성할 수 있습니다. 먼저 적용(Apply) 버튼을 누른 후 필터 처리가 완료될 때까지 기다린 후 분석(Analyze) 버튼을 누릅니다. 이 전송이 작동하려면 DPOJET 애플리케이션이 설치되어야 합니다.

구성(Config): 이 버튼을 사용하여 DPOJET에서의 적용(Apply) 버튼 및 분석(Analyze) 버튼의 동 작을 구성할 수 있으며, 새로 획득된 파형을 사용할지 이전에 획득된 파형을 사용할지 여부 를 결정할 수 있습니다. <u>적용(Apply) 및 분석(Analyze) 버튼 구성 옵션을 보려면 여기를 누르</u> 십시오 (93페이지의 참조).

#### 도표(Plot) 버튼

활성화된 시험 포인트의 실행 결과를 보려면 이 버튼을 누릅니다. <u>도표에 대한 자세한 내용을</u> 보려면 여기를 누르십시오. (54페이지의 참조)

#### 기본값(Default) 버튼

SDLA Visualizer 시스템을 기본 설정으로 복원하려면 이 버튼을 누릅니다.

#### Save(저장) 버튼

현재 SDLA Visualizer 설정을 SDLA\Save recall 디렉토리에서 파일 확장자가 .sdl인 파일에 저장하려면 이 버튼을 누릅니다.

주석노트. 전체 오실로스코프 설정이 아닌 SDLA 설정만 저장 및 호출됩니다.

#### Recall(호출) 버튼

저장된 설정 파일을 호출하고 소프트웨어를 이전 구성으로 되돌리려면 이 버튼을 누릅니다.

참조:

- <u>제품 개요 (7페이지의 참조)</u>
- 테스트 실행: 권장 순서 (97페이지의 참조)
- SDLA Visualizer 관련 문제 해결 (105페이지의 참조)

# 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)

SDLA Visualizer는 계통도에서 이동할 수 있는 4개의 시험 포인트를 비롯하여 최대 12개의 시험 포인트(2개는 REF 사용 시)를 제공합니다. 스코프 계수선에서 최대 6개의 시험 포인트 출력을 한 번에 볼 수 있습니다(연산 + 레퍼런스). 시험 포인트 설명 표를 보려면 여기를 누르십시오.

*주석노트.* 시험 포인트 작동 방법과 관련한 개념적 개요를 보려면 <u>시험 포인트 이해 (13페이지</u> <u>의 참조)</u>를 참조하십시오.



Tp1	Main(기본)	Tx 블록 출력에 부하를 가하는 측정 회로
Tp2	Main(기본)	Tx 블록 출력에 부하를 가하는 시뮬레이 션 회로(측정 회로 제외됨)
Tp3	Main(기본)	Rx 블록 입력. Tx 블록 출력에 부하를 가 하는 시뮬레이션 회로(측정 회로 제외됨)
Tp4	Rx Eq 데이터(Rx Eq Data)	평준화 후 Rx 블록의 데이터 출력
Tp5	Rx Eq 클럭(Rx Eq Clock)	Rx 블록의 복구된 클럭 출력에 대한 시험 포인트

Трб	제외 블록(De-embed Block)	Tx 블록 출력에 부하를 가하는 측정 회로 를 포함한 이동 가능한 시험 포인트
Tp7	제외 블록(De-embed Block)	Tx 블록 출력에 부하를 가하는 측정 회로 를 포함한 이동 가능한 시험 포인트
Tp8	포함 블록(Embed Block)	Tx 블록 출력에 부하를 가하는 시뮬레이 션 회로를 포함한 이동 가능한 시험 포인 트(측정 회로 제외됨)
Тр9	포함 블록(Embed Block)	Tx 블록 출력에 부하를 가하는 시뮬레이 션 회로를 포함한 이동 가능한 시험 포인 트(측정 회로 제외됨)
Tp10	CTLE	CTLE 출력
Tp11	Tx	송신기 모델의 테브난 등가 전압
Tp12	Тх	Tx 엠퍼시스 블록 출력에 대한 시험 포인 트(켜져 있는 경우)

시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)는 주 메뉴에서 아무 시험 포인 트나 누르면 액세스할 수 있습니다. 여기에서 개별 출력 파형을 구성하고 시험 포인트 필터를 저장하며 전역 대역폭 제한을 설정하거나 사용자 정의 대역폭 제한 필터를 만들 수 있습니다. 또한 주 메뉴에서 이중 입력(Dual Input)이 선택된 경우 시험 포인트 모드도 선택할 수 있습니다. 단일 입력(Single Input)이 선택된 경우에는 **Tp 모드 선택(Select Tp Mode)** 열이 표시되지 않 습니다. 각 기능의 설명을 보려면 아래로 스크롤하십시오.

	SDLA Visualizer - Test Poi	int and Bandwidth Config	uration						
	Tp1 - Map the desired te	est points to Math to see t	he processed waveform					-	
	Tp On/Off	Map Tp to Math	Select Tp Mode	Label	Filters	Global BW Limit:	Delay		
	Math1	None 💌	A-B 💌	NAA-B	Save	None	🔘 Keep Delay		
	Math2	Tp1: Main 🔻	А-В 👻	Tp1A-B	Save	Auto	Remove Delay		
	Math3	Tp2: Main 💌	А-В 💌	Tp2A-B	Save	Custom	Adjust Delay		
	Math4	Tp3: Main 💌	А-В 💌	ТрЗА-В	Save				
	Ref3	Tp5							
	Ref4	Tp4							ок
Į					Export fi	Iters for 32-bit scope			

**Tp 켜기/끄기(Tp On/Off):** 6개(연산: 4개, 레퍼런스: 2개)의 활성 시험 포인트 파형을 켤지 끌지 제어합니다. 각 라디오 버튼에는 오실로스코프에서 사용 가능한 연산 함수나 기준 메모리 파형 중 하나의 이름이 표시됩니다. 이 버튼이 꺼져 있으면 오실로스코프 화면에서 파형이 꺼집니다. 반면 이 버튼이 켜져 있으면 오실로스코프 화면에서 파형이 켜집니다.

연산에 Tp 매핑(Map Tp to Math): 이 드롭다운 메뉴를 통해 특정 시험 포인트를 Math1, Math2, Math3 또는 Math4 등과 같은 연산 함수에 할당할 수 있습니다. 같은 시험 포인트를 둘 이상의 연산 슬롯에 할당할 수 있습니다.

*주석노트*. SDLA는 활성화된 시험 포인트에 대해서만 시험 포인트 필터를 처리하고 만듭니 다. 활성화된 시험 포인트는 연산 파형이나 레퍼런스 파형에 매핑되고 해당 연산이나 레 퍼런스가 켜진 Tp입니다. Tp 모드 선택(Select Tp Mode): 이 열은 주 메뉴에서 **이중 입력(Dual Input**)이 선택된 경우에 만 표시됩니다. 자세한 내용을 보려면 여기를 누르십시오.

이 시스템은 전체 4 포트 모델링을 유지 관리하므로 시험 포인트가 디퍼런셜하며, 각 시험 포 인트마다 볼 수 있는 4개의 파형 집합(시험 포인트 모드)이 포함되어 있습니다. 표시되는 옵션은 다음과 같습니다.

- A: 시험 포인트의 윗줄 파형
- B: 아랫줄 파형
- A B: 디퍼런셜 파형
- (A + B)/2: 커먼 모드 파형

**레이블(Label):** 이 상자에 시험 포인트 파형의 레이블을 입력할 수 있으며, 이 레이블은 파형 과 함께 오실로스코프 화면에 표시됩니다.

필터 저장(Save Filters): 시험 포인트 레이블 옆의 저장(Save) 버튼을 눌러 지정한 파일 폴더 에 각 시험 포인트 필터를 저장할 수 있습니다. 자세한 내용은 <u>시험 포인트 저장 (27페이지</u> <u>의 참조</u>)을 참조하십시오.

시험 포인트 도표 작성: 시험 포인트 전달 함수의 도표를 작성하려면 주 메뉴로 돌아와서 도 표(Plot)를 누릅니다. 진폭, 위상, 임펄스 및 계단형 그래프를 사용할 수 있습니다. 자세한 내 용을 보려면 여기를 누르십시오.

결과가 예상대로 표시되는지 확인하기 위해 주 메뉴에서 **적용(Apply)** 버튼을 누른 후 항상 이 도표를 확인하는 것이 유용합니다. 그러면 시스템 전체에서 S 매개 변수 블록의 구성을 설 정하는 데 있어 오류를 방지할 수 있습니다.

자동 대역폭 제한 설정이 사용된 경우(아래 그림 참조) 도표에는 자동 대역폭 제한이 충분한 지 여부가 표시됩니다. 자동 대역폭 제한이 충분하지 않은 경우 **사용자 정의(Custom)** 대역폭 을 선택하고 보다 적합한 대역폭 제한 필터를 지정할 수 있습니다. 그런 다음 **적용(Apply)** 을 한 번 더 누르고 도표를 다시 확인합니다.



전역 대역폭 제한(Global Bandwidth Limit): 이 기능을 통해 전역 대역폭 제한 필터가 모든 시 험 포인트 파형에 적용되는 방식을 설정할 수 있습니다. 전역 대역폭 제한(Global Bandwidth Limit) 레이블에는 사용자 정의 필터 만들기 옵션을 비롯한 세 개의 옵션이 표시됩니다. 자세한 내용을 보려면 여기를 누르십시오.

- **없음**(None). 시험 포인트에 아무 대역폭 제한 필터도 적용되지 않습니다.
- **자동(Auto).** 모든 시험 포인트 전달 함수가 확인됩니다. 최저 주파수에서 -14dB 포인트를 교 차하는 함수가 결정되고 대역폭 제한 필터 차단 주파수가 해당 값으로 설정됩니다.
- 사용자 정의(Custom). 대역폭 제한 필터를 만들 수 있습니다. 사용자 정의(Custom) 옵션은 자동 대역폭 필터가 입력 데이터에 적합하지 않을 때 또는 테스트 시 특정 대역폭 요구 사 항이 필요한 경우 가장 유용합니다. 자세한 내용은 <u>사용자 정의 대역폭 필터 만들기 (30</u> <u>페이지의 참조)</u>를 참조하십시오.

지연(Delay): 이 기능을 통해 SDLA Visualizer가 시험 포인트에 대해 절대 지연 및 상대 지연을 처리하는 방식을 제어할 수 있습니다. 기본적으로 절대 지연은 제거됩니다.

지연 유지(Keep Delay): 모든 시험 포인트 파형 간 절대 지연이 유지됩니다.

지연 제거(Remove Delay): 기본 설정으로, 시험 포인트 필터의 절대 지연은 제거되므로 같은 이 벤트를 포함하는 모든 시험 포인트 파형은 시간순에 가깝게 정렬됩니다. 지연 조정(Adjust Delay): 이 버튼은 지연 제거(Remove Delay) 라디오 버튼이 선택된 경우에만 표시됩니다. 이 버튼을 누르면 시험 포인트 필터 지연 슬라이더가 표시됩니다.

#### 시험 포인트 필터 지연 슬라이더

지연 슬라이더(Delay Slider) 메뉴를 통해 연산에 적용된 각 시험 포인트 필터의 상대 지연을 -1ns - +1ns 범위 사이에서 조정할 수 있습니다.

오실로스코프 디스플레이의 각 연산 파형마다 하나씩, 총 4개의 지연 슬라이더가 제공됩니다.

SDLA Visualizer - Test Point	Delay Configuration			
Specify Delay for Test Point F	ilters			
			ns	
M1 NA	•		0.100	
M2 Tp1			-0.137	
M3 Tp2	1		-0.4276	Reset
M4 Tp3	-1ns -0	.5 0.0	0.277	ок
<u> </u>				

슬라이더를 사용하여 상대 지연을 제어할 수 있는 여러 가지 방법이 있습니다.

- 슬라이더 옆의 텍스트 편집 상자에 숫자 입력
- 마우스로 슬라이더 버튼 끌기
- 화살표 버튼을 눌러 위치 구체화
- 화살표 버튼과 슬라이더 버튼 사이에서 스페이스를 눌러 위치 빠르게 이동

같은 시험 포인트에 할당된 슬라이더는 함께 작동하며, 지연이 같은 값으로 설정됩니다.

지연이 조정되면 시험 포인트 필터가 다시 계산되고 오실로스코프 디스플레이에서 실시간으로 업데이트됩니다. 힌트: 보다 적극적인 상호 작용을 얻으려면 지연을 설정하는 동안 레코드 길 이를 일시적으로 더 짧게 설정하면 됩니다.

참조:

- 시험 포인트 이해 (13페이지의 참조)
- 사용자 정의 대역폭 제한 필터 만들기 (30페이지의 참조)
- 시험 포인트 필터(전달 함수) 저장 (27페이지의 참조)

### 시험 포인트 저장

활성 상태일 수 있는 4개의 가능한 각 시험 포인트와 관련된 시험 포인트 및 대역폭 관리자 (Test Point and Bandwidth Manager)마다 별도의 저장(Save) 버튼이 표시됩니다. 해당 시험 포인 트 옆의 저장(Save) 버튼을 누르면 됩니다.

모델을 적용하기 전에 활성화되지 않았던 시험 포인트를 저장하려면 주 메뉴로 돌아와 **적용** (Apply)을 눌러 시험 포인트 필터를 다시 계산해야 합니다.

*주석노트.* 시험 포인트 필터는 64비트 프로세서가 있는 오실로스코프에서 작동하도록 고안되 었습니다. 32비트 프로세서가 있는 스코프에서 사용하기 위해 이러한 필터를 내보내려면 32비 트 프로세서가 있는 스코프와 호환되도록 파일을 편집해야 합니다. 자세한 내용은 <u>32비트 오실</u> <u>로스코프에서 사용하기 위해 필터 내보내기 (29페이지의 참조)</u>를 참조하십시오. 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)에서 ?를 눌러도 됩니다.

DLA Visualizer - Test Poi	int and Bandwidth Configuration					
p1 - Map the desired te	est points to Math to see the processed	d waveform				
Tp On/Off	Map Tp to Math	Label	Filters	Global BW Limit:	Delay	
Math1	None	NA	Save	None	Keep Delay	
Math2	Tp1: Main 💌	Tp1	Save	Auto	Remove Delay	
Math3	Tp2: Main 💌	Tp2	Save	Custom	Adjust Delay	
C Math4	Tp3: Main 💌	Tp3	Save			
C Ref3	Tp5					
C Ref4	Tp4					ОК
			2 Export	filters for 32-bit scope		

시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)에서 아무 **저장(Save)** 버튼을 누 르면 폴더 브라우저가 열립니다. 여기에서 폴더를 선택하거나 새 폴더를 지정할 수 있습니다.

Organica • New folder				(E. •	
Tevorites	A Name		Date modified	Type .	
Decktop     Downloads     Scant Places	a.	No items mate	h your search.		
Cesktop					
Documents     Music     Per Pictures					
Videos My Videos		18		_	

이중 입력(Dual Input) 모드: 주 메뉴에서 이중 입력(Dual Input)을 선택한 경우 SDLA Visualizer 는 지정된 폴더에 10개의 파일을 저장합니다. 10개의 파일 중 8개에는 시험 포인트 필터가 하 나씩 포함됩니다. 나머지 파일 중 하나에는 필터 8개가 모두 포함되며, 마지막 파일 하나는 오실로스코프 연산 메뉴에서 수식을 작성하기 위해 필터를 사용하는 방법을 사용자에게 알 려주는 README.txt 파일입니다.

이중 입력(Dual Inpu) 모드의 시험 포인트 필터 파일 이름 규칙은 다음과 같습니다.

<foldername>\_Tp<X><mode><source>.flt. 파일세부사항:

<Foldername>: 사용자가 입력 <x>: 시험 포인트 번호 <mode>: A, B, Diff 또는 Cm <source>: Src1 또는 Src2. 여기서 Src1은 주 메뉴의 src1과 관련되며 Src2는 src2와 관련됩 니다.

시험 포인트 단일 파일에는 ASCII 문자가 포함됩니다. 첫 번째 문자는 설명 라인을 식별하기 위 한 "#"입니다. 여러 개의 설명이 포함될 수 있으며, 다음 형식의 설명 라인에 변수 및 매개 변 수도 포함될 수 있습니다.

# TpX differential test point filters

- # [ DELAY ] 1e-09 is the delay parameter same as current arbfit format.
- # [ SAMPLERATE ] 50e9

8개의 라인에는 8개의 필터에 대한 계수가 포함됩니다. 8개의 필터는 다음과 같습니다.

Line 1: TpXASrc1 Line 2: TpXASrc2 Line 3: TpXBSrc1 Line 4: TpXBSrc2 Line 5: TpXDiffSrc1 Line 6: TpXDiffSrc2 Line 7: TpXCMSrc1 Line 8: TpXCMSrc2

*주석노트.* 스코프 펌웨어의 향후 릴리스에서는 선택한 모드 및 소스에 따라 필터를 적용할 수 있는 새 연산 함수에 이 파일을 로드할 수 있도록 계획되었습니다.
단일 입력(Single Input) 모드: 단일 입력(Single Input) 모드에서는 시험 포인트 및 대역폭 관리 자(Test Point and Bandwidth Manager)에서 저장(Save)을 누를 때 시험 포인트마다 하나의 필터 파 일만 저장됩니다. A-B, 디퍼런셜(A-B, differential) 모드에 해당합니다. 시험 포인트 필터를 <filename>.fit와 같은 이름 형식을 가진 파일에 저장할 수 있습니다.

ASCII 파일 형식에는 "#"으로 시작하는 명령 라인이 포함되며, 이 파일에는 [DELAY] <값>를 포함하는 라인이 있을 수 있습니다. 필터 라인에는 샘플링 속도 숫자가 포함되며 이 숫자 뒤 에 ";" 및 쉼표로 구분된 계수가 표시됩니다.

참조:

- 32비트 오실로스코프에서 사용하기 위해 필터 내보내기 (29페이지의 참조)
- 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) (22페이지의 참조)
- 시험 포인트 이해 (13페이지의 참조)

# 32비트 오실로스코프에서 사용하기 위해 필터 내보내기

시험 포인트 필터는 연산 메뉴의 오실로스코프 arbfit 함수에 로드할 수 있도록 arbfit ASCII 파일 형식으로 저장됩니다. 이 필터는 64비트 프로세서가 있는 오실로스코프에서 작동하도록 고 안되었습니다. 32비트 프로세서가 있는 오실로스코프로 이 필터를 내보내려면 32비트 프로 세서가 있는 스코프와 호환되도록 파일을 편집해야 합니다.

파일 형식에는 # 기호가 앞에 붙은 설명이 있는 라인이 있습니다.

다음으로 첫 번째 항목에 대한 샘플링 속도 값을 포함하고 이 값 뒤에 ";" 및 나머지 항목에 대해 쉼표로 구분된 필터 계수가 표시된 라인이 있습니다. 필터 파일 형식에 대한 자세한 내용은 <u>시</u> <u>험 포인트 이해 (13페이지의 참조)</u>를 참조하십시오.

*주석노트.* 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)에서 **지연 유지(Keep Delay**) 라디오 버튼이 선택된 경우 파형 타이밍이 하나의 샘플 주기 만큼 꺼질 수 있습니다.

파일을 편집하려면

- 1. Windows 메모장에서 파일을 엽니다.
- 필터가 작동하도록 고안된 샘플링 속도를 설명하도록 파일 상단에 설명 라인을 추가합니다. 샘플링 속도 값이 필터 계수 라인의 첫 번째 요소인 위치에 # <샘플링 속도 값>을 입력합니다.
- 3. 다음으로 필터 계수 라인에서 첫 번째 샘플링 속도 숫자가 @ 기호가 되도록 편집합니다. @ 기호는 필터가 같은 계수 집합을 포함한 모든 샘플링 속도에서 작동함을 나타냅니다.

32비트 스코프에서 이 필터를 사용하는 경우 오실로스코프가 위의 설명 라인에서 지정된 샘플 링 속도로 설정되어야 합니다. arbfit 연산 함수는 계수 라인의 샘플링 속도에서만 실행하도록 고 안되었으며 일반적으로 오실로스코프 샘플링 속도가 다른 값으로 변경될 경우 파형을 지웁니 다. 하지만 @ 기호가 표시되어 있으면 필터가 모든 샘플링 속도에서 실행됩니다. 단, 해당 응답 은 해당 샘플링 속도로 정규화됩니다. 즉 스코프가 필터에 대해 지정된 샘플링 속도로 설정된 경우에만 필터가 원하는 대로 작동합니다.

예를 들면 다음과 같습니다.

# Tp1 filter

# sample rate 50GS/s

@ <coeff1>, <coeff2>, <coeff3>, ... <coeffn>

▲ 주의. 32비트 프로세서가 있는 스코프에서 이 필터를 사용하고 스코프가 IT 모드(보간된 샘플 링 속도)에서 작동하는 경우 화면의 샘플링 속도 판독값은 실제 보간된 샘플링 속도가 아닌 보 간 전 기본 샘플링 속도입니다. 필터는 보간된 샘플링 속도에서 작동합니다.

샘플링 속도로 @ 기호가 포함된 필터가 올바른 응답을 제공하도록 작동하려면 보간된 샘플링 속도가 필터에 대해 고안된 속도로 설정되어야 합니다. 32비트 프로세스를 사용하는 스코프로 내보낼 경우 사용자가 이 작업을 수동으로 수행해야 합니다. IT 샘플링 속도는 스코프 디스플레 이에서 1을 샘플링 간격 판독값으로 나눈 값(초/포인트)을 계산하여 결정할 수 있습니다.

참조:

- 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) (22페이지의 참조)
- 시험 포인트 이해 (13페이지의 참조)
- 시험 포인트 저장 (27페이지의 참조)

# 사용자 정의 대역폭 제한 필터 만들기

고정기, 케이블 또는 기타 장비를 제외할 경우 유용한 결과를 얻기 위해 보통 대역폭 제한 필터 가 필요합니다. 이 경우 대역폭 제한 필터는 고주파 구성 요소를 필터링하여 노이즈 획득을 줄 일 수 있습니다. SDLA Visualizer를 사용하면 통과 대역, 전이 대역 및 차단 대역 응답을 제어할 수 있습니다. 이러한 응답은 노이즈 감쇠, 상승 시간, 프리슈트 및 오버슈트에 영향을 미칩니다.

사용자 정의 필터를 만들려면 다음 단계를 수행합니다.

 주 메뉴에서 시험 포인트를 눌러 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)를 표시합니다. 주 메뉴에서 전역 대역폭(Global BW)을 눌러도 시험 포인트 및 대 역폭 관리자(Test Point and Bandwidth Manager)를 표시할 수 있습니다.

- Map the desired to	est points to Math to see t	he processed waveform					
Tp On/Off	Map Tp to Math	Select Tp Mode	Label	Filters	Global BW Limit:	Delay	
Math1	None 💌	A-8 •	NAA-B	Save	None	🔘 Keep Delay	
Math2	Tp1: Main 💌	А-В 🔻	Tp1A-B	Save	Auto	Remove Delay	
Math3	Tp2: Main 💌	А-В 💌	Tp2A-B	Save	Custom	Adjust Delay	
Math4	Tp3: Main 💌	А-В 💌	ТрЗА-В	Save			
C Ref3	Tp5						
Ref4	Tp4						ОК
				Export	filters for 32-bit scope		

 전역 대역폭 제한(Global BW Limit)에서 사용자 정의(Custom)를 선택하고 대역폭 설정 (Setup BW)을 누릅니다. 그러면 대역폭 제한 필터 설계 메뉴(Bandwidth Limit Filter Design Menu)가 표시됩니다.



- 3. BW GHz, 차단 대역 GHz(Stopband GHz) 및 차단 대역 dB(Stopband dB) 필드에서 값을 설 정합니다.
- 4. 적용(Apply)을 눌러 대역폭 필터를 생성하고 SDLA 내부 데이터베이스에서 사용할 수 있도록 이 필터를 저장합니다. 필터 응답은 검토를 위해 도표로 작성됩니다. 필요에 따라 SDLA 외부에서 사용할 수 있도록 내보내기(Export) 버튼을 눌러 필터를 파일에 저장할 수도 있습니다.
- 5. 닫기(Close)를 눌러 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)로 돌 아옵니다.

#### 참조:

시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) (22페이지의 참조)

# 제외 블록 개요

제외 블록에는 파형 획득 동안 사용되는 실제 하드웨어 프로브, 고정기 등을 나타내는 측정 회 로 모델이 포함됩니다. 주 메뉴에서 제외(De-embed)를 눌러 <u>제외 메뉴(De-embed Menu) (33페이</u> <u>지의 참조)</u>를 표시할 수 있으며, 이 메뉴는 4 포트 S 매개 변수 캐스케이드를 나타냅니다. 이 메 뉴는 아래 그림과 같이 블록을 모델링하는 여러 방법을 제공합니다.



*주석노트.* DUT에 상당량의 감쇠가 있는 경우 제외 결과로 대역폭, 링잉이 제한되고 상승 시간 이 느려집니다. 대역폭 제한 필터 전이 대역을 늘리면 더 높은 주파수에서의 위상 및 진폭 오차 가 많아지고 노이즈가 늘어나는 대신 링잉을 줄일 수 있습니다.

SDLA Visualizer는 캐스케이드를 통해 두 방향 모두에서 crosstalk 및 반향을 처리합니다.

제외 블록을 통해 다양한 구성을 모델링할 수 있습니다. 아래에 몇 가지 가능한 구성이 나와 있습니다.

#### 제외 블록 – 가능한 구성

■ 4 포트 싱글 엔드 S 매개 변수 파일

- 4 포트 디퍼런셜 S 매개 변수 파일
- 2개의 2 포트 S 매개 변수 파일
- FIR 필터 파일(시간 도메인)
- 전달 함수 파일(주파수 도메인)
- SMA 프로브 모델
- 인터포저/프로브/스코프 모델
- 혼합 모드 S 매개 변수 파일
- 다양한 RLC 제품군 또는 병렬 구성
- 손실이 없는 전송 회선 모델
- 3 포트 프로브 모델 파일
- 1 포트 부하 S 매개 변수 파일
- 2 포트 부하 S 매개 변수 파일
- 공칭부하값

*주석노트.* 제외 및 포함과 관련된 단계별 예제는 <u>작업 및 문제 해결 예제 (105페이지의 참</u> <u>조)</u>를 참조하십시오.

#### 참조:

■ 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)

# 제외/포함 메뉴(De-embed/Embed Menu)

제외/포함 메뉴(De-embed/Embed Menu)를 통해 획득된 파형이 시스템의 신호 흐름 경로에 진입 하는 위치를 정의할 수 있습니다.

*주석노트.* 제외 및 포함과 관련된 단계별 예제는 <u>작업 및 문제 해결 예제 (105페이지의 참</u> <u>조)</u>를 참조하십시오.



주 메뉴에서 **제외(De-embed)**를 누르면 제외 메뉴(De-embed Menu)를 표시할 수 있고 **포함** (Embed)을 누르면 포함 메뉴(Embed Menu)를 표시할 수 있습니다. 이 메뉴에는 8개의 캐스케 이드 4 포트 S 매개 변수 블록 모델에 대한 다이어그램이 표시되고 끝 부분에 부하 모델이 표 시됩니다. 부하 모델은 구성 및 저장하고 도표로 작성할 수 있습니다. 이동 가능한 2개의 시험 포인트 위치를 선택하고 부하를 구성하며 프로브를 구성할 수도 있습니다(제외 메뉴 (De-embed Menu)만 해당).

*주석노트,* 제외 블록의 매개 변수 변경 내용은 제외 블록 및 포함 블록의 모든 시험 포인트에 영향을 줄 수 있습니다. 하지만 포함 블록의 매개 변수 변경 내용은 제외 블록의 시험 포인트 에 영향을 주지 않습니다.

### 제외 메뉴(De-embed Menu)와 포함 메뉴(Embed Menu) 간 차이점

제외 캐스케이드 모델 다이어그램에서는 위의 그림과 같이 다이어그램의 처리 화살표가 오른쪽 에서 왼쪽으로 진행됩니다. 반면 포함 캐스케이드 모델 다이어그램에서는 아래 그림과 같이 화 살표가 왼쪽에서 오른쪽으로 진행됩니다. 또한 제외 메뉴(De-embed Menu)에는 프로브 옵션이 포함되고 포함 메뉴(Embed Menu)에는 이 옵션이 포함되지 않습니다. 메뉴마다 구성 옵션을 위 한 메뉴와 함께 고유한 특수 부하 블록(최종 블록)이 있습니다. 그 외에는 기능이 같습니다.



두 메뉴 모두에서 화면 왼쪽에 세 개의 탭이 제공됩니다.

#### 캐스케이드(Cascade) 탭

캐스케이드 다이어그램에는 S 매개 변수 모델링 블록이 표시됩니다. **이동(Move)** 아래의 두 개 의 화살표 버튼은 제외 메뉴(De-embed Menu)에서 **Tp6** 및 **Tp7**을 이동하고 포함 메뉴(Embed Menu)에서 **Tp8** 및 **Tp9**를 이동하는 데 사용할 수 있습니다. 이 화살표를 누르면 이동 가능한 시험 포인트의 위치가 조정됩니다. SMA 또는 높은 임피던스(High Z) 프로브 옵션은 제외 메 뉴(De-embed Menu)에서만 구성할 수 있습니다. 자세한 내용은 <u>프로브 구성 (39페이지의 참</u> 조)을 참조하십시오.

캐스케이드 블록 B1-B8 중 아무 블록이나 누르면 개별 블록의 구성 메뉴가 표시됩니다. 자세한 내용은 블록 구성 메뉴(Block Configuration Menu) (46페이지의 참조)를 참조하십시오.

캐스케이드의 마지막 블록은 제외 메뉴(De-embed Menu)에서 **스코프(Scope)**, **SMAProbe** 또는 **부하(Load)**로 레이블이 지정되고 포함 메뉴(Embed Menu)에서는 **Rx 부하(Rx Load)**로 레이블 이 지정됩니다. 이 블록을 누르면 해당 구성 메뉴가 표시되고 이 메뉴에서 출력 포트의 부하 를 결정할 수 있습니다. 자세한 내용은 <u>부하 구성 메뉴(Load Configuration Menu) (52페이지</u> 의 참조)를 참조하십시오.

#### 정규화(Normalize) 탭

SDLA 소프트웨어를 사용하려면 모든 포트의 레퍼런스 임피던스가 50Ω이어야 합니다. S 매 개 변수를 SDLA Visualizer 제외 블록이나 포함 블록으로 읽기 전에 정규화(Normalize) 탭에 서 S 매개 변수를 각 포트의 정확한 레퍼런스 임피던스로 다시 정규화할 수 있습니다. 자세 한 내용은 <u>S 매개 변수를 다양한 레퍼런스 임피던스로 다시 정규화하는 방법 (37페이지의 참</u> 조)을 참조하십시오.

SDLA S-parameter Normalization		
Renormalize S-parameter referen	ice impedance for each port	Help Paper About
Cascade Normalize	Tx+ Port 1 Port 2 Rx+	Apply
Convert	Tx-	Save

#### 변환(Convert) 탭

이 탭에서는 싱글 엔드 S 매개 변수 - 혼합 모드 S 매개 변수 간 변환을 설정할 수 있습니다. 파 일을 로드하면 저장(Save) 및 **도표**(Plot) 버튼이 표시됩니다.

*주석노트.* SDLA 내부에서 사용하려면 혼합 모드가 아닌 싱글 엔드 형식으로 데이터를 유지 하는 것이 좋습니다.



*주석노트.* 싱글 모드 S 매개 변수를 혼합 모드로 변환하는 데 필요한, 연산 파생을 비롯한 여러 고급 SDLA 항목에 대한 자세한 내용을 보려면 주 메뉴로 이동한 후 오른쪽 모서리 상단의 **문서** (Paper)를 누르십시오. .pdf 파일이 열립니다.

#### 컨트롤 버튼

화면 오른쪽에 표시되는 버튼은 상황에 따라 달라집니다. 캐스케이드(Cascade) 탭에는 다음 버튼이 표시됩니다.



**적용(Apply)**: 로컬 **적용(Apply)** 버튼을 누르면 SDLA가 시스템 전체에서 활성화된 모든 시험 포 인트에 대해 필터를 계산합니다. 주 메뉴에서 적용(Apply) 버튼을 눌렀을 때와 달리 로컬 적용 (Apply) 버튼을 누르면 스코프 연산 함수에 필터가 전송되지 않으며 DPOJET을 불러오지 않습니 다. 따라서 시스템의 모든 설정을 조정할 때 계산 시간이 더욱 빨라집니다.

도표(Plot): 활성화된 모든 시험 포인트에 대해 그래프를 작성합니다.

주석노트, 모델 매개 변수를 변경했을 때 필터를 업데이트하려면 적용(Apply)을 눌러야 합니다.

저장(Save): 저장(Save)을 누를 때 두 개의 옵션 중에서 선택할 수 있습니다.

- **캐스케이드 설정(Cascade Setup):** 현재 캐스케이드의 매개 변수를 설정 파일에 저장합니다. 캐스케이드 설정은 나중에 호출(Recall)을 눌러 호출할 수 있습니다. 캐스케이스 설정 파일에는 캐스케이드 구성만 포함되므로 캐스케이드 설정 파일은 기본 SDLA 설정 파일과 다릅니다.
- 4 포트 s4p 파일(4-port s4p file): 부하(최종) 블록 및 Tx 블록을 제외한 캐스케이드의 모든 블록의 조합에 대해 싱글 4 포트 S 매개 변수 집합을 저장할 수 있습니다. 이를 통해 다른 시뮬레이션 도구에서 사용될 수 있는 파일로 내보낸 4 포트 S 매개 변수에 대해 범용 캐스케이딩을 수행하거나 추가 블록과 결합하기 위해 이 매개 변수를 캐스케이드 블록으로 다시 로드할 수 있습니다. 이 기능은 9개 이상의 블록을 함께 결합해야 하는 경우 유용합니다.

1	SDLA Visualizer - Save Configuration	
	Select which file to save	
	<ul> <li>Cascade Setup</li> </ul>	Save
	O 4-port s4p file	
		ок

호출(Recall): 저장(Save) 버튼을 사용하여 저장된 설정 파일을 호출합니다.

확인(OK): 주 메뉴로 돌아옵니다.

참조:

- 블록 구성 메뉴(Block Configuration Menu) (46페이지의 참조)
- 부하 구성 메뉴(Load Configuration Menu) (52페이지의 참조)
- <u>제외 블록 개요 (32페이지의 참조)</u>
- <u>포함 블록 개요 (74페이지의 참조)</u>

# 다양한 레퍼런스 임피던스로 S 매개 변수를 다시 정규화하 는 방법

제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)의 정규화(Normalize) 탭에서 50Ω으로 정규화되지 않은 S 매개 변수 집합을 가져와 50Ω으로 정규화합니다. 50Ω은 SDLA Visualizer에 서 필요로 하는 레퍼런스 임피던스입니다. 레퍼런스 임피던스는 S 매개 변수가 측정된 시간에, 포트에 대해 부하가 가해지는 값입니다. 레퍼런스 임피던스와 캐스케이드의 부하 임피던스를 혼동하면 안 됩니다. 캐스케이드의 부하 임피던스는 원하는 모든 값으로 설정할 수 있습니다. 이 탭은 SDLA 외부에서 사용하기 위해 또는 도표를 보고 영향을 분석하기 위해 모든 포트에 대 해 포트 레퍼런스 임피던스를 원하는 모든 값으로 정규화하는 데 사용할 수 있습니다.

*주석노트*. S 매개 변수를 다시 정규화하는 데 필요한, 연산 파생을 비롯한 여러 고급 SDLA 항목 에 대한 자세한 내용을 보려면 주 메뉴로 이동한 후 오른쪽 모서리 상단의 **문서(Paper)**를 누 르십시오. .pdf 파일이 열립니다.

#### 정규화 기능 사용

- 1. 정규화(Normalize) 탭을 누릅니다.
- 2. 찾아보기(Browse)를 누르고 다시 정규화할 4 포트 S 매개 변수 파일을 선택합니다.

SDLA Visualizer - De-embed		X
Renormalize S-parameter referen	nce impedance for each port	
Cascade Normalize Convert	Tx+ Port 1 v Port 2 v 50 Browse filename> 50 50 Port 3 v Port 4 v	Rx+ Rx- OK

- 3. Touchstone 1.0 형식에서는 모든 포트에 대해 하나의 임피던스만 지원하며, 해당 값이 포 트 편집 상자에 표시됩니다. 이제 SDLA 내부에서 사용하기 위해 각 상자의 값을 50Ω으 로 편집합니다. SDLA 외부에서 사용하거나 도표에서 차이점을 관찰하려면 포트를 원 하는 값으로 편집합니다.
- 4. 로컬 적용(Apply) 버튼을 눌러 S 매개 변수에 대해 다시 정규화된 집합을 계산합니다. 이 데 이터는 데이터를 파일에 저장한 후 캐스케이드(Cascade) 탭의 블록에 로드하지 않으면 다른 어떤 SDLA 블록에서도 사용되지 않습니다.
- 5. 도표(Plot)를 눌러 다시 정규화된 집합에서 중첩된 원래 S 매개 변수를 관찰합니다. 이 도표에서는 원래 S 매개 변수 데이터가 회색 추적으로 표시되고 다시 정규화된 새 도표 가 여러 가지 색으로 표시됩니다. 도표 도구 모음의 확대/축소 도구를 사용하여 개별 도 표를 확대하여 자세히 볼 수 있습니다. 커서 도구를 통해 추적 데이터를 판독할 수 있으며, 추적 표시 도구도 제공됩니다.



6. 저장(Save)을 눌러 다시 정규화된 데이터가 있는 Touchstone 1.0 파일을 만듭니다. 4개의 포 트 모두에서 레퍼런스 임피던스가 같은 경우 옵션 라인의 해당 값으로 표준 파일이 작성됩 니다. 하지만 일부 포트에 여타 포트와는 다른 임피던스 설정이 포함된 경우 시스템에서는 옵션 라인의 임피던스로 1을 배치하고 다음을 포함한 설명 라인을 작성합니다.

! [ IMPEDANCE ] <value1> <value2> <value3> <value4>

다시 정규화된 파일을 캐스케이드(Cascade) 탭 다이어그램의 블록으로 로드할 수 있습니다.

필요한 경우 다시 정규화된 파일을 도구로 읽어 원래 레퍼런스 임피던스 값으로 다시 복 원할 수 있습니다.

#### 참조:

■ <u>제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)</u>

## 프로브 구성

제외 메뉴(De-embed Menu)에서 3개의 프로브 옵션 중 하나를 선택할 수 있습니다.

#### 없음(None)

이 옵션의 경우 프로브가 사용되지 않습니다. 스코프의 입력 파형 신호는 캐스케이드(Cascade) 탭의 부하 블록(마지막 블록)에 나타나며 src1 및 src2 레이블로 표시됩니다. 일반적인 사용 사 례는 오실로스코프의 Ch1 및 Ch2에서 신호를 획득하기 위해 고정기와 2개의 케이블이 송신 기에 연결되는 위치가 될 수 있습니다. 이 위치를 모델링하려면 주 메뉴에서 **이중 입력(Dual** Input)을 선택한 후 Ch1 및 Ch2를 src1 및 src2 레이블이 지정된 파형으로 선택합니다.

#### SMA 프로브(SMA Probe)

이 옵션은 주 메뉴에서 **단일 입력(Single Input)**이 선택된 경우에만 선택할 수 있습니다. 이 선택 은 제외 블록에 입력되는 SMA 프로브에서 단일 파형이 얻어지도록 지정합니다. SDLA에서는 이 파형이 각 케이블에 대한 입력에서 크기는 같지만 극성은 반대인 신호를 가진 3 포트 SMA 프 로브를 통해 획득된다고 가정합니다. SMA 프로브 S 매개 변수 집합에는 프로브와 함께 제공되 는 케이블 쌍이 포함됩니다. 캐스케이드(Cascade) 탭 다이어그램의 부하(마지막) 블록은 캐스케 이드 종단부에 대해 SMA 프로브 모델만 허용하며 레이블이 "SMAProbe"로 지정됩니다.

제외 메뉴(De-embed Menu)의 캐스케이드(Cascade) 탭 다이어그램 부하 블록(마지막 블록)에서 SMAProbe를 누르면 다음 메뉴가 표시됩니다.

SDLA Visualizer – Load Block Configuration			
Select the load model and the applicable file(s) if requir	ed		
	Probe Scope + Port 1 P7380 Port 2 Filename Filename Filename	Label Load	Piot Probe Scope OK

옵션

- 포트 번호(Port Numbers): 프로브에 대해 정확한 극성이 연결되도록 포트 번호를 선택합니다.
- 프로브 모델(Probe model): 이 드롭다운 메뉴에서 오실로스코프에 연결된 프로브 모델을 선택할 수 있습니다. 모델을 선택하면 정확한 S 매개 변수 파일을 선택할 수 있도록 파일 브라 우저 창이 열립니다. 이 메뉴에서 부하(Load) 버튼을 눌러도 프로브 모델 선택에 따라 결정되는 같은 폴더에 대한 파일 브라우저 메뉴가 열립니다.
- 스코프 찾아보기(Scope Browse): 스코프의 S 매개 변수 파일을 로드하려면 이 버튼을 누릅니다. 이 버튼을 누르면 브라우저가 열리고 사용자가 사용 중인 스코프 모델에 따라 정확한 파일을 선택할 수 있습니다.

#### 높은 임피던스 프로브(High Z Probe)

이 옵션은 주 메뉴에서 **단일 입력(Single Input)** 라디오 버튼이 선택된 경우에만 선택할 수 있 습니다. 이 선택은 제외 블록에 입력되는 높은 임피던스 프로브에서 단일 파형이 얻어지도 록 지정합니다. 왼쪽에서 **높은 임피던스(High Z)** 라디오 버튼을 누르면 캐스케이드(Cascade) 탭 다이어그램에 **프로브(Probe)** 버튼이 표시됩니다. 높은 임피던스(High Z) 글자 아래에 오 른쪽 화살표 ">" 버튼도 표시됩니다. 오른쪽 화살표 버튼을 누르면 프로브가 다이어그램의 다른 위치로 이동됩니다.

🚺 SDLA Visualiz	er - De-embed				
Cascade Normalize Convert	Move Tp6 Tp7 Probe None SMA @ Hgh Z }	b1 1 1 Inru 2 B1 0 Tp8 1 B2 3 4 Tp8 3 4 L1 1 Inru 2 B5 3 4 3 4 T	Probe 1 Thru 2 B3 3 4 1 Thru 2 B4 3 4 3 4 1 Thru 2 B4 3 4 1 Thru 2 1 Thru 3 1	L1 L2 1 Load 2	Apply Piot Save Recall OK

캐스케이드(Cascade) 탭 다이어그램에서 **프로브(Probe)** 버튼을 누르면 프로브 경로 구성 메뉴 (Probe Path Configuration Menu)가 표시됩니다.

SDLA Visualizer - Probe Configuration				
Define S-parameter files for the Probe and Scope				
Configure Probe/Scope	Probe + Port 1 • ? P7380 • Load Port 2 • Filename	Scope Browse Filename	Label Probe Ch1 v	Prot Probe Scope

**구성**(Configure)에서 원하는 회로 구성을 선택합니다. 위에 표시된 프로브/스코프(Probe/Scope) 를 선택하거나 아래에 표시된 인터포저/프로브(Interposer/Probe)를 선택할 수 있습니다.



옵션

- 프로브 모델(Probe model): 이 드롭다운 메뉴에서는 사용 중인 프로브 유형을 선택할 수 있습니다. 프로브 유형을 선택하면 올바른 프로브 디렉토리에 대한 파일 브라우저가 열 립니다. 브라우저가 열리면 프로브 감쇠 설정 및 사용 중인 팁에 따라 정확한 파일을 선택해야 합니다. 파일에 대한 올바른 팁 이름을 선택하는 방법과 관련한 도움말을 보려면 프로브 및 팁 선택 (42페이지의 참조)을 참조하십시오. 프로브(Probe) 패널에서 ? 버튼 을 눌러도 도움말이 표시됩니다.
- 프로브 부하(Probe Load): 현재 선택된 모델에 따라 프로브 파일을 로드하려면 이 버튼을 누릅니다.
- 포트 번호(Port numbers): 원하는 포트 번호를 선택하여 프로브에 대해 정확한 극성을 연 결할 수 있습니다.
- 스코프 찾아보기(Scope Browse): 스코프의 S 매개 변수 파일을 로드하려면 이 버튼을 누릅니다. 이 버튼을 누르면 브라우저가 열리고 사용 중인 스코프 모델에 따라 정확한 파일을 선택할 수 있습니다.
- 인터포저 찾아보기(Interposer Browse): 인터포저 모델에 대해 4 포트 S 매개 변수를 로드하 려면 이 버튼을 누릅니다. 디퍼런셜 클럭이나 스트로브 회선 쌍에 대해 간소화된 인터포저 모델이 지원됩니다. 여기서는 메모리 입력과 컨트롤러 입력에 대해 회선당 하나의 포트가 지정되고 프로브가 또 다른 두 개의 포트에 연결된다고 가정됩니다.
- 레이블(Label): 제외 메뉴(De-embed Menu)에서 프로브 블록 레이블을 변경하려면 이 레이블을 편집합니다.
- **파일 이름**(Filenames): 로드된 S 매개 변수 파일에 대한 파일 이름은 메뉴 하단에 표시됩니다.

#### 참조:

■ 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)

# 프로브 및 팁 선택

이 항목에서는 프로브 팁을 식별한 다음 사용 중인 구성에 대해 올바른 파일 이름을 선택하는 방법에 대해 설명합니다.

P7313 및 7380 프로브 모델의 경우 다음 그림에 표시된 일련의 팁을 사용할 수 있습니다. 단, S 매개 변수 집합에서는 이러한 팁 중 4개만 지원되며, 지원되는 팁은 다음과 같습니다.

- HBW 직각 전선
- HBW 직선 전선
- 중간 길이 전선의 소형 레지스터
- 짧은 길이 전선의 소형 레지스터



아래 그림은 P75xx 프로브 제품군용 팁입니다. 현재는 S 매개 변수 집합에서 성능 솔더 팁 만 지원됩니다.



#### 올바른 3 포트 S 매개 변수 파일 선택

주 메뉴에서 **제외(De-embed)**를 누릅니다. 캐스케이드(Cascade) 탭의 **프로브(Probe)**에서 높은 임 **피던스(High Z)** 라디오 버튼을 선택합니다. 그런 다음 다이어그램에서 **프로브(Probe)** 버튼을 누 릅니다. 프로브 구성(Probe Configuration) 메뉴가 표시됩니다.

SDLA Visualizer - Probe Configuration			
Define S-parameter files for the Probe and Scope			
Configure Probe/Scope	Probe + Port 1 • ? P7380 • Load Port 2 •	Scope Probe Browse Ch1 •	Piot Probe Scope
	Filename	Filename	ОК

**프로브(Probe)** 드롭다운 메뉴에서 사용 중인 모델을 제대로 선택합니다. 예를 들어 위의 이 미지에서는 P7380이 선택되었습니다. 선택한 프로브 모델에 대한 올바른 디렉토리가 브 라우저에 열립니다.



프로브 현재 설정에 맞는 올바른 파일을 선택합니다. 파일 이름에는 프로브 모델 및 획득 번호 (예: 5X 또는 25X)가 포함되며, 사용 중인 팁의 이름도 포함됩니다. 위의 프로브 팁 이미지를 참 조하여 파일 이름 내 팁 이름에 대해 상관 관계를 지정해야 합니다.

프로브의 획득 설정은 오실로스코프 입력 채널 커넥터에 연결되는 프로브 COMP 상자에 LED로 표시됩니다.

*주석노트.* 트라이 모드 프로브(예: 75xx 모델)는 지원되는 4개의 모드에서 작동될 수 있습니다. 단, SDLA의 경우 현재 **디퍼런셜 모드** 옵션에 대해서만 S 매개 변수가 지원되며, 이 모드는 스코 프에 연결되는 프로브 COMP 상자에서 A-B 선택으로 식별됩니다.

#### SMA 프로브

SMA 프로브 S 매개 변수 파일에는 프로브와 함께 제공된, 일치하는 SMA 케이블 쌍이 포함 되어 있습니다. 팁 항목은 없습니다. 감쇠기 옵션은 파일 이름에 포함되며 프로브 COMP 상 자의 LED는 사용 중인 설정을 나타냅니다.

#### SDLA에서 프로브 사용 시 스코프 설정

SDLA와 함께 프로브를 사용할 경우 오실로스코프 DSP 필터가 켜져 있어야 합니다. 이 필터가 켜져 있는지 확인하려면 오실로스코프의 수직(Vertical) 메뉴로 이동합니다. **디지털 필터(DSP)** 활성화됨(Digital Filters(DSP) Enabled) 라디오 버튼도 선택되어 있어야 합니다. 왼쪽의 스코프 수직(Vertical) 메뉴 채널 X(Chan X) 탭으로 이동하고 프로브가 연결된 채널을 선택합니다. 그런 다음 스코프 메뉴에서 **수직(Vertical) > 프로브 교정(Probe Cal)**을 선택합니다. **선택(Select)** 버 튼을 눌러 프로브 팁 선택 메뉴를 불러옵니다. 이 메뉴에서 선택한 라디오 버튼은 프로브에 서 사용 중인 팁과 일치해야 합니다. 그래야 프로브 DSP가 켜집니다. (참고: 위에서 설명된 것과 같이 S 매개 변수에서 일부 팁은 지원되지 않습니다.)

그러면 SDLA가 현재 프로브 DSP 응답을 정확하게 제외하고 이 응답을 사용자 데이터와 결합된 프로브로 대체합니다. 이제 스코프 디스플레이의 연산 파형 슬롯에 결과가 표시됩니다. 이렇게 하면, 스코프의 채널 X에 프로브 연결을 위한 사용자 데이터가 포함되지 않은 공칭 필터 응답이 포함되지만 SDLA에서 만들어진 시험 포인트 연산 파형은 프로브 및 DUT에 대한 실제 연결 모 두를 포함하는 시스템의 응답을 나타냅니다.

#### P7520A 프로브 및 P7630 프로브

이 프로브의 경우 S 매개 변수가 프로브 내부에 저장됩니다. 따라서 이 프로브는 스코프에서 직 접 SDLA로 로드됩니다. 파일 브라우저는 열리지 않습니다. S 매개 변수 집합을 SDLA로 로드하 려면 오실로스코프 소스 채널에 프로브를 연결해야 합니다.

#### 사용자 데이터 프로브

경우에 따라 사용자가 정의하여 수정된 프로브 팁이 사용되기도 하는 인터포저 설정의 경우 오 실로스코프에 공칭 DSP 프로브 데이터가 포함되지 않을 수 있습니다. 이 경우 스코프 메뉴에 서 >수직(Vertical) **프로브 교정(Probe Cal)**을 선택합니다. **선택(Select)** 버튼을 눌러 프로브 팁 선택 메뉴를 표시합니다. **그 이외의 팁(DSP 안 됨)(Other Tip(no DSP))**을 선택합니다. 이렇 게 하면, 스코프가 지정된 프로브 모델에 대해 DSP를 적용하지 않습니다. 대신 **사용자(User)** 아래의 프로브 드롭다운 메뉴에서 선택된 사용자 프로브 데이터를 사용할 수 있습니다. 파 일 브라우저가 열리고 인터포저에서 사용하기 위한 사용자 정의 프로브 데이터 S 매개 변수 집합을 로드할 수 있습니다. 이 데이터는 Tektronix 또는 기타 소스(예: 사용자 정의 시뮬레이 션 모델)에서 사용자 정의 기준에 따라 제공될 수 있습니다.

*주석노트*. 로드하기 전에 인터포저에 S매개 변수 데이터를 저장해야 합니다.

참조:

- <u>프로브 구성 (39페이지의 참조)</u>
- <u>제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)</u>

# 블록 구성 메뉴(Block Configuration Menu)

블록 구성 메뉴(Block Configuration Menu)의 제외/포함 메뉴(De-embed/Embed Menu)에서 캐스케 이드된 S 매개 변수 모델링 블록 **B1–B8**을 구성할 수 있습니다. 마지막 블록을 구성하려면 <u>부하</u> 구성 메뉴(Load Configuration Menu) (52페이지의 참조)를 사용합니다.

블록 구성 메뉴(Block Configuration Menu)에는 다양한 모델 범주를 제공하는 4개의 탭이 있습니다.

### 통과(Thru) 탭

통과 블록 모델은 블록이 캐스케이드의 필요한 부분이 아닐 경우 사용되며, 시스템의 신호 에 영향을 주지 않는 이상적인 모델입니다.

SDLA Visualizer - Block Configuration	on		
Select B1 model and the applicable file	as if required		
Thru File RLC T Line	Port1  Port3  Po	Port2 -	Label B1
			ОК

## 파일(File) 탭

SDLA Visualizer -	Block Configuration		
Select B1 model a	nd the applicable files if required		
Thru Fie RLC T Line	Model 4-Port Single-ended	Port1  Port2  Port2  Port2  Port3  Port4  Po	Label B1 Check Passivity Port assignments OK

파일(File) 탭에서는 파일에서 읽은 데이터로 표시되는 6개의 모델 중에서 선택할 수 있습니다.

4 포트 싱글 엔드(4-Port Single-ended): 위의 그림과 같이 싱글 4 포트 S 매개 변수 집합을 모 델링합니다. 블록을 나타내는 4 포트 S 매개 변수 파일을 로드할 수 있습니다. 시험 포인트 전달 함수 계산 시 데이터의 모든 S 매개 변수 조건이 고려됩니다.

4 포트 디퍼런셜(4-Port Differential): 혼합 모드 S 매개 변수 집합을 모델링합니다. 자세한 내 용을 보려면 여기를 누르십시오.

데이터에 대해 혼합 모드 형식으로 저장된 4 포트 S 매개 변수 파일을 로드할 수 있습니다. 디퍼런셜 블록에서는 **찾아보기(Browse)** 버튼을 사용하여 혼합 모드 S 매개 변수의 파일 이름 과 경로를 지정할 수 있습니다. 이 블록은 2개의 디퍼런셜 포트로 표시되지만 물리적으로 이 블록에는 계속해서 4개의 싱글 엔드 포트가 포함됩니다. SDLA는 블록 캐스케이드 내에서 사 용할 수 있도록 혼합 모드 데이터를 싱글 엔드 데이터 형식으로 변환합니다.

SDLA에서는 S 매개 변수 데이터를 매트릭스로 구성하는 두 가지 방식을 지원합니다. 표준 (Typical)에는 파일에서 읽은 혼합 모드 S 매개 변수 데이터의 표준 정렬이 표시됩니다. 대체 (Alternate)는 또 다른 정렬을 제공합니다.

*주석노트.* Touchstone 1.0 파일 형식에서는 S 매개 변수 데이터에 대해 혼합 모드 표시가 지원되지 않습니다. 따라서 아래 그림과 같이 파일 데이터에 대해 2개의 구성만 지원됩니다.



**2 포트:** 2개의 2 포트 S 매개 변수 집합을 모델링합니다. 자세한 내용을 보려면 여기를 누르십시오.

이 모델을 통해 2개의 2 포트 매개 변수 파일을 4 포트 블록 모델에 로드할 수 있습니다. SDLA가 이 매개 변수 파일을 이상적인 교차 커플링 조건이 제로로 설정된 1개의 4 포트 S 매개 변수 집합으로 변환합니다.

이 옵션은 일반적으로 고정기와 스코프 간 연결된 절연 케이블 쌍을 나타내는 데 사용됩니다.

SDLA Visualizer	r - Block Configuration		
Select B1 model	I and the applicable files if required		
(	Model	Filename	Label
Thru File	2-Port	Port1  Port2	B1 Check
T Line		Port1  Port2 Filename	Passivity Plot

전달 함수(Transfer Function): 복합 데이터의 주파수 도메인 집합을 모델링합니다. 자세한 내용을 보려면 여기를 누르십시오.

이 모델을 통해 주파수 도메인의 전달 함수 데이터를 포함하는 2개의 파일을 로드하여 블록 을 나타낼 수 있습니다. 파일 형식은 slp Touchstone 1.0입니다. 이 형식에는 주파수 열, 실제 또는 진폭 열, 가상 또는 위상 열이 포함됩니다. SDLA가 이 파일을 이상적인 교차 커플링 및 반향 계수 조건이 제로로 설정된 1개의 4 포트 S 매개 변수 집합으로 변환합니다. 이 옵션은 일반적으로 고정기와 스코프 간 연결된 절연 케이블 쌍을 나타내는 데 사용됩니다.

🛃 SDLA Visualize	r - Block Configuration		
Select B1 mode	el and the applicable files if required		
	Model	Filename	Label
File	Transfer Function	Port1 v Browse Port2 v	В
RLC T Line			Plot
		Port1 V Browse Port2 V	ок
		riiename	

FIR: 시간 도메인 임펄스 응답을 모델링합니다. 자세한 내용을 보려면 여기를 누르십시오.

이 모델을 통해 시간 도메인의 FIR 필터 계수 데이터를 포함하는 2개의 파일을 로드하여 블 록을 나타낼 수 있습니다. 파일 형식은 오실로스코프 arbflt() ASCII입니다. SDLA가 이 매 개 변수 파일을 이상적인 교차 커플링 조건이 제로로 설정된 1개의 4 포트 S 매개 변수 집 합으로 변환합니다. 반향 계수 조건도 제로로 설정됩니다.

파일에는 첫 번째 문자가 #인 설명 라인이 포함될 수 있으며, 여러 라인의 필터 계수가 포함 될 수 있습니다. 여기서 ";" 앞의 첫 번째 숫자는 샘플링 속도입니다. 나머지 숫자는 공백, 쉼표로 구분된 필터 계수입니다.

📣 SDLA Visualize	er - Block Configuration		
Select B1 mod	el and the applicable files if required		
	Model	Filename	Label
Thru File	FR	Port1  Port2	г
RLC T Line			Plot
		Port3  Port4 Filename	ок

**높은 임피던스 프로브(High Z probe):** 프로브 부하를 모델링합니다. 자세한 내용을 보 려면 여기를 누르십시오.

이 모델을 통해 프로브를 나타내는 3 포트 S 매개 변수 집합을 로드할 수 있습니다. 이 모델 은 신호 경로 라인에 평행하게 라인 A과 라인 B에 프로브 팁을 배치합니다. 이 모델은 잠 재적으로 오실로스코프나 로직 애널라이저 프로브에서 시스템에 부하를 가하는 방식을 관찰하는 데 사용됩니다.

*주석노트.* 이 모델은 프로브 부하 효과만 나타냅니다. 이 모델에서 시뮬레이션 시스템에 진 입하는 획득된 파형은 없습니다.

🛃 SDLA Visualiz	zer - Block Configuration			X
Select B1 mod	del and the applicable files if required			
Thru File RLC T Line	Model High-Z probe Port Port Note: T	Filename	Label B1	Plot OK

#### RLC 탭

이 탭을 통해 RLC(레지스터, 인덕터 및 커패시터) 요소를 사용하여 블록을 모델링할 수 있습니 다. SDLA가 캐스케이드에 사용되는 4 포트 S 매개 변수 집합을 계산합니다. 교차 커플링 조 건은 제로로 설정됩니다.

📣 SDLA Visualizer - B	lock Configuration	
Select B1 model and	t the applicable files if required	
Thru File RLC T Line	Model         R ohms           Series1         ✓         50           LnH         ✓         1           ✓         1         C pF           ✓         1         Freq Space           10         10         10	 Label B1 Piot OK

RLC 탭 **모델(Model)** 드롭다운 메뉴에는 RLC 네트워크에 대한 4개의 서로 다른 직렬 및 병렬 구성이 제공됩니다. 자세한 내용을 보려면 여기를 누르십시오.

**직렬 1(Series 1):** 각 라인에 대해 직렬 상태인 직렬 RLC 네트워크를 나타냅니다(위의 그 림 참조).

직렬 2(Series 2): 각 라인에 대해 직렬 상태인 병렬 RLC 네트워크를 나타냅니다.

SDLA Visualizer - Bl	lock Configuration the applicable files if required		
Thru File RLC T Line	Model Series2	Label B1	Plot

병렬 1(Shunt 1): 각 라인에 대해 병렬 상태인 직렬 RLC 네트워크를 나타냅니다.

🛃 SDLA Visualize	SDLA Visualizer - Block Configuration					
Select B1 mode	Select B1 model and the applicable files if required					
Thru File RLC T Line	Model Shunt1 V 50 L nH I 1 C pF V 1 Freq Space MHz 10		Label B1	Plot OK		

병렬 2(Shunt 2): 각 라인에 대해 병렬 상태인 병렬 RLC 네트워크를 나타냅니다.

M SDLA Visualize	r - Block Configuration	
Select B1 mode	and the applicable files if required	
Thru File RLC T Line	Model Shunt2 V So LnH V 1 CpF 1 Freq Space MHz 10	Label B1 Piot OK

R, L, C 편집 상자: 이 구성 요소의 값을 결정합니다.

**R, L, C 확인란:** 이 확인란을 선택하면 **R, L** 또는 C 값이 회로에 포함됩니다. 이 확인란을 선택하지 않으면 R, L 또는 C 요소가 단락(직렬 요소인 경우)이나 개방(병렬 요소인 경우)으로 대체됩니다.

주파수 간격 MHz(Freq Space MHz): 이 편집 상자는 이 네트워크에 대해 계산되는 S 매개 변 수 집합의 주파수 간격을 지정합니다. 주파수 간격에 따라 S 매개 변수가 적용되는 기간이 결 정됩니다.

**레이블(Label):** 이 편집 상자는 프로브가 있는 블록에 따라, 제외/포함 메뉴(De-embed/Embed Menu)의 블록 다이어그램에 표시되는 레이블을 결정합니다.

**도표(Plot):** 모든 도표 메뉴를 포함하는 새 창이 열리며, 이 창에는 4 포트 S 매개 변수 집합을 볼 수 있는 여러 방식이 제공됩니다.

확인(OK): 이 메뉴 버튼을 누르면 블록 메뉴가 닫히고, 블록을 여는 데 사용된 항목에 따라 포 함 메뉴(Embed Menu) 또는 제외 메뉴(De-embed Menu)로 돌아갑니다.

## T 회선(T line) 탭

SDLA Visualizer - Block Configura	ation			
Select B1 model and the applicable	files if required			
Thru File RLC T Line	Z0 ohms 50 Delay ns 1 Freq Space MHz 10.0	1     Transmission I       3     Transmission I	Label B1	Piot

이 탭에서는 손실이 없는 전송 회선을 정의할 수 있습니다. SDLA는 편집 상자의 매개 변수 설정에 따라 4 포트 S 매개 변수 집합을 계산합니다. 교차 커플링 조건은 제로로 설정됩니다. 자세한 내용을 보려면 여기를 누르십시오. ΖΟΩ: 전송 회선 쌍의 특성 임피던스를 지정할 수 있습니다.

지연 ns(Delay ns): 전송 회선을 통한 지연을 지정할 수 있습니다(ns).

주파수 간격 MHz(Freq Space MHz): 전송 회선 모델에 대해 만들어지는 4 포트 S 매개 변수 집 합의 주파수 간격을 지정합니다.

도표(Plot): 특성을 보는 데 사용할 수 있습니다.

#### 참조:

- 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)
- <u>부하 구성 메뉴(Load Configuration Menu) (52페이지의 참조)</u>

# 부하 구성 메뉴(Load Configuration Menu)

제외/포함 메뉴(De-embed/Embed Menu) 캐스케이드 다이어그램의 마지막 블록에서는 캐스케이 드된 회로의 출력 포트에 부하를 가하는 모델이 결정됩니다. 이 블록을 누르면 부하 구성 메 뉴(Load Configuration Menu)가 표시됩니다. **B1-B8** 블록을 구성하려면 <u>블록 구성 메뉴(Block</u> Configuration Menu) (46페이지의 참조)를 사용합니다.

### 제외 캐스케이드 부하 블록

제외 메뉴(De-embed Menu) 캐스케이드 다이어그램의 마지막 블록의 레이블은 스코프(Scope), SMAProbe 또는 부하(Load) 중 하나로 지정됩니다. 이 블록을 누르면 모델을 구성한 방식에 따 라 또 다른 부하 구성 메뉴(Load Configuration Menu)가 표시됩니다. 예를 들어 아래 이미지는 프 로브 없이 표시된 기본 메뉴를 보여 줍니다.

•	SDLA Visualizer – Load Block Configuration			
	Select the load model and the applicable file(s) if requir	red		
	Model Nominal	Port 1 v 50 ohm Port 2 v 50	Label Load	OK

SMA 프로브(SMA Probe)에 대해 모델을 구성한 경우 이 메뉴가 표시됩니다. 자세한 내용은 <u>프</u> <u>로브 구성 (39페이지의 참조)</u>을 참조하십시오.

SDLA Visualizer – Load Block Configuration				
Select the load model and the applicable	file(s) if required Probe	Scope	Label	Plot
	Port 1 V P7380 V Load Port 2 V Filename	Browse	Load Ch1 v	Probe Scope
		Filename		

### 포함 캐스케이드 부하 블록

**포함 메뉴(Embed Menu)** 캐스케이드 다이어그램의 마지막 블록의 레이블은 **Rx 부하(Rx Load)** 로 지정됩니다. 이 블록을 누르면 부하 구성 메뉴(Load Configuration Menu)가 표시됩니다(아 래 그림 참조). 이 메뉴에서는 시뮬레이션 회로의 출력 포트에 부하를 가하는 모델을 결정할 수 있습니다. 대부분의 경우 물리적 수신기가 모델링됩니다.

임피던스는 **모델(Model)** 드롭다운 목록의 옵션 중 하나를 선택하여 공칭 값, 1개의 2 포트 S 매개 변수 블록 또는 2개의 1 포트 S 매개 변수 블록으로 모델링할 수 있습니다. 기본적으로 SDLA에서는 50Ω의 임피던스가 가정됩니다. 아래 그림은 1개의 2 포트 S 매개 변수 블록이 표시된 메뉴입니다.

-	SDLA Visualizer – Block Configuration		
	Select the load model and the applicable file(s) if requi	red	
	Model 2 Port v	Filename Port 1 V Browse	Label Plot
		Port 2 V	ок

#### 참조:

- 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)
- 블록 구성 메뉴(Block Configuration Menu) (46페이지의 참조)

# 도표

도표는 시스템을 설정하고 확인하는 데 있어 필수적인 보조 기능입니다. SDLA Visualizer는 활 성화된 처리 블록 및 시험 포인트의 실행 결과를 보여 주는, 상황에 맞는 다양한 도표를 제공합 니다. 이러한 도표를 DPOJET 및 오실로스코프 도표와 함께 사용하여 S 매개 변수 품질을 분석 하고 회로 구성 시 각 블록의 구성을 확인하거나 포트 번호를 확인할 수 있습니다.

탐색 기능에는 확대(+) 및 이동 도구가 포함되며, 일부 도표에는 측정 커서 도구도 포함됩니다.



S 매개 변수 도표를 사용하여 문제를 해결하는 방법과 관련한 몇 가지 예제를 보려면 <u>S 매개 변</u> 수 문제 해결을 위해 도표 사용 (62페이지의 참조)을 참조하십시오.

다음은 사용 가능한 몇 가지 SDLA Visualizer 도표입니다.

- 포괄적인 S 매개 변수 도표(Comprehensive S-parameter plots). S 매개 변수와 관련한 광 범위한 도표를 제공하여 시스템 특성을 한눈에 파악할 수 있습니다. 일부 도표에서는 오 버레이(Overlay) 기능을 사용할 수 있습니다. 아래에 S 매개 변수 도표와 관련한 몇 가 지 예제가 나와 있습니다.
  - 4 포트, 3 포트, 2 포트, 1 포트 도표

이러한 도표를 통해 수행 가능한 작업

- 포트 지정을 빠르게 확인할 수 있습니다. 곡선의 모양으로 삽입 손실을 알 수 있 습니다.
- 진폭이 정확한지 확인할 수 있습니다. 일반적으로 삽입 손실은 고주파수에서 더 높아야 합니다. 반향 및 crosstalk는 보통 주파수가 높을수록 더 높습니다.
- 패시브 검사를 수행합니다. 주파수 도메인에서 0dB 이상으로 설정된 패시브 시 스템 S 매개 변수가 없어야 합니다. 모든 데이터는 0d 미만일 수 있으며, 전체 출 력 전원이 입력 전원보다 높은 곳에서는 시스템이 계속해서 패시브를 위반할 수 있습니다. 첫 단계로 도표를 보고 보다 광범위한 검사를 수행하려면 블록 메뉴 의 파일 로드 탭으로 이동하십시오. S 매개 변수 데이터가 파일에서 로드된 경 우 패시브 검사 버튼이 표시됩니다.
- 모델이 싱글 엔드 모드인지 혼합 모드인지 확인합니다. 싱글 엔드 시스템의 경우 이상적인 패시브 시스템에서는 s21, s12, s34 및 s43 등과 같은 전송 조건이 같습니 다. 하지만 데이터가 혼합 모드로 변환된 경우 커먼 모드 전송 응답은 일반적으로 디퍼런셜 전송과는 현저한 차이가 납니다. 즉 S34 및 S43는 커먼 모드와 같지만 S21 및 S12에 표시된 디퍼런셜 모드 응답과 다르게 표시됩니다.



= 임피던스 대 진폭(도표 Z(f)(Plot Z(f)) 버튼)

이 도표를 통해 S 매개 변수 집합의 반향 계수에 대해 임피던스가 주파수에 따라 어떻게 변화하는지 빠르게 관찰할 수 있습니다.



= 스미스 차트 임피던스(도표 Z(Plot Z) 버튼)

스미스 차트는 오버레이, 시작 및 정지 주파수, 마커 판독값, 극좌표 시스템 또는 직사각 형 형식의 임피던스를 비롯한 임피던스, 위상 및 진폭 정보를 제공합니다.



임펄스 응답 대 시간 및 계단형 응답 대 시간을 비롯한 시간 도메인 좌표(도표 TD(Plot TD) 버튼)

시간 도메인에서는 모든 도표가 시간 레코드 끝에서 완료되어야 합니다. 그렇지 않은 경 우 측정이 너무 짧은 시간 간격으로 수행되었음을 의미할 수 있습니다. 펄스가 레코드 시작 부분 가까이 있는 경우(예: 일반적인 t11) 앞 부분의 인과 관계가 없는 응답 부분은 레코드 맨 끝까지 래핑됩니다. SDLA는 래핑된 끝 부분을 내부적으로 처리합니다.

인과 관계가 없는 이 부분은 측정된 아날로그 회로에 있어서 실제적인 부분이 아닙니다. S 매개 변수 집합을 시간 도메인으로 변환하기 위해 IFFT 작업을 수행하는 대역 제한 효과의 아티펙트입니다.

주파수 간격이 너무 넓으면 시간 도메인에는 펄스가 시간 도메인의 앨리아싱 위치까지 래핑된 앨리아싱이 표시됩니다.



 왼쪽의 오버레이(Overlay)를 누르면 하나의 시각적 디스플레이에서 최대 16개의 도표 를 선택할 수 있습니다. 오버레이 도표는 4개의 축 즉 진폭 대 주파수(Magnitude vs. Frequency), 위상 대 주파수(Phase vs. Frequency), 임펄스 대 시간(Impulse vs. Time) 및 계 단형 응답 대 시간(Step Response vs. Time) 축에서 작성됩니다.



오버레이 메뉴(Overlay Menu)는 왼쪽에 있고 도표(Plot) 버튼은 아래쪽에 있습니다. 도표(Plot)를 누르면 4개의 오버레이된 축(dB 대 GHz(dB vs. GHz), 위상(도 단위) 대 GHz(Phase in Degrees vs. GHz), 진폭 대 시간(Amplitude vs. Time) 및 계단형 응답 대 시간 (Step Response vs. Time))이 있는 창이 열립니다.



시험 포인트 필터(전달 함수) 도표(Test point filter (transfer function) plots). 시험 포인트 필터 응답 도표에서는 시스템 설정을 확인할 수 있습니다. 일반적으로 도표에 모든 문제가 표시되며, 진폭, 위상, 임펄스 및 계단형 그래프를 사용할 수 있습니다.



■ Tx **엠퍼시스 도표**(Tx Emphasis plots). 자세한 내용은 <u>Tx 엠퍼시스 메뉴(Tx Emphasis Menu)</u> (69페이지의 참조)를 참조하십시오.

추가로 사용할 수 있는 도표는 다음과 같습니다.

- DPOJET 아이 다이어그램 도표(DPOJET eye diagram plots). 주 메뉴의 구성(Config) 버튼이 자동 구성(Auto Configure)에 대해 설정된 경우 적용(Apply) 버튼을 누르면 DPOJET에는 켜진 시험 포인트 파형에 대한 아이 다이어그램 도표가 작성됩니다. 이 도표에는 소스 파형과 활 성화된 하나 이상의 시험 포인트의 파형이 포함됩니다. DPOJET에서는 최대 4개의 도표를 작성할 수 있습니다. 따라서 원하는 파형을 보려면 DPOJET 메뉴로 이동하여 도표를 다시 지 정해야 할 수 있습니다. 이렇게 하려면 스코프 메뉴에서 분석(Analyze)>지터 및 아이 분석(DPOJET)(Jitter and Eye Analysis(DPOJET))을 누릅니다.
- 스코프 파형 도표(Scope waveform plots). 시험 포인트를 나타내는 파형이 오실로스코프 화 면에 표시됩니다. 이러한 파형을 보려면 표준 오실로스코프 컨트롤을 사용하여 제어하 면 됩니다. 커서 측정 및 표준 측정도 적용할 수 있습니다.

#### 참조:

- S 매개 변수 문제 해결을 위해 도표 사용 (62페이지의 참조)
- 시험 포인트 이해 (13페이지의 참조)

# S 매개 변수 문제 해결을 위해 도표 사용

SDLA Visualizer S 매개 변수 도표 왼쪽에 오버레이(Overlay) 도구가 있으며, 이 도구를 통해 선택한 도표를 하나의 디스플레이에서 모두 볼 수 있습니다. 이 도구는 다음과 같은 여러 시 나리오에서 유용할 수 있습니다.

### 일치하지 않는 디퍼런셜 쌍을 포함한 DUT 보기



#### 오버레이 도표를 사용하여 잘못된 VNA 측정 관련 문제 해결

### 오버레이 도표를 사용하여 잘못된 VNA 측정 관련 문제 해결

이 예제에서는 VNA에서 S 매개 변수 측정 시 고정기와 케이블의 하나의 다리에 열려 있는 연결이 있습니다(잘못된 S11 및 S22도 참조). 고정기의 또 다른 다리는 문제가 없어 보입 니다. 아래 이미지에서 동그라미가 표시된 4개의 모든 도표는 문제가 없는 고정기에 대 해 비슷한 모양으로 표시됩니다.



## 잘못된 위상 응답 관련 문제 해결


## 혼합 모드 대 싱글 엔드 모드 확인



## <u>잘못된 계단식 응답 관련 문제 해결</u>

### 잘못된 계단식 응답 관련 문제 해결

이 경우 계단식 응답에는 상승 에지 앞에 인과 관계가 없는 하락이 포함됩니다. 하락의 원인 은 DC에서 확대된 진폭 응답을 관찰하면 알 수 있습니다. VNA에서 DC를 측정할 수 없으므 로 S 매개 변수에는 보통 DC가 포함되지 않습니다. SDLA에서는 처리를 위해 데이터를 시 간 도메인으로 변환하기 전에 데이터를 DC로 외삽하여 전달 함수 필터를 만들어야 합니다.

아래 그림에서와 같이 노이즈나 잘못된 VNA 측정으로 인해 S 매개 변수 집합의 첫 번째 데 이터 샘플이 이전 샘플보다 낮을 경우 외삽이 문제가 될 수 있습니다. 이로 인해 곡선의 외 삽된 부분이 dB의 10분의 몇 정도 오프셋되며, 이러한 오프셋은 아래 그림에서와 같이 계단 식 응답에서 프리슈트 하락의 원인이 됩니다.



- <u>도표 (54페이지의 참조)</u>
- <u>작업 및 문제 해결 예제 (105페이지의 참조)</u>

# Tx 블록 개요

송신기 모델링 블록은 이중 정의가 포함된 유일한 블록으로, 측정 회로 모델에 대해 한 번 정의되고 시뮬레이션 회로 모델에 대해 한 번 더 정의됩니다.

간단한 모델에서는 완벽한 50Ω 환경이라고 가정됩니다. 하지만 송신기 환경이 50Ω이 아닐 경 우 Tx 블록을 사용하면 공칭 임피던스 설정 등과 같은 다양한 구성을 모델링할 수 있습니다. 송 신기를 1개의 2 포트 S 매개 변수 모델이나 2개의 1 포트 모델로 나타낼 수 있으며, 송신기를 사 용하여 **엠퍼시스(Emphasis)** 옵션을 구성할 수도 있습니다.

테브난 등가 전압은 사용자가 정의한 시스템 모델 및 입력 파형을 바탕으로 소프트웨어에서 계 산되는 반면 소스 임피던스는 사용자가 지정합니다.

**테브난 등가 전압:** Tx 블록에는 시스템에서 특별히 중요한 테브난 등가 전압이 포함되어 있습니다. 측정 회로(제외) 경로 및 시뮬레이션 회로(포함) 경로 둘 다에서 공유되는 커먼 파형 전 압을 포함하는 포인트입니다. 즉 획득된 파형이 시스템의 시뮬레이션 측에 전달되는 포인트입니다. 전압 소스의 임피던스가 제로인 경우 이 포인트는 시뮬레이션 회로가 측정 회로 구성을 로드하지 않도록 절연을 지원합니다.

Tx 블록을 누르면 <u>Tx 구성 메뉴(Tx Configuration Menu) (67페이지의 참조)</u>가 표시됩니다. 이 메뉴에서 **엠퍼시스(Emphasis)** 라디오 버튼을 선택하고 다이어그램에 표시되는 **엠퍼시스** (Emphasis) 버튼을 누를 수 있습니다. 그러면 <u>Tx 엠퍼시스 메뉴(Tx Emphasis Menu) (69페이</u> 지의 참조)가 표시됩니다.

### 참조:

- Tx 구성 메뉴(Tx Configuration Menu) (67페이지의 참조)
- Tx 엠퍼시스 메뉴(Tx Emphasis Menu) (69페이지의 참조)

## Tx 구성 메뉴(Tx Configuration Menu)

이 메뉴에서는 다양한 송신기 구성을 모델링할 수 있습니다. 이 메뉴는 주 메뉴에서 Tx를 눌 러 액세스할 수 있습니다.

송신기 표시는 커먼/디퍼런셜 전압 소스를 포함한 2개의 테브난 등가 회로 모델로 나뉩니 다. 상단 섹션은 측정 회로(제외) 경로와 관련된 내용이며 하단 세션은 시뮬레이션 회로(포 함) 경로와 관련된 내용입니다. 예를 들어 아래 그래픽은 공칭 임피던스를 사용한 송신기 모델을 보여 줍니다.

4	SDLA Visualizer - Tx Configuration				
	Setup Thevenin Equivalent model for de-embe	d and embed paths			
		es NA Tp11	50 b1 ohms 50 c1 NA 50 o1 ohms Tp12 50 c2	Impedance Nominal 💌 Impedance Nominal 💌	Plot

다음 그림은 송신기를 시스템 하단(포함) 부분의 1개의 2 포트 S 매개 변수 모델 그리고 시스 템 상단(제외) 부분의 2개의 1 포트 S 매개 변수 블록으로 나타냅니다. 여기에서는 옵션을 설 명하기 위해 다르게 표시되지만 표준 사용법은 상단 섹션 및 하단 섹션 둘 다에 대해 서로 같 도록 설정하는 것입니다.



**엠퍼시스(Emphasis)** 라디오 버튼을 선택합니다. 다이어그램에 표시되는 **엠퍼시스(Emphasis)** 버튼을 누릅니다. 그러면 Tx 엠퍼시스 메뉴(Tx Emphasis Menu) (69페이지의 참조)가 표시됩니다.

-	SDLA Visualizer - Tx Configuration					
	Setup Thevenin Equivalent model for	de-embed and embed paths				
				50 b1 ohms 50 b2	Impedance Nominal	
	Emphasis	NA Tp11	FIR NA Emphasis Tp12	50 of ohms 50 c2	Impedance Nominal	Plot

- <u>Tx 블록 개요 (67페이지의 참조)</u>
- Tx 엠퍼시스 메뉴(Tx Emphasis Menu) (69페이지의 참조)

# Tx 엠퍼시스 메뉴(Tx Emphasis Menu)

Tx 엠퍼시스 메뉴(Tx Emphasis Menu)를 통해 엠퍼시스, 디엠퍼시스 또는 프리엠퍼시스 필터를 지정, 제거 또는 추가할 수 있습니다. FIR 필터 파일의 데이터를 읽을 수도 있습니다. 이 메 뉴는 주 메뉴에서 Tx를 누르고 **엠퍼시스(Emphasis)** 라디오 버튼을 선택한 후 다이어그램에 표시되는 **엠퍼시스(Emphasis)** 버튼을 눌러 액세스할 수 있습니다. 엠퍼시스(Emphasis) 기능 은 시뮬레이션 회로 경로에만 표시됩니다.

SDLA Visualizer - Tx Equalization Con	figuration		
Create Emphasis filter or load from	n file		
	Emphasis	Specification	
	Thru	dB Add 3	
	De	Bit Rate Gb/s	Plot
	<ul> <li>Pre-</li> <li>Read From FIR File</li> </ul>		ОК

4개의 필터 응답 유형이 제공되며, 각 옵션을 통해 구성 요소의 효과를 제거하거나 시뮬레이트 할 수 있습니다. 프리엠퍼시스/디엠퍼시스 단위는 dB입니다. 일반적인 3dB 설정을 사용하거나 사용자 정의 dB 설정을 입력할 수 있습니다. 소스 신호에서의 필터 결과를 보려면 주 메뉴에서 **적용(Apply)**을 눌러 시스템의 시험 포인트 필터를 다시 계산합니다.

- **통과**(Thru)는 다른 회로 블록이나 장치에 의해 추가된 디엠퍼시스의 효과를 제거합니다.
- De-(디엠퍼시스 추가): 채널을 통한 고주파 손실을 보정하도록 저주파 구성 요소를 감쇠합니다. 위의 그림에 나와 있습니다.
- Pre-(프리엠퍼시스 추가): 채널을 통한 고주파 손실을 보정하도록 고주파 구성 요소를 증 폭합니다.
- FIR 파일에서 읽기(Read from FIR File): 엠퍼시스 블록은 다음과 같이 FIR 필터 파일에 서 설정할 수 있습니다.

FIR 파일에서 읽기(Read from FIR file) 라디오 버튼을 선택합니다. 필터 파일의 위치를 찾 습니다. 엠퍼시스 FIR 필터는 오실로스코프의 현재 샘플링 속도 설정을 사용하여 시험 포인 트 전달 함수로 결합됩니다. 파일 형식에는 #으로 시작하는 설명 라인이 포함되고 <샘플링 속도>; coef1, coef2, ... coefN와 같은 형식의 하나 이상의 라인이 포함됩니다.

<b>*</b>	SDLA Visualizer - Tx Equalization Configuration		
	Create Emphasis filter or load from file		
	Emphasis	ſ	
	© Thru		
	⊙ De-		Plot
	O Pre-		
	Read From FIR File     Browse		OK
	Filename	L	

*주석노트,* 필터 설정은 엠퍼시스 유형일 필요가 없습니다. 사용 중인 시스템을 보다 잘 시뮬레 이트하는 데 필요한 모든 유형이 될 수 있습니다.

## 사양 설정(Specification settings)

De- 또는 Pre- 라디오 버튼을 선택하면 표시되는 사양 설정(Specification settings)을 통해 엠퍼 시스 값을 추가하거나 제거할 수 있습니다. 비트 속도는 소스 신호의 비트 속도로, 주파수 범 위가 엠퍼시스 필터의 진폭 응답에서 증가하는지 감소하는지 결정합니다. 진폭 주파수 응답 은 비트 속도로 결정되는 주기에 따라 주기적으로 나타납니다. 필터 진폭 응답의 피크 값 은 선택한 dB 값으로 설정됩니다.

## 도표(Plot) 버튼

**도표(Plot)**를 누르면 4개의 그래프 즉, 진폭 대 주파수(Magnitude vs. Frequency), 위상 대 주파수 (Phase vs. Frequency), 임펄스 응답 대 시간(Impulse Response vs. Time) 및 계단형 응답 대 시간 (Step Response vs. Time) 그래프가 포함된 창이 열립니다. 아래 이미지는 3dB 설정을 포함한 디엠퍼시스가 추가된 도표를 보여 줍니다.



더 많은 도표 예제를 보려면 아래 항목을 누르십시오. 3dB의 프리엠퍼시스가 추가된 도표



3dB의 디엠퍼시스가 제거된 도표



3dB의 프리엠퍼시스가 제거된 도표



#### 참조:

- Tx 블록 개요 (67페이지의 참조)
- <u>Tx 구성 도구 (67페이지의 참조)</u>

## 포함 블록 개요

포함 블록은 Tx 모델에 연결할 원하는 시스템을 시뮬레이션하는 4 포트 S 매개 변수 모델의 캐 스케이드를 나타냅니다. 모델은 S 매개 변수 파일에서 4 포트, 3 포트, 2 포트, 1 포트 또는 전 달 함수로 로드할 수 있으며, RLC 조합이나 손실이 없는 전송 회선을 통해 만들 수 있습니다. 프로브 부하 모델도 포함됩니다.

일반적인 사용 사례에서 일부 직렬 표준을 테스트하려면 컴플라이언스 채널을 포함해야 합니다. 하지만 Rx 핀에서는 프로빙할 수 없는 경우가 많습니다. 이 경우 채널을 시뮬레이트해 야 합니다. 포함 블록을 통해 시뮬레이트된 채널을 "삽입"하여 닫힌 아이를 관찰할 수 있습니다. 그런 다음 Rx 블록을 사용하여 아이를 열 수 있습니다.



주 메뉴에서 **포함(Embed)**을 눌러 포함할 시뮬레이트된 채널을 만듭니다. 포함 메뉴(Embed Menu)가 표시됩니다. 이 메뉴에서 여러 가지 방법으로 블록을 구성할 수 있습니다. 가능한 몇 가지 구성을 보려면 여기를 누르십시오. 자세한 내용은 <u>제외/포함 메뉴(De-embed/Embed Menu)</u> (33페이지의 참조)를 참조하십시오.

### 포함 블록 – 가능한 몇 가지 구성

- 4 포트 싱글 엔드 S 매개 변수 파일
- 4 포트 디퍼런셜 S 매개 변수 파일
- 2개의 2 포트 S 매개 변수 파일
- FIR 필터 파일(시간 도메인)
- 전달 함수 파일(주파수 도메인)
- 다양한 RLC 제품군 또는 병렬 구성
- 손실이 없는 전송 회선 모델
- 3 포트 프로브 부하 모델 파일
- 1 포트 부하 S 매개 변수 파일
- 2 포트 부하 S 매개 변수 파일
- 공칭 부하 임피던스

### 참조:

■ 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)

## Rx 블록 개요

주 메뉴에서 **R**x를 눌러 Rx 블록을 구성합니다. <u>Rx 구성 메뉴(Rx Configuration Menu) (77페이</u> <u>지의 참조)</u>가 표시됩니다. Rx 블록은 시뮬레이션 회로의 직렬 데이터 링크 수신기에 대한 모델을 나타내며, 데이터 스트림 무결성을 복원하고 포함된 클럭을 복구합니다. 이 블록은 표준에 정의된 대로 직렬 데이터 수신 기에 대해 허용되는 최소 수준에서 작동한다는 측면에서 "기준 수신기"로 작동할 수 있습니다. 패키지 및 종단 모델을 비롯한 수신기의 아날로그 부분은 S 매개 변수 파일, 전송 회선 및 RLC 회로 모델을 포함하는 포함 블록 (74페이지의 참조)을 사용하여 모델링할 수 있습니다.

#### Rx 블록 포함 내용:

- 사용자(User), AMI 또는 Thru(통과) 등과 같은 모드 옵션
- CTLE 이퀄라이저(사용자(User) 모드)
- 클럭 복구(사용자(User) 모드)
- FFE/DFE 이퀄라이저(사용자(User) 모드)
- 오실로스코프 연산 채널에 대한 CTLE 출력(사용자(User) 모드)
- 이퀄라이저의 IBIS-AMI 모델(AMI 모드)

Rx 블록 이퀄라이저는 링크의 노이즈나 반향, 손실, crosstalk를 보정하며, 비트 오류율 등의 측면 에서 링크 성능을 높이기 위해 아이 열기, 기타 대상 간 신호/노이즈 비율을 최적화합니다. 오실 로스코프 측정 컨텍스트에서 이 평준화를 통해 수신기에서의 신호 타이밍 및 진폭 매개 변수 를 정확하게 시뮬레이트할 수 있습니다. 이 측정 포인트를 신호의 시뮬레이트된 특성을 반영 하는 "가상 Rx"라고 하는 경우도 있습니다.

수신기에는 값이 0이나 1인 비트가 모든 단위 간격으로 수신되는지 여부를 결정하는 비교기 또는 "슬라이서"가 포함됩니다. 슬라이서에서의 정확한 타이밍은 수신기의 클럭 복구에 의 해 결정됩니다. 하지만 일반적으로 가상 Rx는 프로빙이나 기타 방법을 통해 직접 액세스할 수 없으므로 적절한 측정을 얻으려면 Rx 평준화를 시뮬레이트해야 합니다. 이퀄라이저 입력 의 신호에 "닫힌" 아이가 표시되는 경우가 많이 있습니다. 제대로 설계된 경우 평준화로 아 이가 "열리고" 아이 높이나 너비 또는 둘 다가 증가합니다.

포함 블록을 사용한 후 Rx 블록을 사용하여 채널을 만들고 삽입하면 Rx 부하에서 아이 닫힘을 관찰할 수 있습니다. 그러면 Rx 평준화 후 비교기("슬라이서"라고도 함)에 의해 0이나 1이 결정 된 Rx 내에서 신호 모양이 어떠한지 Rx 블록에 표시됩니다.

Rx 블록은 3개의 이퀄라이저 모드 즉, 사용자(User), AMI 및 통과(Thru)를 제공합니다. 사용자 (User) 모드에서는 CTLE(연속 선형 이퀄라이저), FFE(피드 포워드 이퀄라이저) 및 DRE(결정 재 입력 이퀄라이저) 모델이 제공됩니다. 일반적으로 직렬 데이터 수신기에 이러한 모델이 포함되 기 때문입니다. 또한 사용자(User) 모드는 SAS 6G의 LMS 기반 최적화 기준, PCI Express 3.0의 피크-피크 기반 최적화 기준 등과 같은 다양한 평준화 조정/최적화 요구 사항을 지원합니다. 이 러한 표준에서 CTLE 및/또는 DFE를 사용하여 모델링할 수 있는 "동작 이퀄라이저"를 필요로 하 기 때문입니다. SDLA는 다양한 표준에 대해 이러한 동작 이퀄라이저를 구현할 뿐만 아니라 훨 씬 더 다양한 신호 조건을 시뮬레이트하므로 이퀄라이저를 비교할 수 있습니다.

AMI 모드도 사용할 수 있습니다. 이 모드를 통해 칩 디자이너와 제조업체에서 제공하는 이 퀄라이저에 대한 설명인 IBIS-AMI 모델 및 비슷한 플러그 인 기능을 제공하는 EDA 도구를 에뮬레이트할 수 있습니다. 에뮬레이트 결과 Rx 파형을 보다 정밀하게 시뮬레이트함으로 써 측정, 비교 및 확인 기능이 향상됩니다.



참조:

<u>Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)</u>

# Rx 구성 메뉴(Rx Configuration Menu)

주 메뉴에서 Rx를 누르면 Rx 구성 메뉴(Rx Configuration Menu)가 표시됩니다. 이 메뉴 왼쪽의 라디오 버튼에 3개의 모드 즉 **사용자(User)**, **AMI** 및 **통과(Thru)**가 표시됩니다.

## 사용자(User) 모드

🚺 SDLA Visualiz	SDLA Visualizer - Rx Configuration							
Configure CTLE, Clock Recovery, and/or FFE/DFE. Clock Recovery is required for FFE/DFE								
<ul> <li>User</li> <li>AMI</li> </ul>	On Equalizer: CTLE	Clock Recovery	On Equalizer: FFE / DFE					
) Thru	CTLE Type Standard	Bit Rate: O Auto Detect	Custom   Adapt Taps  Custom   Auto	Run Eq PCIE Output				
Config		PLL Type:   1   2	0 FFE Taps 3 DFE Taps	Results				
Taps	A <sub>DC</sub> f <sub>z</sub> f <sub>p1</sub> f <sub>p2</sub>	10 PLL BW MHz	1 Sample/bit 0.15 Amplitude	Plot				
Error Log	0.8 A <sub>DC</sub> 3.75 f <sub>p1</sub> GHz	0.7 PLL Damp	1 Ref Tap 0.0 Threshold	ок				
	0.75 f <sub>2</sub> GHz 5.0 f <sub>p2</sub> GHz	0.0 Clk Delay ps	Use TrainSeq V Autoset V					

사용자(User) 모드에서는 삽입 손실, crosstalk, 반향 및 노이즈 효과를 수정함으로써 데이터 스트 림 및 클럭을 복구하는 옵션과 평준화 도구에 액세스할 수 있습니다. 여러 CTLE, **클럭 복구** 및 FFE/DFE 매개 변수를 지정할 수 있을 뿐만 아니라 탭을 정의하고 훈련 시퀀스도 검출할 수 있 습니다. 이 모드는 PCI Express, Gen3, SAS 6G, USB3 등에 대해 동작 이퀄라이저도 구현합니다.

**구성(Config) 탭:** 구성(Config) 탭에서는 평준화 처리가 왼쪽에서 오른쪽으로 실행되며, CTLE 및 FFE/DFE 이퀄라이저를 별도로 활성화할 수 있습니다. 두 개의 이퀄라이저 집합이 모두 활성 화되면 CTLE 평준화가 먼저 수행된 후 FFE/DFE 평준화가 수행됩니다.

다음 섹션에 사용 관련 세부 사항이 제공됩니다.

CTLE를 사용하여 신호 복구 향상 (79페이지의 참조)

CTLE에서 PCIE 옵션 사용 (82페이지의 참조)

FFE/DFE 평준화를 위해 클럭 복구 사용 (83페이지의 참조)

FFE/DFE를 조정하여 신호 복구 개선 (86페이지의 참조)

FFE/DFE에서 PCIE 옵션 사용 (87페이지의 참조)

탭(Taps) 탭 사용 (89페이지의 참조)

사용자(User) 모드에서 Rx 이퀄라이저 실행 (91페이지의 참조)

AMI 모드

📣 SDLA Visuali:	er - Rx Configuration		
Load the .a	ami and .dll for the AMI mode	el. Click Results button to view the AMI output	
<ul> <li>○ User</li> <li>④ AMI</li> <li>○ Thru</li> <li>Config</li> <li>Msg Log</li> </ul>	Bit Rate Gb/s	filename .ami Browse Edit .dll Browse Clock filename	in Eq Output esuits OK

AMI 모드를 통해 칩 디자이너와 제조업체에서 제공하는 이퀄라이저에 대한 설명인 IBIS-AMI 모델 및 비슷한 플러그 인 기능을 제공하는 EDA 도구를 에뮬레이트할 수 있습니다. SDLA는 Rx 블록에 있는 IBIS-AMI 모델의 디지털 부분만 에뮬레이트합니다. 모델의 아날로그 부분은 Rx 블 록에서 무시됩니다. 하지만 **포함 블록**을 사용하여 모델링할 수 있습니다. 이 블록에서 S 매개 변 수 파일, T 회선 모델 및 RLC 회로 모델을 사용하여 Rx 패키지 및 종단을 모델링할 수 있습니다.

자세한 내용은 <u>Rx AMI 모드 (92페이지의 참조)</u>를 참조하십시오.

## 통과(Thru) 모드

통과(Thru) 모드 사용 시 EQ **Tp4**의 출력은 EQ **Tp3**에 대한 입력과 같습니다. Rx 구성 메뉴(Rx Configuration Menu)에서 **통과(Thru)**를 선택해도 표시되는 패널은 바뀌지 않습니다.

- <u>Rx 블록 개요 (75페이지의 참조)</u>
- Rx AMI 모드 (92페이지의 참조)

# CTLE를 사용하여 신호 복구 향상

CTLE 이퀄라이저를 사용하려면 주 메뉴에서 **Rx**를 눌러 Rx 구성 메뉴(Rx Configuration Menu)를 엽니다. **사용자(User)**를 선택합니다. **구성(Config)** 탭의 왼쪽에 **이퀄라이저: CTLE(Equalizer:** CTLE) 패널이 표시됩니다.



왼쪽의 라디오 버튼을 사용하여 CTLE를 켜거나 끕니다. 드롭다운 메뉴에 다음과 같은 4개의 CTLE 유형이 제공됩니다.

- 표준(Standard)
- FIR
- IIR
- PCIE3

CTLE 출력 파형은 Tp10입니다. CTLE 패널에서 Tp10을 누르면 시험 포인트 및 대역폭 관리 자(Test Point and Bandwidth Manager)가 열리며 여기에서 연산 채널에 다른 시험 포인트처럼 Tp10을 할당할 수 있습니다.

데이터 및 클럭 신호를 복구하려면 CTLE 설정을 조정해야 할 수 있습니다. 오른쪽의 **도표(Plot)** 버튼을 눌러 CTLE를 도표로 작성할 수 있으며, 도표에는 CTLE의 주파수 도메인 응답 및 시간 도메인 응답이 모두 표시됩니다.

## 2차 CTLE

PCIE Gen3 및 USB 3.0 등과 같은 여러 표준에서는 2차 CTLE가 정의됩니다. 여기에 설명된 2 차 CTLE에 대한 대부분의 주요 매개 변수 함수가 아래 그림에 나와 있습니다. 다음 목록의 매개 변수 설명을 검토하여 참조하십시오.



다음 매개 변수 대부분은 직렬 데이터 표준에 정의되어 있습니다.

Adc: CTLE 전달 함수의 DC 획득입니다. 이 값은 선형 눈금의 양수이며, 기본값은 0.8입니다.

F<sub>z</sub>: CTLE 전달 함수의 제로 주파수입니다. 값은 1MHz에서 20GHz 내에 있어야 하며, 기본 값은 750MHz입니다.

F<sub>p1</sub>: CTLE 전달 함수의 첫 번째 폴 주파수입니다. 값은 1MHz에서 20GHz 내에 있어야 하며, 기본값은 3.75GHz입니다.

**F**<sub>p2</sub>: 2차 CTLE 전달 함수의 두 번째 폴 주파수입니다. 값은 1MHz에서 20GHz 내에 있어야 하 며, 기본값은 5GHz입니다.

IR: CTLE 유형(CTLE Type) 드롭다운 메뉴에 있는 이 옵션은 CTLE 매개 변수를 설정하는 사 용자 정의 IIR 필터를 로드합니다. IIR 필터 파일은 파일 확장자가 .tsf인 ASCII 텍스트 파일로, 이 파일에서는 다항식 전달 함수를 사용하여 IIR 필터를 정의합니다. 다항식 순서와 관련하여 제한은 없습니다. 이 파일에서는 설명 라인을 나타내기 위해 #을 사용하고 분자 다항식에 대한 키워드로 Numerator를 사용하며 분모 다항식에 대한 키워드로 Denominator를 사용합니다. 예 를 들어 IIR이 4GHz에서 폴을 갖는 1차 필터인 경우 분모가 1, 2\*pi\*4\*1e6으로 작성됩니다.

다음은 IIR 필터 파일 정의에 대한 예제입니다.

# IIR CTLE Filter

# defined by a polynomial transfer function

#

```
# using the following format
```

#

```
#[Numerator]
```

#b1, b2, ..., bn

#[Denominator]

#a1, a2, ..., am

#

# Note that unit is radian/second, not Hz

[Numerator]

5.026548245743669e+010, 3.158273408348595e+020

[Denominator]

1, 6.283185307179587e+010, 6.316546816697189e+020

### 주석노트. 주파수 단위는 Hz가 아닌 rad/s입니다.

주 메뉴에서 **적용(Apply)** 버튼을 누르거나 Rx 구성 메뉴(Rx Configuration Menu)에서 **Eq 실행(Run Eq)** 버튼을 누르면 SDLA에서 IIR 필터 정의 및 전체 신호 경로를 바탕으로 FIR 필터를 생성합니다. CTLE 출력 Tp10이 연산 파형에 할당되고 켜진 경우 SDLA는 C:\TekApplications\SDLA\output filters에 Tp10 FIR 필터 파일(sdlatp10.flt)을 작성하고 해당 필 터를 사용하도록 연산 설정을 구성합니다.

FIR: 이 버튼을 누르면 사용자 정의 FIR 필터를 로드하여 CTLE 매개 변수를 설정할 수 있 도록 파일 브라우저가 열립니다.

PCIE3: CTLE 유형(CTLE Type) 드롭다운 메뉴에서 PCIE Gen3 옵션을 선택하면 SDLA Visualizer가 최적화 프로세스를 실행하여 PCIE Gen3 사양에 따라 최적의 CTLE 설정을 찾아 아이 영역을 최대화합니다. 자세한 내용은 <u>CTLE에서 PCIE 옵션 사용 (82페이지의 참조)</u>을 참조하십시오.

- FFE/DFE 평준화를 위해 클럭 복구 사용 (83페이지의 참조)
- FFE/DFE를 조정하여 신호 복구 개선 (86페이지의 참조)
- Rx 블록 개요 (75페이지의 참조)

# CTLE에서 PCIE3 옵션 사용

CTLE에서 PCIE3 옵션을 사용하려면 주 메뉴에서 **Rx**를 눌러 Rx 구성 메뉴(Rx Configuration Menu)를 엽니다. **사용자(User)**를 선택합니다. 구성(Config) 탭의 이퀄라이저: CTLE(Equalizer: CTLE) 패널의 **CTLE 유형(CTLE Type)** 드롭다운 메뉴에서 **PCIE3**를 선택합니다.

이 옵션을 선택하면 SDLA가 최적화 프로세스를 실행하여 PCIE Gen3 사양에 따라 최적의 CTLE 설정을 찾아 아이 영역을 최대화합니다. PCIE Gen3 사양에서는 7개의 CTLE 사전 설정이 정의 됩니다. DC 획득은 -6, -7, -8, -9, -10, -11 및 -12(dB)입니다. PCIE3를 선택하면 UI가 아래 이미지 에 표시된 대로 바뀝니다. 다음 이미지에 대한 설정을 보려면 여기를 누르십시오.

🚺 SDLA Visualiz	zer - Rx Configuration			
Configure	CTLE, Clock Recovery, and/or FFE/DFE. Clock Re	covery is required for FFE/DFE		
User     AMI     Thru     Config     Taps     TrainSeg     Error Log	<ul> <li>On Equalizer: CTLE Tp10 Off CTLE Type PCIE3 ▼ ADC f_2 fp1 fp2 0.8 ADC 0.75 fp1 GHz 0.75 fp2 GHz     </li> </ul>	Clock Recovery Bit Rate: Auto Detect Nominal 8 Gb/s PLL Type: I 2 10 PLL BVV MHz 0.7 PLL Damp 0 Clk Delay ps	On Equalizer: FFE / DFE Off FFE/DFE Type Adapt Taps PCIE3  OFFE Taps 1 Sample/bit 1 Amplitude 1 Ref Tap 0 Threshold Use TrainSeq  ✓ Autoset V	Run Eq PCE Output Results CTLE Piot

- CTLE 패널의 CTLE 유형(CTLE Type) 드롭다운 메뉴에서 PCIE3가 선택되어 있습니다.
- Adc, fz(GHz), fp1(GHz), fp2(GHz)는 SDLA 최적화 루틴에서 설정되었으므로 회색으로 표 시됩니다.
- fp1 = 2GHz, fp2 = 8GHz 및 fz = fp1\*Adc. Adc와 fz 값은 CTLE 최적화 실행 후 업데이트되 었습니다.
- 클럭 복구에서 **공칭(Nominal)** 비트 속도가 8Gb/s로 설정되고 PLL 유형(PLL Type)이 1로, PLL BW MHz가 10으로 설정됩니다.
- FFE/DFE 패널의 FFE/DFE 유형(FFE/DFE Type) 드롭다운 메뉴에서 PCIE3가 선택되어 있 습니다. FFE/DFE를 켜기(On) 또는 끄기(Off)로 설정할 수 있습니다. FFE/DFE가 꺼진 경 우 CTLE만 활성 상태임을 의미합니다. 반면 FFE/DFE가 켜진 경우에는 Rx 이퀄라이저에 서 CTLE와 DFE 탭 하나가 선택되어 있음을 의미합니다. PCIE Gen3 옵션: DFE (87페이지 의 참조)를 참조하십시오.
- 적응 탭(Adapt Taps) 드롭다운 메뉴에서 자동(Auto)이 선택되어 있습니다.

## CTLE 유형이 PCIE3로 설정된 경우 작동 순서

CTLE 유형(CTLE Type) 드롭다운 메뉴에서 PCIE3가 선택된 경우 이 작동 순서를 사용합니다.

- 1. 주 메뉴에서 적용(Apply) 버튼을 누르거나 Rx 구성 메뉴(Rx Configuration Menu)에서 Eq 실 행(Run Eq) 버튼을 누르면 SDLA에서 최적의 설정이 생성됩니다.
- 2. SDLA에서 Adc, fz(GHz), fp1(GHz), fp2(GHz) 설정을 업데이트합니다.

- 3. SDLA가 C:\TekApplications\SDLA\taps에서 pcieAdaptationEQ.txt 파일을 만듭니다.
- 4. DFE가 꺼진 경우 DFE 탭(DFE Tap) 값은 제로로 설정되며 DFE가 켜진 경우에는 DFE 탭 (DFE Tap) 값이 -30mV 30mV 사이의 값으로 설정됩니다.

### PCIE 출력 결과

맨 오른쪽 패널에서 **결과(Results)**를 누르면 최적화 결과 파일 pcieAdaptationEQ.txt의 내용을 볼 수 있습니다. 7개의 사전 설정이 모두 나열됩니다. 최적의 CTLE 설정은 \*\*\* 레이블로 지정되며, 최적의 설정에는 최대 아이 영역 값이 포함됩니다. 파일 예제를 참조하십시오.

📃 pcieAdaptati	🗌 pcieAdaptationEQ - Notepad 💿 💽 💌					
File Edit Form	nat View Help					
# P⊂IE equa # Time: 04	lizer adapta -Nov-2012 19	tion results :04:35				
# CTLE(dB), -6 -7 -8*** -9 -10 -11	CTLE(lin), 0.501 0.447 0.398 0.355 0.316 0.282	DFE Tap(mV), 30.00 29.96 26.87 25.51 22.06 18.73	Eye Area(UI*mV), 44.20 51.84 52.73 43.34 35.65 29.44	Eye Height(mV), 84.13 91.02 88.26 81.33 75.01 69.44	Eye width(UI) 0.53 0.57 0.60 0.53 0.48 0.42	
•					4	

### 참조:

- CTLE를 사용하여 신호 복구 향상 (79페이지의 참조)
- FFE/DFE를 조정하여 신호 복구 개선 (86페이지의 참조)
- Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)
- Rx 블록 개요 (75페이지의 참조)

# FFE/DFE 평준화를 위해 클럭 복구 사용

클럭 복구 기능을 사용하려면 주 메뉴에서 **Rx**를 눌러 Rx 구성 메뉴(Rx Configuration Menu)를 엽니다. **사용자(User)**를 선택합니다. 클럭 복구(Clock Recovery) 패널은 **구성(Config)** 탭에 서 중간에 있습니다.



클럭 복구는 Rx 블록에서 FFE/DFE 평준화 시 사용됩니다. 본 소프트웨어는 PLL(위상고정 루 프) 회로를 에뮬레이트하여 클럭 복구를 수행합니다. 테스트 중인 직렬 표준에 대해 정의된 데 이터 속도를 사용하십시오. 새로운 직렬 회선을 테스트하는 경우 송신기 근처 또는 일부 평준화 이후(즉, CTLE와 같은 Rx 평준화, Tx 엠퍼시스 평준화)의 비트 속도를 측정해야 할 수 있습니다. 그래야 비트 속도 측정 시 아이가 열립니다. 클럭 복구(Clock Recovery) 패널의 **자동 감지(Auto Detect)** 옵션을 사용하여 비트 속도를 식별할 수도 있습니다.

클럭 복구 관련 문제 해결에 대한 자세한 내용을 보려면 아래로 스크롤하십시오.

공칭 비트 속도(Nominal Bit Rate): 신호의 공칭 비트 속도로, 신호가 표준을 바탕으로 설계 된 장치에서 생성된 경우 일반적으로 직렬 데이터 표준에 의해 지정됩니다. 공칭 속도가 다 를 경우 **자동 감지**(Auto Detect) 옵션이 유용할 수 있습니다.

*주석노트.* 입력한 공칭 비트 속도는 정확해야 합니다. 그렇지 않으면 **자동 감지**(Auto Detect) 라 디오 버튼을 눌러 데이터 및 클럭 신호를 복구해야 합니다.

**자동 감지(Auto Detect):** 이 라디오 버튼을 선택하면 SDLA가 공칭 비트 속도 환경에서 검색하 여 신호의 정확한 비트 속도를 감지합니다. 아이를 열기 위해 비트 속도 감지를 사용하면 감지된 비트 속도를 바탕으로 공칭 비트 속도를 추가로 조정하여 클럭 복구 설정을 조정할 수 있습니다.

PLL 유형(PLL Type): 본 소프트웨어는 유형 I 및 유형 II PLL 클럭 복구를 지원합니다. 각 직렬 표준은 클럭 복구에 사용할 PLL 유형을 지정합니다.

PLL BW: PLL의 루프 대역폭은 PLL 오차 변환 함수의 -3dB 주파수로 정의됩니다. 해당 값은 직 렬 표준에 지정되어 있어야 합니다.

PLL 댐프(PLL Damp): 유형 II PLL의 댐핑 비율입니다. 해당 값은 직렬 표준에 지정되어 있어야 합니다.

Clk 지연(ps)(Clk Delay(ps)): 클럭 지연은 PLL 결과 후에 복구된 클럭에 추가되는 특정 지연 입니다. 이 값은 클럭 오프셋을 조정하여 평준화 결과를 최적화하고 최상의 데이터 복구 를 달성합니다.

### 클럭 복구 관련 문제 해결

클럭 복구가 실패하면 비트 속도가 생각과 다를 수 있습니다. 한 가지 해결 방법은 위에서 설명 한 대로 클럭 복구(Clock Recovery) 패널에서 **자동 감지(Auto Detect)**를 선택하는 것이고 또 다른 해결 방법은 송신기에 가능한 가까운 비트 속도를 측정하는 것입니다. 비트 속도는 오실로스코 프에서 실행되고 있는 DPOJET 애플리케이션을 사용하여 정확히 측정할 수 있습니다.

**훈련 시퀀스 함수:** Rx 이퀄라이저를 통해 시험 신호를 다시 실행하기 전에 훈련 시퀀스 함 수를 사용하여 Rx 이퀄라이저가 올바른 비트 시퀀스를 식별하도록 하는 방법도 있습니다. 자세한 내용을 보려면 여기를 누르십시오.

아래 이미지는 Rx 구성 메뉴(Rx Configuration Menu)의 TrainSeq 탭을 보여 줍니다.

SDLA Visualizer - Rx Configura	ation			
User     AM     Thru     Config     Taps     TrainSeq     Error Log	Bit Sequence           1:0           2:1           3:1           4:1           5:0           6:0           7:0           8:1           9:0           10:1           11:1	Training Sequence	Sequence File Browse Save	ОК

- 테스트하려는 신호와 같은 데이터 패턴을 갖지만 열려 있고 깨끗한 아이 패턴을 갖는 신 호 소스를 사용합니다. 이 신호는 송신기 가까이에서 획득된 신호이거나 원래 신호 또는 아이 열기의 향상을 위해 Tx 엠퍼시스나 Rx CTLE를 사용하여 보정된 원래 신호의 저 속 버전일 수 있습니다.
- 2. Rx 구성 메뉴(Rx Configuration Menu)에서 TrainSeq 탭을 선택합니다. 표준에 따라 올바른 패 턴길이(Pattern Length)를 설정합니다(예: PRBS7 데이터 패턴의 경우 127).
- 3. 감지(Detect) 버튼을 누릅니다. 왼쪽 필드에 비트 시퀀스(Bit Sequence)가 표시됩니다. 이 값 은 원래 신호의 비트 시퀀스와 같아야 합니다.
- 4. 비트 시퀀스가 올바른 경우 구성(Config) 탭을 선택한 후 원래 테스트 소스를 선택합니다.
- 5. TrainSeq **사용**(Use TrainSeq) 상자를 아직 선택하지 않은 경우 선택하여 활성화합니다. 이전 단계에서 비트 속도를 변경한 경우 올바른 비트 속도를 입력합니다.
- 6. Eq 실행(Run Eq) 버튼을 누릅니다.
- 7. 오실로스코프 디스플레이에서 결과를 확인합니다. 복구된 데이터 신호가 표시됩니다. 이 신호는 표준 사양을 만족하지 않을 수도 있습니다. 복구된 데이터 관련 문제를 수정하기 위 해 다른 설계상의 문제를 해결해야 할 수도 있습니다.

시험 포인트 필터 확인: 시험 포인트 필터가 올바른지 여부도 조사해야 합니다. 해당 필터에 대 한 도표를 검토하여 고주파 노이즈 또는 다른 이탈로 인해 신호가 손상되는지를 파악합니다. <u>전</u> 역 대역폭 필터 (22페이지의 참조)를 사용하여 이러한 노이즈를 줄입니다.

- <u>CTLE 사용 (79페이지의 참조)</u>
- FFE/DFE를 조정하여 신호 복구 개선 (86페이지의 참조)
- Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)
- Rx 블록 개요 (75페이지의 참조)

# FFE/DFE를 조정하여 신호 복구 개선

FFE/DFE 이퀄라이저를 사용하려면 주 메뉴에서 **R**x를 눌러 Rx 구성 메뉴(Rx Configuration Menu)를 엽니다. **사용자(User)**를 선택합니다. 구성(Config) 탭의 오른쪽에 **이퀄라이저:** FFE/DFE(Equalizer: FFE/DFE) 패널이 표시됩니다.

하드웨어 수신기를 최적화하는 데 사용된 여러 가지 같은 방법을 사용하여 Rx 이퀄라이저 설 정을 조정하여 데이터 및 클럭 신호를 복구할 수 있습니다.

💿 On	Equalizer: FFE / DFE				
Off 🔿	FFE/DFE	Туре	Adapt Taps		
	Custom 💌		Auto	-	
	0 FFE Taps		3	DFE Taps	
	1	Sample/bit	0.181	Amplitude	
	1 Ref Tap		0.000773	Threshold	
	🔳 Use	e TrainSeq	🔽 Au	toset V	

FFE/DFE 유형(FFE/DFE Type): 드롭다운 메뉴에 제공되는 항목은 다음과 같습니다.

- 사용자 정의(Custom): FFE/DFE 패널에서 모든 매개 변수를 구성할 수 있습니다.
- PCIE3: PCIE Gen3 사양에서 정의된 특수 DFE 옵션입니다. 자세한 내용은 <u>FFE/DFE에서</u> PCIE 옵션 사용 (87페이지의 참조)을 참조하십시오.

적응 탭(Adapt Taps): 드롭다운 메뉴에 제공되는 항목은 다음과 같습니다.

- **자동(Auto):** 조정 루틴이 초기 탭 설정을 식별한 후 이 설정을 조정하여 데이터 및 클럭 복 구를 최적화합니다.
- 현재 탭에서 적응(From Current): 조정 루틴이 현재 탭 값을 초기 탭 설정으로 사용한 후 이 설정을 조정하여 데이터 및 클럭 복구를 최적화합니다. 초기 탭 설정은 이전 테스트 에서 저장된 설정일 수 있습니다.
- 없음(None): Rx 이퀄라이저가 사용자의 입력 또는 이전 적응 세션에서 가져온 현재 탭을 사용합니다. 입력된 값을 변경하지 말고 사용하십시오. 이 옵션은 탭(Taps) 탭에 알려진 탭 파일을 로드하여 이전에 시작된 테스트를 재개하려고 할 때 유용합니다.

다음 매개 변수 대부분은 직렬 데이터 표준에 정의되어 있습니다.

**FFE 탭(FFE Taps)**: 피드 포워드 이퀄라이저 탭(Feed-Forward Equalizer Tap) 번호는 일반적으로 직렬 데이터 표준에 의해 정의된 번호로 설정됩니다. FFE 탭(FFE Taps) 값이 0인 경우 FFE에 탭 계수가 FFE 꺼짐을 나타내는 1로 고정되어 있는 하나의 탭이 있는 것입니다. 기본값은 0입니다.

**샘플/비트(Sample/bit):** 샘플/비트는 비트당 FFE 탭(FFE Taps)의 수를 지정합니다. 이 값이 1보 다 크게 설정되면 FFE에 아주 작은 공백이 있는 것입니다. 기본값은 1입니다. **참조 탭(Ref Tap):** FFE에 대한 참조 탭(Reference Tap)은 앞서 표시된 탭의 수를 나타냅니다. 이 값은 비트당 FFE 탭(FFE Taps) 수의 배수에 1을 더한 값으로 설정되어야 하며 기본값은 1입니다.

**DFE 탭(DFE Taps):** DFE 탭(DFE Taps) 번호는 일반적으로 직렬 데이터 표준에 의해 정의된 번 호로 설정됩니다. 예를 들어 SAS에 대한 설정은 3이고 PCIE Gen3에 대한 설정은 1입니다.

**진폭(Amplitude):** 진폭(Amplitude)은 Rx 이퀄라이저의 대상 출력 진폭입니다. 자동 설정 전압 (Autoset Voltages)(**자동 설정 V(Autoset V)** 확인란)을 선택하면 이 값은 데이터 신호 복구를 최적 화하도록 조정 루틴에 의해 자동으로 조정됩니다. 기본값은 0.15V입니다.

Threshold: Threshold는 로직 수준 간 변이에 해당할 수 있는 신호의 중단 전압 수준입니다. 편향된 신호의 경우 중간 레벨 값을 입력합니다. 디퍼런셜 신호의 경우 이 값은 0V에 가까워 야 하며 기본값은 0V입니다. 정확한 전압을 잘 모를 경우 자동 설정 전압(Autoset Voltages) 기 능을 사용하여 최적의 값을 결정하십시오.

TrainSeq 사용(Use TrainSeq): Rx 이퀄라이저를 사용하여 TrainSeq 탭에 길이가 정의된 특정 패턴에 대한 조정 루틴을 최적화합니다.

**자동 설정 V(Autoset V):** 자동 전압(Autoset Voltages)이 활성화되면 Rx 이퀄라이저 조정 루틴이 진폭(Amplitude) 및 Threshold 값을 조정하여 데이터 및 클럭 복구를 최적화합니다.

## 참조:

- CTLE를 사용하여 신호 복구 향상 (79페이지의 참조)
- FFE/DFE 평준화를 위해 클럭 복구 사용 (83페이지의 참조)
- Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)
- <u>Rx 블록 개요 (75페이지의 참조)</u>

# FFE/DFE에서 PCIE3 옵션 사용

FFE/DFE에서 PCIE3 옵션을 사용하려면 주 메뉴에서 **R**x를 눌러 Rx 구성 메뉴(Rx Configuration Menu)를 엽니다. **사용자(User)**를 선택합니다. 구성(Config) 탭의 **이퀄라이저:** FFE/DFE(Equalizer: FFE/DFE) 패널에 있는 FFE/DFE **유형**(FFE/DFE Type) 드롭다운 메뉴에 서 PCIE3를 선택합니다.

PCIE Gen3 사양에서는 FFE 없이 DFE 탭 하나가 정의됩니다. DFE 탭(DFE Tap) 값은 -30mV - 30mV 사이의 값으로 제한됩니다.

) On	Equalizer: FFE / DFE					
Off Off	FFE/DFE Type	Adapt Taps				
	PCIE3 👻	Auto 👻				
	0 FFE Taps	1 DFE Taps				
	1 Sample/bit	1 Amplitude				
	1 Ref Tap	0.000787 Threshold				
	Use TrainSeq	🗸 Autoset V				

드롭다운 메뉴에서 PCIE3를 선택하면 다음 필드 값이 회색으로 표시되고 해당 값이 내부 알고 리즘에 따라 설정됩니다.

- FFE 탭(FFE Taps) = 0
- 샘플/비트(Sample/bit) = 1
- 기준 탭(Ref Tap) = 1
- trainSeq 사용(Use trainSeq) = 선택되지 않음
- DFE 탭(DFE Taps) = 1
- 진폭(V)(Amplitude(V)) = 1
- 자동 설정 전압(Autoset Voltages) = **선택됨**
- 클럭 복구는 PCIE3 사양에 따라 설정됩니다. 공칭 비트 속도는 8Gb/s로, PLL 유형(PLL Type)
   은 1로, PLL BW MHz는 10으로 설정됩니다.

FFE/DFE 유형(FFE/DFE Type) 드롭다운 메뉴에서 **사용자 정의(Custom)**를 선택하면 이러한 필 드가 다시 활성화됩니다.

- FFE/DFE를 조정하여 신호 복구 개선 (86페이지의 참조)
- Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)
- <u>Rx 블록 개요 (75페이지의 참조)</u>

# 탭(Taps) 탭 사용

사용자(User) 모드가 선택된 <u>Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)</u>에 있는 **탭** (Taps) 탭의 설정은 구성(Config) 탭의 설정을 반영합니다. 예를 들어 다음 그림에서 FFE 탭 (FFE Taps)의 값이 1이고 DFE 필드에 다른 값을 가진 3개의 탭이 표시되어 있습니다. 이는 구성 (Config) 탭의 설정 결과를 설명합니다. 여기서 FFE는 0으로 설정되어 있고 DFE는 3으로 설정되 어 있습니다. 이 결과가 적응 탭(Adapt Taps)이 **자동(Auto)**으로 설정된 경우의 결과일 경우 나중 에 Rx 이퀄라이저 실행에서 사용하기 위해 이 결과를 탭 파일에 저장할 수 있습니다.

🛃 SDLA Visualizer - Rx Configur	ation			
View, Load, or Save Tap V:	alues for FFE/DFE			
<ul> <li>User</li> <li>AMI</li> <li>Thru</li> </ul>	FFE Taps	DFE Taps	Taps File	
Config Taps		3: 0.006	Browse Save	
TrainSeq Error Log	•	•		ок

FFE/DFE 유형(FFE/DFE Type)의 드롭다운에 있는 FFE/DFE 패널에서 PCIE3가 선택되고 적 응 탭(Adapt Taps)에서 자동(Auto) 또는 현재 탭에서 적응(From Current)이 선택된 경우 DFE 조정 알고리즘에서는 아이 영역을 최대화하려고 시도합니다. 그 결과 나타나는 DFE 탭 값이 탭(Taps) 탭에 표시됩니다.

🚺 SDLA Visualizer - Rx Configuration	I			
View, Load, or Save Tap Values	s for FFE/DFE			
Liseri     AMI     Thru     Config     Taps     TrainSeq     Error Log	FFE Taps	DFE Taps	Taps File Browse Save	ОК

PCIE3가 선택되고 있고 적응 탭(Adapt Taps)에서 자동(Auto) 또는 현재 탭에서 적응(From Current)이 선택되어 있으면 PCIE 출력(PCIE Output)의 오른쪽 패널에서 구성(Config) 탭 의 결과(Results) 버튼이 활성화됩니다 조정 완료 시 결과(Results)를 누르면 조정 결과 파일 pcieAdaptationEQ.txt가 열립니다. 이 결과 파일의 DFE 탭(DFE Tap)(mv) 해상도 수치는 탭(Taps) 탭에 표시된 수치보다 더 높습니다. DFE 탭(DFE Tap) 값은 PCIE Gen3 사양에 따라 -30mV - 30mV 사이의 값입니다.

📄 pcieAdaptationEQ - Notepad					
File Edit Format View	Help				
<pre> # PCIE equalizer a # Time: 04-Nov-20 # CTLE(dB), CTLE(1     -6 0.5     -7 0.4     -8*** 0.3     -9 0.3     -10 0.3     -11 0.2 </pre>	daptation results 12 19:04:35 in), DFE Tap(mV), 01 30.00 47 29:96 98 26.87 55 25.51 16 22:06 82 18.73	Eye Area(UI*mV), 44.20 51.84 52.73 43.34 35.65 29.44	Eye Height(mv), 84.13 91.02 88.26 81.33 75.01 69.44	Eye width(UI) 0.53 0.57 0.60 0.53 0.48 0.42	
				t al	

AMI 파일과 관련한 자세한 내용을 보려면 IBIS 공개 포럼(http://www.eda.org/ibis)을 방문하십시 오. 또한 http://eda.org/pub/ibis/ver5.1/ver5\_1.pdf에서 I/O Buffer Information Specification for IBIS 5.1, AMI Executable Model File Programming Guide(섹션 10) 및 AMI Parameter Definition File Structure(섹션 10A)도 참조하십시오.

- FFE/DFE를 조정하여 신호 복구 개선 (86페이지의 참조)
- <u>Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)</u>
- <u>Rx 블록 개요 (75페이지의 참조)</u>

# Rx 이퀄라이저 실행

다음 단계에서는 Rx 이퀄라이저의 초기 실행을 통해 추가 조정이 필요한지 확인하는 방법 을 설명합니다.

🛃 SDLA Visualiz	SDLA Visualizer - Rx Configuration						
Configure (	Configure CTLE, Clock Recovery, and/or FFE/DFE. Clock Recovery is required for FFE/DFE						
<ul> <li>User</li> <li>AMI</li> <li>Thru</li> <li>Config</li> <li>Taps</li> <li>TrainSeq</li> <li>Error Log</li> </ul>	On Equalizer: CTLE $r_{p10}$ Off CTLE Type Standard $\checkmark$ A <sub>DC</sub> $f_2$ $f_{p1}$ $f_{p2}$ 0.8 A <sub>DC</sub> 3.75 $f_{p1}$ OHz 0.75 $f_2$ OHz 5.0 $f_{p2}$ OHz	Clock Recovery Bit Rate: Auto Detect Nominal 6 Gb/s PLL Type: 1 2 10 PLL BW MHz 0.7 PLL Damp 0.0 Clk Delay ps	On Equalizer: FFE / DFE Off FFE/DFE Type Adapt Taps Custom  Auto  0 FFE Taps 3 DFE Taps 1 Sample/bit 0.15 Amplitude 1 Ref Tap 0.0 Threshold Use TrainSeq   Autoset V	Run Eq PCIE Output Results CTLE Plot OK			

- 1. 먼저 주 메뉴에서 입력(하나나 여러 개)을 구성합니다.
- **2.** 다음으로 **Tp3**를 켜야 합니다(Rx 이퀄라이저에 필요함). 주 메뉴에서 **Tp3**를 누르고 <u>시험</u> <u>포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) (22페이지의 참조)</u>를 사용하 여 Tp3를 켭니다(이중 입력(Dual Input)인 경우 A-B 모드).
- 3. 주 메뉴에서 Rx를 누릅니다. Rx 구성 메뉴(Rx Configuration Menu)에서 User(사용자) 라디 오 버튼을 선택합니다. 구성(Config) 탭에서 FFE 탭(FFE Taps) 및 DFE 탭(DFE Taps)으로 이동한 후 테스트 중인 표준에 정의된 대로 수신기에 대한 PLL 필드를 구성합니다. 또는 주 메뉴에서 호출(Recall)을 눌러 테스트 중인 표준에 따라 SDLA를 설정하는 설정 파일 을 로드할 수 있습니다.
- 4. 클럭 복구(Clock Recovery) 패널에서 비트 속도를 설정합니다(표준 파일에서 아직 설정되지 않은 경우). 공칭 비트 속도가 정확하지 않을 경우 **자동 감지(Auto Detect)**를 선택합니다.
- 5. Eq 실행(Run Eq) 버튼을 누릅니다.
- 6. 출력 파형을 보려면 오실로스코프 디스플레이로 이동합니다. Ref4 파형은 데이터 신호 이며 Tp4 R4로 레이블이 지정되고, Ref3 파형은 복구된 클럭 파형이며 Clk R3로 레이블 이 지정됩니다.

- Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)
- <u>Rx 블록 개요 (75페이지의 참조)</u>

# AMI 모드

많은 수의 실리콘 판매업체에서는 다중 기가비트 직렬 링크를 시뮬레이트하는 데 있어 IBIS-AMI(IBIS Algorithmic Modeling Interface) 모델링 표준을 사용합니다. 이러한 판매업체 중 일부는 개발자에게 자사의 평준화 모델을 에뮬레이트하는 두 개의 구성 파일(.DLL 및 .AMI) 을 제공합니다.

AMI 모드를 통해 사용자(User) 모드에서 사용할 수 있는 표준 평준화 도구(탭 정의, 훈련 시퀀스 검출, 이퀄라이저 구성)를 사용하지 않고 대신 이러한 판매업체가 제공한 파일을 가져오고 사용 할 수 있습니다. 이는 EDA 도구를 사용하던지 SDLA Visualizer를 사용하는지 여부에 상관없이 같은 판매업체 파일을 사용할 수 있음을 의미하기도 합니다.

*주석노트.* SDLA Visualizer에서 사용하기 위해 IBIS(.ami) 매개 변수 파일을 수정하는 방법에 대한 자세한 내용은 readme.txt 파일을 참조하십시오.



AMI 모드를 사용하려면 Rx 구성 메뉴(Rx Configuration Menue)에서 AMI 라디오 버튼을 선택한 후 .ami 아래에서 찾아보기(Browse)를 누릅니다. 그 결과 표시되는 메뉴에서 사용할 .ami 파일을 선택합니다. 하단의 찾아보기(Browse) 버튼을 눌러 사용할 .dll 파일을 선택합니다.

**Tp3: A-B**, **데이터(Data)** 및 **클럭(Clock)** 레이블은 주 메뉴 Rx 블록 I/O(Rx Block I/O) 레이블 과 유사합니다.

.ami 파일은 편집(Edit)을 눌러 Microsoft 메모장에서 보고 편집할 수 있습니다.

*주석노트.* .ami 파일을 수정하고 저장하면 이 파일 실행 시 Rx 블록 출력 동작이 변경될 수 있습니다. .ami 파일에서 AMI 구성 매개 변수를 세부 조정했으면 .ami 및 .dll 파일을 오실로스코프 디렉토리로 가져올 때 "읽기 전용" 권한으로 권한을 변경하는 것이 좋습니다.

Eq 실행(Run Eq)을 누르면 Tp3에서 데이터를 가져오고 이 데이터를 .ami 및 .dll 파일의 정보와 함께 처리하며 평준화된 데이터를 포함한 새 파형을 Tp4(Ref4)로 로드하고 복구된 클럭 정보를 Tp5(Ref3)로 로드하게 됩니다. Rx 블록에서 Eq 실행(Run Eq)을 누르면 이전의 일련의 작업을 다시 실행하지 않고도 특정 블록을 처음부터 다시 실행할 수 있습니다. AMI 출력(AMI Output)에서 결과(Results)를 누르면 .txt 파일(AMI\_out.txt)이 열립니다. 이 파 일은 .dll 파일이 있는 폴더에 작성됩니다. 이 파일에는 탭(Taps)의 조정 결과 등 AMI 모델의 출력 매개 변수가 포함됩니다. Msg 로그(Msg Log) 탭을 누르면 AMI 모델에서 출력된 출 력 메시지를 확인할 수 있습니다.

.ami 파일과 관련한 자세한 내용을 보려면 IBIS 공개 포럼(http://www.eda.org/ibis)을 방문하십시 오. 또한 http://eda.org/pub/ibis/ver5.1/ver5\_1.pdf에서 I/O Buffer Information Specification for IBIS 5.1, AMI Executable Model File Programming Guide(섹션 10) 및 AMI Parameter Definition File Structure(섹션 10A)도 참조하십시오.

참조:

- <u>Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)</u>
- Rx 블록 개요 (75페이지의 참조)

# 적용(Apply) 및 분석(Analyze) 버튼에 대한 동작 구성

주 메뉴에서 적용(Apply) 및 분석(Analyze) 버튼을 사용하여 모델을 실제로 실행할 때 DPOJET 에서의 SDLA 작동 방식, 새 파형이 획득되는지 이전 파형이 사용되는지 여부 등을 비롯하여 어떤 작업이 수행되는지 결정하는 데 있어 어느 정도 유연성이 제공됩니다. 주 메뉴에서 구성 (Config) 버튼을 누르면 다음 메뉴가 표시됩니다.



## 적용 버튼 구성(Configure Apply button)

적용(Apply) 및 분석(Analyze) 버튼의 동작을 결합하려면 **적용 버튼을 누를 때 자동으로 분석** 실행(Automatically run Analyze when pressing Apply)을 선택합니다. 아래 설명된 대로 이 옵 션에는 분석(Analyze) 버튼의 현재 구성 설정이 사용됩니다.

### 분석 버튼 구성(Configure Analyze button)

분석(Analyze) 버튼을 구성하는 데 있어 다음과 같은 3개의 옵션이 제공됩니다.

**다시 계산(Recalculate):** DPOJET 설정을 변경하지 않거나 이전 결과를 지우지 않고 DPOJET의 결과를 다시 계산합니다. 이 옵션을 사용하여 여러 획득에서 측정을 처리할 수 있습니다. 이 옵션은 새 모델을 적용 중일 때는 사용하면 안 됩니다. 결과의 일관성이 떨어질 수 있습니다.

지운 후 다시 계산(Clear and Recalculate): DPOJET 설정을 변경하지 않고 이전 데이터 결과 를 지운 후 DPOJET을 자동으로 실행합니다.

**자동 구성(Auto Configure):** 켜져 있는 모든 시험 포인트에 대해 DPOJET을 자동으로 구성합니다. TIE 측정이 수행되고 아이 다이어그램이 작성됩니다.

*주석노트.* DPOJET에서 사용자 정의 설정이 정의된 경우에는 **자동 구성(Auto Configure)**을 사용 하면 안 됩니다. 자동 구성(Auto Configure)을 사용하면 DPOJET이 다시 구성됩니다.

적용 및 분석에 사용할 파형(Waveform to use for Apply and Analyze)

이 옵션을 통해 적용(Apply)이나 분석(Analyze) 버튼을 누를 때마다 새 파형을 획득할지 여부를 선택할 수 있습니다. 기본적으로 새 파형은 항상 획득됩니다. 이미 획득된 파형을 사용하려면 **현재 파형 사용(Use Current)**을 선택합니다.

*주석노트.* DPOJET의 클럭 복구 구성이 데이터 속도를 기준으로 하므로 DPOJET 분석 기능 사용 시 데이터 속도를 제대로 구성하는 것이 중요합니다.

아래 그림은 분석(Analyze) 버튼이 **지운 후 다시 계산(Clear and Recalculate)**으로 구성된 경 우 화면입니다.



- 시스템 이해 (9페이지의 참조)
- <u>DPOJET 및 SDLA Visualizer 함께 사용 (17페이지의 참조)</u>

# 테스트 실행: 권장 순서

SDLA Visualizer는 고속 직렬 신호를 제외, 포함 및 평준화하기 위한 강력하고 유연한 일련의 모 델링 도구를 제공합니다. 이 섹션에서는 테스트 실행 시 권장되는 순서에 대해 설명합니다. 일반적인 단계와 기본 메뉴가 아래에 표시되며 각 단계 내에 보다 상세한 사용 정보를 볼 수 있는 링크도 포함되어 있습니다. 개념적 설명을 보려면 <u>SDLA Visualizer 제품 개요 (7페이지</u> <u>의 참조)</u>를 참조하십시오. 구성 요소 관련 세부 정보를 보려면 <u>주 메뉴 상세 설명 (19페이지</u> 의 참조)을 참조하십시오.

*주석노트.* 한국어, 일본어 또는 중국어로 번역된 .PDF 파일 형식의 온라인 도움말을 다운로드 하려면 www.tektronix.com을 방문하거나 페이지 상단의 [국가 변경(Change Country)]을 누릅 니다. 그런 다음 검색어로 "SDLA Visualizer"를 입력합니다.

- 먼저 프로브나 직접 연결을 통해 고정기와 오실로스코프를 DUT에 연결합니다. 소스 신호 를 오실로스코프 입력 채널에 연결합니다. 충실도 높은 신호를 포착하도록 오실로스코프 트 리거, 세로 및 가로 설정을 조정합니다. 오실로스코프의 자동 설정(Autoset) 기능을 사용하면 이러한 설정을 보다 간편하게 조정할 수 있습니다. 샘플링 속도는 해당 DSP 교정 필터가 적 용된 값으로 설정되어야 합니다. 스코프 수직 메뉴를 참조하십시오.
- 2. DPOJET이 설치되어 있고 제대로 실행되고 있는지 확인합니다. DPOJET을 계속 실행 상태로 둘 수 있습니다.
- 3. TekScope 메뉴에서 분석(Analyze)을 누르고 프로그램을 선택하여 SDLA Visualizer를 표시합 니다. Alt+Tab 키를 사용하면 프로그램 간 전환할 수 있습니다.



- 4. 이제 측정 회로의 요소를 구성합니다(다이어그램 상단 부분). 이 요소는 고정기, 케이블 및 프로브 등과 같이 획득된 신호에서 제외해야 하거나 제거해야 하는 장비를 나타냅니다. 첫 번째 요소인 제외 블록을 정의하는 것으로 시작합니다. 여기에서는 S 매개 변수 블록, RLC 회로 또는 손실이 없는 전송 회선 캐스케이드를 사용하여 모델을 나타낼 수 있습니 다. 각 요소는 도표 작성 기능으로 확인할 수 있습니다. 오실로스코프 대부분의 경우 회로 부하도 여기에서 정의됩니다. 단계는 다음과 같습니다.
  - a. 주 메뉴에서 제외(De-embed)를 누릅니다. 제외/포함 메뉴(De-embed/Embed Menu)가 표시됩니다.

🚺 SDLA Visualize	er - De-embed		
Cascade Normalize Convert	Move Tp6 Tp7 Probe None SMA High Z	$\begin{array}{c ccccccccccccccccccccccccccccccccccc$	Apply Plot Save Recal OK

- b. **캐스케이드(Cascade)** 탭에서 프로브 옵션(SMA 또는 높은 임피던스(High Z))을 선택 합니다(해당하는 경우).
- c. 첫 번째 블록인 B1을 누릅니다. **블록 구성 메뉴**(Block Configuration Menu)가 표 시됩니다.

SDLA Visualizer - Block Configurat	on			
Select B1 model and the applicable fil	es if required			
Thru File RLC	Port1 v	Port2 💌	Label B1	
TLine	Port3 V	Port4 💌		ок

d. 통과(Thru), 파일(File), RLC 또는 T 회선(T Line) 탭 중 하나를 선택하여 요소를 모델 링하려는 방법을 선택합니다.

**파일(File)** 탭을 선택한 경우 **모델(Model)** 드롭다운 목록에서 모델 유형을 선택합니다. 예를 들어 4 포트 싱글 엔드 S 매개 변수 모델을 사용한 경우 "4 포트 싱글 엔드 (4-Port Single-ended)"를 선택합니다. **찾아보기(Browse)** 버튼을 눌러 S 매개 변수 모델을 로드하고 필요한 경우 포트를 다시 지정합니다.

필요에 따라 도표(Plot)를 눌러 선택한 모델의 S 매개 변수 도표를 볼 수 있습니다.

- e. 확인(OK)을 눌러 블록 구성 메뉴(Block Configuration Menu)로 돌아옵니다.
- f. 측정 회로 모델 요구 사항에 따라 그 이외의 블록인 B2 B8에 대해서도 이 절차를 반복합니다. SDLA Visualizer에서 반향 및 교차 커플링 조건을 고려하므로 각 요소 를 올바른 순서로 로드하는 것이 중요합니다. 사용되지 않은 블록은 "통과(thru)"로 처리됩니다.
- g. 블록 구성 메뉴(Block Configuration Menu)의 마지막 블록을 누릅니다. 이 블록의 레 이블은 스코프(Scope), SMAProbe 또는 부하(Load) 중 하나로 지정됩니다. 그러면 측 정 회로의 출력 포트에 부하를 가하는 모델을 결정할 수 있습니다. 대부분의 경우 이

모델은 스코프에 연결된 SMA 프로브나 오실로스코프이거나 높은 임피던스(High Z) 프로브가 선택된 경우 Rx 입력(또는 그 이외의 항목)입니다.

임피던스는 임피던스(Impedance) 드롭다운 목록의 옵션 중 하나를 선택하여 공칭 값, 1개의 2 포트 S 매개 변수 블록 또는 2개의 1 포트 S 매개 변수 블록으로 모델링할 수 있습니다. 기본적으로 SDLA에서는 50Ω의 임피던스가 가정됩니다.

h. 오른쪽에 도표(Plot) 옵션이 표시된 경우 필요에 따라 모델을 나타내는 S 매개 변수 의 도표를 작성할 수 있습니다.

자세한 내용은 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)를 참조하십시오.

- 5. 다음으로 측정 회로의 두 번째 요소인 Tx 블록을 정의합니다. 이 블록을 사용하여 제외 경로 의 테브난 등가 모델을 설정하고 송신기 출력 임피던스를 모델링할 수 있습니다. 이 경우 명 목상 2개의 1 포트 S 매개 변수 모델 또는 1개의 2 포트 S 매개 변수 모델을 포함한 실제 송신 기를 나타내도록 모델링해야 합니다. 단계는 다음과 같습니다.
  - a. 먼저 주 메뉴에서 Tx를 눌러 송신기 임피던스를 구성합니다. 기본적으로 SDLA에서 는 50Ω의 임피던스가 가정됩니다. Tx 구성 메뉴(Tx Configuration Menu)가 표시됩니 다. 상단의 컨트롤은 측정 회로에 대한 컨트롤입니다.



- b. 다음으로 상단의 임피던스(Impedance) 드롭다운 목록에서 옵션 중 하나를 선택합니다. 확인(OK)을 누릅니다.
- c. 필요에 따라 오른쪽의 도표(Plot)를 눌러 이 포인트의 모델을 나타내는 S 매개 변수 의 도표를 작성할 수 있습니다.
- d. SDLA에서 테브난 등가 전압이 계산됩니다.

자세한 내용은 Tx 구성 메뉴(Tx Configuration Menu) (67페이지의 참조)를 참조하십시오.

- 6. 이제 시뮬레이션 회로 모델의 요소를 정의합니다(해당하는 경우). 이 모델은 물리적으로 존재하지 않는 요소를 시뮬레이트합니다. Tx 블록을 다시 한 번 사용하는 것으로 시작합 니다. 단계는 다음과 같습니다.
  - a. 먼저 주 메뉴에서 Tx를 눌러 송신기 임피던스를 구성합니다. 기본적으로 SDLA에서 는 50Ω의 임피던스가 가정됩니다. Tx 구성 메뉴(Tx Configuration Menu)가 표시됩니 다(위의 그림 참조). 하단의 컨트롤은 시뮬레이션 회로에 대한 컨트롤입니다.
  - b. 다음으로 하단의 임피던스(Impedance) 드롭다운 목록에서 옵션 중 하나를 선택합니다. 임피던스는 공칭 값, 1개의 2 포트 S 매개 변수 모델 또는 2개의 1 포트 S 매개 변수 모델로 모델링할 수 있습니다. 확인(OK)을 누릅니다.
  - c. 필요에 따라 Tx 구성 메뉴(Tx Configuration Menu)에서 **엠퍼시스(Emphasis)** 라디오 버 튼을 눌러 엠퍼시스를 추가하거나 제거할 수 있습니다. 회로 다이어그램에 **엠퍼시스** (Emphasis) 버튼이 표시됩니다. 이 버튼을 누르면 **엠퍼시스 메뉴(Emphasis Menu)** 가 표시됩니다. 확인(OK)을 누릅니다.

자세한 내용은 Tx 구성 메뉴(Tx Configuration Menu) (67페이지의 참조)를 참조하십시오.

- 7. 다음으로 시뮬레이션 회로 모델의 두 번째 요소인 포함 블록을 정의합니다. 이 블록을 사용 하여 시뮬레이션 경로를 구성하는 요소를 정의할 수 있습니다. 포함 블록은 위에 설명한 제 외 블록과 비슷한 기능을 합니다. 단계는 다음과 같습니다.
  - a. 주 메뉴에서 **포함(Embed)**을 누릅니다. 제외/포함 메뉴(De-embed/Embed Menu)가 표시됩니다. **캐스케이드(Cascade)** 탭을 선택합니다.



- b. 첫 번째 블록인 B1을 누릅니다. **블록 구성 메뉴**(Block Configuration Menu)가 표 시됩니다.
- c. **통과**(Thru), **파일**(File), RLC 또는 T **회선**(T Line) 탭 중 하나를 선택하여 요소를 모델 링하려는 방법을 선택합니다.

**파일(File)** 탭을 선택한 경우 **모델(Model)** 드롭다운 목록에서 모델 유형을 선택합니다. 예를 들어 4 포트 싱글 엔드 S 매개 변수 모델을 사용한 경우 "4 포트 싱글 엔드 (4-Port Single-ended)"를 선택합니다. **찾아보기(Browse)** 버튼을 눌러 S 매개 변수 모델을 로드하고 필요한 경우 포트를 다시 지정합니다.
필요에 따라 도표(Plot)를 눌러 선택한 모델의 S 매개 변수 도표를 볼 수 있습니다.

- d. 확인(OK)을 눌러 블록 구성 메뉴(Block Configuration Menu)로 돌아옵니다.
- e. 시뮬레이션 회로 모델 요구 사항에 따라 그 이외의 블록인 B2 B8에 대해서도 이 절차를 반복합니다. SDLA Visualizer에서 반향 및 교차 커플링 조건을 고려하므로 각 요소를 올바른 순서로 로드하는 것이 중요합니다. 사용되지 않은 블록은 "통 과(thru)"로 처리됩니다.
- f. 블록 구성 메뉴(Block Configuration Menu)의 마지막 블록을 누릅니다. 이 블록의 레이블은 Rx 부하(Rx Load)로 지정됩니다. 그러면 시뮬레이션 회로의 출력 포트 에 부하를 가하는 모델을 결정할 수 있습니다. 대부분의 경우 물리적 수신기가 모 델링됩니다.

임피던스는 임피던스(Impedance) 드롭다운 목록의 옵션 중 하나를 선택하여 공칭 값, 1개의 2 포트 S 매개 변수 블록 또는 2개의 1 포트 S 매개 변수 블록으로 모델링할 수 있습니다. 기본적으로 SDLA에서는 50Ω의 임피던스가 가정됩니다.

g. 오른쪽에 도표(Plot) 옵션이 표시되는 경우 필요에 따라 이 포인트의 모델을 나타내는 S 매개 변수의 도표를 작성할 수 있습니다.

자세한 내용은 제외/포함 메뉴(De-embed/Embed Menu) (33페이지의 참조)를 참조하십시오.

- 8. 시뮬레이션 회로 모델의 세 번째 요소인 Rx 블록을 정의합니다. 이 블록을 사용하여 Rx 블 록에서 평준화를 시뮬레이션하여 수신기 핀에서의 파형을 가상으로 관찰할 수 있습니다. CTLE, FFE/DFE 및 IBIS AMI 모델을 사용할 수 있습니다. 단계는 다음과 같습니다.
  - a. 주 메뉴에서 Rx를 누릅니다. Rx 구성 메뉴(Rx Configuration Menu)가 표시됩니다.

📣 🛛 SDLA Visualiz	er - Rx Configuration			
Configure (	CTLE, Clock Recovery, and/or FFE/DFE. Clock Re	ecovery is required for FFE/DFE		
<ul> <li>User</li> <li>AMI</li> <li>Thru</li> <li>Config</li> <li>Taps</li> <li>TrainSeq</li> <li>Error Log</li> </ul>	On Equalizer: CTLE $T_{p10}$ Off CTLE Type Standard $\bullet$ A <sub>DC</sub> $f_2$ $f_{p1}$ $f_{p2}$ 0.8 A <sub>DC</sub> 3.75 $f_{p1}$ GHz 0.75 $f_2$ GHz 5.0 $f_{p2}$ GHz	Clock Recovery Bit Rate: Auto Detect Nominal 6 Gb/s PLL Type: 1 2 10 PLL BW MHz 0.7 PLL Damp 0.0 Clk Delay ps	On Equalizer: FFE / DFE Off FFEDFE Type Adapt Taps Custom ▼ Auto ▼ 0 FFE Taps 3 DFE Taps 1 Sample/bit 0.15 Amplitude 1 Ref Tap 0.0 Threshold Use TrainSeq ♥ Autoset ∨	Run Eq PCIE Output Results OK

- b. 모델링하려는 이퀄라이저 유형(**사용자(User**), AMI 및 **통과(Thru)**(EQ 없음))을 선택합니다.
- c. 사용자(User)를 선택한 경우 CTLE/FFE 및 DFE 이퀄라이저를 사용할 수 있습니다. CTLE의 경우 CTLE 유형(CTLE Type)에서 CTLE를 정의할 방법을 선택합니다(표 준(Standard), IIR, FIR 또는 PCIe 3.0). CTLE 출력을 보려면 Tp10 라디오 버튼을 선 택하고 사용 가능한 연산 채널에 Tp10을 지정합니다.
- d. DFE 및 FFE를 사용하려면 클럭 복구를 구성해야 합니다. 클럭 복구를 구성했으면 켜 기(On) 라디오 버튼을 선택하여 FFE/DFE 블록을 켭니다. FFE/DFE 유형(FFE/DFE

Type)에서 사용자 정의(Custom)나 PCIE3 중 하나를 선택하고 FFE/DFE 설정을 구성합니다.

e. 이전에 주 메뉴에서 적용(Apply)을 눌렀으며, Rx 블록에서 모델만 변경된 경우에는 Eq 실행(Run Eq) 버튼을 눌러 이퀄라이저를 적용하기만 하면 됩니다. 다른 내용도 변경되었으면 Rx 블록에서 확인(OK)을 누르고 주 메뉴에서 적용(Apply)을 누릅니다.

자세한 내용은 Rx 구성 메뉴(Rx Configuration Menu) (77페이지의 참조)를 참조하십시오.

9. 모델이 정의되었으므로 시험 포인트를 구성합니다. 주 메뉴에서 아무 시험 포인트를 누르면 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)가 나타나며, 여기에서 시 험 포인트를 연산 채널 및 기타 옵션에 지정할 수 있습니다. SDLA에는 12개의 시험 포인 트가 제공되며, 스코프 계수선에서 최대 4개의 연산 파형과 2개의 레퍼런스 파형을 한 번 에 볼 수 있습니다. 자세한 내용은 <u>시험 포인트 및 대역폭 관리자(Test Point and Bandwidth</u> Manager) (22페이지의 참조)를 참조하십시오.

isualizer - Test Po Aap the desired to	int and Bandwidth Configuration est points to Math to see the processed	waveform	_		-	
Tp On/Off	Map Tp to Math	Label	Filters	Global BW Limit:	Delay	
Math1	None	NA	Save	None	Keep Delay	
Math2	Tp1: Main 💌	Tp1	Save	Auto	Remove Delay	
Math3	Tp2: Main 💌	Tp2	Save	Custom	Adjust Delay	
Math4	Tp3: Main 💌	Tp3	Save			
Ref3	Tp5					
C Ref4	Tp4					ОК
			Export	filters for 32-bit scope		

10. 모델을 구성했으면

a. 주 메뉴에서 구성(Config) 버튼을 누릅니다. 그 결과 나타나는 메뉴에서 적용(Apply) 및 분석(Analyze) 버튼을 눌렀을 때 수행될 동작을 구성합니다. 자세한 내용은 <u>적용 및 분석</u> 버튼에 대한 동작 구성 (93페이지의 참조).



- b. 주 메뉴에서 적용(Apply) 버튼을 누릅니다. 맨 아래의 상태 표시줄에 처리가 완료되었다고 표시될 때까지 기다립니다. 적용(Apply)을 누르면 위에서 정의된 측정 회로 모델 및 시뮬레이션 회로 모델을 바탕으로 활성화된 각 시험 포인트에 대해 전달 함수가 만들어집니다. 활성화된 각 시험 포인트에 연결된 연산 및 레퍼런스 파형은 오실로스코프에서 자동으로 업데이트됩니다. 위에서 Rx 블록이 활성화된 경우 블록의 데이터 출력 및 클럭이 Ref3 및 Ref4에 저장됩니다. 이전 단계에서 구성한 대로 DPOJET 이 자동으로 실행됩니다.
- 11. 모델을 적용했으면 주 메뉴에서 도표(Plot)를 눌러 시험 포인트의 도표를 작성할 수 있습니다. 진폭, 임펄스 응답, 계단식 응답 및 위상 도표를 보고 생각한 대로 응답이 표시되었는지 확인할 수 있습니다. 자세한 내용은 도표 (54페이지의 참조)를 참조하십시오.
- 12. 도표에 표시된 응답이 생각한 응답이 아닐 경우 주 메뉴에서 **전역 대역폭 제한(Global BW** limit) 버튼을 눌러 대역폭을 세부 조정할 수 있습니다. 자세한 내용은 <u>시험 포인트 및 대역</u> 폭관리자(Test Point and Bandwidth Manager) (22페이지의 참조)를 참조하십시오.
- 13. 필요에 따라 활성화된 각 시험 포인트의 전달 함수를 나타내는 시험 포인트 필터를 저장할 수 있습니다. 모델을 적용했으면 아무 시험 포인트를 눌러 시험 포인트 및 대역폭 관리자 (Test Point and Bandwidth Manager)를 표시합니다. 활성화된 모든 시험 포인트는 저장(Save) 버튼을 눌러 저장할 수 있습니다(설정을 저장하는, 주 메뉴의 저장(Save) 버튼과 혼동하지 말아야 함). 자세한 내용은 시험 포인트 저장 (27페이지의 참조).

이로써 SDLA Visualizer 소프트웨어 실행과 관련한 일반 절차를 마쳤습니다. 각 블록에는 이 절 차에서 다루지 않은 많은 구성 매개 변수가 있습니다. 각 처리 블록의 세부 사항을 검토하여 SDLA Visualizer 소프트웨어를 최대한 활용하십시오.

### 참조:

- 작업 및 문제 해결 예제 (105페이지의 참조)
- <u>주 메뉴 상세 설명 (19페이지의 참조)</u>
- <u>SDLA Visualizer 제품 개요 (7페이지의 참조)</u>

## 작업 및 문제 해결 예제

작업

다음은 SDLA Visualizer에서 수행할 수 있는 여러 작업에 대한 몇 가지 예제입니다.

케이블 제외 (105페이지의 참조)

직렬 데이터 링크 채널 포함 (110페이지의 참조)

높은 임피던스 프로브 제외 (114페이지의 참조)

이중 입력 파형을 포함한 심각한 반향 제외 (116페이지의 참조)

단일 입력 파형을 포함한 DDR 반향 제거 (135페이지의 참조)

#### S 매개 변수 도표를 사용하여 문제 해결

SDLA의 S 매개 변수 도표는 다음을 비롯한 여러 시나리오에서 유용할 수 있습니다.

- 일치하지 않는 디퍼런셜 쌍을 포함한 DUT 보기
- 오버레이 도표를 사용하여 잘못된 VNA 측정 관련 문제 해결
- 잘못된 위상 응답 관련 문제 해결
- 혼합 모드 대 싱글 엔드 모드 확인
- 잘못된 계단식 응답 관련 문제 해결

자세한 내용은 S 매개 변수 문제 해결을 위해 도표 사용 (62페이지의 참조)을 참조하십시오.

#### 참조:

테스트 실행: 권장 순서 (97페이지의 참조)

## 케이블 제외 예제

이 예제는 케이블 쌍을 제외하는 방법과 관련한 단계별 지침을 제공합니다. 이 예제에서는 송신 기 임피던스가 50Ω으로 가정되며, 스코프 Rx 부하도 50Ω으로 가정됩니다. 각 케이블은 2 포트 S 매개 변수 모델(다리마다 1개)로 표시됩니다. 이 예제의 목표는 케이블이 제외되고 송신기에 50Ω의 부하가 가해진 상태에서 송신기의 신호를 보는 것입니다.

이 예제에서는 단일 입력(Single Input) 모드가 사용됩니다.

1. 먼저 주 메뉴에서 단일 입력(Single Input) 라디오 버튼을 선택합니다.

4	SDLA Visualizer		
	Tektronix		O View O GPIB Help Paper About
	SR: 10GS/s	NA b1 Tp8 Tp7 © Single Input Dual Input Tp1 b2 De-embed src1 Ch 1 Tp1 D Tp2 c2 Tp8 Tp9 d1 NA Tp2 c2 RX Tp3	Slobal BW Limit: TBD
l	6	0% R Setup block menus and press Apply.	

- 다음 단계는 측정 회로 모델을 정의하는 것입니다. 이 모델은 송신기 소스 임피던스, 케이블 및 스코프로 구성됩니다.
  - a. 주 메뉴에서 Tx를 눌러 <u>Tx 구성 메뉴(Tx Configuration Menu) (67페이지의 참조)</u>를 표시합 니다. 상단 행의 임피던스(Impedance) 드롭다운 목록에서 공칭(Nominal)을 선택하고 b1 및 b2 텍스트 상자에 50Ω을 입력합니다. 확인(OK)을 누릅니다.



*주석노트.* 임피던스 값은 송신기의 실제 임피던스를 모델링해야 합니다. 이 작업은 실제 S 매개 변수나 공칭 값을 사용하여 수행할 수 있습니다. 정확한 제외를 위해 이 값이 송신 기 임피던스와 일치하는 것이 중요합니다.

b. 주 메뉴에서 제외(De-embed)를 눌러 <u>제외 메뉴(De-embed Menu) (33페이지의 참조)</u>를 표 시합니다. **캐스케이드(Cascade)** 탭을 선택합니다.

≬ SDLA Visualize	er - De-embed		
Cascade Normalize Convert	Move Tp6 Tp7 Probe None SMA High Z	$\begin{array}{c} \begin{array}{c} \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\ \end{array} \\ \end{array} \\ \end{array} \\ \begin{array}{c} 1 \\ \end{array} \\$	Apply Piot Save Recail OK

 c. 스코프의 입력 임피던스를 모델링하려면 캐스케이드의 마지막 블록을 누릅니다. 이 블록의 레이블은 스코프(Scope)로 지정됩니다. 그러면 아래 그림과 같이 <u>부하 구성 메</u> <u>뉴(Load Configuration Menu) (52페이지의 참조)</u>가 표시됩니다. "모델(Model)"에서 공 칭(Nominal)을 선택합니다. 두 포트 모두에서 임피던스에 대해 50Ω을 입력합니다. 확인(OK)을 누릅니다.

-	SDLA Visualizer – Load Block Configuration		
	Select the load model and the applicable file(s) if re	equired	
	Model Nominal	Port 1 v 50 ohm Port 2 v 50	Label Load

d. 블록 B8을 누릅니다. 그러면 아래 그림과 같이 <u>블록 구성 메뉴(Block Configuration Menu) (46페이지의 참조)</u>가 표시됩니다. 파일(File) 탭의 "모델(Model"에서 2 포트 (2-Port)를 선택합니다. 상단의 찾아보기(Browse) 버튼을 누르고 드롭다운 메뉴에서 "twoPortActive.s2p"를 선택합니다. 하단의 찾아보기(Browse) 버튼에서도 같은 작업을 수 행합니다. 레이블(Label)에서 "B8"을 "케이블(Cable)"로 변경합니다. 도표(Plot)를 눌러 두 케이블의 S 매개 변수 도표를 확인합니다. 포트 지정 및 S 매개 변수 파일의 패시브를 확인하려면 확인(Check)을 누릅니다. 확인(OK)을 누릅니다.

*주석노트.* 케이블 모델이 4 포트 S 매개 변수 블록으로 표시되면 모델 유형으로 4 포트 (4-Port)를 선택하고 .s4p 파일을 로드할 수 있습니다.

SDLA Visualizer	- Block Configuration and the applicable files if required		
Thru File RLC T Line	Model 2-Port	twoPortActive.s2p Port1  Browse Port2  Fort2  twoPortActive.s2p	Label Cable Check Passivity Plot OK

- **3.** 다음 단계는 시뮬레이션 회로 모델을 정의하는 것입니다. 이 예제에서는 전송된 신호에 대해 이상적인 50Ω의 부하가 가해집니다.
  - a. 주 메뉴에서 Tx를 한 번 더 누릅니다. 그러면 Tx 구성 메뉴(Tx Configuration Menu)가 표 시됩니다(위의 1a단계 참조). 하단 행의 임피던스(Impedance) 드롭다운 목록에서 공칭 (Nominal)을 선택하고 c1 및 c2 텍스트 상자에 50Ω을 입력합니다. 확인(OK)을 누릅니다.

*주석노트.* 임피던스 값은 제외 경로의 값과 일치해야 합니다.

b. 주 메뉴에서 포함(Embed)을 누릅니다. 그러면 캐스케이드(Cascade) 탭이 표시된 포함 메뉴(Embed Menu)가 나타납니다. 캐스케이드의 마지막 블록을 누릅니다. 이 블록의 레 이블은 Rx 부하(Rx Load)로 지정됩니다.

NoveCascadeNormalizeConvertNormalizeConvert $I = 1$ <th>SDLA Visualizer - Embed</th> <th></th> <th></th>	SDLA Visualizer - Embed		
	Cascade Normalize Convert	$\begin{array}{c} c1 \\ 1 \\ 1 \\ c2 \\ 1 \\ c2 \\ 1 \\ c2 \\ 1 \\ c2 \\ c2$	Apply Plot Save Recall OK

c. 그러면 아래 그림과 같이 <u>부하 구성 메뉴(Load Configuration Menu) (52페이지의 참조)</u>가 표시됩니다. "모델(Model)"에서 공칭(Nominal)을 선택합니다. 두 포트 모두에서 임피 던스에 대해 50Ω을 입력합니다. 확인(OK)을 누릅니다.

SDLA Visualizer – Load Block Configuration			
Select the load model and the applicable file(s) if required			
Model Nominal	Port 1 v 50 ohm Port 2 v 50	Label Load	ОК

- d. 이 예제에서는 이상적인 부하 블록만 사용되므로 포함(Embed) 캐스케이드 다이어그램 의 다른 모든 블록은 통과(Thru)로 설정합니다. 확인(OK)을 누릅니다.
- 4. 측정 회로 모델 및 시뮬레이션 회로 모델을 정의했으면 원하는 시험 포인트를 활성화할 수 있습니다. 시험 포인트에 대한 자세한 내용은 <u>시험 포인트 이해 (13페이지의 참조)</u>를 참조하 십시오. 이 예제의 목표가 이상적인 50Ω 부하가 가해진 송신기의 출력에서 신호를 관찰하 는 것이므로 Tp2를 활성화하려고 합니다.

*주석노트.* Tp1이 제외 신호를 제공하는 것처럼 보이지만 Tp1에는 측정 회로 부하를 포함 한 Tx 출력의 신호가 표시됩니다. 측정 회로의 효과를 완전히 제거하려고 하므로 Tp2가 적 합한 시험 포인트입니다.

- a. 주 메뉴에서 Tp2를 누릅니다. 그러면 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) 메뉴가 표시됩니다.
- b. 연산에 Tp 매핑(Map Tp to Math)의 첫 번째 드롭다운 목록에서 Tp2: 기본(Tp2: Main) 을 선택합니다.
- c. Tp 켜기/끄기(Tp On/Off)에서 Math1 옆의 라디오 버튼을 선택합니다. Math1이 Tp2에 매 핑되므로 모델이 마지막으로 적용되면 Math1에서 필터가 자동으로 구성됩니다.
- d. 확인(OK)을 누릅니다.

Tp On/Off	Map Tp to Math	Label	Filters	Global BW Limit:	Delay	
Math1	Tp2: Main 💌	Tp2	Save	None	🔘 Keep Delay	
Math2	Tp1: Main 💌	Tp1	Save	Auto	Remove Delay	
Math3	Tp2: Main 💌	Tp2	Save	Custom	Adjust Delay	
Math4	Tp3: Main 💌	ТрЗ	Save			
C Ref3	Tp5					

5. 이제 주 메뉴에서 적용(Apply)을 누르면 DPOJET도 자동으로 실행되도록 시스템을 구성합 니다. 주 메뉴에서 구성(Config)을 누릅니다. 아래 그림과 같이, 표시되는 메뉴에서 적용 버 **튼을 누를 때 자동으로 분석 실행(Automatically run Analyze when pressing Apply)** 확인란을 선택합니다. 분석 버튼 구성(Configure Analyze Button)에서 **자동 구성(Auto Configure)**을 선 택합니다. **확인(OK)**을 누릅니다.

Configure Apply Button	
Automatically run Analyze when press	ing Apply
Configuro Analyzo Putton	
Configure Analyze Button	
Recalculate Use current filters and recalculate without	changing DPOJET setup
Clear and Recalculate Use current filters and clear data and reca	lculate, without changing DPOJET setup
<ul> <li>Auto Configure Use current filters and automatically setup</li> </ul>	DPOJET parameters
Waveform to use for Apply and Analyze	
New	Use Current
Acquire new wfms and apply filters	Apply filters to current wfms

- 6. 이제 주 메뉴에서 적용(Apply)을 눌러 모델을 처리합니다. 이 작업을 수행하면 Tp2에서 전달 함수가 계산됩니다. 이때 나타나는 파형이 오실로스코프의 연산 1(Math 1)에 표시 됩니다. DPOJET이 자동으로 실행되도록 구성되었으므로 Tp2에서 TIE를 측정하고 아이 다이어그램의 도표를 작성하도록 DPOJET이 설정됩니다.
- 7. SDLA Visualizer가 처리를 완료했으면 주 메뉴에서 **도표(Plot)**를 선택하여 p2에서 위상, 진폭, 임펄스 및 계단식 응답을 봅니다.
- 8. 주 메뉴의 오른쪽 상단 영역에서 대역폭 설정을 관찰합니다. 제외 작업으로 인해 노이즈가 증폭될 수 있으므로 결과를 바탕으로 대역폭 설정을 세부 조정해야 할 수 있습니다. 대역폭 세부 조정과 관련한 자세한 내용은 <u>시험 포인트 및 대역폭 관리자(Test Point and Bandwidth</u> <u>Manager) (22페이지의 참조)</u>를 참조하십시오.

일반적으로 케이블은 낮은 감쇠 특성을 포함하므로 자동 대역폭을 사용할 경우 대역폭이 너무 넓어질 수 있습니다. 이 경우 주 메뉴에서 시험 포인트 버튼을 눌러 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)로 이동합니다. **전역 대역폭 제한(Global** Bandwidth Limit)에서 **사용자 정의(Custom)**를 선택하고 원하는 응답을 설정합니다.

# 직렬 데이터 링크 채널 포함 관련 예제

이 예제에서는 DUT에서 획득된 신호에 대한 해당 효과를 시뮬레이트하기 위해 직렬 데이터 링 크 채널 모델을 만들고 포함하는 방법을 보여 줍니다. 이 경우 모델링할 채널은 꼬임쌍선 케이 블, 커넥터 및 인쇄된 회로 보드로 구성됩니다.

이 예제에서는 단일 입력(Single Input) 모드가 사용됩니다.



- 첫 번째 단계는 측정 회로 모델을 정의하는 것입니다. 파형이 획득되는 방법을 표현하는 데 있어 위의 <u>케이블 제외 관련 예제 (105페이지의 참조)</u>의 1단계와 2단계를 참고로 사용합니다.
- 2. 다음으로 시뮬레이션 회로 모델을 정의합니다.
  - a. 주 메뉴에서 Tx를 한 번 더 누릅니다. 그러면 Tx 구성 메뉴(Tx Configuration Menu)가 표시됩니다(아래 그림 참조). 하단 행의 임피던스(Impedance) 드롭다운 목록에서 공칭 (Nominal)을 선택하고 c1 및 c2 텍스트 상자에 50Ω을 입력합니다. 포함 경로의 Tx 소 스 임피던스는 제외 경로의 Tx 소스 임피던스와 같도록 설정해야 합니다. 확인(OK) 을 누릅니다.

*주석노트.* 임피던스 값은 시뮬레이트할 값과 일치해야 합니다. 이 값은 실제 송신기 임피던 스이거나 또 다른 임피던스 값이 될 수 있습니다.



b. 주 메뉴에서 포함(Embed)을 누릅니다. 그러면 포함 메뉴(Embed Menu)가 표시됩니다. 캐스케이드(Cascade) 탭을 선택합니다. B1 – B8을 사용하여 PCB 추적, 커넥터 및 꼬임쌍 선 케이블을 나타내도록 블록을 구성합니다.

L2 B5 3 4 B7 3 4 B7 B7 3 4 B7 B7 CK Load 2 CK
---

c. 캐스케이드의 마지막 블록을 누릅니다. 이 블록의 레이블은 Rx 부하(Rx Load)로 지정됩니다. 그러면 아래 그림과 같이 <u>부하 구성 메뉴(Load Configuration Menu) (52페이지의 참</u> <u>조)</u>가 표시됩니다. "모델(Model)"에서 **공칭(Nominal)**을 선택합니다. 두 포트 모두에서 임 피던스에 대해 50Ω을 입력합니다. 확인(OK)을 누릅니다.

SDLA Visualizer	- Load Block Configuration			
Select the load	d model and the applicable file(s) if require	ed		
	Model Nominal	ohm Port 1 💌 50 ohm	Label Load	
		50		ок

- d. 필요에 따라 주 메뉴에서 Rx를 눌러 Rx 블록을 구성합니다.
- 측정 회로 모델 및 시뮬레이션 회로 모델을 정의했으면 원하는 시험 포인트를 활성화할 수 있습니다. 시험 포인트에 대한 자세한 내용은 <u>시험 포인트 이해 (13페이지의 참조)</u>를 참조하십시오.
  - a. 주 메뉴에서 아무 시험 포인트를 누릅니다. 그러면 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager) 메뉴가 표시됩니다.
  - b. 필요에 따라 시험 포인트를 켜고 매핑하며 시험 포인트의 레이블을 지정합니다. 시뮬레 이션 경로의 시험 포인트는 Tp2, Tp3, Tp8, Tp9, Tp11 및 Tp12입니다. Rx 블록을 구성한 경우 시험 포인트는 Tp4, Tp5 및 Tp10입니다.

lap the desired to	est points to Math to see the processed	waveform				
Tp On/Off	Map Tp to Math	Label	Filters	Global BW Limit:	Delay	
Math1	Tp2: Main 🔻	Tp2	Save	None	C Keep Delay	
Math2	Tp3: Main 💌	ТрЗ	Save	Auto	Remove Delay	
Math3	Tp8: Embed 💌	Tp8	Save	Custom	Adjust Delay	
Math4	Tp11: Tx 🔻	Tp11	Save			
C Ref3	Tp5					
C Ref4	Tp4					

- c. 확인(OK)을 누릅니다.
- 4. 이제 주 메뉴에서 적용(Apply)을 누르면 DPOJET도 자동으로 실행되도록 시스템을 구 성합니다.
  - a. 주 메뉴에서 구성(Config)을 누릅니다.
  - b. 아래 그림과 같이, 표시되는 메뉴에서 적용 버튼을 누를 때 자동으로 분석 실행 (Automatically run Analyze when pressing Apply) 확인란을 선택합니다. 분석 버튼 구성 (Configure Analyze Button)에서 자동 구성(Auto Configure)을 선택합니다.

Configure Actions for the Apply and Analy	ze Buttons	
Configure Apply Button		
Automatically run Analyze when pr	essing Apply	
Configure Analyze Button		
Recalculate Use current filters and recalculate with	out changing DPOJET setup	
Clear and Recalculate Use current filters and clear data and	recalculate, without changing DPOJET set	tup
<ul> <li>Auto Configure</li> <li>Use current filters and automatically s</li> </ul>	etup DPOJET parameters	
Waveform to use for Apply and Analyz	e	
New Acquire new wfms and apply filters	Use Current Apply filters to current wfms	
		ок
(		

- c. 확인(OK)을 누릅니다.
- 5. 이제 주 메뉴에서 적용(Apply)을 눌러 모델을 처리합니다. 이 작업을 수행하면 구성된 시험 포인트에서 전달 함수가 계산됩니다. 이때 나타나는 파형이 오실로스코프에 표시됩니다. DPOJET이 자동으로 실행되도록 구성되었으므로 DPOJET이 설정되고 열립니다. DPOJET 도표 창에서 시험 포인트의 아이 다이어그램을 관찰합니다.
- 6. SDLA Visualizer가 처리를 완료했으면 주 메뉴에서 도표(Plot)를 선택하여 위상, 진폭, 임펄스 및 계단식 응답 그래프를 봅니다.

# 높은 임피던스 프로브 제외 관련 예제

이 예제에서는,

- 사용자는 프로브에서 시스템에 부하를 가하는 동안 높은 임피던스 프로브를 사용하여 송신 기 채널 및 수신기를 포함한 활성 시스템에서 시험 포인트를 보기를 원합니다.
- 또한 사용자는 프로브가 제외되고 프로브가 시스템에 부하를 가하지 않은 상태에서 시스템 에서 동일한 포인트도 보기를 원합니다.

이 예제에서는 단일 입력(Single Input) 모드가 사용됩니다.

먼저 회로 다이어그램에 높은 임피던스 프로브를 포함하도록 측정 회로(제외) 경로를 설 정합니다.

1. 주 메뉴에서 **단일 입력**(Single Input) 라디오 버튼을 선택합니다. 그런 다음 **제외**(De-embed) 를 누릅니다.



2. 제외 메뉴(De-embed Menu)가 표시됩니다. 높은 임피던스(High Z) 라디오 버튼을 선택합 니다. 그러면 회로 다이어그램에 프로브(Probe) 버튼 및 다이어그램에서 프로브 위치 를 이동할 수 있는 화살표가 표시됩니다.

🛃 SDLA Visualiz	zer - De-embed		
Cascade Normalize Convert	Move Tp6 Tp7 Probe None SMA High Z S	$\begin{array}{c} \begin{array}{c} 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 $	Apply Piot Save Recall OK

3. 프로브(Probe) 버튼을 누릅니다. 프로브 구성 메뉴(Probe Configuration Menu)가 표시됩니다.

SDLA Visualizer - Probe Configuration			
Define S-parameter files for the Probe and Scope			Help Paper About
Configure Probe/Scope •	Probe + Port 1 • ? P7380 • Load Port 2 •	Label Probe A Browse Ch1 •	Piot Probe Scope
	Filename	Filename	

- 4. 프로브(Probe) 패널에서 올바른 프로브 모델을 선택합니다. 부하(Load)를 눌러 프로브 찾아 보기 메뉴를 표시하고 3 포트 S 매개 변수 파일을 로드합니다.
- 5. 프로브 S 매개 변수의 도표를 작성하려면 오른쪽의 **도표**(Plot) 아래에서 **프로브**(Probe)를 누 릅니다. 확인(OK)을 누릅니다.
- 6. 제외 메뉴(De-embed Menu)에서 회로 다이어그램의 회로에 프로브가 표시되며 해당 회로의 시험 포인트는 회로에 부하를 가하는 프로브에 연결되어 있습니다. 시험 포인트로는 Tp1, Tp6 및 Tp7이 있습니다. 즉 SDLA의 모든 시험 포인트는 회로 다이어그램에 표시되는 항목 에 따라 파형을 생성합니다. 프로브가 회로에 표시되면 프로브에서 회로에 부하를 가합니 다. 프로브 부하가 *없는* 회로 및 시험 포인트를 보려면 주 메뉴에서 포함 블록(Embed Block) 을 누르고 동일한 회로를 다시 만듭니다(이 경우 프로브 없음).
- 7. 프로브 연결 포인트의 양쪽에 있는 블록에 대해 S 매개 변수 파일을 로드하거나 RLC 및/또 는 전송 회선 모델을 만들어 프로브가 연결된 시스템을 나타냅니다.
- 8. 주 메뉴에서 Tx를 누릅니다. Tx 구성 메뉴(Tx Configuration Menu)가 표시됩니다.

SDLA Visualizer - Tx Configuration				
Setup Thevenin Equivalent model for de-embed a	ind embed paths			
		50 b1 ohms 50 b2 NA 50 o1 ohms To12	Impedance Nominal V Impedance Nominal V	Plot
C Emphasis		50 c2		

9. 시스템이 연결된 DUT 송신기 소스 임피던스를 가장 잘 나타내도록 Tx 블록을 설정합니다. 확인(OK)을 누릅니다.

다음으로 측정 회로를 설정하는 데 사용된 같은 회로 블록과 매개 변수를 포함하고 프로브 는 포함하지 않은 시뮬레이션 회로를 설정합니다. 이래 다이어그램을 참조하여 다음 단계 를 수행합니다.

- 1. 주 메뉴에서 Tx를 누릅니다. Tx 구성 메뉴(Tx Configuration Menu)가 다시 한번 표시됩니다(위 참조).
- 2. 위와 같이 Tx 블록을 설정합니다. 확인(OK)을 누릅니다.

3. 주 메뉴에서 포함(Embed)을 누릅니다. 포함 메뉴(Embed Menu)가 표시됩니다.



4. 측정 회로 측에서와 동일하되 프로브를 포함하지 않도록 캐스케이드를 구성합니다(포함 메 뉴(Embed Menu)에 프로브 옵션이 표시되지 않음). 확인(OK)을 누릅니다.

이제 시뮬레이션 회로 측의 시험 포인트는 *프로브 부하가 없는* 시스템을 나타내며, 시험 포인트 로는 Tp2, Tp3, Tp8, Tp9, Tp11 및 Tp12가 있습니다. 측정 회로의 시험 포인트는 계속해서 회로 에 부하를 가하는 프로브에 연결되어 있습니다.

이제 주 메뉴로 돌아옵니다. 아무 시험 포인트를 눌러 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)를 엽니다. 원하는 시험 포인트를 켜고 연산 파형에 매핑합니다.

주 메뉴로 돌아옵니다. **적용**(Apply)을 누릅니다. 이 작업을 수행하면 활성화된 시험 포인트 에 대해 전달 함수가 계산됩니다. 이때 나타나는 파형이 파형 매핑 방식에 따라 연산 파형 으로 오실로스코프 계수선에 표시됩니다.

# 이중 입력 파형을 포함한 심각한 반향 제외 관련 예제

SDLA Visualizer를 사용하면 구성 요소에 심각한 획득 변화가 있는 경우에도 실시간 오실로스코 프에서 정확한 제외 결과를 얻을 수 있습니다.

이 예제의 목적은 다음을 보여 주는 것입니다.

- 38인치 케이블 쌍 끝의 일치하지 않는 종단에서 야기된 심각한 반향을 제거하도록 SDLA Visualizer를 설정하는 방법
- 측정 회로 부하가 포함된 발생기 기준면을 나타내는 데 있어 SDLA 시험 포인트를 사용 하는 방법. 이 경우 Tp1에는 발생기에 부하를 가하는 측정 시스템을 포함한 발생기의 출력이 표시됩니다.
- 시험 포인트에서 이상적인 부하를 포함한 발생기 기준면을 나타냄으로써 식별 가능한 반 향 없이 훨씬 깨끗한 파형을 생성하는 방법. 이 경우 Tp2에는 이상적인 50Ω으로 종단 된 발생기의 출력이 표시됩니다.

전압 증가 시 노이즈를 줄이기 위해 획득이 평균화되며 반복적인 계단식 함수 신호가 사용됩니다.

### 장비 설정

아래 이미지에서는 디퍼런셜 계단식 신호를 제공하기 위해 계단식 발생기에서 바룬이 사용됩니다. 2개의 5X 감쇠기가 녹색 케이블이 연결된 바룬의 2개의 출력에 연결됩니다. 이를 통해 제외 시 기준면에서 발생기의 반향을 최소화할 수 있습니다. 이 예제를 위해 심각한 반향을 제공하도 록, 녹색 케이블의 양 끝이 T 및 커플러 조합에 각각 연결됩니다.



아래에서 T 커플러의 출력이 오실로스코프의 CH1 및 CH2 입력에 연결됩니다.





SDLA Visualizer 모델링 블록에서 실시간 파형을 만드는 데 사용할 수 있는 일련의 S 매개 변수 를 제공하기 위해 VNA에서 각 T 커플러 조합 및 각 케이블에 대해 2 포트 S 매개 변수가 측 정되었습니다.

개방 회로를 포함한 T 커플러는 단일 2 포트 요소로 간주됩니다. 여기서 포트 1은 녹색 케이 블이 연결된 포트이고 포트 2는 오실로스코프가 연결된 포트입니다. 개방 회로 포트는 장치 특성의 일부에 지나지 않습니다. 이 예제에서는 오실로스코프와 발생기 기준면 임피던스 가 이상적인 50Ω으로 가정됩니다.

## SDLA Visualizer 설정

## 먼저 시험 포인트 구성

- 1. SDLA 주 메뉴에서 이중 입력(Dual Input) 모드를 선택합니다. Tp 버튼을 눌러 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)를 표시합니다.
- 2. Math1, Math2, Math3 및 Math4에 배치할 4개의 시험 포인트를 모두 선택합니다.
- 3. Tp1을 Math1 및 Math2에 매핑합니다. Tp1은 발생기에 부하를 가하는 스코프, 케이블 및 T를 포함한 발생기 출력입니다. 디퍼런셜 시험 포인트의 A 라인에 배치할 Math1을 선택합니다. 디퍼런셜 시험 포인트의 B 라인에 배치할 Math2를 선택합니다.
- 4. Tp2를 Math3 및 Math4에 매핑합니다. Tp2는 발생기에 이상적인 50Ω의 부하를 가하는 발생 기 출력입니다. 디퍼런셜 시험 포인트의 A 라인에 배치할 Math3를 선택합니다. 디퍼런 셜 시험 포인트의 B 라인에 배치할 Math4를 선택합니다.

4	SDLA Visualizer - Test Poi	nt and Bandwidth Config	uration						
	Tp1 - Map the desired te	st points to Math to see t	he processed waveform						
1	Tp On/Off	Map Tp to Math	Select Tp Mode	Label	Filters	Global BW Limit:	Delay		
l	Math1	Tp1: Main 💌	A 💌	Tp1A	Save	None	🔘 Keep Delay		
	Math2	Tp1: Main 🔻	B	Tp1B	Save	Auto	Remove Delay		
	Math3	Tp2: Main 💌	A 💌	Tp2A	Save	Custon	Adjust Delay		
	Math4	Tp2: Main 🔻	в	Tp2B	Save	Setup BW			
	Ref3	Tp5							
	Ref4	Tp4							ок
	L				? Export fil	ters for 32-bit scope		ΓL	

## 다음으로 대역폭 제한 구성

- 1. 시험 및 대역폭 관리자(Test Point and Bandwidth Manager)의 **전역 대역폭 제한(Global** Bandwidth Limit)에서 **사용자 정의(Custom)**를 선택합니다(위의 그림 참조).
- 2. 이때 나타나는 대역폭 제한 필터 디자인(Bandwidth Limit Filter Design) 메뉴(아래 그림 참 조)에서 BW GHz를 10으로 설정합니다.



- 3. 차단 대역 GHz(Stopband GHz) 감쇠를 12로 설정합니다.
- 4. 차단 대역 -dB(Stopband -dB)를 -80으로 설정합니다.
- 5. 적용(Apply)을 누릅니다. 그러면 시뮬레이션에 대한 대역폭 제한 필터가 저장됩니다.
- 6. 닫기(Close)를 눌러 시험 포인트 및 대역폭 관리자(Test Point and Bandwidth Manager)로 돌아 옵니다. 지연(Delay)에서 지연 유지(Keep Delay)를 선택합니다.

## 다음으로 제외 블록 구성

1. SDLA 주 메뉴에서 제외(De-embed)를 누릅니다. 그러면 아래 그림과 같이 제외 메뉴 (De-embed Menu)가 열립니다.

SDLA Visualizer - De-em	nbed	
Cascade Normalize Convert	Tp6 b1 $1$ $2$ $N_A$ $T_{P0}$	Apply Plot Save Recal OK

- 2. 프로브(Probe)에서 없음(None)을 선택합니다.
- 캐스케이드 다이어그램에서 첫 번째 캐스케이드 블록(B1)을 눌러 B1에 대한 블록 구성 메뉴 (Block Configuration Menu)를 엽니다(아래 그림 참조). 왼쪽에서 파일(File) 탭을 선택합니다.

📣 SDLA Visualizer - Blo	ock Configuration						
Select B1 model and th	Select B1 model and the applicable files if required						
Thru File RLC T Line	Model 2-Port 💌	TEKCable_PN174142700_20inch_DUT1_061212.s2p Port1  Browse Port2  TEKCable_PN174142700_20inch_DUT2_061212.s2p	Label cables Check Passivity	Plot OK			

- 4. 모델(Model)에서 2 포트(2-port)를 선택합니다.
- 5. 상단의 찾아보기(Browse) 버튼을 눌러 케이블 중 하나에 대해 2 포트 S 매개 변수 파일 을 로드합니다.
- 6. 하단의 찾아보기(Browse) 버튼을 눌러 케이블 다른 한쪽에 대해서도 2 포트 S 매개 변수 파일을 로드합니다.
- 7. "케이블"을 나타내도록 블록 레이블을 편집합니다.

## 다음으로 케이블에 대한 S 매개 변수 도표 보기

1. **도표**(Plot) 버튼을 눌러 두 개의 창으로 나타나는 케이블 S 매개 변수 도표를 표시합니다. 하 나의 케이블이 아래에 표시되어 있습니다.



2. S 매개 변수 도표 메뉴에서 도표 TD(Plot TD) 버튼을 눌러 또 다른 창을 엽니다(아래 그림 참 조). 이 창에는 각 S 매개 변수에 대한 시간 도메인 도표가 포함됩니다.



3. 기본 S 매개 변수 도표 창으로 돌아옵니다(아래 그림 참조). 오버레이(Overlay) - 표시(Show) 라디오 버튼을 선택합니다. 오버레이 도표에 대해 모든 S 매개 변수를 선택할 수 있는 일련 의 확인란이 표시됩니다.



4. 오버레이(Overlay) 패널 하단에서 도표(Plot)를 선택합니다. 그러면 아래 그림과 같이 오버레 이된 도표를 포함하는 또 다른 창이 표시되며, 이 창에는 다양한 S 매개 변수에 대한 진폭, 위상, 임펄스 및 계단식 응답이 표시됩니다.



5. 스미스 차트를 보려면 기본 S 매개 변수 도표 창으로 다시 돌아와 오른쪽에 있는 도표 Z(Plot Z)를 누릅니다. 아래 그림과 같이 각 반향 계수를 표시하는 스미스 차트가 포함된 또 다른 창이 열리고 이 창에서 녹색 케이블 중 하나에 대한 임피던스를 볼 수 있습니다.



6. 각 포트의 임피던스 진폭 차트를 보려면 기본 S 매개 변수 도표 창으로 돌아와 오른쪽에 있는 도표 Z(f)(Plot Z(f)) 버튼을 누릅니다. 그러면 아래 그림과 같이 또 다른 창이 열립니다.



## 다음으로 T 및 커플러 회로에 대한 블록 모델 설정

1. 제외 메뉴(De-embed Menu)로 돌아와 아래 그림과 같이 T 및 커플러 회로를 나타내도록 캐스 케이드 다이어그램에서 두 번째 블록인 B2를 설정합니다.

SDLA Visualizer - Block Configur	ation			×			
Select B2 model and the applicable	Select B2 model and the applicable files if required						
Thru File RLC T Line	Model •	p12_JP_wTermination_100512.s2p Port1  Browse Port2  Port1  Port1  Port1  Port2  Port2	Label Tcouplers Check Passivity Plot				

- 2. 왼쪽에서 파일(File) 탭을 선택합니다.
- 3. 모델(Model)에서 2 포트(2-port)를 선택합니다.

- 4. 상단의 찾아보기(Browse) 버튼을 눌러 결합된 T 및 커플러 구성 요소 중 하나에 대해 2 포트 S 매개 변수 파일을 로드합니다.
- 5. 하단의 찾아보기(Browse) 버튼을 눌러 T 및 커플러의 나머지 조합에 대해서도 2 포트 S 매개 변수 파일을 로드합니다.
- 6. "T 커플러"를 나타내도록 블록 레이블을 편집합니다.

#### 다음으로 T 및 커플러 조합에 대한 도표 보기

 도표(Plot) 버튼을 누릅니다. 기본 S 매개 변수 도표 창이 표시됩니다(아래 그림 참조). T 커플러의 S21에 -30 - -40dB의 깊은 널이 몇 개 포함되어 있음을 확인할 수 있습니다. 이 러한 깊은 널을 제외하려면 전달 함수에 상당한 획득이 있어야 합니다. 획득으로 인해 해 당 주파수의 노이즈가 증가하게 됩니다. 이 예제에서는 과도한 노이즈를 제거하기 위해 오실로스코프를 평균 모드로 설정합니다.



 T 및 커플러 조합에 대한 시간 도메인 시간 계단식 응답에는 아래 그림과 같이 오실로스코프 에서 획득된 파형에서 관찰되는 반향 특성 응답이 표시됩니다.



3. T 및 커플러 조합의 오버레이(Overlay) 도표가 아래 그림에 표시되어 있습니다. S21의 계단 식 응답은 하단 오른쪽 모서리에 표시되어 있습니다. 이러한 일반 응답 모양은 획득된 파형 의 계단식 응답 에지에서 확인할 수 있습니다. 임피던스의 이 불연속성이 오실로스코프 의 입력 포트에 매우 가깝기 때문입니다.



4. 아래 스미스 차트에는 반향 계수 s11, s22와 T 커플러에 대한 결과 임피던스가 표시됩니다. 이 범위가 차트의 대부분에 걸쳐져 있습니다. 따라서 스코프의 해상도가 8비트이고 스코 프 내 노이즈가 있는 경우 제외 작업을 하는 데 어려움이 따를 수 있습니다. 이 문제를 해 결하는 데 있어 평균화가 도움이 됩니다.



5. 아래 이미지에서는 T 및 커플러 조합에 대해 임피던스 진폭과 주파수 도표가 비교되어 있습니다.



### 다음으로 모델 적용

SDLA 주 메뉴로 이동한 후 **적용(Apply)**을 누릅니다. 그러면 SDLA가 시스템의 S 매개 변수 모델을 바탕으로 전달 함수를 생성합니다. 이때 SDLA는 시스템 전체에서 모든 S 매개 변수 를 고려합니다. 즉 교차 커플링, 반향 및 전송 조건은 전달 함수의 일부분이 됩니다. 이러한 전달 함수는 SDLA에서 정의된 시험 포인트 파형을 얻기 위해 오실로스코프의 획득된 파형 에 적용되는 필터를 나타냅니다.



#### 다음으로 오실로스코프 디스플레이에서 현재 파형 보기

각 시험 포인트 전달 함수의 필터가 계산되면 이러한 필터는 자동으로 오실로스코프 연산 메뉴 에 로드되며 현재 파형이 스코프 디스플레이에 표시됩니다.

 아래 이미지에는 Tp1 파형이 표시됩니다. 이 파형은 계단식 발생기에 계속 부하를 가하는 케이블과 T 커플러 조합을 포함한 Tx 모델의 출력입니다. 스코프에서 획득된 파형은 노랑색 과 녹청색으로 나타납니다. 해당 포인트에 계속해서 부하를 가하는 케이블을 포함한, 기준 면에 대해 제외된 파형은 보라색과 주황색으로 나타납니다.

그 결과 나타나는 반향과 시간 지연이 제외된 파형에 제대로 표시됩니다. 이러한 반향과 시 간 지연은 T 커플러의 출력에 있는 오실로스코프에서 직접 획득된 A 신호와 B 신호입니다.

커플러의 개방 회로로 인한 반향은 단계가 오실로스코프에 진입한 상승 에지와 하강 에지의 획득된 파형에서 확인할 수 있습니다(노랑색 및 녹청색). 제외된 파형(보라색 및 주황색)의 상승 에지 및 하강 에지에서 반향이 제거되어 있으며 펄스 모양은 케이블에 대한 기준면에 서 예상한 모양과 같습니다. 케이블 전체에서 약 4.1ns의 지연이 있습니다. 8.2ns(8.2ns의 왕복 시간)에서 반향이 녹색 케이블에 대한 기준면 입력으로 돌아옵니다. 또한 펄스(보 라색 및 주황색)가 제로로 돌아오면 스코프에 대한 입력 측에 비치는 또 다른 왕복 반 향이 나중에 기준면 8.2ns로 돌아옵니다.



2. 아래 이미지는 Tp2를 보여 줍니다. Tp2는 SDLA에서 Tx 모델에 부하를 가하는 시스템의 포 함 측에서의 Tx 모델 출력입니다. 이 예제에서 Tp2는 측정된 케이블과 구성 요소가 제거되 고 계단식 발생기 기준면이 이상적인 50Ω에서 종단된 파형을 제공합니다. 모든 블록은 기본 값인 통과(Thru) 모델로 설정되었으며 부하는 기본값인 50Ω입니다.

아래 Tx 기준면에 표시된 제외 파형에는 심각한 반향이 없으며, 파형이 계단식 발생기의 예상 모양입니다. Tp2의 시뮬레이트된 회로에서 반향을 파형으로 변환할 때 획득된 파형 의 심각한 반향이 제거되었습니다. 스코프 Ch1 및 Ch2에서 획득된 파형은 노랑색과 녹청 색으로 표시됩니다. 이러한 파형은 케이블 및 T/커플러 조합을 통해 획득된 파형입니 다. 측정 회로가 이상적인 50Ω으로 대체된 제외 파형은 녹색과 빨강색으로 표시됩니다. SDLA Visualizer에서는 최대 48개의 시험 포인트 파형을 볼 수 있으며, 최대 4개의 시험 포 인트 파형을 동시에 표시할 수 있습니다.



## 마지막으로 시험 포인트 필터의 도표 보기

SDLA 주 메뉴에서 **적용(Apply)** 버튼을 누르고 전달 함수 필터를 계산했으면 그 결과에 따 른 시험 포인트 필터의 도표를 볼 수 있습니다. 아래 표시된 대로 주 메뉴에서 **도표(Plot)** 버 튼을 누릅니다.

진폭 대 주파수 도표에는 T 커플러 S21에 상당한 하락이 표시된 주파수에서 높은 획득이 표 시되어 있습니다. 이는 심각한 반향을 야기하는, T 커플러의 효과를 제외하는 데 있어 필요 합니다. 이로써 왼쪽 하단의 임펄스 응답이 장시간 동안 링잉됩니다. 또한 오른쪽 하단의 계 단식 응답에도 장시간에 걸쳐 링잉이 표시됩니다. 이로 인해 샘플링 속도가 높을 때 필터 계 수의 숫자가 길어집니다.



## 단일 입력 파형을 포함한 DDR 반향 제거 관련 예제

이 예제에서는 SDLA Visualizer를 통해 간소화된 블록 모델 집합을 사용하여 저속 DDR 상황 에서 반향을 제거하는 방법을 보여 줍니다.

이 상황에서는 프로브 포인트와 Rx 부하 레지스터 간 T 회선 모델을 모델링할 수 있는 지연 회 선, S 매개 변수 블록을 사용하여 모델링되는 패키지 및 비이상적인 부하 레지스터 등 여러 요소 가 있습니다. 프로브 포인트가 부하 레지스터 가까이에 있지 않고 부하 레지스터가 비이상적인 경우 프로브 포인트에서 획득된 파형에서 심각한 반향이 관찰될 수 있습니다.



심각한 반향으로 인해 실제 프로브 포인트의 파형이 지터 측정에 적합하지 않더라도 부하 레 지스터의 파형에는 정상 펄스 모양이 표시됩니다. 이 예제에서는 부하 레지스터의 파형에서 반향을 제외하도록 SDLA를 설정하는 방법을 보여 줍니다.

이 예제에는 제외 캐스케이드 다어어그램의 3개의 블록을 사용하여 지연 회선, 패키지 및 부하 레지스터를 모델링합니다.

- 지연 회선은 블록 B2의 T 회선 모델을 사용하여 모델링됩니다.
- 패키지는 블록 B3의 4 포트 S 매개 변수 파일을 사용하여 모델링됩니다.
- 비이상적인 부하 레지스터는 부하 블록(캐스케이드의 마지막 블록)의 공칭 임피던스로 모델링됩니다.

## 먼저, 설정

1. 주 메뉴에서 단일 입력(Single Input) 라디오 버튼을 선택합니다.

제외 블록(De-embed block)에서 높은 임피던스(HiZ) 프로브 옵션을 선택합니다. 이상적인 높은 임피던스 프로브가 가정됩니다.
🚺 SDLA Visualizer	r - De-embed		
Cascade Normalize Convert	Move Tp6 Tp7 Probe None SMA @ High Z >	$\begin{array}{c} \textbf{Probe} \\ \textbf{b1} \\ \textbf{1} \\ \textbf{B1} \\ \textbf{D2} \\ \textbf{0} \\ \textbf{1} \\ \textbf{B1} \\ \textbf{0} \\ \textbf{Tree} \\ \textbf{0} $	Apply Plot Save Recall OK

## 다음으로 T 회선 모델링

 수평 커서 측정 도구를 사용하여 전송 회선 지연을 예측하여 왕복 반향에 대한 지연을 가져 옵니다. 그런 다음 2로 나눕니다.

Td = 660 ps/2

= 330ps



 330ps 지연을 포함한 손실이 없는 전송 회선 모델을 사용하여 블록을 설정합니다. 제외 메뉴 (De-embed)에서 블록 B2를 선택하고 T 회선(T-line) 탭을 선택합니다. 지연 ns(Delay ns) 필 드에 0.33을 입력합니다. 확인(OK)을 누릅니다.

🛃 SDLA Visualizer - Block Configurati	on		8
T_line Configuration			
Thru File RLC T Line	Z0 ohms 50 Delay ns 0.33 Freq Space MHz 10.0	1     Transmission Line     2     Time       3     Transmission Line     4     0K	

## 다음으로 패키지 모델링

1. 패키지는 4 포트 싱글 엔드 S 매개 변수 파일을 사용하여 모델링됩니다. 제외 캐스케이드 다 이어그램에서 B3를 누르고 찾아보기(Browse)를 눌러 적합한 파일을 선택합니다. 포트 지 정은 기본 포트 지정과 다릅니다([1 2 3 4] 대신 [1 3 2 4]).

SDLA Visalizer - Block Configuration 📃 🗉 💌						
Select Package model and the applicable files if required						
Thru	Model 4-Port Single-ended	pkg:s4p	Label Package			
File RLC T Line		Port1  Port3  Po	Check Passivity Port assignments Plot			
		Port2 V	СК			

 포트 지정이 정확한지 확인하려면 파일(File) 탭에 있는 확인(Check) 버튼을 누르면 됩니 다. S 매개 변수 도표를 확인할 수도 있습니다. 도표에서 삽입 손실 조건을 식별하여 포 트를 제대로 지정할 수 있습니다. 확인(OK)을 누릅니다.

## 다음으로, 부하 블록 구성

- 1. 먼저 부하 저항의 값을 예측하여 부하 블록(Load Block)에 해당 값을 입력합니다. 수직 커서 측정을 사용하여 입사 전압 중 반사된 비율을 가져옵니다.
- 2. 다음으로 저항을 계산합니다.

 $T(\Gamma) = (V2-V1)/V1$ 

- = (1.25 0.75)/0.75
- R = Zo(1+T)/(1-T)

 $= 200\Omega$ 



**3.** 200Ω의 저항을 사용하여 부하 블록을 설정합니다. 제외 블록(De-embed Block)에서 부하 블 록(Load Block)(마지막 블록)을 누릅니다. 그러면 아래 그림과 같이 부하 구성 메뉴(Load Configuration Menu)가 표시됩니다. 부하 구성 메뉴(Load Configuration Menu)의 포트 1(Port 1) 에 이 값을 입력합니다. 확인(OK)을 누릅니다.

*	SDLA Visualizer – Load Block Configuration						
	Select the load model and the applicable file(s) if required						
	Model Nominal 💌	ohm Port 1 v 50 ohm Port 2 v 50	Label Load				

제외(De-embed) 메뉴에서 블록을 모두 설정했으면 주 메뉴로 돌아와 **적용(Apply**)을 누릅니다. 아래 그림과 같이 SDLA에서 **Tp**7에 대한 필터를 만들고 스코프에서 제외 파형을 켭니다.

- 흰색은 반향이 있는 원래 획득된 신호를 나타냅니다.
- 보라색은 반향이 제거되었음을 보여 주는 제외 결과를 나타내며, 이는 Rx 부하 레지스터에 서 Rx 블록에 "표시되는" 파형입니다. 제외 파형에는 정상 펄스 모양이 표시되며, 이 파형에 서 지터 등과 같은 측정을 수행할 수 있습니다.



# GPIB 원격 제어 사용

GPIB 명령을 사용하여 SDLA Visualizer를 원격으로 제어하고 애플리케이션 주 메뉴에서 SDLA GPIB 활동을 모니터링할 수 있습니다. 여기에 나열된 GPIB 명령은 DPO70000 시리즈 오실로스코프 GPIB 명령과는 별개이며 이 명령과 다른 방법으로 처리됩니다. TekScope 명령 <u>APPLICATION:ACTIVATE SDLA (144페이지의 참조)</u>는 SDLA Visualizer 애플리케이션을 시작 하는 데 사용됩니다. <u>사용 가능한 일련의 SDLA Visualizer 명령 (144페이지의 참조)</u>을 보려면 여기를 누르십시오.

분석 결과는 GPIB 명령 집합을 사용하거나 오실로스코프 전면 패널을 통해 DPOJET 애플리 케이션을 질의하여 사용할 수 있습니다. DPOJET 애플리케이션용 GPIB 명령 인터페이스를 사용하여 측정 결과를 검색합니다. DPOJET GPIB 제어 정보는 DPOJET 온라인 도움말 또는 파생된 PDF 문서를 참조하십시오.

#### GPIB 제어 메뉴

SDLA Visualizer 주 메뉴의 오른쪽 상단 모서리에 있는 GPIB를 선택하여 GPIB 함수를 활성 화합니다. 보기(View)를 누르면 SDLA Visualizer를 들어오고 나가는 명령 트래픽을 모니터링 할 수 있습니다. 다음 그림에서는 GPIB가 활성화되어 있고 SDLA Visualizer 명령 트래픽을 표 시하기 위해 보기(View)가 선택되어 있습니다. 다른 GPIB 명령 트래픽은 표시되지 않습니 다. TekVisa OpenChoice Call Monitor 등과 같은 애플리케이션을 사용하여 모든 GPIB 트래 픽을 확인할 수 있습니다.



GPIB 상태에는 다음 값이 포함됩니다.

- 전송됨(Sent) 마지막 명령 실행 후 전송된 상태를 표시합니다. OK 또는 ERROR로 표시될 수 있습니다.
- 수신됨(Received) SDLA Visualizer 핸드셰이킹 변수에서 읽은 마지막 값을 표시합니다. 사용 가능한 명령이 없음을 의미하는 OK가 표시되거나 수신된 명령이 지금 처리 중임 이 표시됩니다.
- 마지막(Last) 실행된 마지막 지침을 표시합니다.

- Cmds(명령) GPIB 함수를 활성화한 후 수신한 명령 횟수를 포함합니다.
- 유휴(Idle) 마지막 명령 완료 후 SDLA Visualizer 애플리케이션에 의한 핸드셰이킹 변수의 폴 횟수를 포함합니다. GPIB 통신은 기본적으로 활성화되어 있습니다.

SDLA Visualizer 애플리케이션의 GPIB 인터페이스는 추가 계산 리소스를 사용합니다.

#### 핸드셰이킹 프로토콜

SDLA Visualizer 애플리케이션은 자체 프로토콜 핸드셰이킹을 통해 GPIB 통신을 처리합니다.

SDLA Visualizer GPIB와 컨트롤러 통신에 필요한 요구 사항은 다음과 같습니다.

- 1. SDLA Visualizer 애플리케이션이 시작되면 SDLA Visualizer 핸드셰이크 변수에 "OK" 상태가 작성됩니다. 이는 컨트롤러 애플리케이션이 이제 "sdla' 변수에 유효한 SDLA Visualizer 명령 을 쓸 수 있다는 것을 알려 줍니다.
- 2. GPIB 컨트롤러는 OK 상태를 탐지할 때까지 핸드셰이크 변수(variable:value? "sdla")를 폴 링합니다.
- **3.** GPIB 컨트롤러는 SDLA Visualizer 핸드셰이크 변수에 명령 문자열을 씁니다. 예를 들어 명령 'variable:value "sdla", "p:apply"'를 전송하면 문자열 "p:apply" into the variable "sdla"를 씁니다.
- 4. SDLA Visualizer GPIB 함수는 핸드셰이크 변수를 폴링하고 명령 문자열을 읽으며 이를 명령 으로 해석합니다. 명령이 잘못된 경우 변수에 ERROR 핸드셰이크 값을 씁니다.
- 5. 올바른 명령이 구문 분석되고 실행됩니다. 실행이 성공적인 경우에는 핸드셰이크 변수에 OK 를 씁니다. GPIB 컨트롤러가 OK 상태를 읽을 때 새로운 명령 문자열을 전송할 수 있습니다.

# GPIB 명령

이 섹션에는 SDLA Visualizer 애플리케이션의 원격 제어에 사용할 수 있는 명령이 나열됩니다.

주석노트. "sdla"는 소문자여야 합니다.

## APPLICATION: ACTIVATE "Serial Data Link Analysis"

이 명령은 오실로스코프가 SDLA Visualizer 애플리케이션을 시작하도록 지시합니다. 이는 설정 전용 매개 변수입니다(참고: SDLA Visualizer 명령이 아닌 TekScope 명령임).

*주석노트*. 이 명령에서는 아래의 정확한 구문이 사용되어야 합니다.

## 구문

APPLICATION: ACTIVATE "Serial Data Link Analysis"

## 인수

"Serial Data Link Analysis"는 구문에 정의된 것과 같아야 하며, 큰따옴표("")로 묶여 있어 야 합니다.

## 반환

NONE

## VARIABLE:VALUE? "sdla"

SDLA Visualizer 핸드셰이크 변수 값을 읽습니다. 반환된 상태가 "OK"이어야 다른 명령을 전송할 수 있습니다.

## 구문

VARIABLE:VALUE? "sdla"

인수

없음

## 반환

ок: SDLA Visualizer 애플리케이션이 실행 중이고 명령 준비가 되었음을 의미합니다.

ERROR: SDLA Visualizer 애플리케이션이 이전 명령을 구문 분석할 수 없거나 실행할 수 없음 을 의미합니다.

# VARIABLE:VALUE "sdla", "p:analyze"

DPOJET 애플리케이션을 시작하고 구성하여 적용(Apply) 작업의 결과인 SDLA Visualizer 애플리 케이션 파형에 대한 아이 다이어그램을 표시합니다.

# 구문

VARIABLE: VALUE "sdla", "p:analyze"

# 인수

"p:analyze"는 DPOJET 애플리케이션을 시작하여 SDLA Visualizer 애플리케이션 파형을 표시합니다.

# VARIABLE:VALUE "sdla", "p:apply"

활성화된 필터 블록 및 시험 포인트를 계산하고 활성화된 경우 평준화를 수행합니다. 결과는 전 면 패널의 적용(Apply) 버튼을 선택하는 것과 동일합니다. 적용(Apply) 계산은 입력 데이터 및 샘플링 속도에 따라 60초 이상 소요될 수 있습니다. 폴링 타임-아웃이 충분한지 확인하십시오.

## 구문

VARIABLE:VALUE "sdla", "p:apply"

## 인수

"p:app1y"는 활성화된 필터와 평준화 계산을 시작합니다.

## VARIABLE:VALUE "sdla", "p:bitrate:<값>"

소스 파형에 대한 비트 속도를 설정합니다. 소스 파형의 기본 비트 속도를 결정하고 해당 값 을 사용합니다.

## 구문

VARIABLE:VALUE "sdla", "p:bitrate:<값>"

## 인수

"p:bitrate:<값>"은 입력 소스 파형의 비트 속도를 지정합니다. <값>은 정수 즉, 엔지니어링 표기(6.25e6) 또는 정해진 숫자(6250000)여야 합니다.

## 예제

variable:value "sdla", "p:bitrate:6e9"는 소스 비트 속도를 6Gb/s로 설정합니다.

# VARIABLE:VALUE "sdla", "p:exit"

SDLA Visualizer 애플리케이션을 종료합니다. 애플리케이션의 현재 상태는 저장되지 않습니다.

## 구문

VARIABLE: VALUE "sdla", "p:exit"

## 인수

"p:exit"는 강제로 애플리케이션을 종료합니다.

# VARIABLE:VALUE "sdla", "p:recall:<경로 및 파일 이름>"

"경로 및 파일 이름"에서 설정 파일을 로드합니다. 설정 파일은 포함된 표준(Standards) 설정 파 일 또는 SDLA Visualizer 애플리케이션 인터페이스를 통해 만든 설정 파일 중 하나일 수 있습니 다. 설정 파일에는 Rx/Tx, 활성화된 필터 블록 및 시험 포인트, 사용자 정의 설정에서 지정한 사 용자 정의 FIR 필터의 구성이 포함됩니다.

#### 구문

VARIABLE: VALUE "sdla", "p:recall:<경로 및 파일 이름>"

#### 인수

"p:recall:<경로 및 파일 이름>", 여기서 <경로 및 파일 이름>은 매핑된 드라이브의 경로와 .sdl 접미사가 있는 설정 파일을 지정합니다. 경로 및 파일 이름에는 공백 문자가 포함될 수 없지 만, 대문자 및 소문자는 포함될 수 있습니다.

#### 예제

variable:value "sdla", "p:recall:C:\TekApplications\MyDirectory\mysetup.sdl"은 mysetup.sdl이라는 SDLA Visualizer 애플리케이션 설정 파일을 호출합니다.

#### VARIABLE:VALUE "sdla", "p:source:<소스>"

SDLA Visualizer 애플리케이션에 대한 입력 소스 파형이 작동되도록 설정합니다.

## 구문

VARIABLE:VALUE "sdla", "p:source:<소스>"

#### 인수

"p:source<소스>"는 ch1 | ch2 | ch3 |ch4 | math1 |math2| ref1 | ref2 중 하나로 첫 번째 입력 소스 파형을 지정합니다.

#### 예제

```
variable:value "sdla", "p:source:ch1"은 소스 파형이 오실로스코프 CH1 입력이 되도
록 설정합니다.
```

## VARIABLE:VALUE "sdla", "p:source2:<source2>"

이중 입력(Dual Input) 모드 사용 시 SDLA Visualizer 애플리케이션에서 처리하는 두 번째 소스 파형을 지정합니다.

# 구문

VARIABLE:VALUE "sdla", "p:source2:<source2>"

# 인수

"p:source2<source2>"는 ch1 | ch2 | ch3 |ch4 | math1|math2 | ref1 | ref2 중 하나로 두 번째 입력 소스 파형을 지정합니다.

# VARIABLE:VALUE "sdla", "p:sourcetype"

단일 입력(Single Input) 모드(하나의 디퍼런셜 신호 소스)를 사용할지 이중 입력(Dual Input) 모드(두 개의 소스가 사용됨, 일반적으로 입력마다 디퍼런셜 신호 다리가 있음)를 사용할 지 지정합니다.

# 구문

VARIABLE:VALUE "sdla" "p:sourcetype" <1|2>

## 인수

1은 소스 유형을 단일 입력(Single Input) 모드로 설정합니다.

2는 소스 유형을 이중 입력(Dual Input) 모드로 설정합니다.

# 색인

# ENGLISH TERMS

AMI 모드, 92 분석(Analyze) 버튼, 21 동작 구성, 93 적용(Apply) 버튼, 21 동작 구성, 93 적용(Apply) 및 분석(Analyze) 버튼에 대한 동작 구성, 93 블록 구성 메뉴(Block Configuration Menu), 46 파일(File) 탭 FIR 필터 모델, 46 높은 임피던스 프로브 모델, 46 전달 함수 모델, 46 4 포트 디퍼런셜 모 델, 46 2 포트 모델, 46 4 포트 싱글 엔드 모 델, 46 RLC 네트워크 모델, 50 RLC 탭. 50 통과(Thru) 탭, 46 T 회선(T line) 탭, 51 파일에서 읽은 데이터로 표 시되는 모델, 46 캐스케이드(Cascade) 탭 *를 참조하십시오* 제외/포함 메뉴(De-embed/Embed Menu) 구성(Config) 버튼, 21 구성(Config) 탭 *를 참조하 십시오* Rx 구성 메뉴(Rx Configuration Menu) 변환(Convert) 탭 *를 참조 하십시오* 제외/포함 메 뉴(De-embed/Embed Menu) CTLE CTLE를 사용하여 신호 복 구 향상, 79 FIR 필터 로드, 81 PCIE3 옵션 사용 , 82 개요, 75

매개 변수, 80 2차, 79 DDR 반향 제거, 135 DDR 반향 제거, 135 제외/포함 메뉴 (De-embed/Embed Menu), 33 블록 구성 메뉴(Block Configuration Menu), 46 캐스케이드(Cascade) 탭, 34 변환(Convert) 탭, 35 제외 메뉴(De-embed Menu)와 포함 메뉴 (Embed Menu) 간 차이 점, 34 부하 구성 메뉴(Load Configuration Menu), 52 정규화(Normalize) 탭, 35 다양한 레퍼런스 임피던스 로 S 매개 변수를 다시 정규화, 37 컨트롤 버튼, 36 DPOJET DPOJET에서의 SDLA 작동 방식 구성, 93 DPOJET 및 SDLA Visualizer 함께 사 용, 17 도표, 54 이중(Dual Input) 및 단일 입력 (Single Input) 모드, 12 시험 포인트 모드, 24 시험 포인트 저장, 27 연산 수식 예제. 15 전체 4 포트 모델링, 15 주 메뉴 다이어그램 차이 점, 19 포함 메뉴(Embed Menu) 제외 메뉴(De-embed Menu)와 포함 메뉴

(Embed Menu) 간 차이 점, 34 FFE/DFE FFE/DFE 평준화를 위해 클 럭 복구 사용, 83 FFE/DFE 조정 , 86 개요, 75 훈련 시퀀스 함수 및 클럭 복구, 84 FIR 필터 사용자 정의 필터를 로드하 여 CTLE 매개 변수 설 정, 81 Tx 엠퍼시스 메뉴(Tx Emphasis Menu)를 통 해 파일에서 읽기, 69 블록 구성, 48 저장, 3 GPIB 핸드셰이킹 프로토 콜, 144 GPIB 제어 메뉴, 143 GPIB 활성화, 143 GPIB 명령, 143 APPLICATION: ACTIVATE "Serial Data Link Analysis", 144 SOURCETYPE, 148 VARIABLE: VALUE? "sdla", 145 VARIABLE: VALUE "sdla", "p:analyze", 145 VARIABLE: VALUE "sdla", "p:apply", 146 VARIABLE: VALUE "sdla", "p:bitrate:<값>", 146 VARIABLE: VALUE "sdla", "p:exit", 146 VARIABLE: VALUE "sdla", "p:recall:<경로/파일 이름>", 147 VARIABLE: VALUE "sdla", "p:source:<소스

VARIABLE: VALUE "sdla", "p:source2:<source2> ". 147 GPIB 보기(View) 선택기, 143 높은 임피던스(Hiah Z) 프로브 프로브 구성, 39 IBIS-AMI. 92 부하 구성 메뉴(Load Configuration Menu), 52 제외 캐스케이드 부하 블 록, 52 포함 캐스케이드 부하 블 록, 52 정규화(Normalize) 탭 *를 참 조하십시오* 제외/포함 메뉴(De-embed/Embed Menu) 참조 다양한 레퍼런스 임피던스 로 S 매개 변수를 다시 정규화. 37 Output filters 위치, 3 저장, 3 PCIE3 CTLE에서 PCIE3 옵션 사 용, 82 FFE/DFE에서 PCIE3 옵션 사용, 87 RLC *를 참조하십시오* 블 록 구성 메뉴(Block Configuration Menu), RLC 탭 Rx 블록 AMI 모드, 92 CTLE를 사용하여 신호 복 구 향상, 79 2차 CTLE, 79 CTLE에서 PCIE3 옵션 사 용, 82 FFE/DFE 평준화를 위해 클 럭 복구 사용, 83 FFE/DFE 조정, 86 FFE/DFE에서 PCIE3 옵션 사용. 87 Rx 이퀄라이저 실행, 91 Rx 구성 메뉴(Rx Configuration Menu), 77

탭(Taps) 탭 사용, 89 개요, 75 사용하여 아이 열기, 10 클럭 복구 관련 문제 해 결, 83 RX 이퀄라이저 블록 *를 참조 하십시오* Rx 블록 Rx 구성 메뉴(Rx Configuration Menu), 77 AMI 모드, 78 구성(Config) 탭 CTLE 패널, 79 CTLE에서 PCIE3 옵션 사용, 82 FFE/DFE 평준화를 위 해 클럭 복구 사 용, 83 FFE/DFE 조정, 86 FFE/DFE에서 PCIE3 옵션 사용, 87 탭(Taps) 탭, 89 통과(Thru) 모드, 78 TrainSeq 탭, 84 사용자(User) 모드, 77 S 매개 변수 문제 해결 일치하지 않는 디퍼런셜 쌍을 포함한 DUT 보 기, 62 잘못된 VNA 측정, 62 잘못된 계단식 응답. 62 잘못된 위상 응답, 62 혼합 모드 대 싱글 엔드 모 드 확인, 62 S 매개 변수 블록 구성 메뉴(Block Configuration Menu), 46 부하 구성 메뉴(Load Configuration Menu), 52 S 매개 변수 문제 해결을 위해 도표 사용, 62 S 매개 변수를 다시 정규화 하는 방법, 37 사용 가능한 도표, 54 저장, 37 Save recall 파일 위치, 3

SDLA Visualizer 소프트웨어 다시 설치, 2 SMA 프로브(SMA Probe), 39 싱글 엔드 S 매개 변수를 혼 합 모드 S 매개 변수로 변 환, 35 T 회선 T 회선(T line) 탭, 51 블록 구성, 51 탭(Taps) 탭, 89 *참조* Rx 블록 탭(Taps) 탭 사용, 89 TekScope 디스플레이로 전 환, 4 시험 포인트 및 대역폭 관리자 (Test Point and Bandwidth Manager), 22 전역 대역폭 제한, 25 Tx 블록 Tx 구성 메뉴(Tx Configuration Menu), 67 Tx 엠퍼시스 메뉴(Tx Emphasis Menu), 69 개요. 67 테브난 등가 전압, 67 Tx 구성 메뉴(Tx Configuration Menu), 67 Tx 엠퍼시스 메뉴(Tx Emphasis Menu) FIR 필터 파일에서 읽 기, 69 도표, 69 디엠퍼시스 추가, 69 프리엠퍼시스 추가. 69 보기(View) 선택기, 143 

' 결정 재입력 이퀄라이저 *를 참조하십시오* Rx 블록, FFE/DFE

FFE/DFE 규약, 2 기준 수신기 *를 참조하십시오* Rx 블록

# L

높은 임피던스 프로브 블록 구성, 49 높은 임피던스 프로브 제 외, 114

# 

대역폭 요구 사항, 1 도표, 54 S 매개 변수 문제 해결, 62 S 매개 변수 스미스 차트, 54 시간 도메인, 54 오버레이, 54 임피던스 대 진폭. 54 4 포트, 3 포트, 2 포트, 1 포트, 54 시험 포인트 필터(전달 함 수 도표), 54 *참조* 시험 포인트 엠퍼시스, 54 *참조* Tx 엠퍼시스 디렉토리 경로, 2 디엠퍼시스 를 참조하십시 오 Tx 엠퍼시스 메뉴(Tx Emphasis Menu)

# 2

레퍼런스 파형 레퍼런스 파형 호출, 20 레퍼런스 파형 호출, 20

# H

부하 블록 *를 참조하십시* 오 부하 구성 메뉴(Load Configuration Menu) 32비트 스코프에서 사용하기 위해 필터 내보내기, 29

# 人

설치, 1 설치 경로, 2 소프트웨어 다시 설치, 2 소프트웨어 업데이트, 1 소프트웨어 호환성, 1 송신기 *를 참조하십시오* Tx 블 록 스미스 차트 *를 참조하십시오* 도표, S 매개 변수 시뮬레이션 회로 모델. 9 *참조* 측정 회로 모델 시작하기.1 시험 포인트 Crosstalk 및 반향 처리, 15 시험 포인트 및 대 역폭 관리자(Test Point and Bandwidth Manager), 22 32비트 스코프에서 사용 하기 위해 필터 내보내 기, 29 시험 포인트 도표 작성, 24 시험 포인트 모드, 24 시험 포인트 설명 표, 13 시험 포인트 이해, 13 시험 포인트 저장, 27 시험 포인트 필터 적용 방 법, 14 시험 포인트 필터 지연 슬 라이더. 26 시험 포인트 저장, 27 시험 포인트 필터 지연 슬라이 더, 26

# 0

애플리케이션 간 이동, 4 애플리케이션 요구 사항, 1 업데이트 소프트웨어, 1 엠퍼시스 *를 참조하십시* 오 Tx 엠퍼시스 메뉴(Tx Emphasis Menu) 예제 및 문제 해결 DDR 반향 제거, 105 높은 임피던스 프로브 제 외, 105 직렬 데이터 링크 채널 포 함, 105 케이블 제외, 105 오버레이 *를 참조하십시오* 도 표, S 매개 변수 온라인 도움말 일본어.5

중국어, 5 한국어. 5 옵션 키 요구 사항, 2 요구 사항, 1 원격 제어, 143 웹 사이트 소프트웨어 업데이 트.1 이퀄라이저 Rx 이퀄라이저 실행, 91 개요, 75 인터포저 회로 구성, 41 입력 소스 레퍼런스 파형, 20 현재 파형, 20 입력 필터 위치.3

# ス

전달 함수 모델 블록 구성, 48 전송 회선 T 회선(T line) 탭, 51 블록 구성, 51 전역 대역폭 제한, 25 사용자 정의 대역폭 제한 필터 만들기. 30 제외 블록 제외/포함 메뉴 (De-embed/Embed Menu), 33 가능한 블록 구성, 32 개요, 32 제외 캐스케이드 부하 블록, 52 제품개요, 7 주 메뉴 분석(Analyze) 버튼, 93 적용(Apply) 버튼, 93 적용(Apply) 및 분석 (Analyze) 버튼에 대한 동작 구성 , 93 구성 요소, 19 직렬 데이터 링크 채널 포 함, 110

## ネ

측정 회로 모델, 9

*참조* 시뮬레이션 회로 모 델

## 7

케이블 제외, 105 클럭 복구 FFE/DFE 평준화를 위해 클 럭 복구 사용, 83 훈련 시퀀스 함수 및 FFE/DFE, 84 개요, 75 문제 해결, 83

## Ε

테브난 등가 전압 *를 참조하십 시오* Tx 블록 테스트 실행 권장 순서, 97 텍스트 규약, 2

## $\overline{\mathbf{U}}$

파일에서 설정 호출, 22 파일에 설정 저장, 21 파일 유형 및 위치, 3 파형 새 파형 또는 획득된 파형 선택, 94 예제 파일 위치. 3 4 포트 디퍼런셜 모델 블록 구성. 47 2 포트 모델 블록 구성, 47 4 포트 모델링, 15 4 포트 싱글 엔드 모델 블록 구성, 46 포함 블록 가능한 블록 구성, 75 개요. 74 사용하여 아이 닫기, 10 포함 캐스케이드 부하 블록, 53 프로브 구성, 39 높은 임피던스(High Z) 프 로브, 39 SMA 프로브(SMA Probe), 39 프로브 및 팁 선택, 42

회로 구성, 41 프로브 및 팁 선택, 42 P7520A 프로브 및 P7630 프로브, 45 올바른 3 포트 S 매개 변수 파일 선택, 44 SMA 프로브, 45 프리엠퍼시스 *를 참조하십시* 오 Tx 엠퍼시스 메뉴(Tx Emphasis Menu) 피드 포워드 이퀄라이저 *를 참조하십시오* Rx 블록, FFE/DFE

## 5

핸드셰이킹 프로토콜, 144 훈련 시퀀스 함수 FFE/DFE 평준화 및 클럭 복구, 84