

SDLA Visualizer  
串行数据链路分析  
可打印在线帮助



077-0216-02

**Tektronix**



**SDLA Visualizer**  
**串行数据链路分析**  
**可打印在线帮助**

Copyright © Tektronix. 保留所有权利。许可软件产品由 Tektronix、其子公司或提供商所有，受国家版权法及国际条约规定的保护。

Tektronix 产品受美国和外国专利权（包括已取得的和正在申请的专利权）的保护。本文中的信息将取代所有以前出版的资料中的信息。保留更改技术规格和价格的权利。

TEKTRONIX 和 TEK 是 Tektronix, Inc. 的注册商标。

已编译在线帮助部件号：076-0173-03。

在线帮助版本：1.0

2012 年 12 月 6 日

### **Tektronix 联系信息**

Tektronix, Inc.  
14150 SW Karl Braun Drive  
P.O. Box 500  
Beaverton, OR 97077  
USA

有关产品信息、销售、服务和技术支持：

- 在北美地区，请拨打 1-800-833-9200。
- 其他地区用户请访问 [www.tektronix.com](http://www.tektronix.com)，以查找当地的联系信息。

# 目录

## 入门知识

Tektronix 网站提供的软件更新 .....	1
要求和安装 .....	1
惯例 .....	2
应用程序文件类型和位置 .....	2
在应用程序之间移动 .....	3
在线帮助 .....	3
不同语言的帮助 .....	3

## 产品概述

SDLA Visualizer 产品概述 .....	5
了解系统 .....	7
测量电路 .....	7
模拟电路 .....	7
使用嵌入块闭合眼图并使用接收块打开眼图 .....	8
测试点 .....	8
建模块视图 .....	8
单双输入模式 .....	10
算法、理论和数学推导 .....	10
了解测试点 .....	10
如何应用测试点滤波器 .....	11
串扰和反射处理 .....	12
全 4 端口建模 .....	12
同时使用 DPOJET 和 SDLA Visualizer .....	14

## 组件和菜单

主菜单详情 .....	17
测试点 .....	
测试点和带宽管理器 .....	20
测试点滤波器延迟滑块 .....	23
保存测试点 .....	24
导出滤波器以便与 32 位示波器一起使用 .....	26
创建自定义带宽限制滤波器 .....	27
反嵌块 .....	
反嵌块概述 .....	28
De-embed/Embed (反嵌/嵌入) 菜单 .....	30
De-embed (反嵌) 菜单与 Embed (嵌入) 菜单之间的差异 .....	31
Cascade (串联) 选项卡 .....	31

Normalize ( 标准化 ) 选项卡 .....	31
Convert ( 转换 ) 选项卡 .....	32
如何重新标准化 S 参数为不同的参考阻抗 .....	34
配置探头 .....	35
None ( 无 ) .....	36
SMA 探头 .....	36
高阻抗探头 .....	36
探头和端部选择 .....	38
与 SDLA 一起使用探头时的示波器设置 .....	41
Block Configuration ( 块配置 ) 菜单 .....	41
Thru ( 穿透 ) 选项卡 .....	42
File ( 文件 ) 选项卡 .....	42
RLC 选项卡 .....	45
T line ( 传输线路 ) 选项卡 .....	47
Load Configuration ( 载入配置 ) 菜单 .....	47
反嵌串联加载块 .....	47
嵌入串联加载块 .....	48
绘图	
绘图 .....	49
使用绘图排除 S 参数故障 .....	57
使用不匹配的差分对查看 DUT .....	57
使用饰面绘图排除错误的 VNA 测量 .....	58
排除错误相位响应 .....	59
查看混合模式与单端模式 .....	60
排除错误的步阶响应 .....	61
发送块 ( 发射器建模块 )	
发送块概述 .....	61
Tx Configuration ( 发送配置 ) 菜单 .....	62
Tx Emphasis ( 发送加重 ) 菜单 .....	63
嵌入块	
嵌入块概述 .....	68
接收块 ( 接收器建模块 )	
结束块概述 .....	69
Rx Configuration ( 接收配置 ) 菜单 .....	71
使用 CTLE 改进信号恢复 .....	73
在 CTLE 中使用 PCIE3 选项 .....	76
为 FFE/DFE 均衡使用时钟恢复 .....	77
时钟恢复故障排除 .....	78
调节 FFE/DFE 以改善信号恢复 .....	79
在 FFE/DFE 中使用 PCIE3 选项 .....	82
使用 Taps ( 抽头 ) 选项卡 .....	83
运行接收均衡器 .....	85

AMI 模式 .....	85
配置“应用”和“分析”按钮的操作 .....	87
<b>运行测试</b>	
运行测试：建议顺序 .....	91
<b>示例和故障排除</b>	
任务和故障排除示例 .....	97
反嵌电缆的示例 .....	97
嵌入串行数据链路通道的示例 .....	102
反嵌高阻抗探头的示例 .....	105
反嵌双输入波形明显反射的示例 .....	107
去除单输入波形的 DDR 反射的示例 .....	126
<b>GPIB 远程控制</b>	
使用 GPIB 远程控制 .....	133
GPIB 命令 .....	134
APPLICATION:ACTIVATE "Serial Data Link Analysis" .....	134
VARIABLE:VALUE?"sdl" .....	135
VARIABLE:VALUE "sdl", "p:analyze" .....	135
VARIABLE:VALUE "sdl", "p:apply" .....	135
VARIABLE:VALUE "sdl", "p:bitrate:<value>" .....	136
VARIABLE:VALUE "sdl", "p:exit" .....	136
VARIABLE:VALUE "sdl", "p:recall:<path and file name >" .....	136
VARIABLE:VALUE "sdl", "p:source:<source>" .....	137
VARIABLE:VALUE "sdl", "p:source2:<source2>" .....	137
VARIABLE:VALUE "sdl", "p:sourcetype" .....	137

## 索引



## Tektronix 网站提供的软件更新

从 Tektronix 网站上可获取定期软件升级。

要检查升级，请执行下列操作：

1. 访问 Tektronix 网站 ([www.tektronix.com](http://www.tektronix.com))。
2. 按 **Support (支持)** 并选择项目 **Downloads, Manuals & Documentation (下载手册和文档)**。
3. 在 **MODEL OR KEYWORD (型号或关键字)** 文本框中输入“SDLA”。
4. 在 **SELECT DOWNLOAD TYPE (选择下载类型)** 下拉列表中选择 **Software (软件)**。
5. 按 **Go (执行)** 查找可用的软件升级。
6. 按相应的软件标题。阅读相应的信息，确保符合仪器型号。
7. 按 **Login to access this content (登录以访问此内容)**，并登录以访问下载。
8. 按 **Download File (下载文件)** 链接。

## 要求和安装

SDLA Visualizer 应用程序在出厂前安装在 Tektronix DPO/DSA/MSO70000/C/D 系列示波器上。该安装提供对全功能 SDLA Visualizer 应用程序的十次免费使用权。

### 正确操作要求

SDLA Visualizer 应用程序需要 Tektronix DPO/DSA/MSO70000/C/D 系列示波器且单次带宽  $\geq 4.0$  GHz。

同时还需要 Tektronix DPOJET 实时抖动和定时分析软件，以便执行抖动和定时分析。

为了确保准确采集，请确保通过运行信号路径补偿正确校准示波器。SPC 之间存在时间差以及仪器位置处的温度变化，都表示应该执行这项操作，。

### 软件兼容性

请参阅产品《发行说明》或《可选应用程序软件安装》手册，了解示波器软件的兼容版本和 DPOJET。

### 选件密钥要求

您必须为应用程序安装有效的选件密钥。如没有密钥，则只能免费试用十次。请咨询您的 Tektronix 应用工程师或客户经理了解详情。

## 重新安装 SDLA Visualizer 软件

要安装 SDLA Visualizer 软件的最新版本，请按 [Software Updates From the Tektronix Web Site \( Tektronix 网站提供的软件更新 \)](#)。

## 惯例

本在线帮助使用以下惯例：

- DUT 是指待测设备。
- 当某个步骤需要一连串选择时，“>”分隔符表示从菜单到子菜单再到菜单选项的路径。
- 支持文件的目录路径是 C:\Users\Public\TekApplications\SDLA。

## 应用程序文件类型和位置

软件使用以下文件类型和位置。支持文件位于 C:\Users\Public\Tektronix\TekApplications\SDLA 中，并采用描述性的名称：

- Example waveforms – 示例波形文件，可帮助您了解应用程序。
- Input filters – FIR 和 IIR 滤波器文件
- Input S-parameters – Touchstone 1.0 版本
- 输出滤波器 – 当按下 **Apply (应用)** 按钮时，软件存储生成的 FIR 滤波器的位置。每次单击 **Apply (应用)** 按钮时，都会覆盖文件名。您可以更改滤波器文件名称，以保存多个 FIR 滤波器供以后使用。

这些文件存储在名为 c:/users/public/Tektronix/TekApplications/SDLA/output filters 的目录中。

### 默认命名惯例：

对于单输入模式，文件名为：

Sdlatp1.ftt、sdlatp2.ftt...Sdlatp<n>.ftt，其中 n 表示测试点编号。

对于双输入模式：创建名为

Tp1、Tp2、... Tp<n>

的文件夹，其中 n 表示测试点编号。每个文件夹中都是一组文件。

- Save recall – 软件存储 SDLA Visualizer 设置配置文件的临时位置。

您的自定义 S 参数文件和滤波器文件可以放在任何仪器可以访问到的路径内。

## 在应用程序之间移动

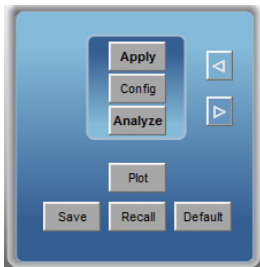
在软件应用程序之间移动的最快方法是，按住键盘上的 Alt 键并轻敲 Tab 键来挑选应用程序。



另一种方法是使用主菜单右侧的三角形按钮在 SDLA Visualizer、TEKScope 和 DPOJET 应用程序之间进行切换：

- 单击左侧的三角形可将示波器波形显示调到前台。
- 单击右侧的三角形可调出示波器波形显示，而 SDLA Visualizer 应用程序仍在前台。同时使用 DPOJET 应用程序时，此选项会比较方便。

通过先按示波器窗口右上角的最小化按钮，将窗口收回 Windows 工具栏，这样可以将所有 SDLA Visualizer 窗口调出前台。然后按 SDLA 上右侧的三角形以将示波器重新展开为全屏，并且让 SDLA 位于前台。



## 在线帮助

### 不同语言的帮助

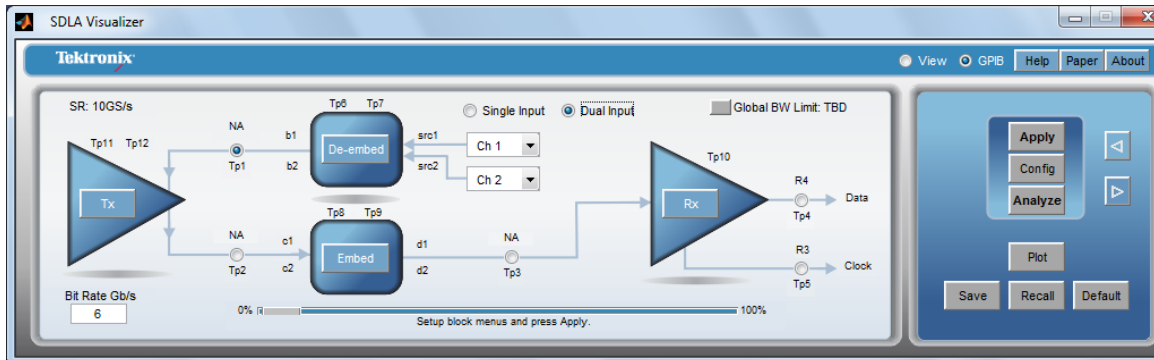
如果要下载已翻译成日语、简体中文或韩文的在线帮助的 .PDF 文件，请访问 [www.tektronix.com](http://www.tektronix.com) 并按顶部的“Change Country”（更改国家/地区）。然后输入搜索词条“SDLA Visualizer”。

按 SDLA Visualizer 主菜单右上角的 **Help**（帮助）按钮可打开在线帮助系统。任何时候按 **F1** 键也可以打开在线帮助系统。





## SDLA Visualizer 产品概述



Tektronix SDLA Visualizer 提供了一组功能强大、使用灵活的建模工具，用于反嵌、嵌入和均衡高速串行信号。用户界面非常简单且功能可以配置，可对测量电路进行建模，从采集到的示波器波形中反嵌示波器、探头、夹具、电缆和其他设备的影响后再返回到发射器块。同样，还可以从发射器块对模拟电路进行建模和嵌入，以模拟对信号的可能影响。同时提供单双波形输入模式。

SDLA Visualizer 提供完整的 4 端口 S 参数建模支持，考虑 Tx（发射）和 Rx（接收）阻抗模型以及所有传输线路特性。信号路径完全通过唯一的级联 S 参数特征表示；级联中任何位置的任何参数发生变化，都会影响级联中的所有测试点。

许多标准都要求在测量之前对信号进行均衡。SDLA Visualizer 为 CTLE、FFE 和 DFE 均衡建模工具提供串行标准（例如 PCI Express 3.0、USB 3.0 和 SAS 6G 等）支持。同时提供的还有 IBIS-AMI 模型，让您可以使用由芯片供应商提供的均衡文件。

通过一组丰富的绘图工具对验证进行了简化，包括 S 参数图、时域图、史密斯圆图，以及饰面工具。这些图形从级联块配置阶段即开始提供，让您能够确保输入模型（即 S 参数）准确无误。

定义电路后，SDLA Visualizer 能够通过 12 个用户定义的测试点来观察信号，包括 4 个反嵌和嵌入块中可移动的测试点。您可以同时查看多个测试点，并且观察信号中以其他方式无法探查的方面。在示波器格线上，一次最多可以查看四个数学和两个参考波形。您可以立即查看信号的差分、共模或单个输入，无须为每个选项创建多个模型。您还可以创建测试点滤波器（传递函数）图，从而对系统设置进行验证。还提供了幅度、相位、脉冲和步阶图。

SDLA 旨在与 Tektronix DPOJET 实时抖动和定时分析软件一起使用。这些工具综合起来为您带来深层的洞察和分析能力，让您实现整个信号处理路径的可视化，并准确测量来自 DUT 的真实信号。

使用 SDLA Visualizer 可以完成的某些任务

- 消除非理想探测点、夹具和电缆所产生的反射、交叉耦合和损耗的影响
- 在无法执行接触探测的测试点使用实际捕获的波形进行模拟和测量
- 通过将用户定义的通道型号嵌入发射器处的波形，观察链路末端的信号
- 使用加重、CTLE、时钟恢复、DFE 和 FFE 均衡打开闭合的眼图

- 使用 IBIS-AMI 模型对芯片特定的接收器均衡算法进行建模，从而形象地显示接收器内部的信号
- 反嵌高阻抗或 SMA 探头
- 在缺乏 S 参数时对 RLC 和无损传输线路建模
- 创建 S 参数图、时域图和史密斯圆图，以便快速验证 S 参数和测试点传递函数
- 使用集成的 DPOJET 支持对抖动和定时参数执行快速分析
- 支持 DDR 和下一代串行标准，包括 PCI Express 3.0、USB 3.0、SAS 6G、SATA 和 DisplayPort（包括内插器模型）

[了解系统 \( 见第7页\)](#)

[同时使用 DPOJET 和 SDLA Visualizer \( 见第14页\)](#)

[运行测试：建议顺序 \( 见第91页\)](#)

---

**说明：** 任何时候按 F1 键都可以打开在线帮助系统。

---

---

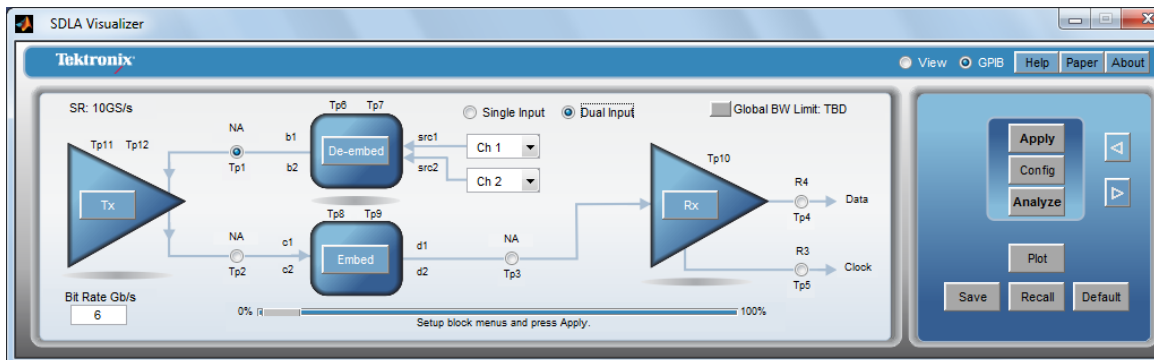
**说明：** 如果要下载已翻译成日语、简体中文或韩文的在线帮助的 .PDF 文件，请访问 [www.tektronix.com](http://www.tektronix.com) 并按顶部的“Change Country”（更改国家/地区）。然后输入搜索词条“SDLA Visualizer”。

---

**另请参阅：**

- [主菜单详情 \(见第17页\)](#)
- [任务和故障排除示例 \(见第97页\)](#)

## 了解系统



SDLA Visualizer 要求您定义两个电路模型（测量电路和模拟电路），这两个电路模型均连接到发送块。发送块利用 Thevenin 等效电压提供一个点，供采集的波形传递到系统的模拟端。（不管复杂程度如何，可将任何线性电路简化为仅有一个电压源和阻抗的 Thevenin 的 Theorem 状态。）

### 测量电路

源于发送块的主菜单图的上半部分代表测量电路：发送块和夹具之间的探头、示波器、夹具和通道部分。（注意，此图的变化反映出指定的是单输入模式还是双输入模式。）此处即为代表物理测试和测量系统的 S 参数的位置，用于获取需要定义和加载到反嵌块的信号。在缺乏 S 参数时，您可以使用 RLC 或无损传输线路模式。

此电路中的测试点代表模拟的探测位置，可显示位于多个测试位置的链路，包括反嵌块中的两个可移动测试点。该软件通过传递函数衍生而来，并且为每个测试点创建 FIR 滤波器。将滤波器应用到从示波器获取的波形时，SDLA 会在需要的测试点位置产生波形。加载测量电路的波形可在 Tp1、Tp6 或 Tp7 处查看。

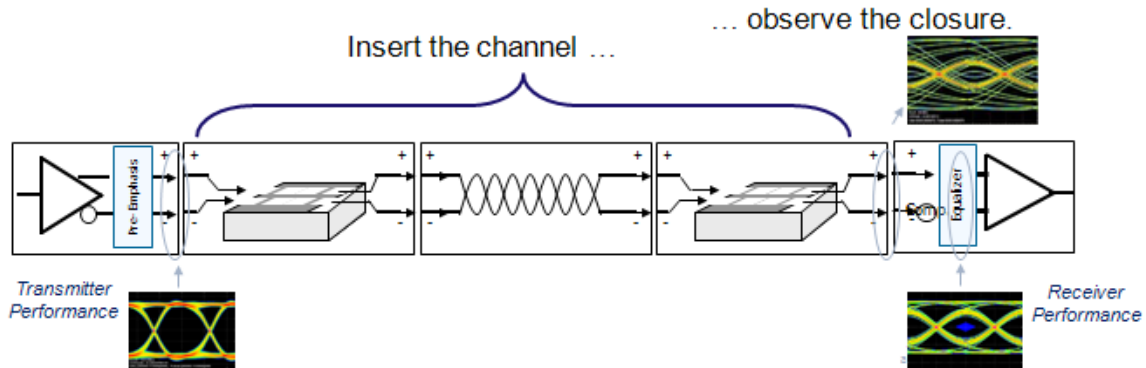
### 模拟电路

源于发送块的主菜单图的下半部分代表模拟电路：注意，波形已反嵌回发送块，模拟电路用于将模拟通道嵌入到发送块。您需要定义要模拟的链路的 S 参数模型并输入嵌入块。此外，当 S 参数不可用时，您可以使用 RLC 或无损传输线路模型。接收器的加载也在嵌入块中建模。接收块允许您指定接收均衡。此电路中的测试点可显示链路组件之间的情况，包括嵌入块中的两个可移动测试点。Tp2 显示未加载测量电路，但加载模拟电路的发送输出波形。

**说明：** 主菜单电路图上的箭头显示 SDLA 处理传递函数的顺序。对于该图的测量电路部分，实际信号流位于箭头的反方向。对于模拟电路，实际信号流方向与信号处理流箭头方向一致。

## 使用嵌入块闭合眼图并使用接收块打开眼图

嵌入块可用于“插入”模拟通道，从而让您可以观察闭合的眼图（Tp3 处可查看）：



现在，您可以使用接收块来打开眼图并观察应用 CTLE (Tp10) 或 FFE/DFE (Tp4) 后的信号。接收块允许您指定接收均衡。串行数据接收器通常包含三类均衡器：连续时间线性均衡器 (CTLE)、前馈均衡器 (FFE) 和判定反馈均衡器 (DFE)。CTLE、时钟恢复、DFE 和 FFE 均衡器在接收块中可用；此外，IBIS-AMI 模型可用于对特定芯片均衡算法建模。而且，接收块中有三个测试点可用。这些测试点允许查看应用 CTLE 和/或 FFE/DFE 及恢复时钟后，或应用 IBIS-AMI 模型后的波形。

## 测试点

SDLA Visualizer 有 12 个测试点，可让您同时查看多个测试点，从而提供以其他方式无法探查的信号的虚拟“观察点”。您可以查看在 Tp1 处加载测量电路的发射器信号，同时在 Tp2 处查看反嵌测量电路（50 Ohm 最佳负载情况下）。您有许多灵活的方法来标记测试点，并且将测试点映射到数学波形。将测试点标签放到示波器波形显示上很简单，这样可使您区分波形并轻松地将数据应用到 DPOJET，从而知道是在哪一个波形上进行测量的。延迟功能可让您以时间上彼此对应的方式来移动波形。（默认情况下，延迟会从测试点滤波器移除，从而使事件的时间接近一致。）

SDLA Visualizer 一次性提供多达 6 个可在示波器格线上同时查看的波形（四个数学波形和两个参考波形），从而可以在不同的位置查看链路。（您可以使用测试点和带宽管理器将 SDLA 测试点映射到数学和参考波形。）该软件允许动态配置测试点，以便最好地利用示波器数学通道（即，反嵌、CTLE 后等）。此外，在反嵌和嵌入菜单串联图上，四个测试点均可移动，从而提供最大灵活性。请按此处[深入了解测试点的工作原理（见第10页）](#)。

定义模拟和测量电路后，您可以轻松地保存与示波器数学系统一起使用的测试点滤波器。有关详细信息，请参阅[保存测试点（见第24页）](#)。

## 建模块视图

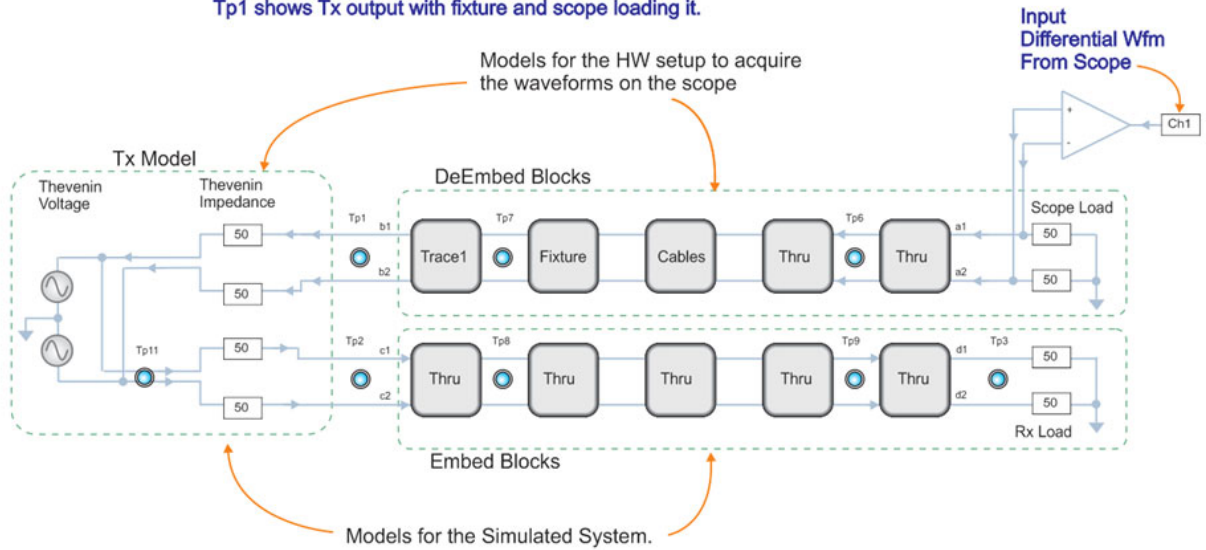
查看系统的另一种途径是，作为反嵌波形采集硬件设置影响的系列建模块，以及不会实际显示的嵌入链路组件的建模块。

这些图说明了整个 S 参数处理路径。

单输入模式：

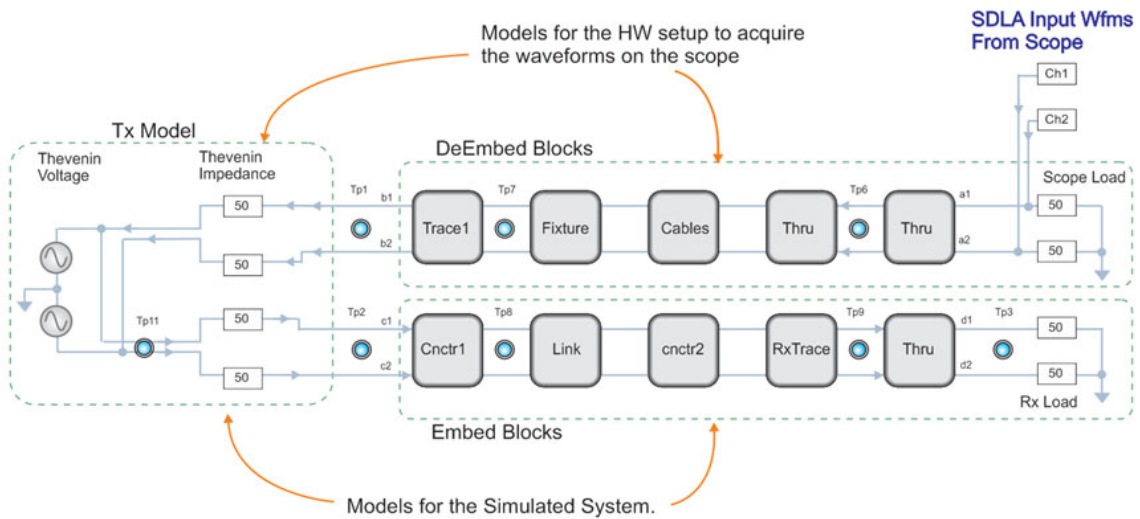
Tp2 Shows Tx output voltage with ideal 50 ohm load on each line, and with all of the test fixture and scope de-embedded.

Tp1 shows Tx output with fixture and scope loading it.



● Tp Test Point waveforms are the outputs from the SDLA system.

双输入模式：



● Tp Test Point waveforms are the outputs from the SDLA system.

### 单双输入模式

在某些情况下，需要通过网络单独处理信号的每个部分，从而全面考虑信号两方面的差异。在主菜单上，SDLA Visualizer 提供了选择双输入或单输入模式的方式。在单输入模式下，差分信号可在各个测试点进行查看。双输入模式允许查看单个输入、差分或共模。有关其他信息，请查看[全 4 端口建模](#)。

### 算法、理论和数学推导

有关多个高级 SDLA 主题的详细信息（包括将 S 参数重新标准化和将单模式 S 参数转换为混合模式的算法、理论、数学推导），请转到主菜单并在右上角按 **Paper (文章)**。随即会打开一个 .pdf 文件。

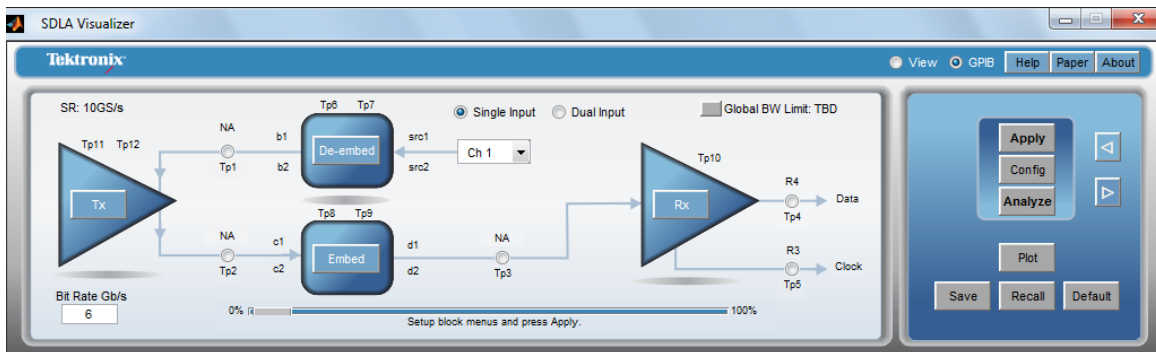
另请参阅：

- [同时使用 DPOJET 和 SDLA Visualizer \( 见第14页\)](#)
- [产品概述 \( 见第5页\)](#)

## 了解测试点

代表系统电路图中特定位置的信号的测试点输出波形。每个测试点波形均通过将至少一个滤波器应用到示波器所获取的输入波形而获得。

SDLA Visualizer 提供多达 12 个测试点（当使用 REF 波形时）。在示波器格线上，一次性最多可查看 6 个测试点输出：四个数学和两个参考测试点输出。SDLA 仅处理和分析已打开且显示在示波器上的操作。



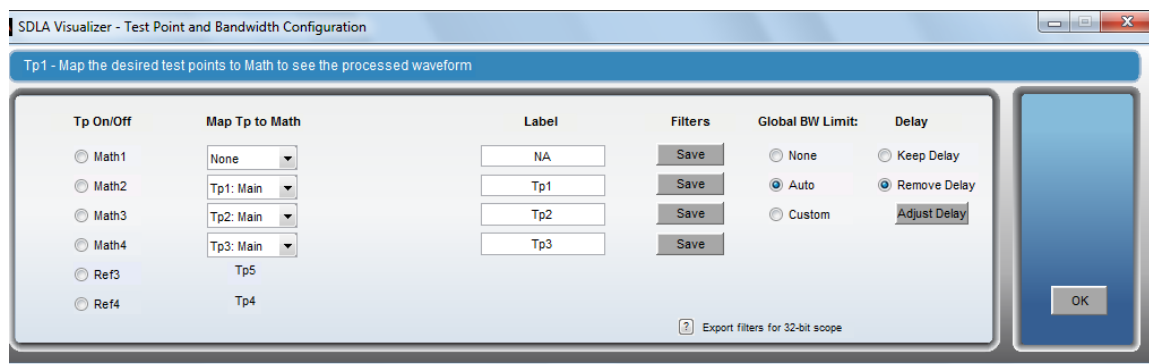
按此处了解测试点说明表。

Tp1	主页	加载发送块输出的测量电路
Tp2	主页	加载发送块输出的模拟电路，反嵌的测量电路

Tp3	主页	接收块输入。加载发送块输出的模拟电路，反嵌的测量电路
Tp4	接收均衡器数据	均衡后接收块的数据输出
Tp5	接收均衡器时钟	接收块的恢复时钟输出的测试点
Tp6	反嵌块	具有加载发送块输出的测量电路的可移动测试点
Tp7	反嵌块	具有加载发送块输出的测量电路的可移动测试点
Tp8	嵌入块	具有加载发送块输出的模拟电路的可移动测试点，反嵌的测量电路
Tp9	嵌入块	具有加载发送块输出的模拟电路的可移动测试点，反嵌的测量电路
Tp10	CTLE	CTLE 输出
Tp11	Tx	发射器模型的 Thevenin 等效电压
Tp12	Tx	发送加重块输出的测试点（如果打开）

## 测试点和带宽管理器

按主菜单上的测试点打开**测试点和带宽管理器**，该管理器用于配置测试点和模式（仅双模式）以及保存测试点滤波器。有关详细信息，请参阅[测试点和带宽管理器（见第20页）](#)。



## 如何应用测试点滤波器

测试点滤波器来自反嵌、发送和嵌入块中包含的 S 参数模型。这些滤波器属于 FIR 类型，在使用示波器上获取的源波形的时域中卷积。按此处了解关于应用测试点滤波器时通常会发生的情况的详细信息。

1. 首先，您必须使用发送块和 De-embed/Embed（反嵌/嵌入）菜单输入将确定系统中每个块和终端的 S 参数或型号。
2. 然后，还要通过按主菜单上的测试点并使用测试点和带宽管理器打开和定义所需的测试点。
3. 最后，您要在 SDLA Visualizer 主菜单中按 **Apply（应用）** 按钮。该软件计算已使用测试点和带宽管理器打开的每个测试点的滤波器（传递函数）。这些滤波器随后存储在名为

C:/users/public/Tektronix/TekApplications/SDLA/output filters 的目录中。(您也可以从测试点和带宽管理器将滤波器存储到自己命名的文件或文件夹中。)默认命名惯例

对于单输入模式，文件名为：

Sdlatp1.ftt、sdlatp2.ftt...Sdlatp<n>.ftt，其中 n 表示测试点编号。

对于双输入模式：创建名为

Tp1、Tp2、... Tp<n>

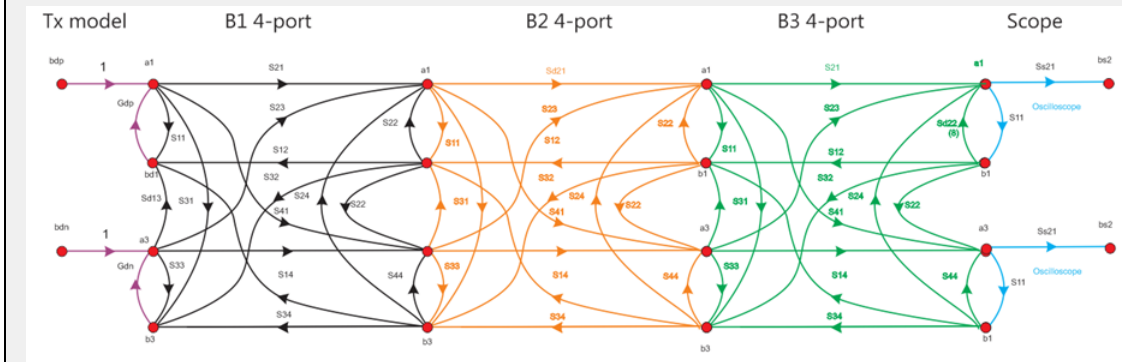
的文件夹，其中 n 表示测试点编号。每个文件夹中都是一组文件。

同时，SDLA 会加载示波器数学菜单中已打开的滤波器，并创建为示波器格线的所选测试点显示实时波形的数学表达式。

### 串扰和反射处理

SDLA Visualizer 使用 S 参数模型的所有元素来计算测试点的传递函数。按此处查看[信号流图](#)。

下面显示的是三个串联 4 端口网络的信号流图示例。此图显示串扰路径、传输路径和反射路径在整体传递函数上，从网络中的一个点到另一个点的影响。SDLA Visualizer 使用所有这些 S 参数路径来计算测试点的传递函数。



### 全 4 端口建模

此系统具有全 4 端口建模。因此，测试点属于差分测试点，且每个测试点均包含四个可能的一组波形（测试点模式），以供查看。

- 双输入模式：

双输入选择从示波器中的两个通道、数学函数或参考波形获取两个波形，并且通过 4 端口系统进行处理以获取测试点波形。在主菜单中选择双输入模式后，测试点和带宽管理器将显示 **Select Test Point Mode (选择测试点模式)** 的选项。这些选项是：

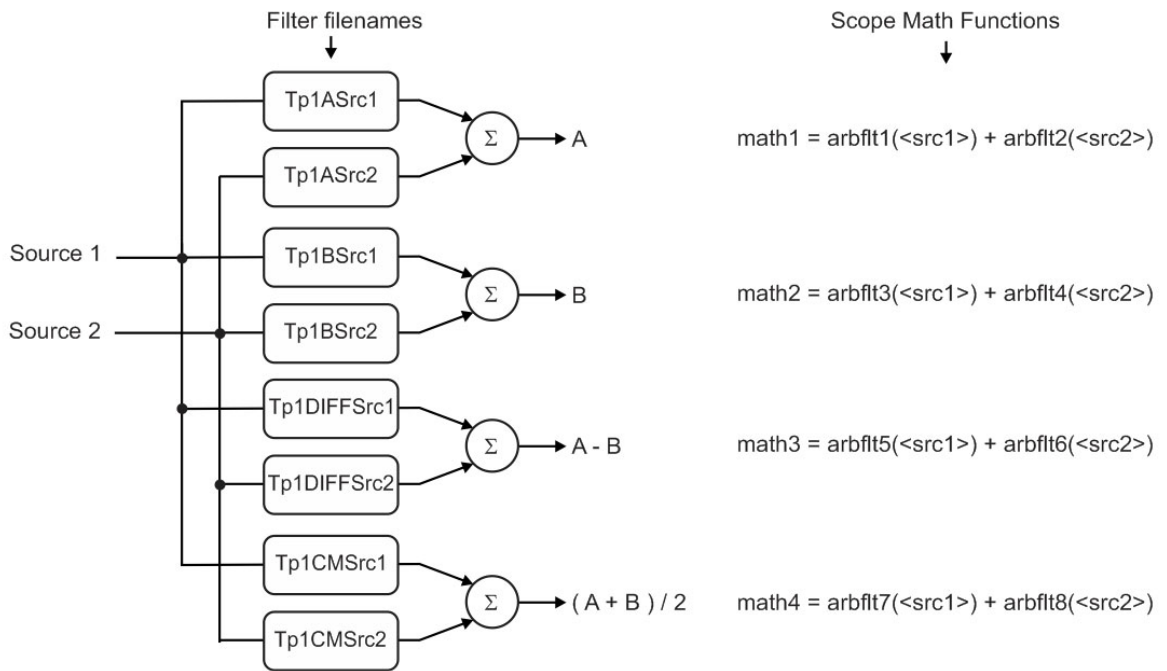
- A：测试点上一行上的波形
- B：下一行上的波形
- A - B：差分波形和
- (A + B)/2：共模波形。

在双输入模式下，每个测试点均可输出上述所有四个模式的波形。这四个模式中的每一个都要求将两个滤波器应用到两个输入波形。按此处了解 SDLA 可能在示波器数学菜单中建立的示例数学表达式。

SDLA 可能在示波器数学菜单中建立的示例数学表达式。

$$\text{Math1} = \text{arbflt1}(\text{ch1}) + \text{arbflt2}(\text{ch2})$$

在数学上，一个差分测试点仅需要四个滤波器。但是，对于 A 和 B 模式，每个可能需要两个滤波器，而对于差分和共模，可能需要全部四个滤波器。为了对任何模式都简化为仅两个滤波器，从四个基本滤波器的线性组合创建了额外的四个滤波器。因此，SDLA 为每个测试点创建八个滤波器，如下所示：



■ **单输入模式：**

在主菜单中选择单输入模式时，即假设在示波器的单一源 (Src1) 上获取形式 A - B 的差分输入波形。SDLA 随后以数学方式将此波形拆分为完全均衡的 A 和 B 信号，然后在 4 端口串联系统中进行处理。

对于单一输入操作，**系统中的测试点仅利用 A - B 模式**（作为输出的差分波形）。只需要一个滤波器，并且应用到输入源波形以获取输出测试点波形。SDLA 可能在数学示波器菜单中建立的示例数学表达式：

```
Math1 = arbf1t1(ch1)
```

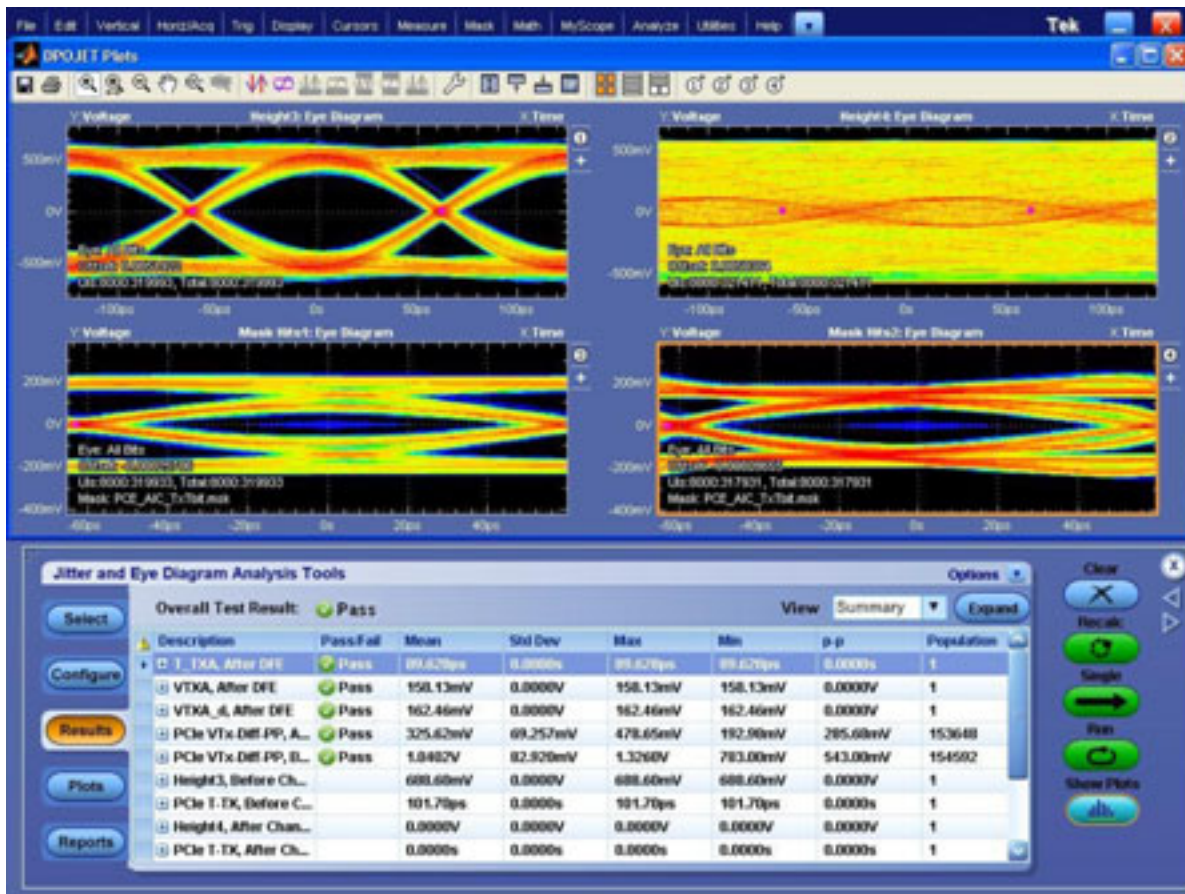
#### 另请参阅：

- [测试点和带宽管理器 \(见第20页\)](#)
- [保存测试点 \(见第24页\)](#)
- [主菜单详情 \(见第17页\)](#)
- [产品概述 \(见第5页\)](#)。

## 同时使用 DPOJET 和 SDLA Visualizer

SDLA Visualizer 和 DPOJET 一起为高速串行测量和分析提供一个完整的解决方案。DPOJET 操作已完全整合到 SDLA Visualizer 主菜单的 **Analyze (分析)** 和 **Config (配置)** 按钮中。DPOJET 为您提供在链路的多个点分析和对比结果的灵活性。不仅如此，它还允许多个测量配置；例如，您可以轻松地对比特定标准与特定芯片时钟恢复测量参数。

下图显示了一个示例，其中 **Analyze (分析)** 按钮已配置为在不更改 SDLA 设置的情况下自动运行 DPOJET。此处，用户已定义 PCI Express 3.0 配置。注意同时使用 DPOJET 和 SDLA Visualizer 如何为您提供每个所需测试点的眼图和相关测量的完整链路可见性。左上方的眼图显示已获取的波形和 SDLA 的输入。右上方的眼图显示加载发送块输出 (Tp3) 的模拟电路。底部的眼图显示 CTLE (Tp10) 后和 FFE/DFE (Tp4) 后的信号。



要在 SDLA Visualizer 和 DPOJET 之间进行切换，请使用 Alt Tab 键盘组合键或 SDLA 主菜单上的导航按钮 (< 和 >)。使用 TekScope 应用程序的最小化按钮可最小化示波器窗口，以查看 DPOJET 和 SDLA 应用程序。

另请参阅：

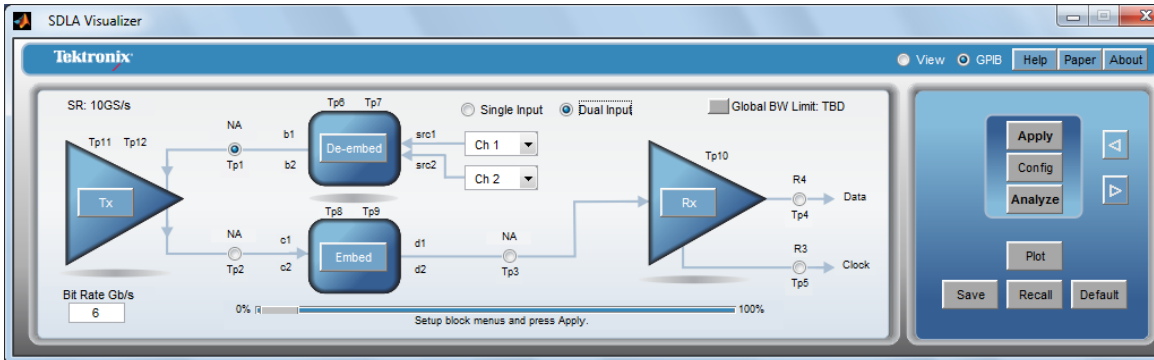
- [配置“应用”和“分析”按钮的操作 \(见第87页\)](#)
- [产品概述 \(见第5页\)](#)
- [了解系统 \(见第7页\)](#)



# 主菜单详情

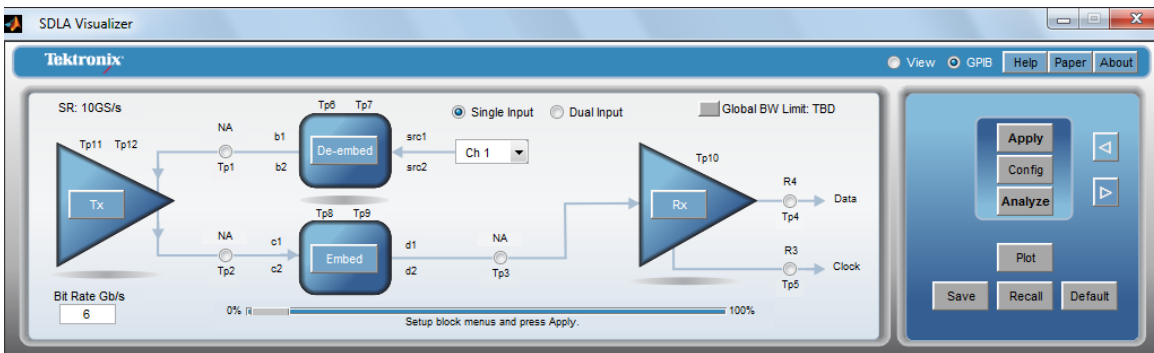
使用 SDLA Visualizer 主菜单可配置块、型号和测试点，以及应用、绘图和分析数据。

电路图的上半部分显示测量电路模型，下半部分显示模拟电路模型。箭头显示 SDLA 处理传递函数的顺序。注意，对于该图的测量电路部分，实际信号流位于箭头的反方向。对于模拟电路，实际信号流方向与信号处理流箭头方向一致。



## 输入

通过选择单输入或双输入模式，您可以对 SDLA Visualizer 使用一个或两个输入。更改这些单选按钮将更改此处和其他地方的配置面板。上图显示双输入模式。按此处可查看单输入模式。



## 全局带宽限制

此图显示当前带宽。按 **BW (带宽)** 按钮可打开 [Test Point and Bandwidth Manager \(测试点和带宽管理器\)](#) (见第20页)，其中可以设置和/或[创建自定义带宽限制滤波器](#) (见第27页)。

## 信源

SDLA 仅处理和分析在示波器上显示的波形上的操作。您可以选择主动采集的通道信号、数学波形或参考波形。对于实时采集的波形，可选择其通道号。要调出参考波形，请在示波器菜单中选择 **File (文件) > Reference Waveform Controls (参考波形控制)**。然后在 Reference (参考) 菜单中按 **Recall (调出)** 以打开 Recall (调出) 浏览器。

## 反嵌块

反嵌块包含代表实际硬件探头、夹具等用于通过示波器采集系统获取波形的电路模型。此处，您可以根据 DUT 信号、重新标准化和 S 参数参考阻抗定义夹具、探头、示波器和其他采集以及测量硬件的影响，执行单端到混合模式的转换，为 Thru (穿透)、File (文件)、RLC 和 T-line (传输线路) 选项打开 Block Configuration (块配置) 菜单，添加和配置高阻抗、SMA 探头或内插器，以及许多其他任务。有关详细信息，请参阅 [De-embed/Embed \(反嵌/嵌入\) \(见第30页\)](#) 菜单。

## 测试点

在示波器上实时显示的测试点输出波形。您可以打开 **Test Point and Bandwidth Manager (测试点和带宽管理器)**。从此处，您可以配置单个输出波形并保存测试点滤波器。(如果已在主菜单上选择双输入模式，则也可以选择测试点模式。)您还可以设置全局带宽限制并创建自定义带宽限制滤波器。有关详细信息，请参阅[测试点和带宽管理器 \(见第20页\)](#)。

## 发送块 (发射器建模块)

发送块代表同时驱动测量电路模型和模拟电路模型的串行数据链路发射器的模型。在主菜单上按 **Tx (发送)** 可打开 Tx Configuration (发送配置) 菜单，其中可选择文件和查看绘图。通过该菜单还可以访问 Tx Emphasis (发送加重) 菜单，其中可以选择加重、去加重和预加重滤波器，从 FIR 滤波器读取以及执行其他选择。有关详细信息，请参阅[发送块概述 \(见第61页\)](#)。

## 嵌入块

嵌入块允许用户基于其 S 参数，作为无损传输线路，或者作为 RLC 模型“插入”通道，从而观察模拟电路模型上不同测试点的波形。在主菜单上按 **Embed (嵌入)** 打开 [De-embed/Embed \(嵌入/反嵌\) \(见第30页\)](#) 菜单。使用此菜单可执行与上述反嵌块相同的任务，除非您无法配置探头。

## 接收块 (接收器建模块)

接收块代表电路图模拟端的串行数据链路接收器的型号。在主菜单上按 **Rx (接收)** 可打开 Rx Configuration (接收配置) 菜单。此处，您可以应用 CTLE 均衡，执行时钟恢复，以及应用 FFE/DFE 均衡。此外，您可以设置使用导入的均衡文件来模仿实际芯片的 AMI 模型。有关详细信息，请参阅[接收块概述 \(见第69页\)](#)。注意：接收加载在嵌入块中定义，而不是接收块。

## “应用”、“配置”和“分析”按钮

**Apply (应用)**：默认情况下，此按钮用于计算测试点滤波器并将其应用到示波器。如果任何 SDLA 配置发生变化，运行 Apply (应用) 可获得更新的结果。如下所述，您可以使用某些配置选项。

**Analyze (分析)**：按 **Analyze (分析)** 可使用 DPOJET 应用程序执行波形分析。SDLA 应用程序被置为睡眠状态，然后使用测试点信号启动 DPOJET 应用程序，使用恢复的数据和选定的时钟信号进行分析。SDLA 软件可配置 DPOJET 应用程序通过眼图和抖动测量来分析链路质量。注意，您必须先按 **Apply (应用)** 按钮，并等待滤波器处理完成，然后才能按 **Analyze (分析)** 按钮。必须安装 DPOJET 应用程序，这种转换才会有效。

**Config (配置)**：此按钮可让您配置 DPOJET 的 Apply (应用) 按钮和 Analyze (分析) 按钮的操作，以及决定是使用新的还是使用之前获取的波形。[按此处了解 Apply \(应用\) 和 Analyze \(分析\) 按钮配置选项 \(见第87页\)](#)。

## 绘图按钮

按此按钮可查看运行启用的测试点的结果。[有关绘图的详细信息，请按此处。\(见第49页\)](#)

## 默认按钮

按此按钮可将 SDLA Visualizer 系统恢复为默认设置。

## 保存按钮

按此按钮可将当前 SDLA Visualizer 设置保存到目录 SDLA\Save recall 中的文件，文件扩展名为 .sdl。

---

**说明：** 只会保存和调出 SDLA 设置，而非整个示波器的设置。

---

## 调出按钮

按此按钮可调出保存的设置文件并将软件还原为之前的配置。

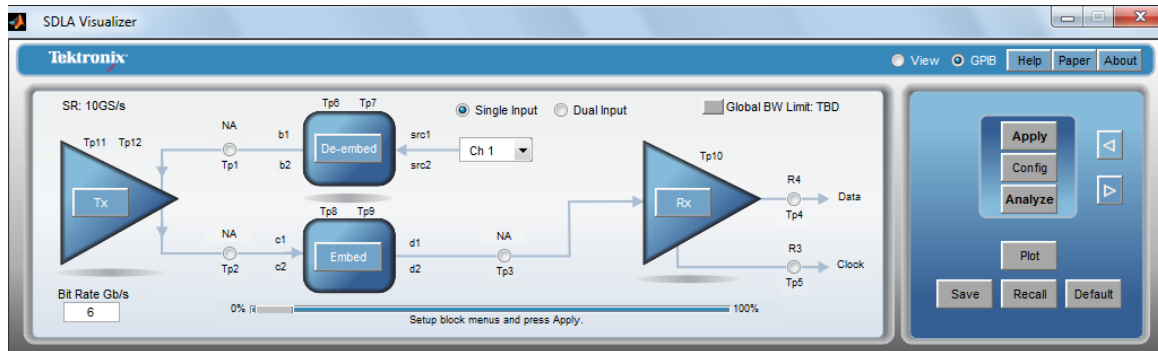
**另请参阅：**

- [产品概述 \(见第5页\)](#)
- [运行测试：建议顺序 \(见第91页\)](#)
- [使用 SDLA Visualizer 解决问题 \(见第97页\)](#)

## 测试点和带宽管理器

SDLA Visualizer 提供了多达 12 个测试点 (为两个使用 REF 时)，包括四个可在示意图上移动的测试点。在示波器格线上，一次性最多可查看六个测试点输出 (数学加参考)。按此处了解测试点说明表。

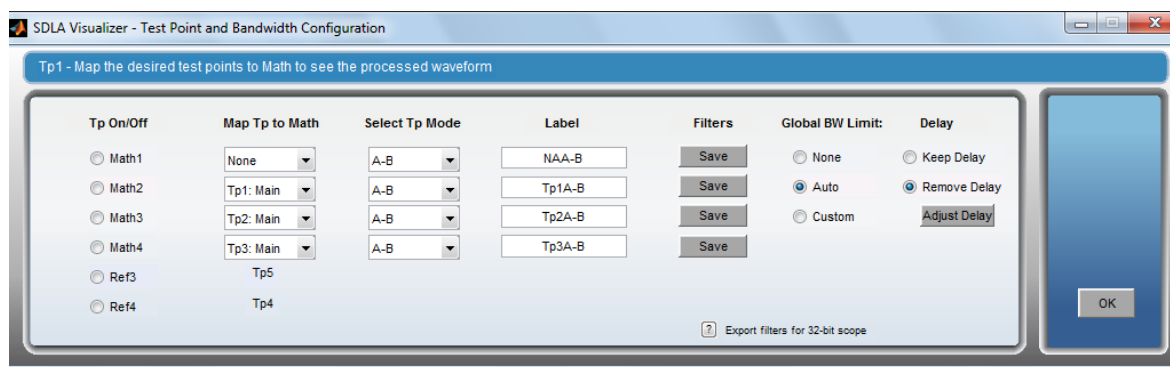
**说明：** 有关测试点工作原理的概念性概述，请参阅[了解测试点 \(见第10页\)](#)。



Tp1	主页	加载发送块输出的测量电路
Tp2	主页	加载发送块输出的模拟电路，反嵌的测量电路
Tp3	主页	接收块输入。加载发送块输出的模拟电路，反嵌的测量电路
Tp4	接收均衡器数据	均衡后接收块的数据输出
Tp5	接收均衡器时钟	接收块的恢复时钟输出的测试点
Tp6	反嵌块	具有加载发送块输出的测量电路的可移动测试点
Tp7	反嵌块	具有加载发送块输出的测量电路的可移动测试点
Tp8	嵌入块	具有加载发送块输出的模拟电路的可移动测试点，反嵌的测量电路
Tp9	嵌入块	具有加载发送块输出的模拟电路的可移动测试点，反嵌的测量电路
Tp10	CTLE	CTLE 输出

Tp11	Tx	发射器模型的 Thevenin 等效电压
Tp12	Tx	发送加重块输出的测试点（如果打开）

测试点和带宽管理器通过在主菜单中按任何测试点打开。使用此窗口可配置单个输出波形，保存测试点滤波器，设置全局带宽限制或创建自定义带宽限制滤波器。如果在主菜单中选择了双输入模式，则还可以选择测试点模式。（如果选择单输入模式，则不会出现 **Select Tp Mode (选择 Tp 模式)**。）向下滚动了解各个功能的说明。



**Tp 开/关：**控制打开或关闭六个活动测试点（4 个数学和 2 个参考测试点）波形中的哪一个。每个单选按钮均列出了示波器中一个可用数学函数或参考存储器波形的名称。如果该按钮关闭，则示波器屏幕上的波形也会关闭。如果该按钮打开，则示波器屏幕上的波形也会打开。

**将 Tp 映射到数学：**此下拉菜单可将特定测试点分配到 Math1、Math2、Math3 或 Math4 的数学函数。同一测试点可分配到多个数学槽。

**说明：**SDLA 仅为启用的测试点处理和创建测试点滤波器。一个启用的测试点即为一个已映射到数学或参考波形，且相应的数学或参考波形已打开的 Tp。

**选择 Tp 模式：**此列仅当在主菜单中选择 **Dual Input (双输入)** 时才可用。按此处了解详细信息。

此系统具有全 4 端口建模。因此，测试点属于差分测试点，且每个测试点均包含四个可能的一组波形（测试点模式），以供查看。这些选项是：

- A：测试点上一行上的波形
- B：下一行上的波形
- A - B：差分波形和
- (A + B)/2：共模波形。

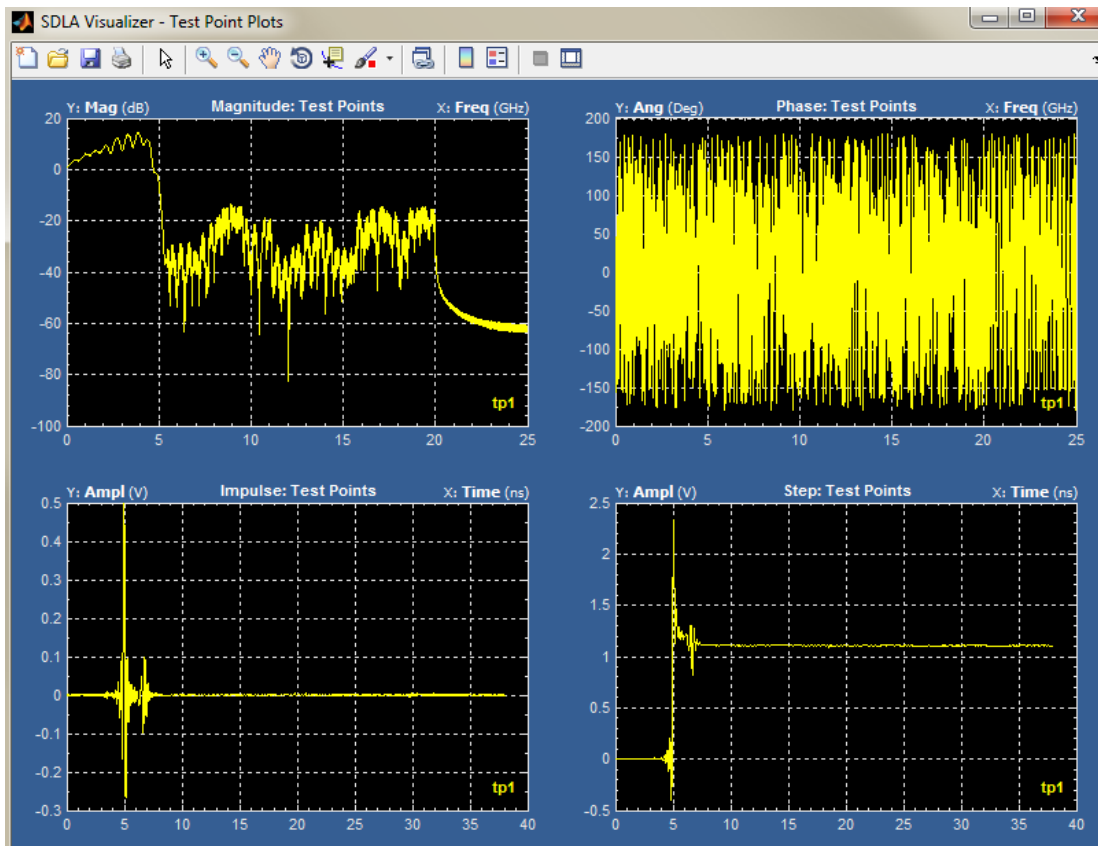
**标签：**可将测试点波形的标签输入此框中。它将与波形一起显示在示波器屏幕上。

**保存滤波器：**通过按测试点标签旁的 **Save (保存)** 按钮，您可以将每个测试点滤波器保存到指定的文件文件夹中。有关详细信息，请参阅[保存测试点 \(见第24页\)](#)。

**绘制测试点：**要绘制测试点传递函数，请返回主菜单并按 **Plot (绘图)**。还提供了幅度、相位、脉冲和步阶图。按此处了解详细信息。

在主菜单上按 **Apply (应用)** 按钮后，为了验证结果是否按预期显示，始终检查这些绘图很有用。这可以帮助确保在设置系统中 S 参数块的配置时不出错。

对于已使用自动带宽限制设置的情况（如下），绘图会显示自动带宽限制是否足够。如果不足，您可以选择 **Custom (自定义)** 带宽并指定更合适的带宽限制滤波器。然后再按一次 **Apply (应用)**，并重新检查恢复。



**全局带宽限制：**此功能可让您设置如何将全局带宽限制滤波器应用到所有测试点波形。在 **Global Bandwidth Limit (全局带宽限制)** 标签下提供了三个选项，包括创建自定义滤波器的选项。按此处了解详细信息。

- **None (无)**。无带宽限制滤波器应用到测试点。
- **Auto (自动)**。自动选中所有测试点传递函数。在最低频率越过 -14 dB 点的函数将得到确定。带宽限制滤波器截止频率将设置为该值。
- **Custom (自定义)**。允许您创建带宽限制滤波器。当 Auto (自动) 带宽滤波器不适于您的输入数据，或者您的测试有特定的带宽要求时，Custom (自定义) 选项最为有用。有关详细信息，请参阅 [测试点和带宽管理器 \(见第27页\)](#)。

**Delay ( 延迟 )** : 此功能可让您控制 SDLA Visualizer 如何处理测试点的绝对和相对延迟。默认情况下，绝对延迟会被删除。

**Keep Delay ( 保留延迟 )** : 所有测试点波形之间的绝对延迟会得到保留。

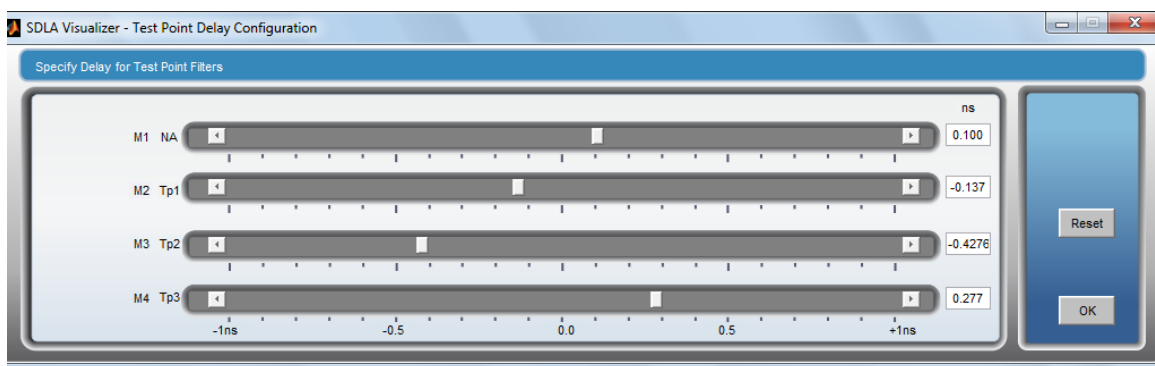
**Remove Delay ( 删除延迟 )** : 这是默认设置。删除测试点过滤器的绝对延迟，从而使所有测试点波形的时间接近一致。

**Adjust Delay ( 调整延迟 )** : 此按钮仅在选择 **Remove Delay ( 删除延迟 )** 单选按钮时才会显示。按此按钮将会打开 Test Point Filter Delay Slider ( 测试点滤波器延迟滑块 )。

### 测试点滤波器延迟滑块

Delay Slider ( 延迟滑块 ) 菜单允许在 -1 ns 到 +1 ns 的范围内调整应用到数学的每个测试点滤波器的相对延迟。

共有四个延迟滑块，示波器显示屏上的每个数学波形对应一个。



使用滑块有多种方法可以控制相对延迟：

- 在滑块旁的文本编辑框中输入一个数字
- 使用鼠标拖动滑块按钮
- 通过按住箭头按钮精确定位
- 通过按住箭头按钮和滑块按钮之间的空间进行粗调。

分配给同一测试点的滑块将会一起操作，其延迟也会设置为同一个值。

调整延迟时，将会重新计划测试点滤波器并且在示波器显示屏上实时更新。提示：要获取更实时的交互，您在设置延迟时可以暂时缩短记录长度。

**另请参阅：**

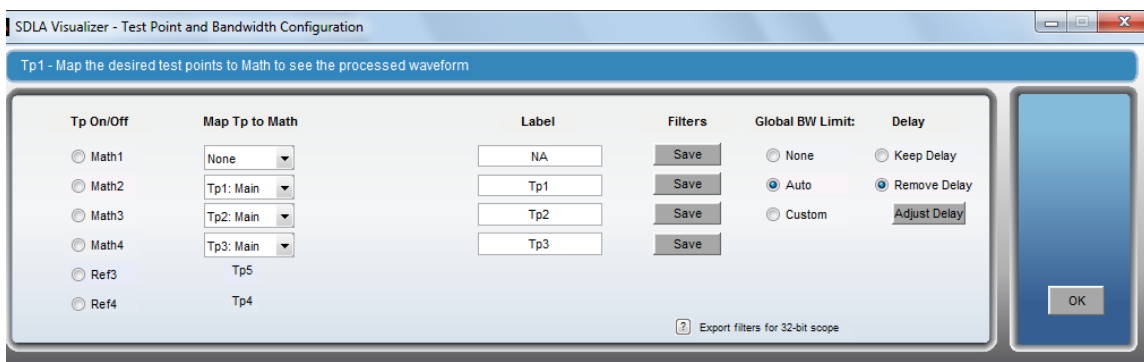
- [了解测试点 \(见第10页\)](#)
- [创建自定义带宽限制滤波器 \(见第27页\)](#)
- [保存测试点滤波器 \(传递函数\) \(见第24页\)](#)

## 保存测试点

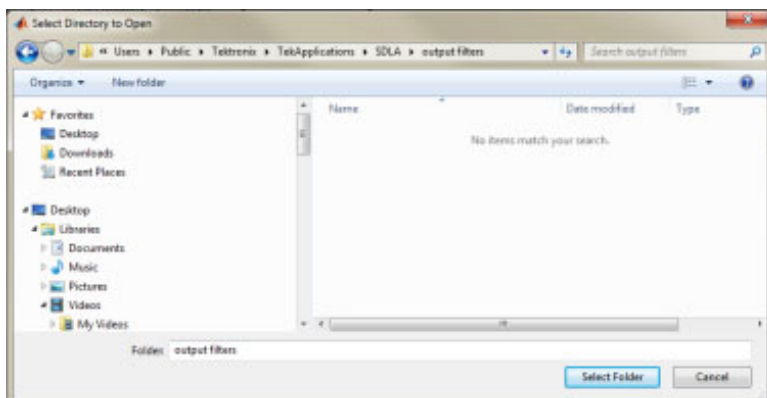
在与四个可能活动的测试点中的每一个关联的测试点和带宽管理器上，有一个单独的 **Save (保存)** 按钮。只需按所需测试点旁的 **Save (保存)** 即可。

为了保存应用模型前未启用的测试点，您必须返回主菜单并按 **Apply (应用)** 以重新计算测试点滤波器。

**说明：** 测试点滤波器旨在具有 64 位处理器的示波器上工作。但是，如果您想要导出这些滤波器，以便在具有 32 位处理器的示波器上使用，则需要编辑该文件以使其兼容。有关详细信息，请参阅[导出滤波器以便与 32 位示波器一起使用 \(见第26页\)](#)。您也可以在测试点和带宽管理器上按“?”。



在测试点和带宽管理器中按任何 **Save (保存)** 按钮都会打开文件夹浏览器。随后即可选择文件夹或指定新的文件夹：



**双输入模式：**如果已在主菜单上选择了 **Dual Input (双输入)**，SDLA Visualizer 将保存 10 个文件到指定的文件夹。其中八个文件将会各包含一个测试点滤波器。一个文件将会包含所有八个滤波器。另一个文件为 README.txt 文件，用于告诉用户如何使用滤波器来在示波器 Math (数学) 菜单中构建表达式。

双输入模式的测试点滤波器文件名惯例为：

<foldername>\_Tp<X><mode><source>.flt。 文件细节。

<Foldername>：由用户输入

<X>：测试点编号

<mode>：A、B、Diff 或 Cm

<source>：Src1 或 Src2，Src1 与主菜单上的 **src1** 相关，而 Src2 与 **src2** 相关。

包含 ASCII 字符的单个测试点文件。第一个字符是“#”，用于标识注释行。注释的数量没有限制。注释行中可以包含下列形式的变量和参数：

# TpX 差分测试点滤波器

# [ 延迟 ] 1e-09 是与当前 arbfilt 格式相同的延迟参数。

# [ SAMPLERATE ] 50e9

八行包含 8 个滤波器的系数，即：

第 1 行：TpXASrc1

第 2 行：TpXASrc2

第 3 行：TpXBSrc1

第 4 行：TpXBSrc2

第 5 行：TpXDiffSrc1

第 6 行：TpXDiffSrc2

第 7 行：TpXCMSrc1

第 8 行：TpXCMSrc2

---

**说明：**对于以后发布的示波器固件，该固件计划将此文件加载到可根据所选模式和源应用滤波器的新数学函数中。

---

**单输入模式：**对于单输入模式，在测试点和带宽管理器上按 **Save (保存)** 时，只会为每个测试点保存一个滤波器文件。这适用于 **A-B**，**差分**。您可以使用以下命名格式将测试点滤波器保存到文件：<文件名>.flt。

ASCII 文件格式包含以“#”开头的注释行。该文件中可能出现包含 [DELAY] <值> 的行。该滤波器行包含后跟“;”的取样速率数，以及用逗号分隔的系数。

**另请参阅：**

- [导出滤波器以便与 32 位示波器一起使用 \(见第26页\)](#)
- [测试点和带宽管理器 \(见第20页\)](#)
- [了解测试点 \(见第10页\)](#)

## 导出滤波器以便与 32 位示波器一起使用

为了让测试点文件可加载到数学菜单中示波器的 `arbfft` 函数中，测试点滤波器会保存为 `arbfft` ASCII 文件格式。这些滤波器旨在具有 64 位处理器的示波器上工作。但是，如果您将这些滤波器导出至具有 32 位处理器的示波器，则需要编辑该文件以使其兼容。

该文件格式包含以 `#` 号开头的注释行。

随后，有一行包含后跟“;”的第一个条目的采样速率值，其后是剩余条目的滤波器系数（由逗号分隔）。（有关滤波器文件格式的详细信息，请参阅[了解测试点 \(见第10页\)](#)。）

---

**说明：** 如果已在测试点和带宽管理器上选中 **Keep Delay (保持延迟)** 单选按钮，则波形定时可能会被一个采样周期关闭。

---

要编辑文件：

1. 使用 Windows 记事本打开该文件。
2. 为了记录滤波器设计以什么采样速率运行，在文件的顶部添加了一行注释。输入 `# <采样速率值>`，其中采样速率值为滤波器示波器行的第一个元素。
3. 然后，在滤波器示波器行中，编辑第一个采样速率数字为 `@` 符号。`@` 符号表示对于同一组示波器，滤波器将以所有采样速率运行。

如果在 32 位示波器上使用此滤波器，请确保将示波器设置为以上注释行中指定的采样速率。`Arbfft` 数学函数设计为仅以示波器行中指定的采样速率运行，并且如果将示波器采样速率更改为其他值，则通常会使波形变成空白。但是，如果存在 `@` 符号，则滤波器将以所有采样速率运行，但是其响应将标准化为采样速率。换句话说，将示波器设置为滤波器的设计采样速率时，滤波器才会正常工作。

例如：

```
# Tpl filter
# sample rate 50GS/s
@ <coeff1>, <coeff2>, <coeff3>, ... <coeffn>
```



---

**注意：** 注意，如果您在 32 位处理器上使用此滤波器，并且示波器在 IT 模式（内插采样速率）下运行，则在屏幕上读取的采样速率实际上不是内插采样速率，而是内插前的基本采样速率。该滤波器可能会以内插采样速率运行。

为了让使用 `@` 作为采样速率的滤波器以正确响应运行，必须将内插采样速率设置为滤波器的设计速率。当导出至使用 32 位处理器的示波器时，用户必须手动执行此操作。通过用 1 除以示波器显示屏上读取的每个点的取样间隔（以秒为单位），您可以确定 IT 采样速率。

---

另请参阅：

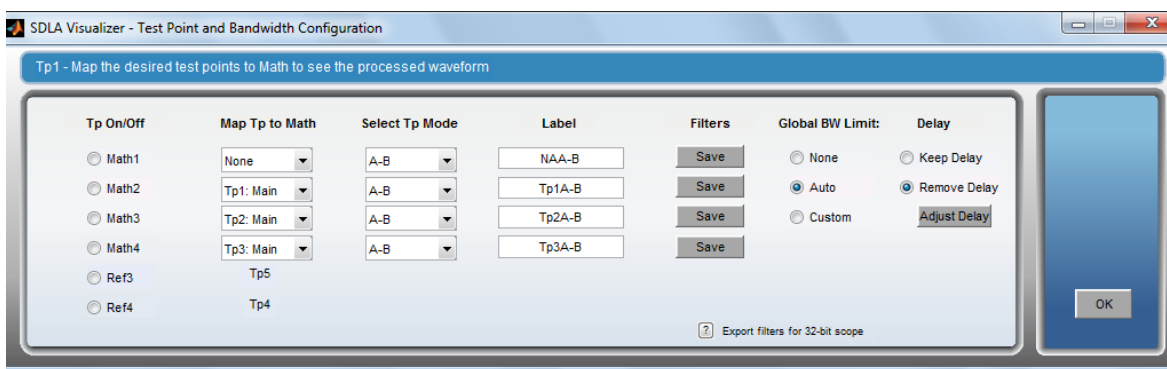
- [测试点和带宽管理器 \( 见第20页\)](#)
- [了解测试点 \( 见第10页\)](#)
- [保存测试点 \( 见第24页\)](#)

## 创建自定义带宽限制滤波器

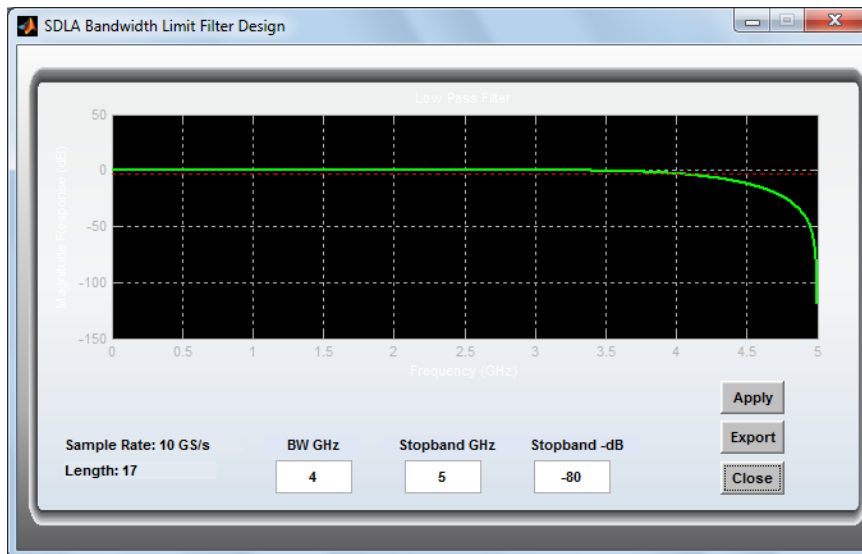
当反嵌夹具、电缆或其他设备时，通常需要使用带宽限制滤波器来获取有用的结果。在这种情况下，带宽限制滤波器可滤掉高频组件，从而减少噪声增益。SDLA Visualizer 可让您控制通频带、过渡带和停止带响应，这些响应可影响噪声衰减、上升时间、预冲和过冲。

请按照以下步骤创建自定义滤波器：

1. 在主菜单上按测试点可打开测试点和带宽管理器。（在主菜单上按 **Global BW ( 全局带宽)** 可打开测试点和带宽管理器。）



2. 在 **Global BW Limit ( 全局带宽限制)** 下，选择 **Custom ( 自定义)**，然后按 **Setup BW ( 设置带宽)**。这样可以打开 **Bandwidth Limit Filter Design ( 带宽限制滤波器设计)** 菜单。



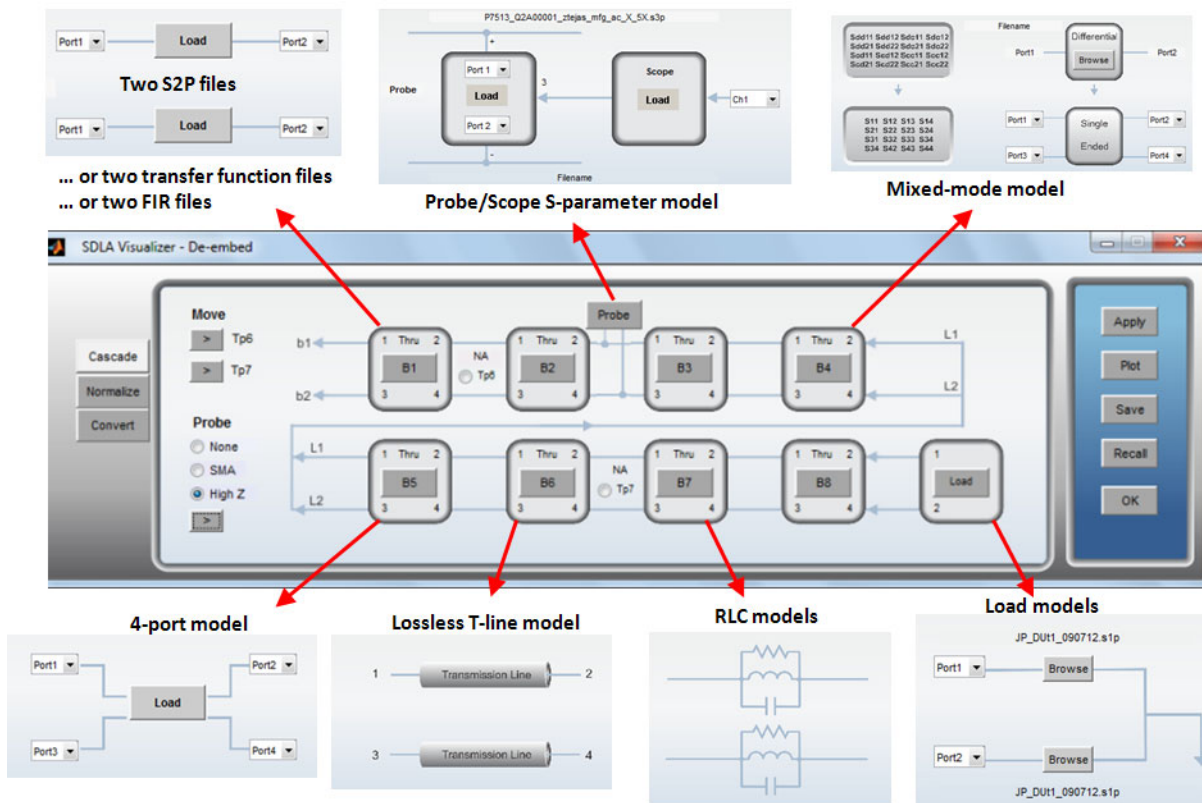
3. 设置 BW GHz、Stopband GHz 和 Stopband dB 字段的值。
4. 按 **Apply (应用)** 可生成带宽滤波器并保存，以便在 SDLA 的内部数据库中进行使用。绘出滤波器响应图供您检查。或者，也可以按 **Export (导出)** 按钮，将滤波器保存为一个文件，以便在 SDLA 外使用。
5. 按 **Close (关闭)** 可返回测试点和带宽管理器。

另请参阅：

[测试点和带宽管理器 \(见第20页\)](#)

## 反嵌块概述

反嵌块包含代表实际硬件探头、夹具等的测量电路模型，在波形采集过程中使用。在主菜单上按 **De-embed (反嵌)** 可打开 [De-embed \(反嵌\) \(见第30页\)](#) 菜单，代表串联的 4 端口 S 参数。这些菜单提供了对块建模的多种途径，如下所示：



**说明：** 如果 DUT 衰减巨大，反嵌结果将具有有限的带宽、震荡和较慢的上升时间。如果您增加带宽限制滤波器过渡带，则会降低震荡，但是相位和幅度出错的频率也会增加，同时噪声也会变大。

SDLA Visualizer 可在串联的两个方向上处理 [串扰和反射](#)。

反嵌块可让您对大量不同的配置进行建模。下面是一些可能的情况。

### 反嵌块 – 可能的配置

- 4 端口单端 S 参数文件
- 4 端口差分 S 参数文件
- 两个 2 端口 S 参数文件
- FIR 滤波器文件 ( 时域 )
- 传递函数文件 ( 频域 )
- SMA 探头型号
- 内插器/探头/示波器型号

- 混合模式 S 参数文件
- 各个 RLC 系列或并行配置
- 无损传输线路型号
- 3 端口探头型号文件
- 1 端口负载 S 参数文件
- 2 端口负载 S 参数文件
- 正常负载值

**说明：** 对于反嵌和嵌入的逐步示例，请参阅[任务和故障排除示例 \(见第97页\)](#)。

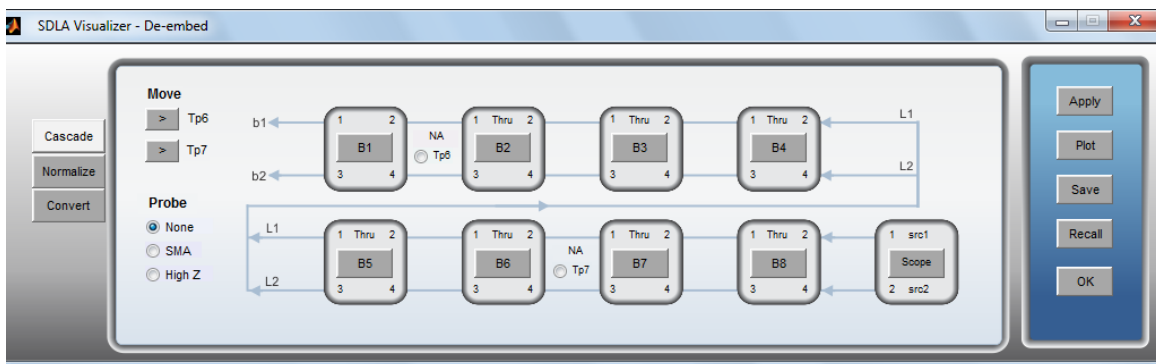
另请参阅：

- [De-embed/Embed \(反嵌/嵌入\) 菜单 \(见第30页\)](#)

## De-embed/Embed (反嵌/嵌入) 菜单

De-embed/Embed (反嵌/嵌入) 菜单可让您定义获取的波形在何处进入系统的信号流路径。

**说明：** 对于反嵌和嵌入的逐步示例，请参阅[任务和故障排除示例 \(见第97页\)](#)。

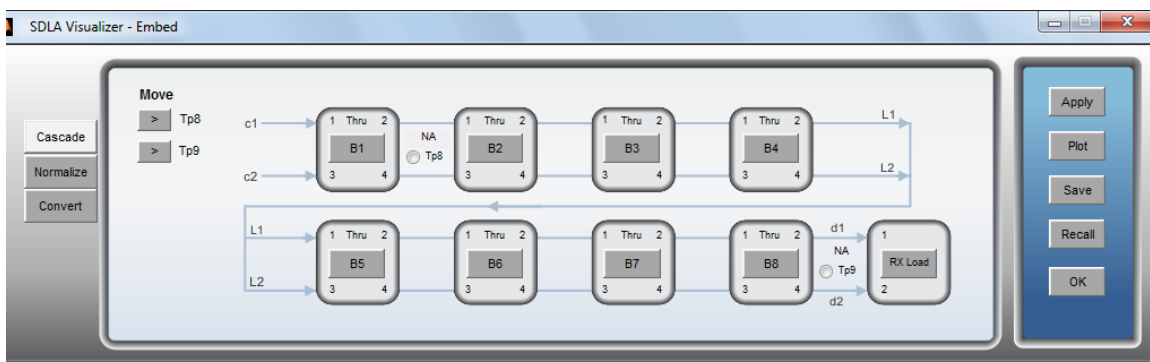


在主菜单上按 **De-embed (反嵌)** 可打开 De-embed (反嵌) 菜单；按 **Embed (嵌入)** 可打开 Embed (嵌入) 菜单。这些菜单会显示 8 个串联的 4 端口 S 参数块模型图，以及端点的负载模型，您可以在这些菜单中进行配置、绘图和保存。您还可以选择两个可移动测试点的位置，配置负载和配置探头（仅反嵌菜单）。

**说明：**反嵌块中的参数变化会影响反嵌块以及嵌入块中的所有测试点。但是，嵌入块中的参数变化不会影响反嵌块中的测试点。

## De-embed (反嵌) 菜单与 Embed (嵌入) 菜单之间的差异

在反嵌串联模型图中 (如上所示)，注意图中从右指向左的处理箭头。在嵌入串联模型图中 (此处所示)，箭头从左指向右。此外，De-embed (反嵌) 菜单包括探头选项，而 Embed (嵌入) 菜单不包括。每个菜单都有自己特定的负载块 (最后一块)，并带有配置选项的菜单。除此之外，功能是相同的。



在两个菜单上，屏幕的左侧均有三个选项卡：

### Cascade (串联) 选项卡

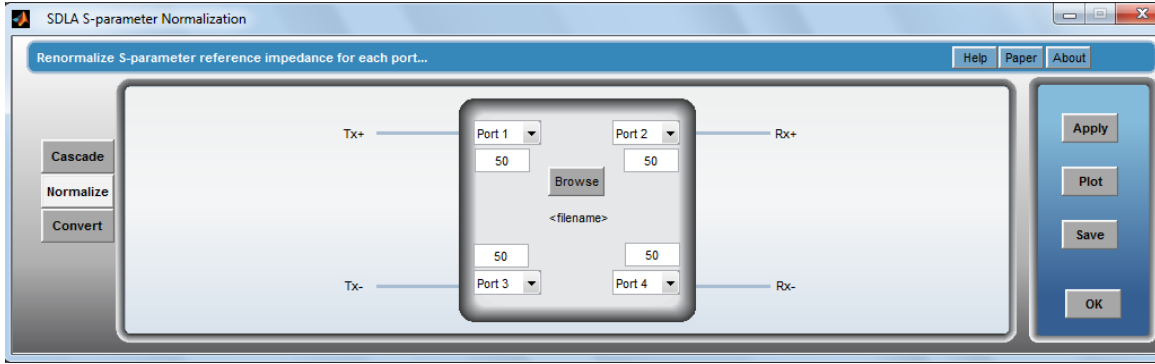
串联图显示 S 参数建模块。**Move (移动)** 下的两个箭头按钮可用于移动 De-embed (反嵌) 菜单上的 Tp6 和 Tp7，以及 Embed (嵌入) 菜单上的 Tp8 和 Tp9。按这些箭头可重新定位可移动测试点。仅在 De-embed (反嵌) 菜单中，您才能配置 SMA 或 High Z (高阻抗) 探头选项。有关详细信息，请参阅 [配置探头 \(见第35页\)](#)。

按任何串联块 B1-B8 可打开单个块的配置菜单。有关详细信息，请参阅 [Block Configuration \(块配置\) 菜单 \(见第41页\)](#)。

在 De-embed (反嵌) 菜单中，串联的最后一个块标记为 **Scope (示波器)**、**SMAProbe** 或 **Load (负载)**，在 Embed (嵌入) 菜单中，则标记为 **Rx Load (接收负载)**。当您按此块时，会出现相应的配置菜单，其中可以确定输出端口的负载。有关详细信息，请参阅 [Load Configuration \(负载配置\) \(见第47页\)](#) 菜单。

### Normalize (标准化) 选项卡

SDLA 要求所有端口具有 50 Ohms 的参考阻抗。对于每个端口，在将其读取到 SDLA Visualizer 反嵌或嵌入块之前，您可以使用 Normalize (标准化) 选项卡重新将 S 参数标准化为正确的参考阻抗。有关详细信息，请参阅 [如何重新将 S 参数标准化为不同的参考阻抗 \(见第34页\)](#)。



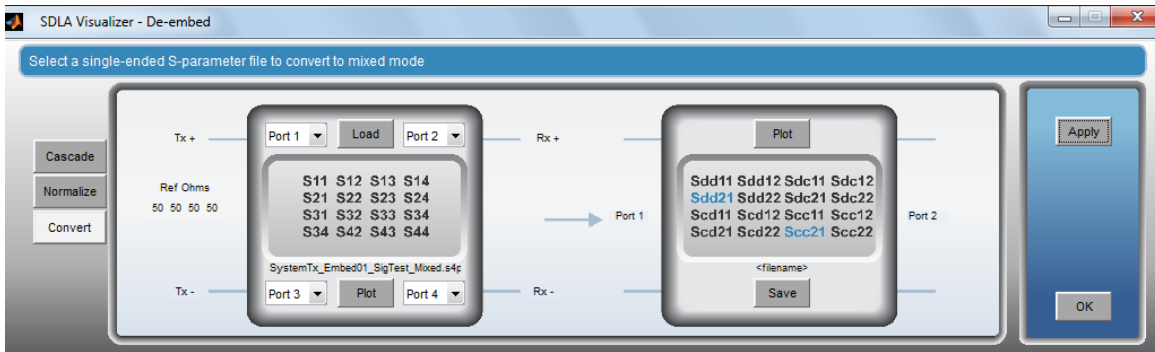
### Convert (转换) 选项卡

此处，您可以设置单端到混合模式 S 参数转换。加载文件后，Save (保存) 和 Plot (绘图) 按钮即可用。

---

**说明：** 最好将数据保留为单端格式，而不是混合模式，以便在 SDLA 内部使用。

---



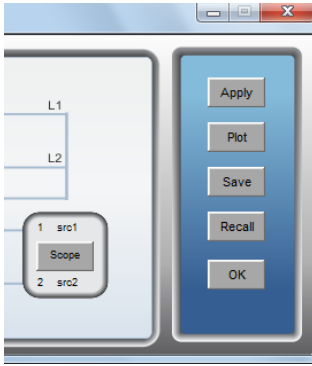
---

**说明：** 有关多个高级 SDLA 主题的详细信息 (包括转换单模 S 参数为混合模式的数学推导)，请转到主菜单并按右上角的 Paper (文章)。随即会打开一个 .pdf 文件。

---

### 控制按钮

在屏幕的右侧，根据上下文，该按钮有所不同。在 Cascade (串联) 选项卡上，会出现下面这些按钮：



**Apply (应用) :** 当您按本地 **Apply (应用)** 按钮时，SDLA 会计算整个系统中所有已启用测试点的滤波器。与在主菜单上按 **Apply (应用)** 不同，此 **Apply (应用)** 不会将滤波器发送到示波器数学函数，并且也不会打开 DPOJET。当您在系统中拨入所有设置时，这样可以提供更快的计算时间。

**绘图:** 所有已启用测试点的绘图

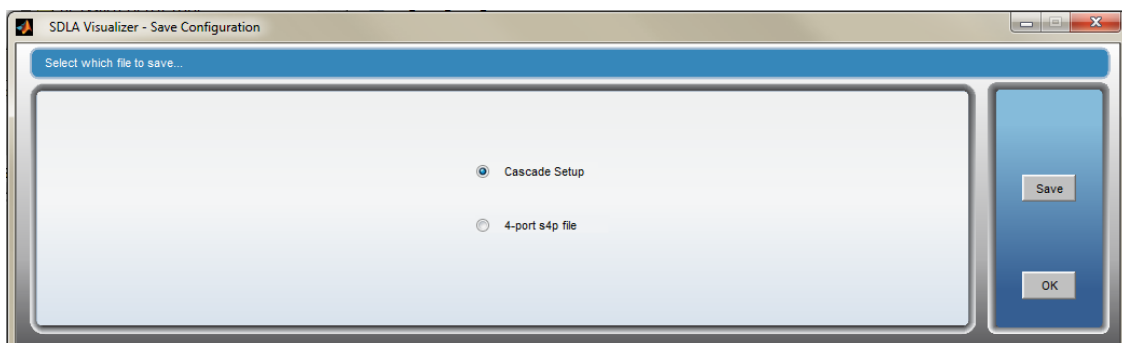
---

**说明:** 任何时候更改型号参数时，请确保您已按 **Apply (应用)** 以更新滤波器。

---

**保存:** 当您按 **Save (保存)** 时，您可以从两个选项进行选择。

- **Cascade (串联) 设置:** 将当前串联的参数保存到设置文件。通过按 **Recall (调出)**，之后可以调出串联设置。注意，串联设置文件与主 SDLA 设置文件不同，因为串联设置文件仅包含串联配置。
- **4 端口 s4p 文件:** 允许您为串联中所有块的组合保存单个 4 端口 S 参数集，负载 (最后一个) 块和发送块除外。这样允许 4 端口 S 参数的通用串联导出至一个可在其他模拟工具中使用的文件，或者加载回串联块，以便与其他块合并。如果需要将 8 个以上的块合并，此功能将十分有用。



**调出:** 调出使用 **Save (保存)** 按钮保存的设置文件。

**确定:** 返回主菜单。

另请参阅：

- [Block Configuration \(块配置\) 菜单 \(见第41页\)](#)
- [Load Configuration \(载入配置\) 菜单 \(见第47页\)](#)
- [反嵌块概述 \(见第28页\)](#)
- [嵌入块概述 \(见第68页\)](#)

## 如何重新标准化 S 参数为不同的参考阻抗

使用 [De-embed/Embed \(反嵌/嵌入\) \(见第30页\)](#) 菜单上的 **Normalize (标准化)** 选项卡可获取未标准化为 50 Ohms 的 S 参数设置，并将其标准化为 50 Ohms，即 SDLA Visualizer 所要求的参考阻抗。参考阻抗是测量 S 参数时，端口加载所使用的值。（不能将参考阻抗与串联中的负载阻抗混淆，负载阻抗可以是您想要的任何值。）

该选项卡可用于将端口参考阻抗标准化为任何端口的任何值，以便在 SDLA 外使用，或者用于通过查看绘图来分析影响。

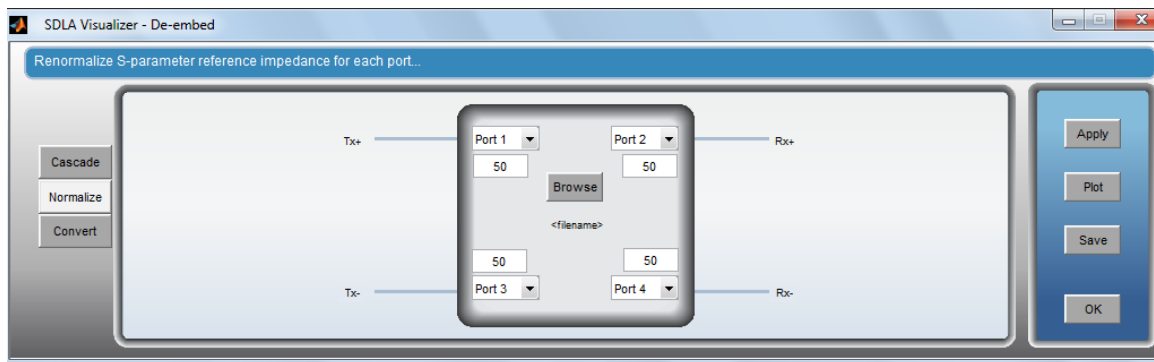
---

**说明：** 要查找多个高级 SDLA 主题的其他详细信息，包括重新标准化 S 参数的数学推导，请转到主菜单并按右上角的 **Paper (文章)**。随即会打开一个 .pdf 文件。

---

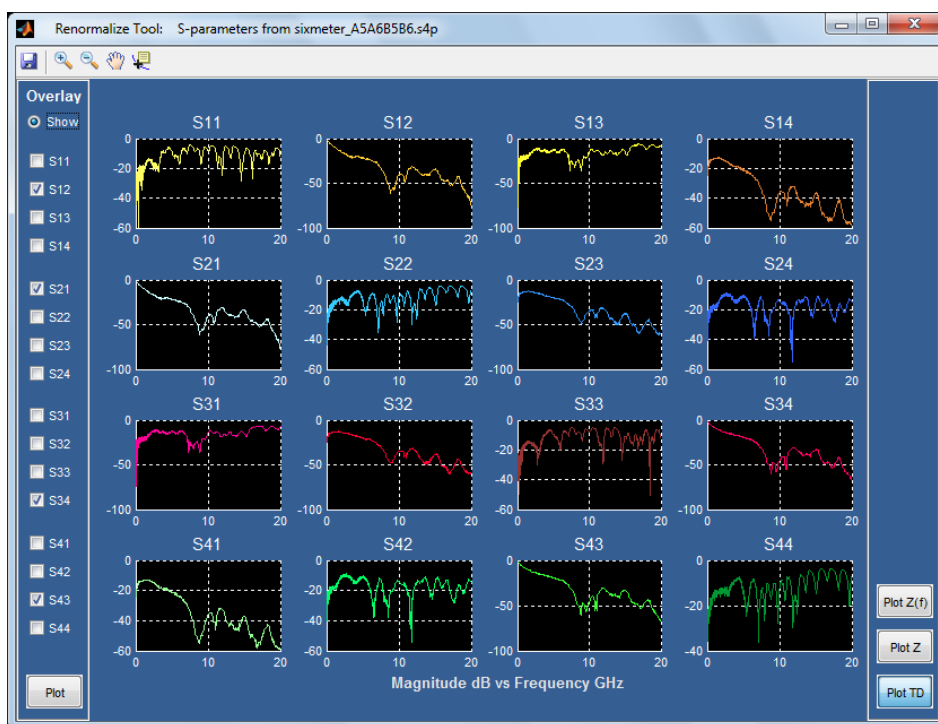
### 使用标准化功能

1. 按 **Normalize (标准化)** 选项卡。
2. 按 **Browse (浏览)** 并选择要重新标准化的 4 端口 S 参数文件。



3. Touchstone 1.0 格式对所有端口仅支持一个阻抗值。该数字将显示在端口编辑框中。现在，将每个框中的值编辑为 50 Ohms，以便在 SDLA 内部使用。对于在 SDLA 外部使用，或者为了观察绘图中的差异，请将任何端口值编辑为所需的值。
4. 按本地 **Apply (应用)** 按钮可计算重新标准化 S 参数的设置。注意，任何 SDLA 块均不使用此数据，除非您将此数据保存到文件，然后将其加载到 **Cascade (串联)** 选项卡的块中。

5. 按 **Plot (绘图)** 可观察重新标准化设置上叠加的原始 S 参数。该绘图以灰色光迹显示原始 S 参数数据，而用多种颜色显示重新标准化的新绘图。使用绘图工具栏上的缩放工具可放大各个绘图的细节。光标工具允许执行读取的光迹数据。还有一个光迹标记工具。



6. 按 **Save (保存)** 可创建包含重新标准化的数据的 Touchstone 1.0 文件。如果所有四个端口均有相同的参考阻抗，则将选项行中的值写入标准文件。但是，如果部分端口的阻抗设置与其他端口的设置不同，则系统会将 1 作为选项行中的阻抗，并使用下面的代码编写注释行

```
! [ IMPEDANCE ] <value1> <value2> <value3> <value4>
```

您可以将重新标准化的文件加载到 Cascade (串联) 选项卡图中的任何块中。

如果需要，可将重新标准化的文件读回到工具中，并还原为原始参考阻抗值。

另请参阅：

- [De-embed/Embed \(反嵌/嵌入\) 菜单 \(见第30页\)](#)

## 配置探头

您可以从 De-embed (反嵌) 菜单上的三个探头选项进行选择：

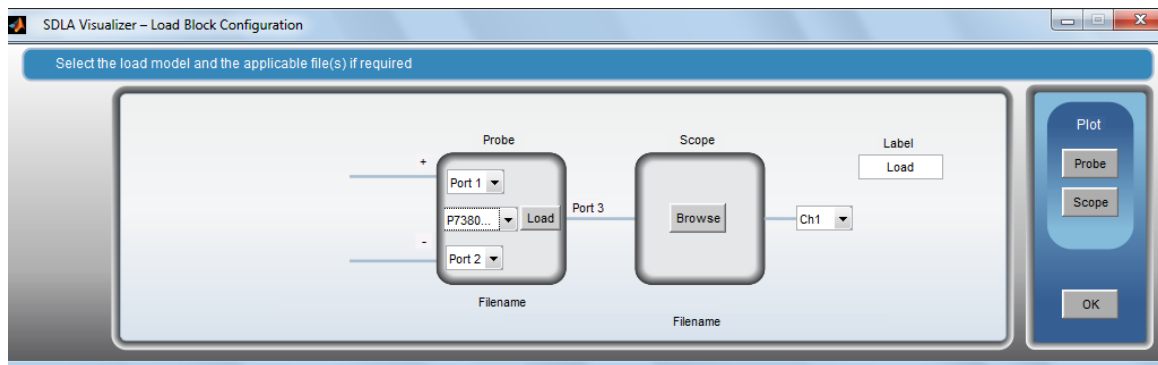
## None (无)

对于此选项，不会使用任何探头。示波器的输入波形信号在 Cascade (串联) 选项卡图的负载块上表示 (最后一个块)，并且通过标签 **src1** 和 **src2** 指示。一个典型的应用是将一个夹具和两个电缆连接到发射器上，以便获取进入示波器的 Ch1 和 Ch2 的信号。为了对此建模，您要在主菜单上选择 **Dual Input (双输入)**，然后选择 Ch1 和 Ch2 作为标记为 **src1** 和 **src2** 的波形。

## SMA 探头

只有当已在主菜单上选择 **Single Input (信号输入)** 时，才能选择此选项。此选择指定将从 SMA 探头获取单个波形，以便输入到反嵌块中。SDLA 假定此波形通过 3 端口 SMA 探头获取，该探头的每个电缆的输入具有均衡但极性相反的信号。SMA 探头 S 参数设置包括探头随附的电缆对。Cascade (串联) 选项卡图的负载 (最后一个) 块将仅允许终止串联的 SMA 探头模型，并且将标记为“SMAProbe”。

在 De-embed (反嵌) 菜单 Cascade (串联) 选项卡图的负载块 (最后一个块) 上按 **SMAProbe** 可打开此菜单：

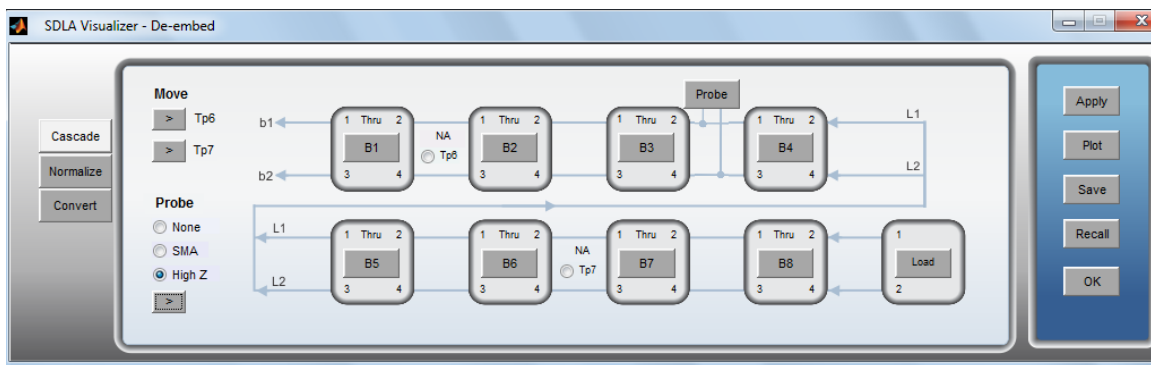


## 选项

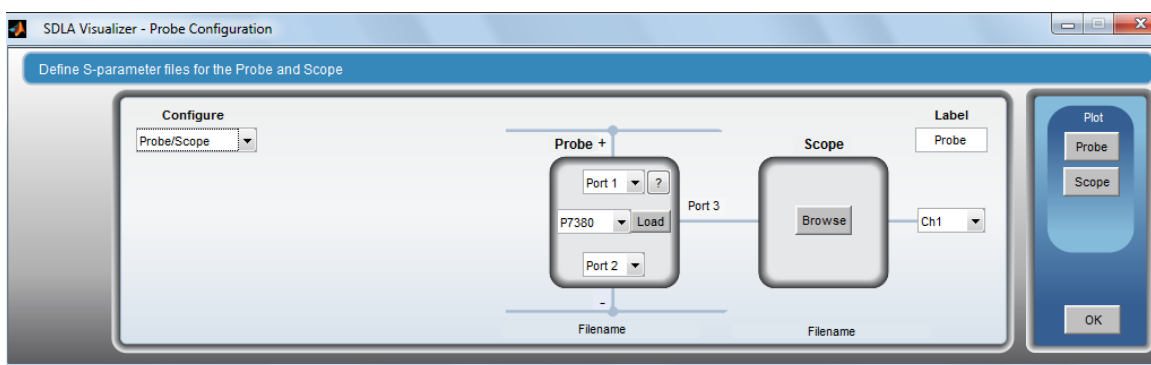
- **Port Numbers (端口号)**：选择为探头选择正确连接极性的端口号。
- **Probe model (探头型号)**：使用此下拉菜单可选择连接到示波器的探头型号。此选择将导致打开一个文件浏览器窗口，以便选择正确的 S 参数文件。在此菜单上按 **Load (加载)** 按钮也会打开探头型号选择确定的同一文件夹的文件浏览器菜单。
- **Scope Browse (示波器浏览)**：按此按钮可加载示波器的 S 参数文件。这将打开浏览器，且用户可以根据使用的示波器型号选择正确的文件。

## 高阻抗探头

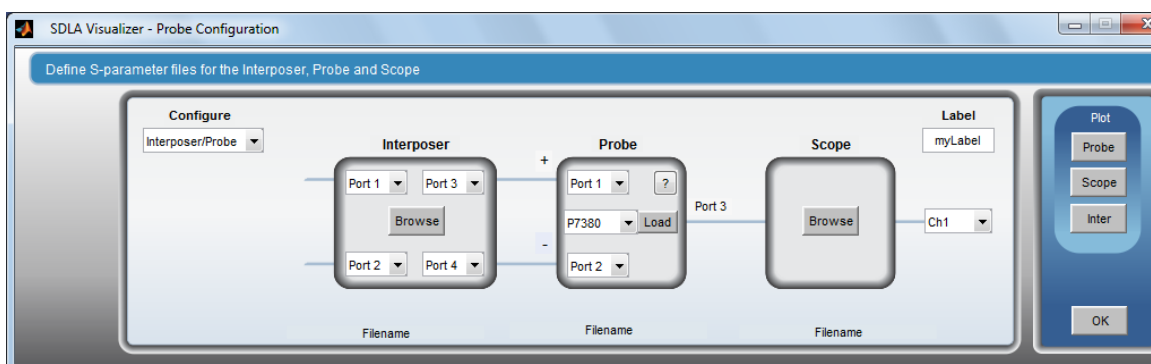
只有在主菜单上已选择 **Single Input (单输入)** 单选按钮时，才能选择此选项。此选择指定将从高阻抗探头获取单个波形，以输入反嵌块中。当您按左侧的 **High Z (高阻抗)** 单选按钮时，Cascade (串联) 选项卡图上会出现 **Probe (探头)** 按钮。High Z (高阻抗) 下还会显示一个右箭头“>”按钮。按该箭头按钮可将探头移到图中的不同位置。



在 Cascade ( 串联 ) 选项卡图中按 Probe ( 探头 ) 按钮可打开 Probe Path Configuration ( 探头路径配置 ) 菜单 :



在 Configure ( 配置 ) 下，选择所需的电路配置。您可以选择 Probe/Scope ( 探头/示波器 ) ( 如上所示 )，或 Interposer/Probe ( 内插器/探头 ) ( 如下所示 ) :



### 选项

- Probe model ( 探头型号 )** : 使用此下拉菜单可选择使用的探头类型。这样会打开正确探头目录的文件浏览器。用户随后必须根据探头衰减设置以及使用的端部选择正确的文件。有关为文件选择正确端部名称的帮助，请参阅 [探头和端部选择 \( 见第38页\)](#)。您还可以在 Probe ( 探头 ) 面板中按 ? 按钮。

- **Probe Load ( 探头加载 )** : 按此按钮可根据当前所选型号加载探头文件。
- **Port numbers ( 端口号 )** : 选择所需端口号以获取探头的正确极性连接。
- **Scope Browse ( 示波器浏览 )** : 按此按钮可加载示波器的 S 参数文件。这将打开浏览器，且用户可以根据使用的示波器型号选择正确的文件。
- **Interposer Browse ( 内插器浏览 )** : 按此按钮可为内插器型号加载 4 端口 S 参数。这支持差分时钟或选通线路对的简化内插器型号。其中，假定每个线路只有一个存储器输入和一个控制器输入，并且探头的连接是另外两个端口。
- **标签** : 编辑此标签可更改 De-embed ( 反嵌 ) 菜单中的探头块标签。
- **文件名** : 已加载 S 参数文件的文件名列于菜单的底部。

另请参阅：

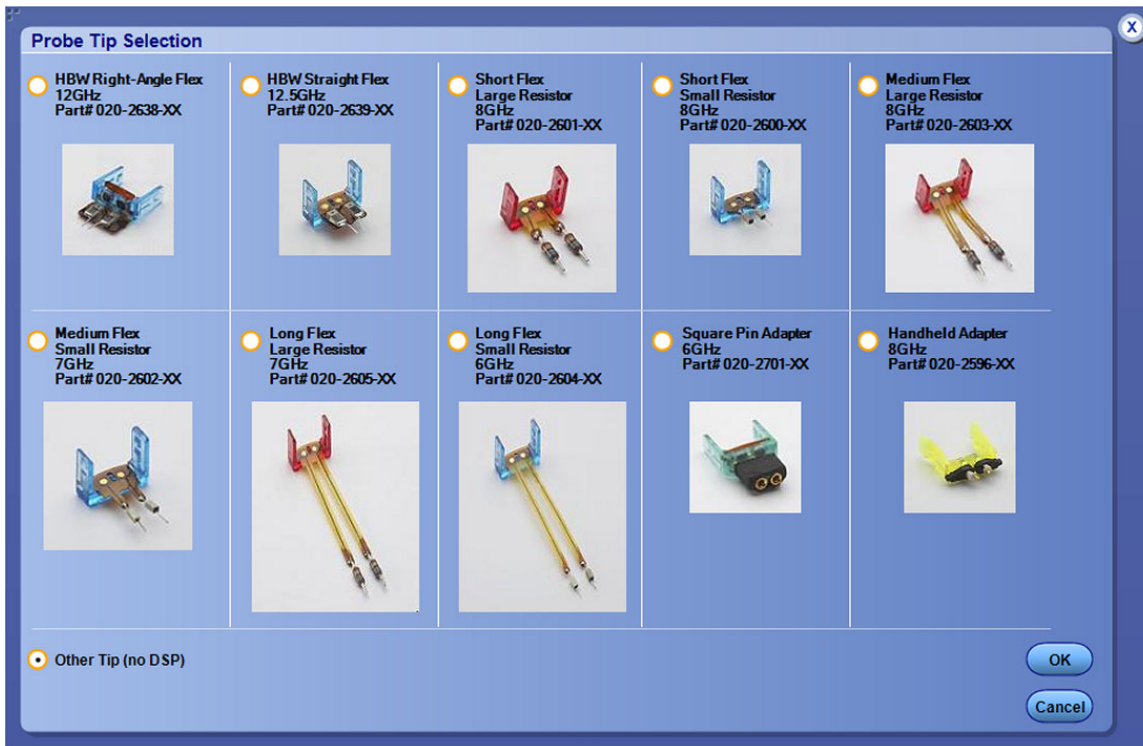
- [De-embed/Embed \( 反嵌/嵌入 \) 菜单 \( 见第30页\)](#)

## 探头和端部选择

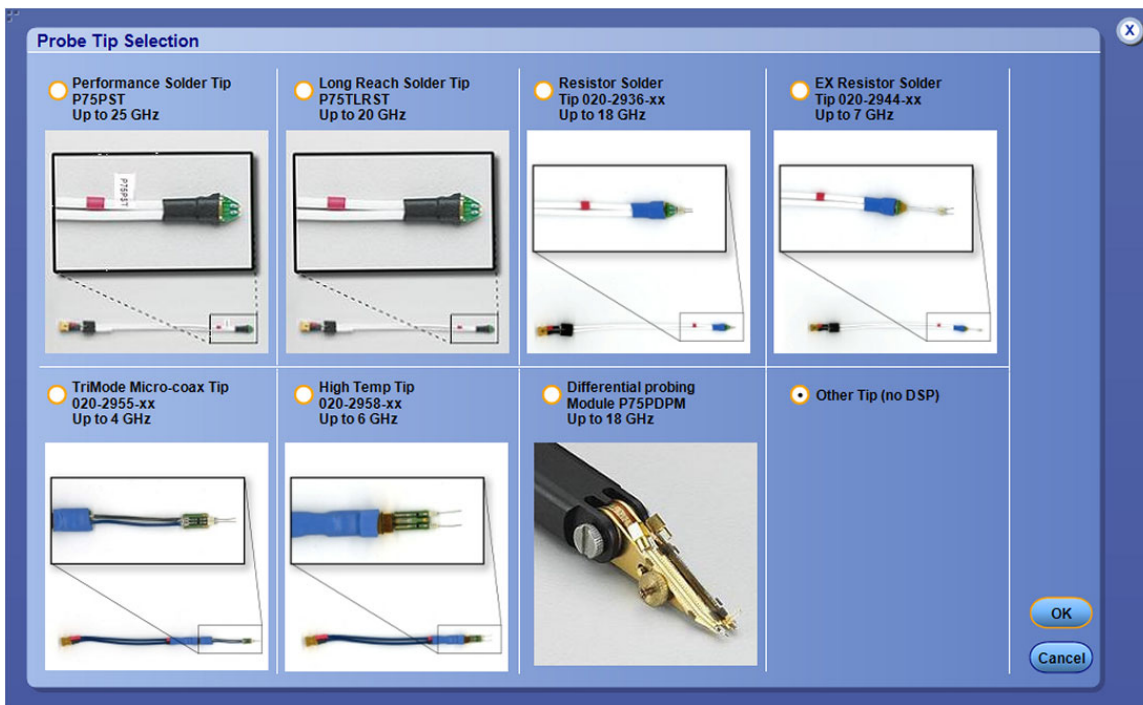
此主题介绍如何识别探头端部，然后为使用的配置选择正确的文件名。

对于 P7313 和 7380 探头型号，端部的以下设置可用；但是，这些端部中只有四个受 S 参数设置支持。包括：

- HBW 直接花线，
- HBW 直花线，
- 中花线小电阻，
- 短花线小电阻。

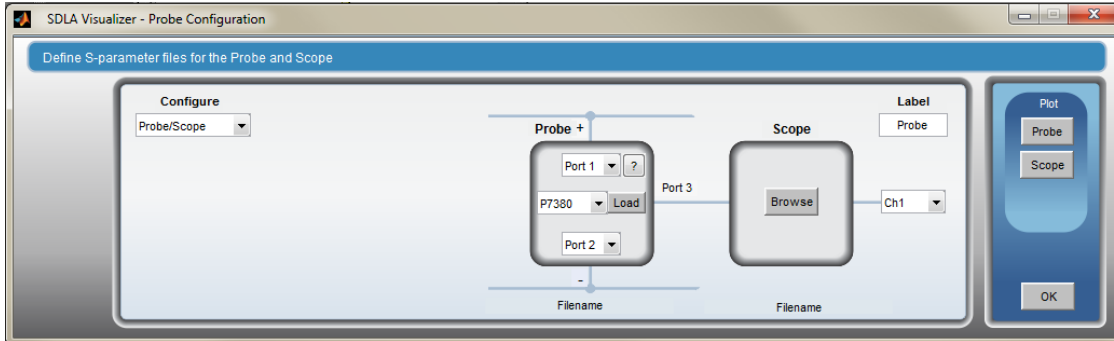


下面显示的是 P75xx 系列探头的端部。但是，目前仅性能焊接端部受 S 参数设置支持。

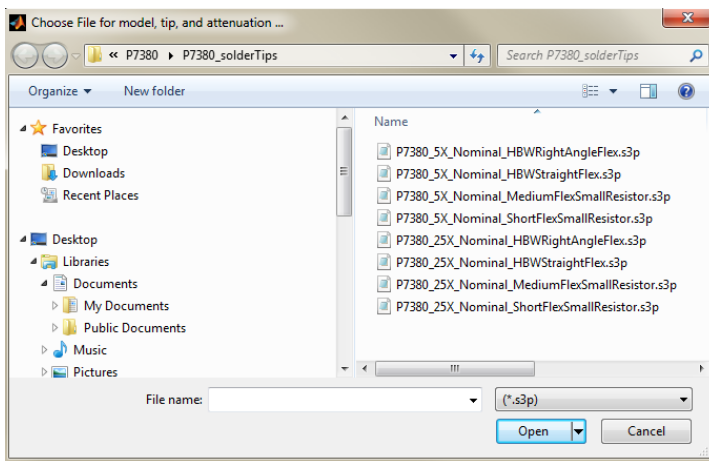


## 选择正确的 3 端口 S 参数文件

在主菜单上按 **De-embed (反嵌)**。在 Cascade (串联) 选项卡上，在 **Probe (探头)** 下选择 **High Z (高阻抗)** 单选按钮。然后在图中按 **Probe (探头)** 按钮。这将打开 Probe Configuration (探头配置) 菜单：



在 **Probe (探头)** 下拉菜单中，选择使用的正确型号。例如，上图中选择的是 P7380。浏览器随后会打开所选探头型号的正确目录：



为探头的当前设置选择正确的文件。注意，文件名包含探头型号和增益数字，如 5X 或 25X，并且还包含使用的端部的名称。您需要关联使用上述探头端部图像的文件名中的端部名称。

探头的增益设置由插入示波器输入通道连接器中的探头补偿盒上的 LED 指示。

**说明：** 三模式探头 (如 75xx 型号) 可能在 4 种模式下操作。但是，对于 SDLA，S 参数支持当前仅允许选择**差分模式**，在插入示波器的探头补偿盒上，该模式由 **A-B** 选择标识。

## SMA 探头

SMA 探头 S 参数文件包括探头随附的 SMA 电缆匹配对。没有端部选择。衰减器选择包含在文件名中，且探头补偿盒上的 LED 指示使用的设置。

## 与 SDLA 一起使用探头时的示波器设置

与 SDLA 一起使用探头时，示波器 DSP 滤波器必须打开。为了检查滤波器是否已打开，请转到示波器的 Vertical (垂直) 菜单。确保选中 **Digital Filters (DSP) Enabled (数字滤波 (DSP) 已启用)** 单选按钮。此外，请转到示波器左侧的 Vertical (垂直) 菜单的 **Chan X (通道 X)** 选项卡，并选择探头连接到的通道。然后，在示波器菜单上，选择 **Vertical (垂直) > Probe Cal (探头校准)**。按 **Select (选择)** 按钮打开探头端部选择菜单。让此菜单中的单选按钮选择匹配探头上使用的端部。这样可以确保探头 DSP 处于打开状态。(注意：如上所述，S 参数并不只是所有端部。)

然后，SDLA 将正确反嵌当前探头 DSP 响应，并且将其更换为与用户数据合并的探头，同时在示波器显示屏上的数学波形槽中产生结果。这样，示波器的通道 X 将具有不包含探头连接的用户数据的正常滤波器响应，但是 SDLA 创建的测试点数学波形将显示系统的响应，包含探头及其 DUT 的实际连接。

## P7520A 和 P7630 探头

对于这些探头，S 参数存储在探头内部。因此，这些参数直接从示波器加载到 SDLA 中。不会打开文件浏览器。必须将探头插入示波器源通道才能将 S 参数设置载入 SDLA。

## 用户数据探头

在某些情况下，如有时对内插器设置使用自定义修改的探头端部的情况下，可能出现示波器没有正常 DSP 探头数据的情况。在这种情况下，在示波器菜单上，选择 **Vertical (垂直) > Probe Cal (探头校准)**。按 **Select (选择)** 按钮打开探头端部选择菜单。选择 **Other Tip (no DSP) (其他端部 (无 DSP))**。这样，示波器即不会为给定的探头型号应用 DSP。相反，您可以使用在 **User (用户)** 下从探头下拉菜单中选择的用户探头数据。随即将打开文件浏览器，并且您可以载入自定义探头数据 S 参数设置，以便与内插器一起使用。此数据可从 Tektronix 或其他源基于自定义提供，如自定义模拟型号。

---

**说明：** 在加载之前，您必须有保存好的 S 参数数据。

---

另请参阅：

- [配置探头 \(见第35页\)](#)
- [De-embed/Embed \(反嵌/嵌入\) 菜单 \(见第30页\)](#)

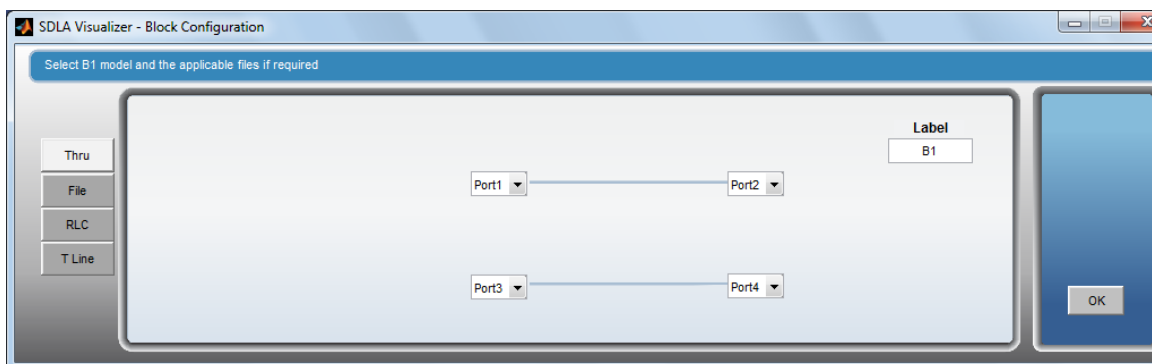
## Block Configuration (块配置) 菜单

在 De-embed/Embed (反嵌/嵌入) 块中，使用 Block Configuration (块配置) 菜单可配置串联的 S 参数建模块 **B1-B8**。(要配置最后一个块，请使用 [Load Configuration \(载入配置\)](#) (见第47页) 菜单。)

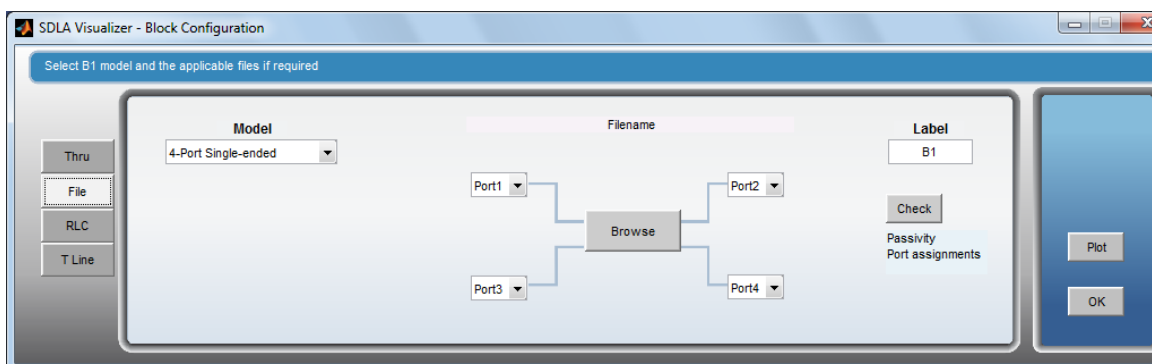
Block Configuration (块配置) 菜单具有提供不同型号类别的四个选项卡：

### Thru ( 穿通 ) 选项卡

当块不是串联中的必要组成部分时，使用穿通块型号。它代表对系统中的信号没有影响的理想型号。



### File ( 文件 ) 选项卡



File (文件) 选项卡允许您从通过以下文件读取的数据代表的六个型号进行选择：

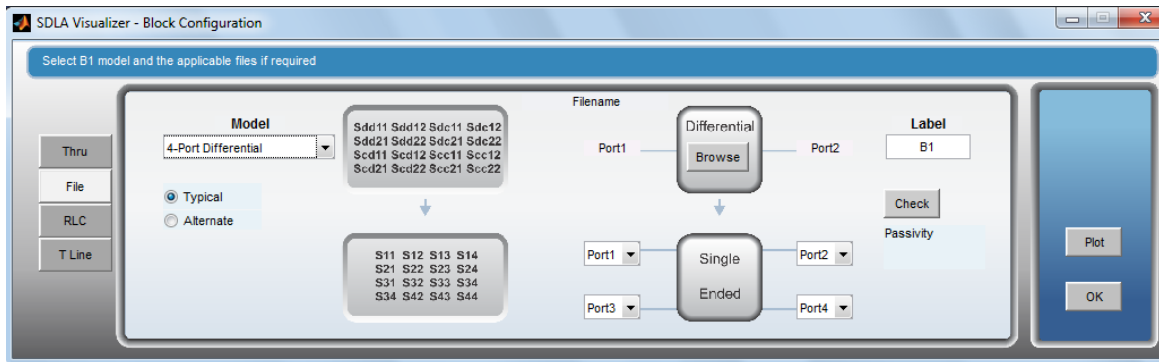
**4 端口单端：**对单个 4 端口 S 参数设置建模，如上所示。您可以载入 4 端口 S 参数文件来代表该块。计算测试点传递函数时，会考虑数据中的所有 S 参数条件。

**4 端口差分：**对混合模式 S 参数设置建模 按此处了解详细信息。

您可以载入已使用数据的混合模式格式保存的 4 端口 S 参数文件。差分块允许使用 **Browse (浏览)** 按钮指定混合模式 S 参数的文件名和路径。该块显示有两个差分端口，但是实际上仍有 4 个单端端口。SDLA 会将混合模式数据转换为单端数据格式，以便在块的串联中使用。

在矩阵中，SDLA 支持两种组织 S 参数数据的方式。**Typical (典型)** 显示从文件读取的混合模式 S 参数数据的典型安排。**Alternate (备用)** 提供了第二种安排。

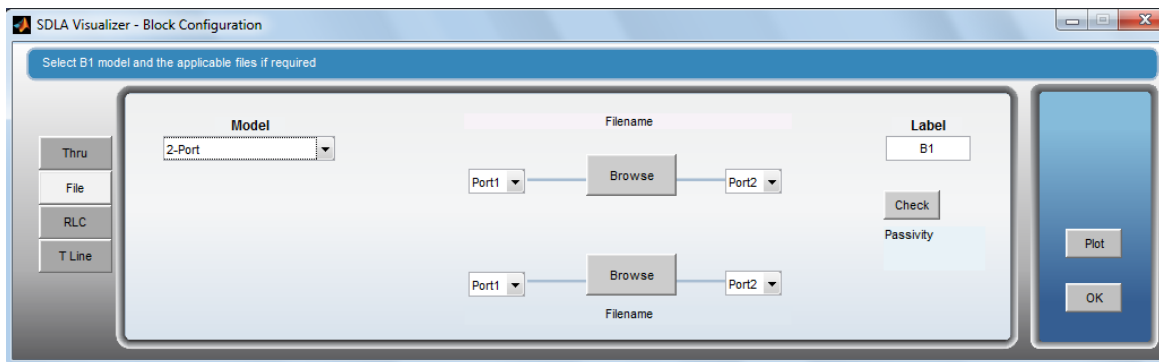
**说明：** Touchstone 1.0 文件格式不支持 S 参数数据的混合模式表示。因此，支持的文件数据的组织方式仅有两种，如下所示：



**2 端口：** 对两个 2 端口 S 参数设置建模。按此处了解详细信息。

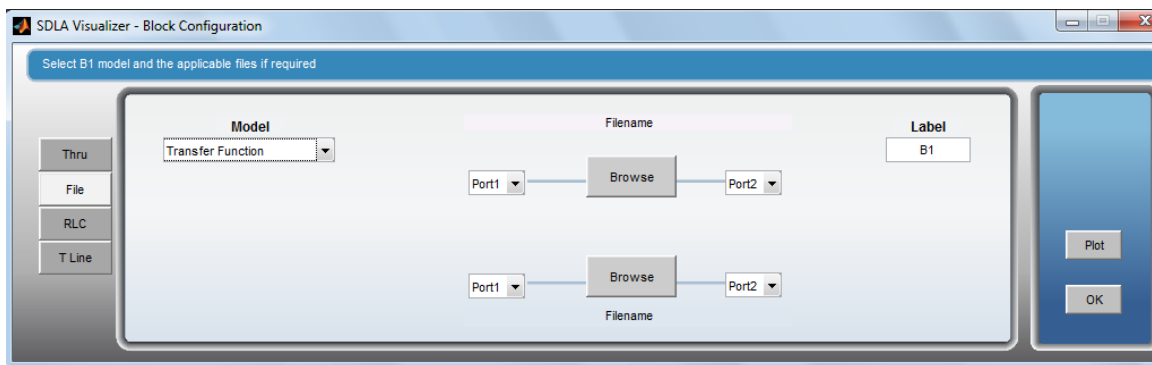
这允许将两个 2 端口 S 参数文件加载到 4 端口块型号中。SDLA 会将这些转换为一个 4 端口 S 参数设置，并将理想的交叉条件设置为零。

此选择的常见用法是代表夹具和示波器之间连接的一对屏蔽电缆。



**传递函数：** 对复杂数据的频率设置建模。按此处了解详细信息。

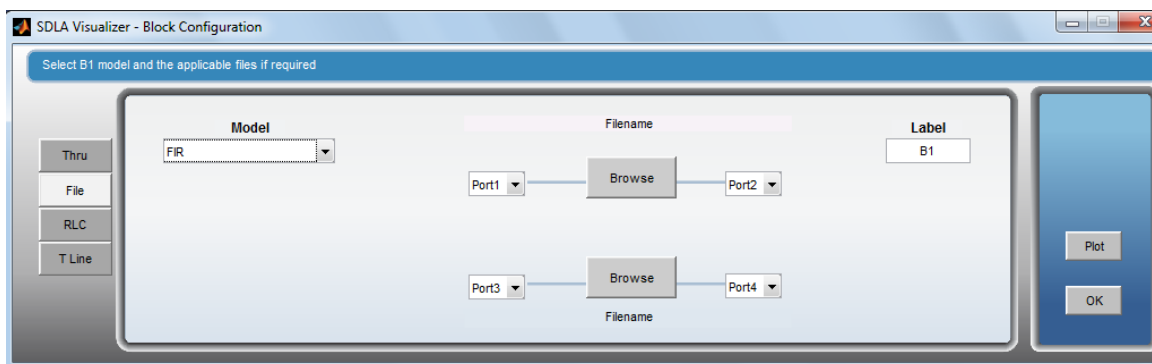
这允许加载频域中包含传递函数数据的两个文件来代表块。该文件的格式为 s1p Touchstone 1.0 格式。此格式包含频率列、实部或幅度列以及虚部或相位列。SDLA 会将这些转换为单个 4 端口 S 参数设计，并将理想交叉和反射系数条件设置为零。此选择的常见用法是代表夹具和示波器之间连接的一对屏蔽电缆。



**FIR:** 对时域脉冲响应建模。按此处了解详细信息。

这允许加载时域中包含 FIR 滤波器系数数据的两个文件来代表块。该文件的格式应为示波器 `arbflt()` ASCII 格式。SDLA 会将这些转换为一个 4 端口 S 参数设置，并将理想的交叉条件设置为零。反射系数条件也会设置为零。

该文件可能包含以 # 作为第一个字符的注释行。该文件可能包含滤波器系数的多个行，其中后跟“;”的第一个数字是采样速率。剩余的数字是用空格逗号分隔的滤波器系数。



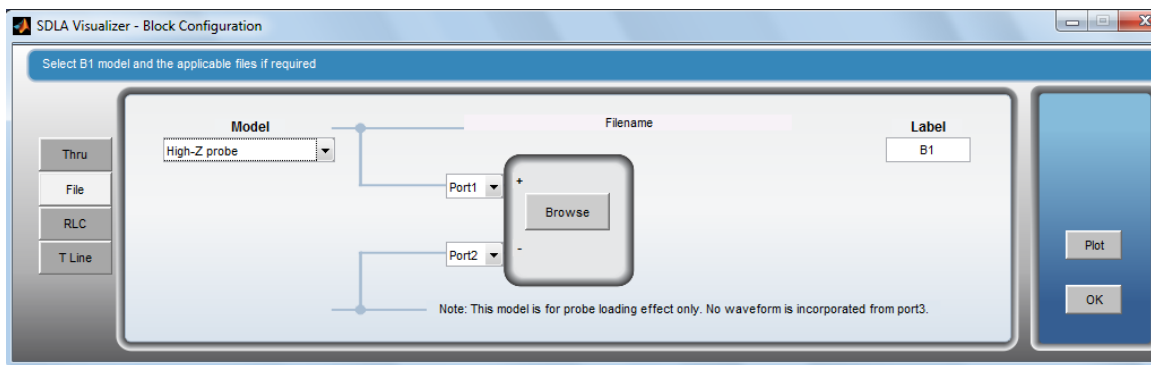
**高阻抗探头:** 对探头加载建模。按此处了解详细信息。

这允许加载代表探头的 3 端口 S 参数设置。此型号将探头端部放在行 A 和行 B 上，与信号路径行并排。一种可能的用法是观察示波器或逻辑分析仪探头如何加载系统。

---

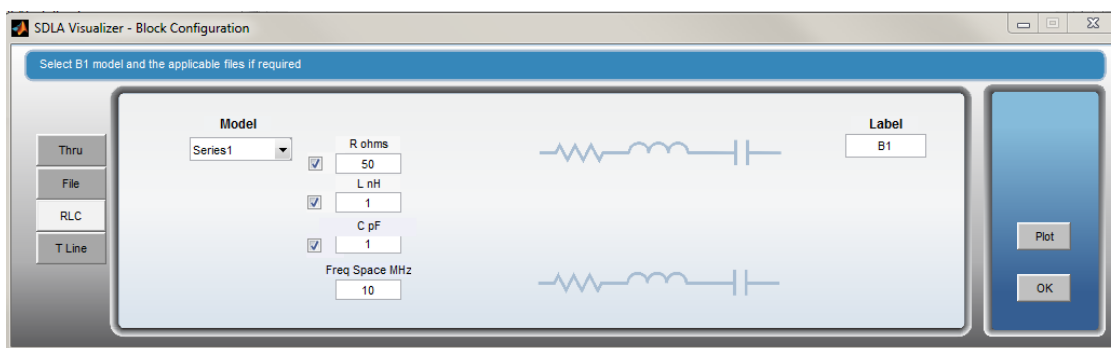
**说明:** 此型号仅代表探头加载影响。此型号没有获取的波形输入模拟系统。

---



### RLC 选项卡

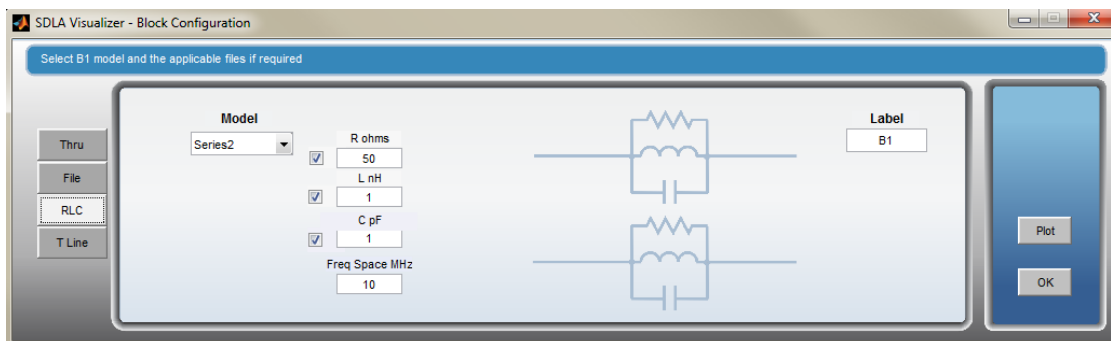
这允许使用 RLC ( 电阻器、感应器和电容器 ) 元素来对块建模。SDLA 将计算在串联中使用的一组 4 端口 S 参数。该交叉条件将设置为零。



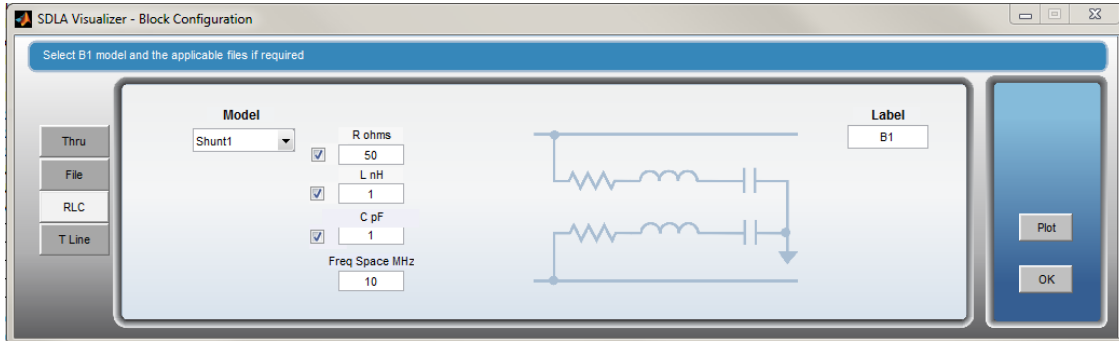
RLC 选项卡 **Model ( 型号 )** 下拉菜单提供了四个不同的系列和 RLC 网络的分流配置。按此处了解详细信息。

**系列 1:** 代表与每一行串联的一个串行 RLC 网络 ( 如上所示 )。

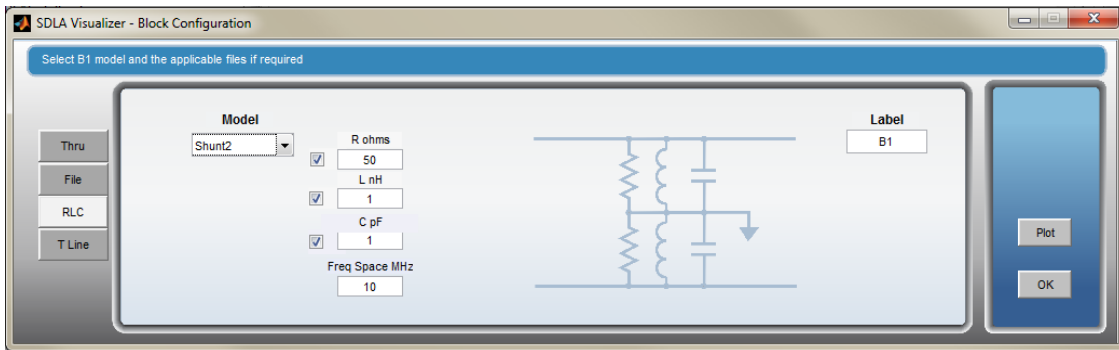
**系列 2:** 代表与每一行串联的一个并联 RLC 网络 ( 如上所示 )。



**分流 1:** 代表与每一行并联的串行 RLC 网络 :



**分流 2:** 代表与每一行并联的并行 RLC 网络 :



**R、L、C 编辑框:** 这些确定组件的值。

**R、L、C 复选框:** 如果选中，R、L、或 C 值将包含在电路中。不选中时，如果是串行元素，R、L 或 C 元素将被短路替换，如果是并行元素，则会被断路替换。

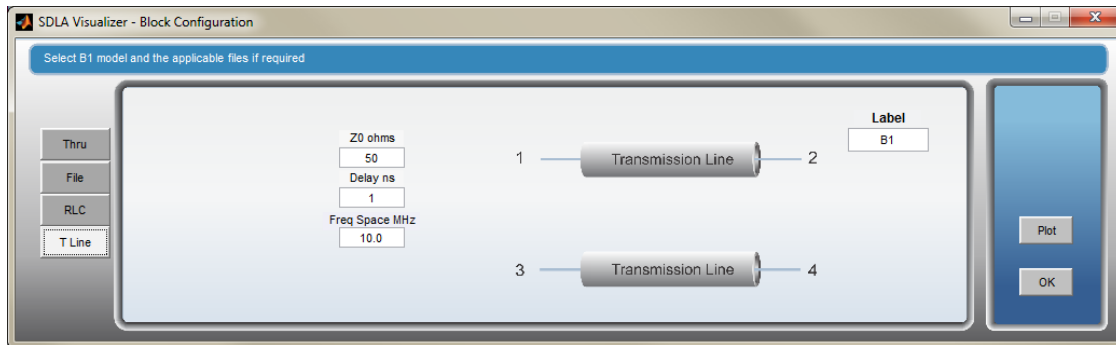
**频率空间 MHz:** 此编辑框指定将为此网络计算的 S 参数设置的频率空间。频率空间确定 S 参数涵盖的时间期限。

**标签:** 此编辑框根据所在的块，确定 De-embed/Embed (反嵌/嵌入) 菜单中的块图中将出现什么标签。

**绘图:** 这将打开包含所有绘图菜单的新窗口，以便通过各种途径查看 4 端口 S 参数设置。

**确定:** 此菜单按钮关闭块菜单并返回 Embed (嵌入) 或 De-embed (反嵌) 菜单，具体取决于打开块所使用的菜单。

## T line ( 传输线路 ) 选项卡



这允许您定义无损传输线路。SDLA 根据编辑框中的参数计算一组 4 端口 S 参数。交叉条件应设置为零。按此处了解详细信息。

**Z0 ohms:** 这允许您指定传输线路对的特性阻抗。

**延迟 ns:** 这允许以 ns 指定通过传输线路的延迟。

**频率空间 MHz:** 这可以指定将为传输线路型号创建的 4 端口 S 参数设置的频率空间。

**绘图:** 这可用于查看特性。

**另请参阅 :**

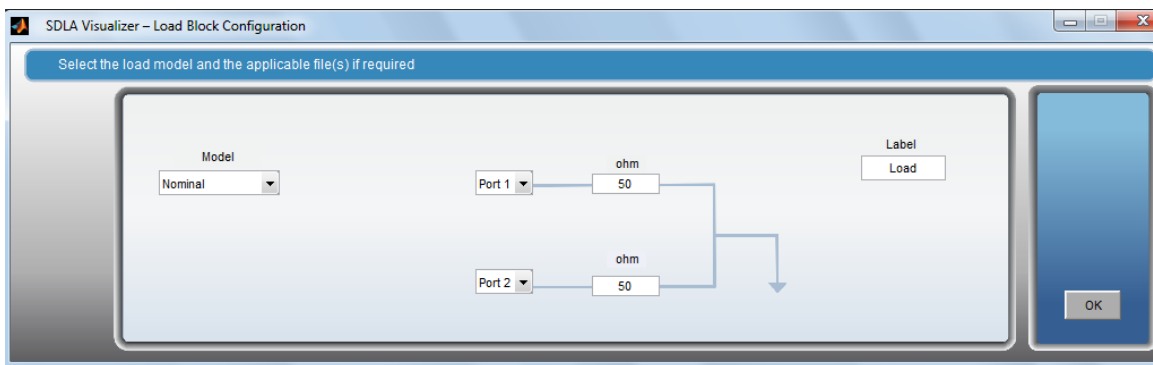
- [De-embed/Embed \( 反嵌/嵌入 \) 菜单 \( 见第30页\)](#)
- [Load Configuration \( 载入配置 \) 菜单 \( 见第47页\)](#)

## Load Configuration ( 载入配置 ) 菜单

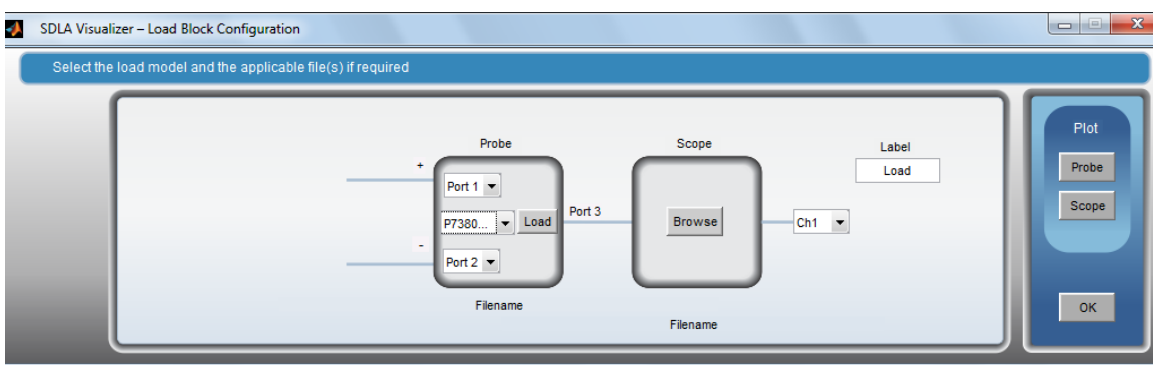
De-embed/Embed ( 反嵌/嵌入 ) 菜单串联图中的最后一个块是确定什么将加载串联电路输出端口的位。按该块可打开 Load Configuration ( 载入配置 ) 菜单。( 要配置块 B1-B8 , 请使用 [Block Configuration \( 块配置 \) 菜单 \( 见第41页\)](#)。 )

### 反嵌串联加载块

De-embed ( 反嵌 ) 菜单串联图上的最后一个块标记为 **Scope ( 示波器 )**、**SMAProbe** 或 **Load ( 加载 )**。按该块时, 将会出现一个不同的 Load Configuration ( 载入配置 ) 菜单, 具体取决于如何配置您的型号。例如, 下图显示没有探头的默认菜单:



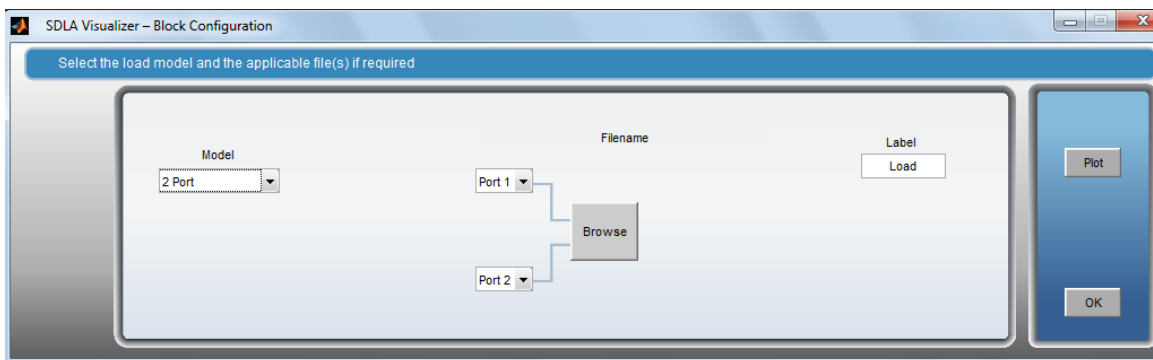
相反，如果您已为 SMA 探头配置，则会出现该菜单。有关详细信息，请参阅[配置探头 \(见第35页\)](#)。



### 嵌入串联加载块

**Embed (嵌入)** 菜单串联图上的最后一个块标记为 **Rx Load (接收负载)**。按此按钮可打开如下显示的 Load Configuration (载入配置) 菜单，该菜单可让您确定加载模拟电路输出端口的型号。在许多情况下，这可以对物理接收器建模。

通过选择 **Model (型号)** 下拉列表中的选项之一，该阻抗可作为正常值、一个 2 端口 S 参数块或两个 1 端口 S 参数块进行建模。默认情况下，SDLA 假定为 50 Ohm 阻抗。下面是使用一个 2 端口 S 参数块的菜单：



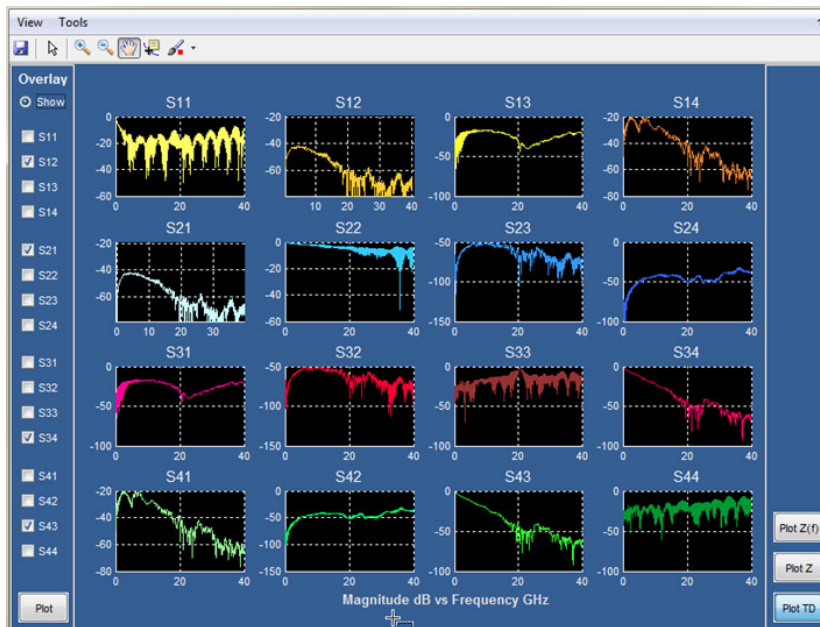
另请参阅：

- [De-embed/Embed \(反嵌/嵌入\) 菜单 \(见第30页\)](#)
- [Block Configuration \(块配置\) 菜单 \(见第41页\)](#)

## 绘图

绘图对于设置和验证系统必不可少。SDLA Visualizer 提供了大量上下文敏感的绘图，这些绘图显示运行启用的处理块和测试点的结果。这些绘图可以与如分析 S 参数的质量等任务的 DPOJET 和示波器绘图一起使用，从而在配置电路或确定端口号时验证各个块的配置。

导航功能包含缩放 (+) 和平移工具；某些绘图还包含测量光标工具。



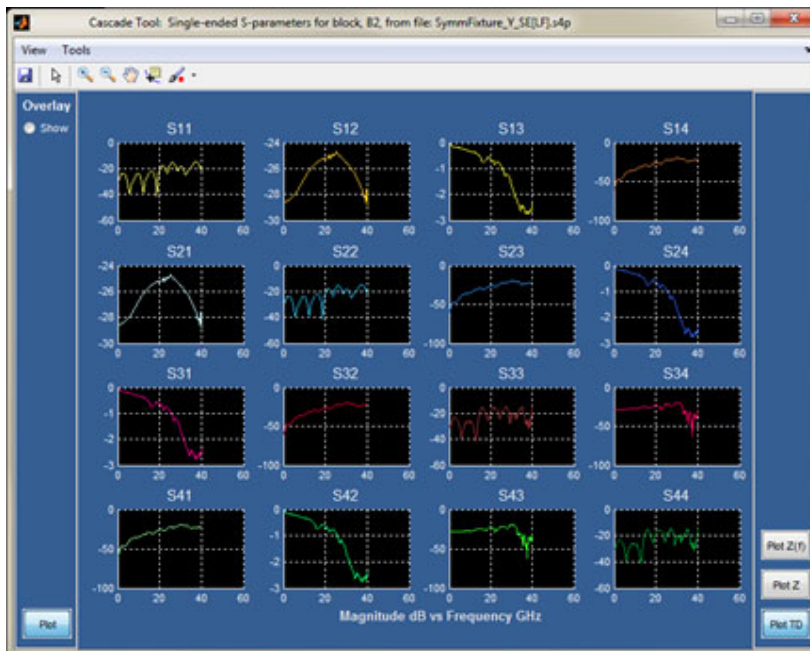
对于如何使用 S 参数绘图排除故障的某些示例，请参阅[使用绘图排除 S 参数故障 \(见第57页\)](#)。

下面是部分可用的 SDLA Visualizer 绘图：

- **全面 S 参数绘图。** S 参数的广泛绘图使您可以完全了解系统特性。Overlay (饰面) 功能对某些绘图有用。S 参数绘图的部分示例：
  - 4 端口、3 端口、2 端口、1 端口绘图

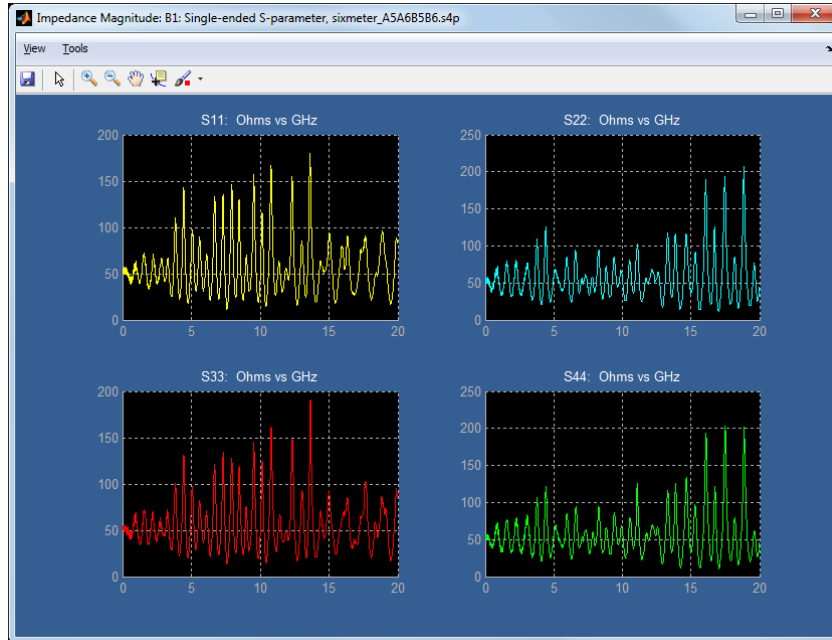
使用这些绘图可以：

- 快速验证端口分配。您可以通过插入损耗的曲线形状进行区分。
- 验证幅度是否正确。通常，插入损耗在高频更高；反射和串扰通常在高频更高。
- 执行被动检查。在频域内，没有被动系统的 S 参数应高于 0 dB。所有数据均可小于 0d，但是当总输出功率高于输入功率时，系统仍可能违反被动。注意，查看绘图只是第一步；对于更广泛的检查，请转到块菜单中的文件加载选项卡。对于从文件加载 S 参数数据的情况，被动检查按钮可用。
- 检查型号是单端还是混合模式的。对于单端系统，如 s21、s12、s34 和 s43 之类的传输条件对理想被动系统来说是均衡的。但是，如果数据已转换为混合模式，共模传输响应通常与差分传输明显不同。换句话说，S34 和 S43 可能等效于共模，但是看起来与 S21 和 S12 中绘制的差分模式响应不同。



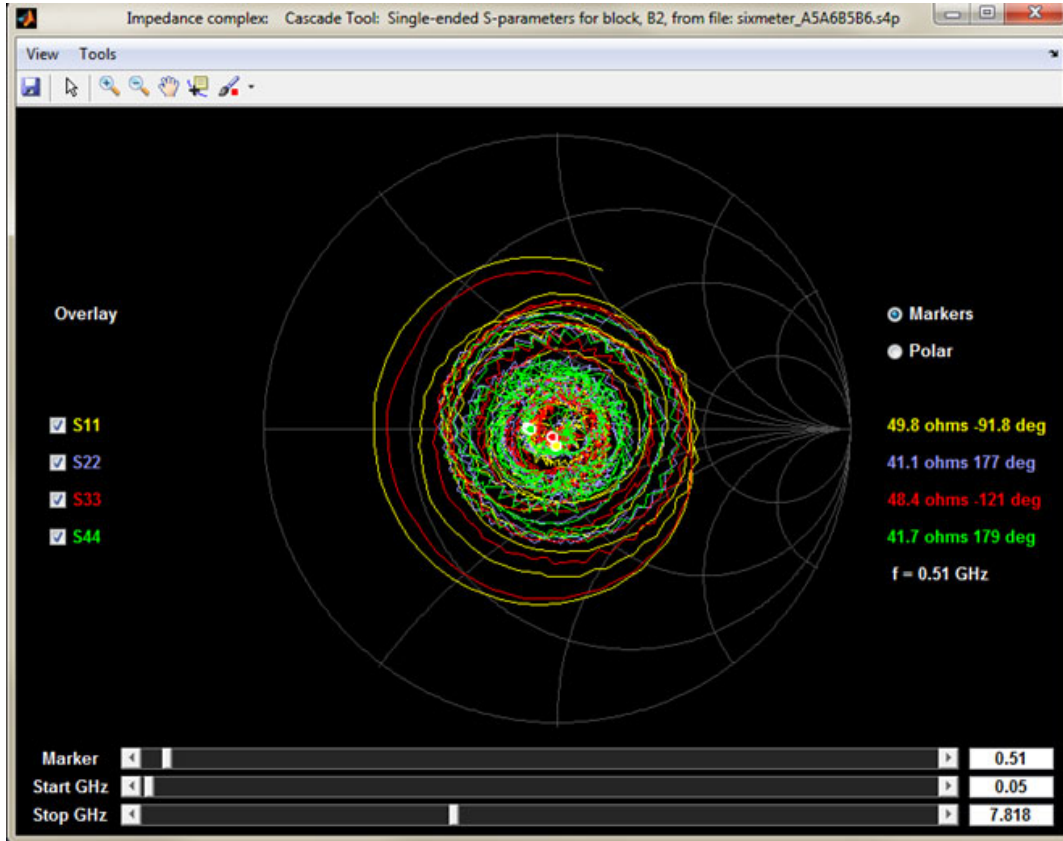
- 阻抗与幅度 ( Plot Z(f) ( 绘图 Z(f) ) 按钮 )

对于 S 参数设置中的反射系数，这些绘图可让您快速观察阻抗如何随着频率而变化。



— 史密斯圆图阻抗 ( Plot Z ( 绘图 Z ) 按钮 )

史密斯圆图提供阻抗、相位和幅度信息，包括极坐标、直角坐标格式的阻抗、标记读数、开始和停止频率以及饰面：

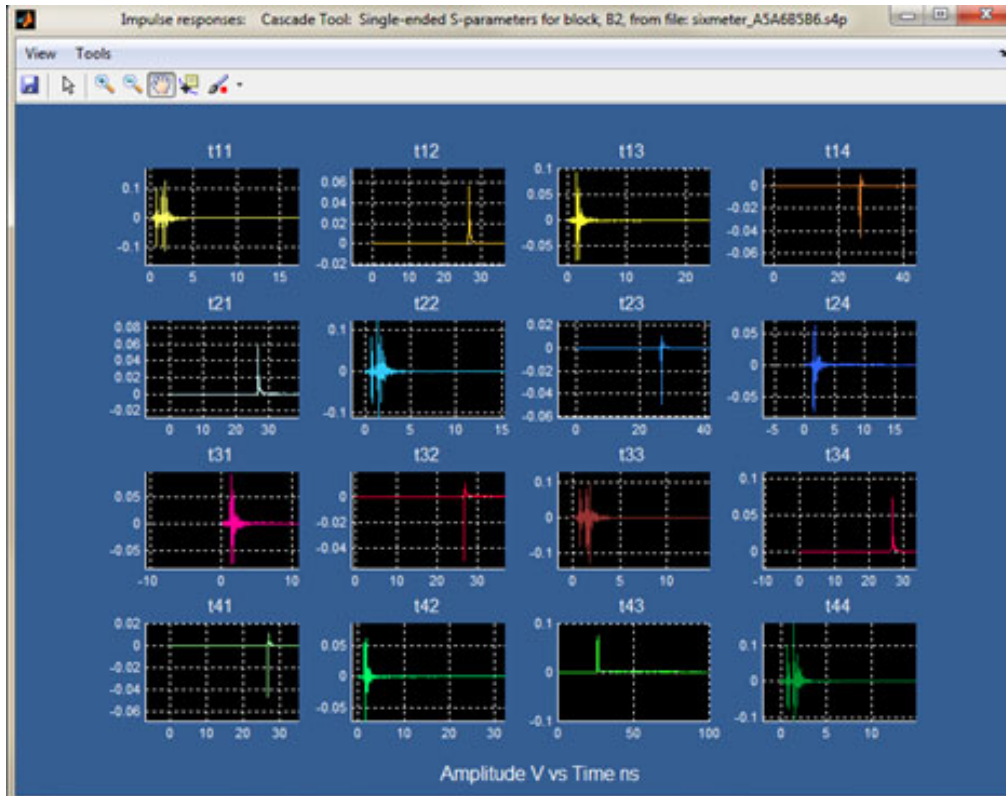


- 时域绘图 ( Plot TD ( 绘图 TD ) 按钮 ) ，包括脉冲响应与时间，以及步阶响应与时间。

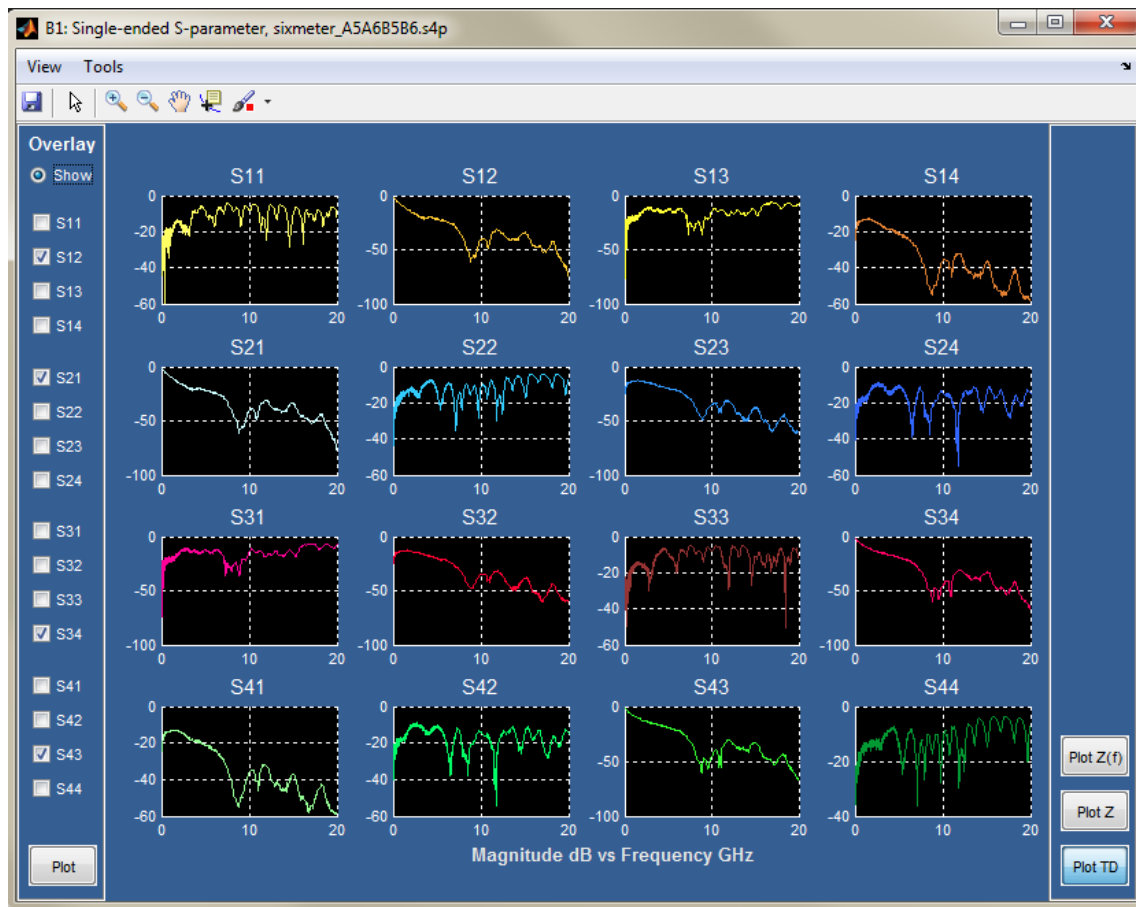
在时域中，所有绘图均应在时间记录结束时解决。如果未解决，则意味着处理测量的时间间隔过短。注意，如果一个脉冲接近记录的开头，如典型的  $t_{11}$ ，则应预计前面的非因果响应的一部分会换行到记录的最末尾。SDLA 在内部处理换行的部分。

该非因果部分对测量的模拟电路部分不适用，它是执行 IFFT 操作以将 S 参数设置转换为时域的带宽限制影响的失真。

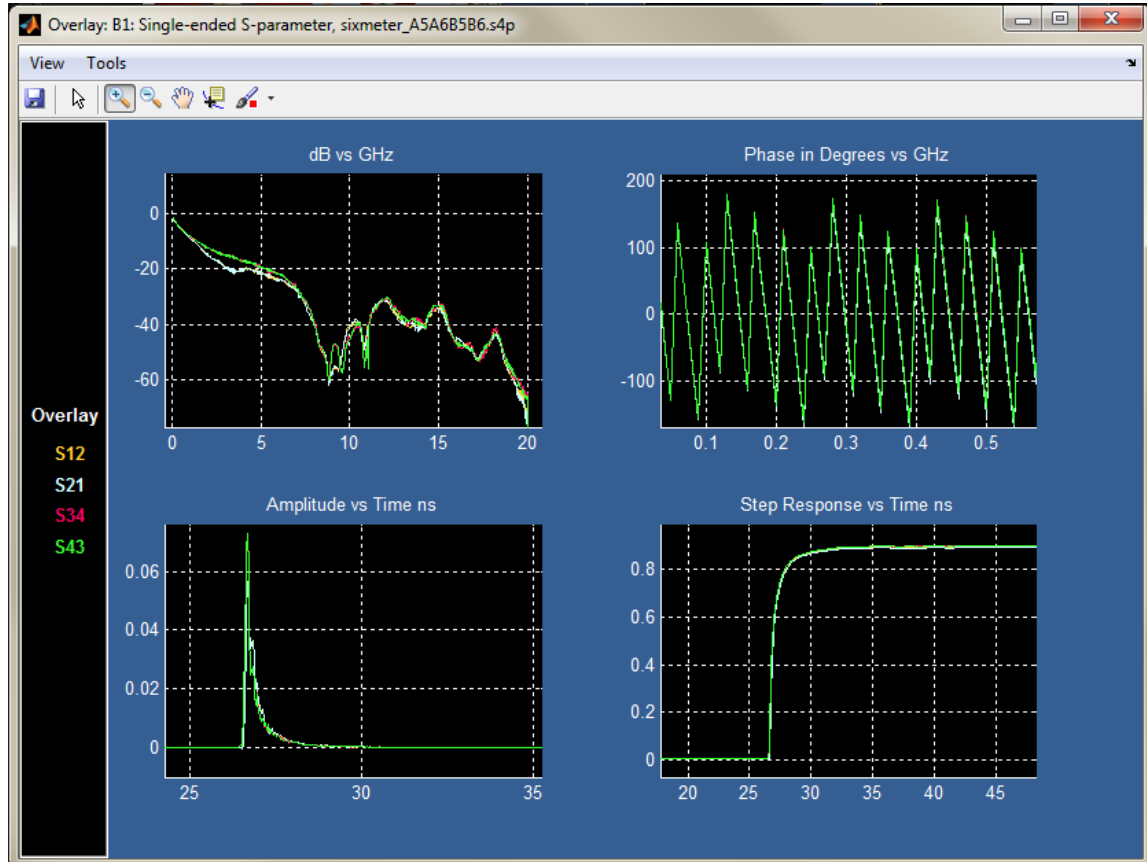
如果频率空间过宽，时域将显示假波，其中脉冲在时域中换行到假波位置。



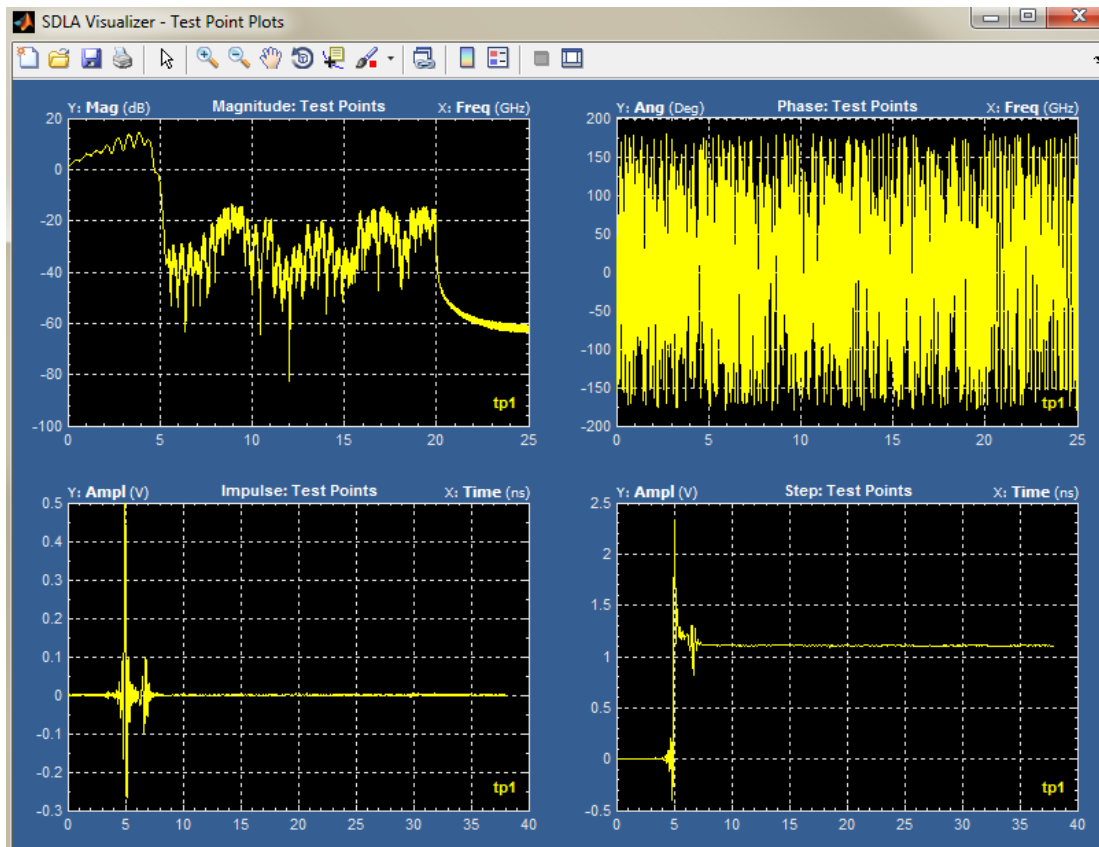
- 按左侧的 Overlay (饰面) 可让您在一个视觉显示中选择多达 16 个绘图。饰面绘图在四个轴上执行：幅度与频率、相位与频率、脉冲与时间以及步阶响应与时间：



**Overlay (饰面) 菜单**位于左侧，底部有一个 **Plot (绘图)** 按钮。按 **Plot (绘图)** 会打开一个具有四个饰面轴的窗口：dB 与 GHz、相位度数与 GHz、幅度与时间，以及步阶响应与时间。



- **测试点滤波器 ( 传递函数 ) 绘图。**测试点滤波器响应的绘图可用于验证系统设置。绘图中通常显示的任何问题。提供了幅度、相位、脉冲以及步阶图。



- **发送加重绘图。**有关详细信息，请参阅 [Tx Emphasis \(发送加重\) 菜单 \(见第63页\)](#)。

通过以下方式可以获得其他绘图：

- **DPOJET 眼图。**为 Auto Configure (自动配置) 设置主菜单的 **Config (配置)** 按钮时，则当按 **Apply (应用)** 按钮时，DPOJET 会为打开的测试点波形产生眼图。这些将包含源波形和来自自己启用的一个或多个测试点的波形。DPOJET 最多可创建四个绘图。因此，您必须转到 DPOJET 菜单重新分配绘图，以便查看所需的波形。(为此，请从示波器菜单中，按 Analyze (分析) > Jitter and Eye Analysis (抖动和眼图分析) (DPOJET)。
- **示波器波形绘图。**代表测试点的波形显示在示波器屏幕上。通过使用标准示波器控制可以控制查看这些波形。还可能应用光标测量和标准测量。

另请参阅：

- [使用绘图排除 S 参数故障 \(见第57页\)](#)
- [了解测试点 \(见第10页\)](#)

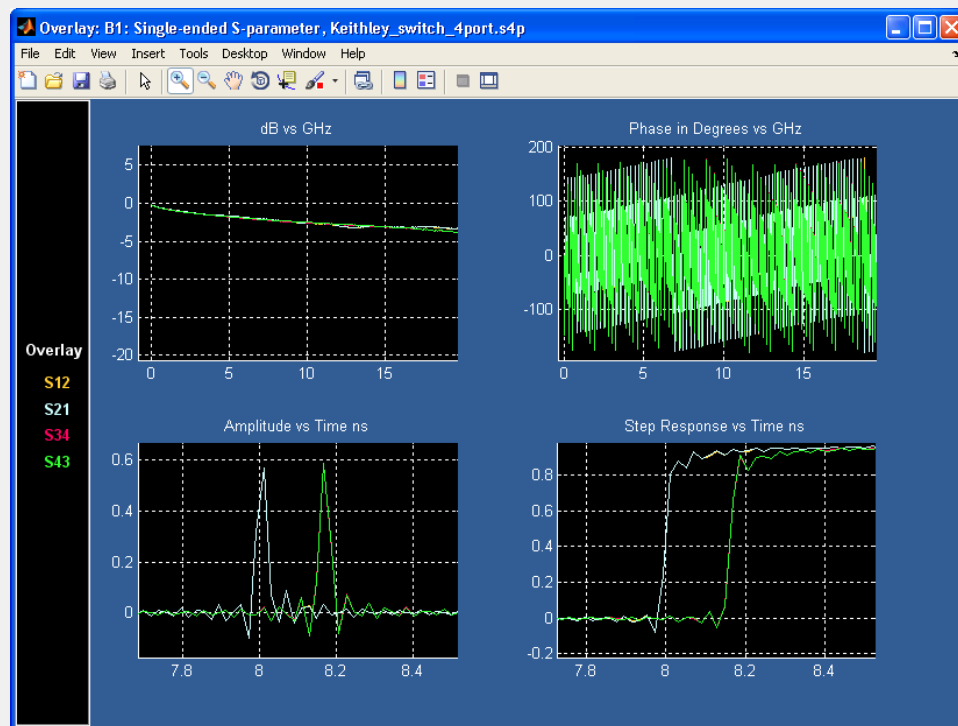
## 使用绘图排除 S 参数故障

SDLA Visualizer S 参数绘图包括饰面工具 (位于左侧)，该工具可让您查看一个显示屏上任何选中的绘图。这在许多情况下都十分有用，如：

### [使用不匹配的差分对查看 DUT](#)

#### 使用不匹配的差分对查看 DUT

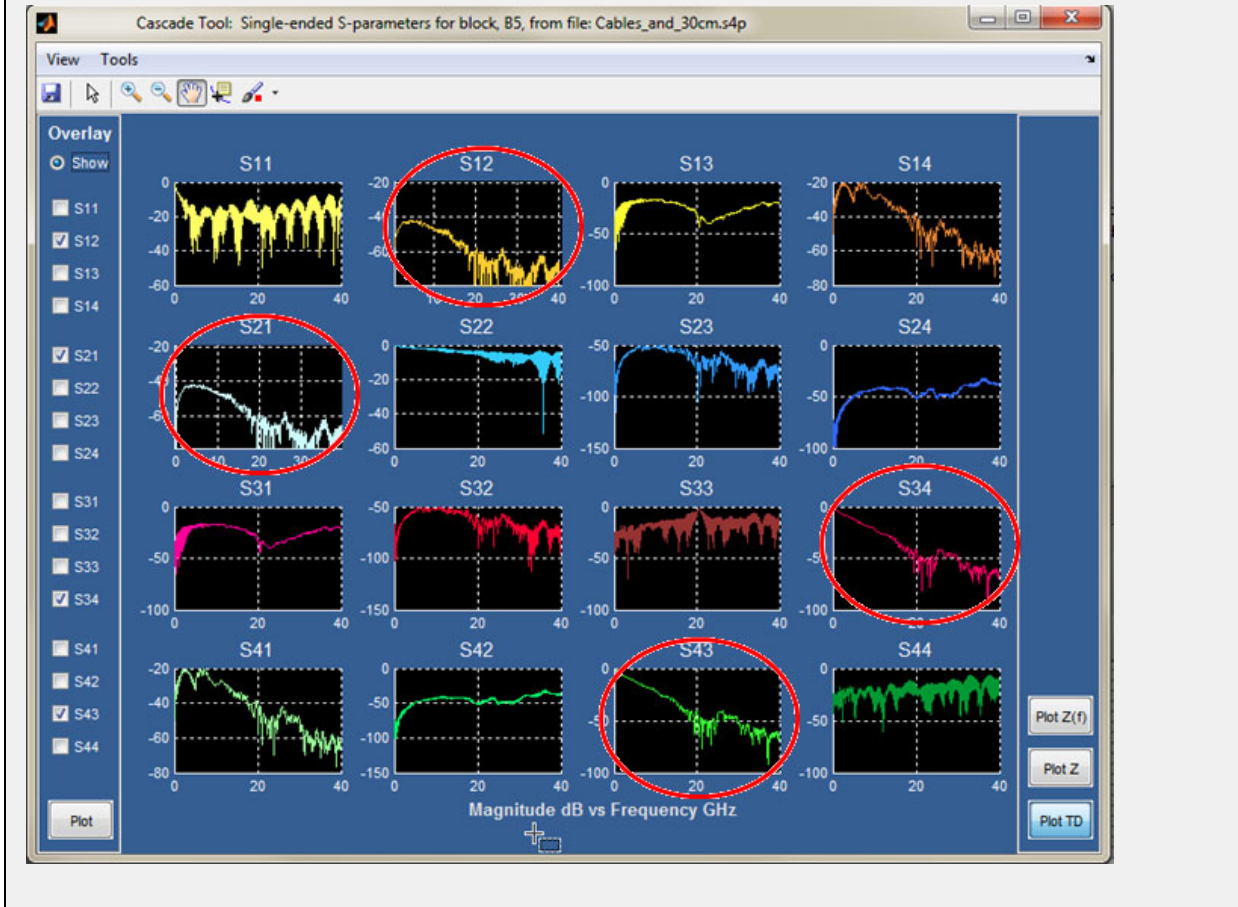
在本例中，脉冲绘图揭示传输线路对之间的延迟长度不匹配。在下面的饰面绘图中，两个线路具有类似的幅度响应。但是，两个线路之间延迟的差异显示在相位、脉冲和步阶响应绘图中。



### 使用饰面绘图排除错误的 VNA 测量

#### 使用饰面绘图排除错误的 VNA 测量

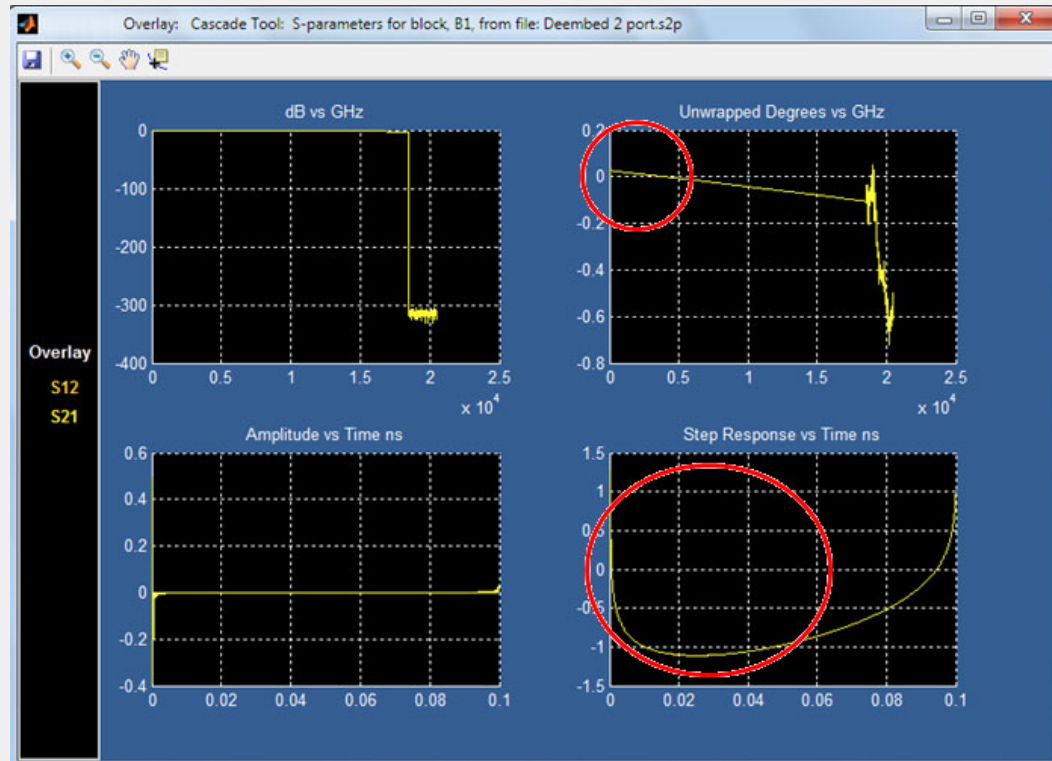
在本例中，当在 VNA 上测量 S 参数时，夹具和电缆的一个分支上有一个断开的连接。（另请注意错误的 S11 和 S22。）夹具的另一个分支状况良好。对良好的夹具来说，在下面的图中圈出的所有四个绘图的外观应相似。



### 排除错误相位响应

#### 排除错误相位响应

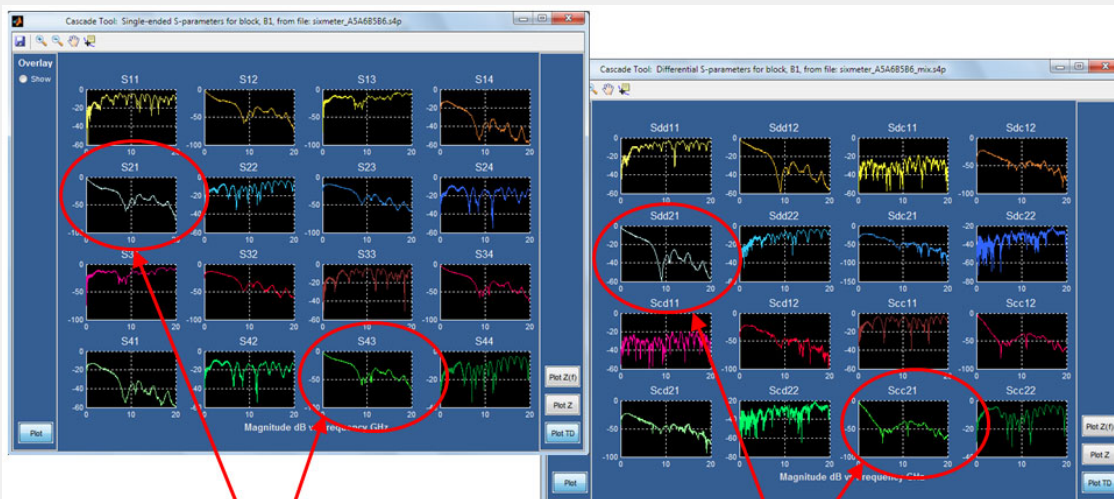
在本例中，VNA 上使用了错误的校准工具集，这将导致错误的相位响应。该相位在 DC 上的零度不会启动。这反过来会导致错误的步阶响应。



### 查看混合模式与单端模式

#### 查看混合模式与单端模式

您可以使用这些绘图来验证混合模式和单端之间的差异。



Single ended transmission on each line looks similar.

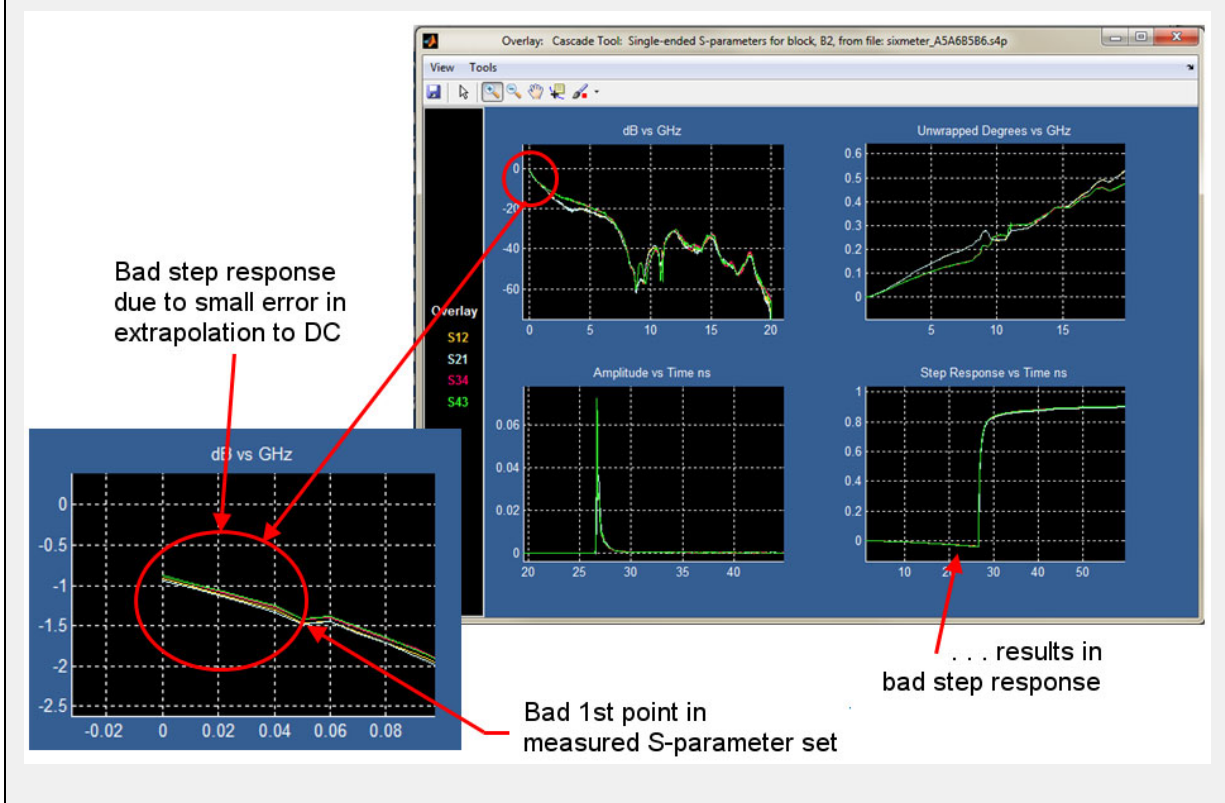
Differential mode transmission looks different than common mode.

### 排除错误的步阶响应

#### 排除错误的步阶响应

在这种情况下，在上升边沿，步阶响应具有非临时跌落。这种情况的原因可通过观察在 DC 放大的幅度响应而得到揭示。S 参数通常不包含 DC，因为 VNA 不能测量该参数。SDLA 随后必须将该数据外推到 DC，然后才能转换为时域进行处理，从而创建传递函数滤波器。

滤波器可能有问题，如下所示，由于噪声或错误的 VNA 测量，S 参数设置中的第一个数据样本小于前一个数据样本。曲线外推部分的此结果被 dB 略微偏置了十分之几。这已经足以导致步阶响应中的预冲跌落，如下所示。



另请参阅：

- [绘图 \( 见第49页\)](#)
- [任务和故障排除示例 \( 见第97页\)](#)

## 发送块概述

发射器建模块是包含双重定义的唯一块：先为测量电路模型定义一次，然后为模拟电路模型再定义一次。

简单型号假定完美的 50 Ohm 环境。但是，如果发射器环境不是 50 Ohm 会怎样？使用**发送块**，您可以对不同的配置建模，如设置正常阻抗。您可以将发射器表示为一个 2 端口 S 参数型号，或两个 1 端口型号。您还可以使用它来配置 **Emphasis (加重)** 选项。

源阻抗由用户指定，而 Thevenin 等效电压由软件根据用户定义的输入波形和系统型号计算得出。

**Thevenin 等效电压**：发送块包含 Thevenin 等效电压，这对系统至关重要。这是包含测量电路（反嵌）路径和模拟电路（嵌入）路径共享的通用波形电压的关键。换句话说，这是将获取的波形传送到系统模拟端的重点。由于电压源的阻抗为零，因此，此点可提供隔离，阻止模拟电路加载测量电路配置。

按发送块可打开 [Tx Configuration \(发送配置\) \(见第62页\)](#) 菜单。从该菜单中，您可以选择 **Emphasis (加重)** 单选按钮，和按图上显示的 **Emphasis (加重)** 按钮。这将打开 [Tx Emphasis \(发送加重\) \(见第63页\)](#) 菜单。

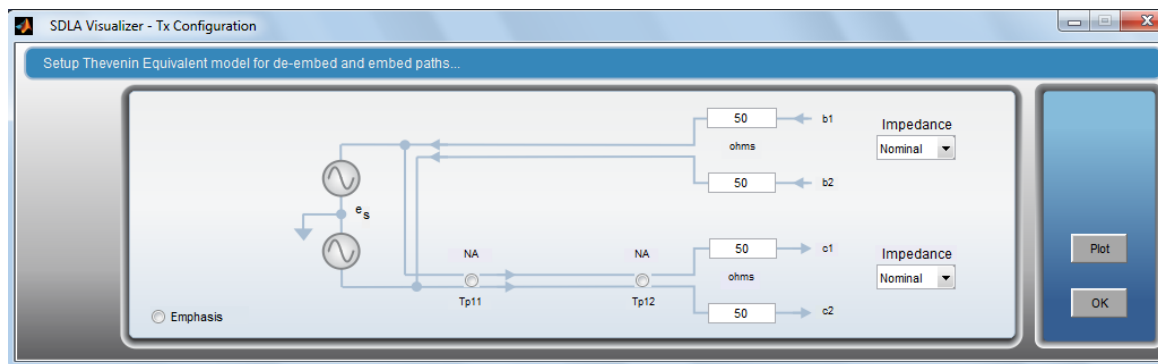
另请参阅：

- [Tx Configuration \(发送配置\) 菜单 \(见第62页\)](#)
- [Tx Emphasis \(发送加重\) \(见第63页\) 菜单。](#)

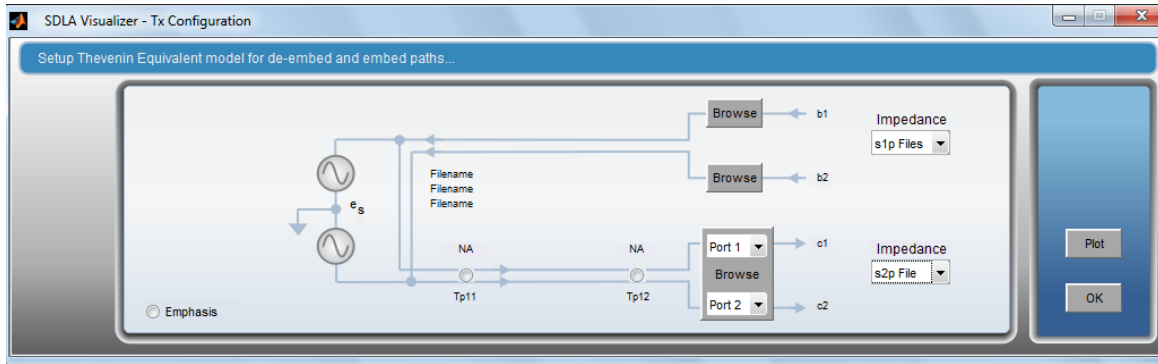
## Tx Configuration (发送配置) 菜单

使用此菜单可对不同的发射器配置建模。您可以通过按主菜单上的 **Tx (发送)** 将其打开。

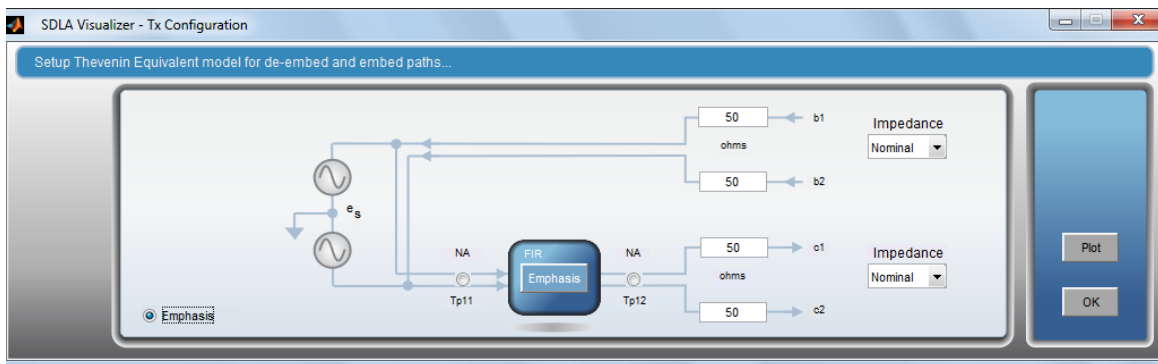
发射器表现拆分为两个具有共同差分电压源的 Thevenin 等效电路模型。顶部部分是测量电路（反嵌）路径的一端，而底部则为模拟电路（嵌入）路径的一端。例如，下图显示使用正常阻抗的发射器模型：



下图在系统的下半部分（嵌入）将发射器表示为一个 2 端口 S 参数型号，而在系统的上半部分（反嵌）将其表示为两个 1 端口 S 参数块。这些通过不同的显示来说明选择；通常的使用方法对相互设置为相同的上下部分均适用。



选择 **Emphasis (加重)** 单选按钮。按图中显示的 **Emphasis (加重)** 按钮，以便打开 [Tx Emphasis \(发送加重\)](#) (见第63页) 菜单：

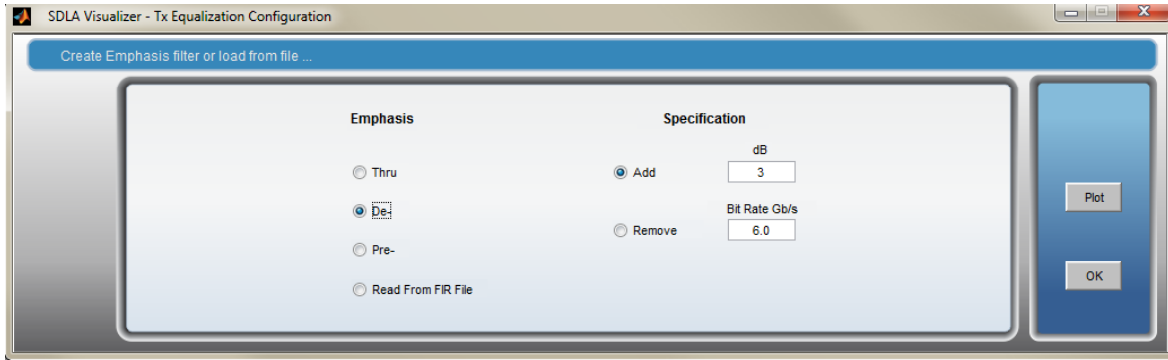


另请参阅：

- [发送块概述](#) (见第61页)
- [Tx Emphasis \(发送加重\)](#) (见第63页) 菜单。

## Tx Emphasis (发送加重) 菜单

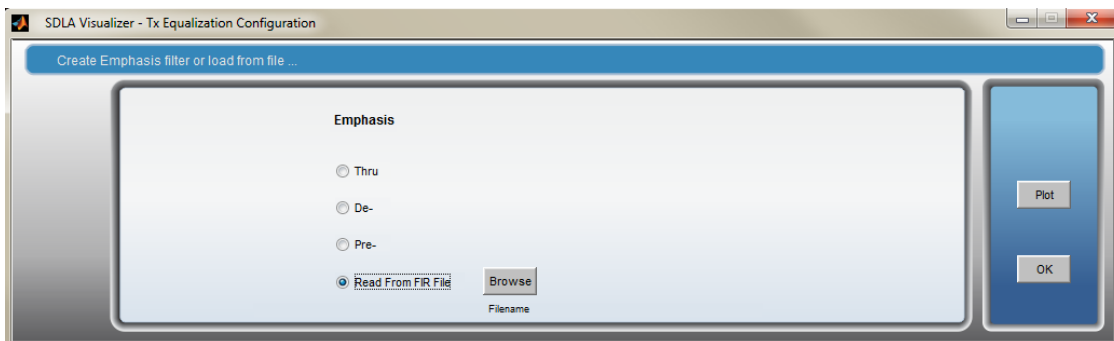
Tx Emphasis (发送加重) 菜单可让您指定、删除或添加加重、去加重或预加重滤波器。您还可以从 FIR 滤波器文件读取数据。通过按主菜单上的 **Tx (发送)**，选择 **Emphasis (加重)** 单选按钮，然后按图中显示的 **Emphasis (加重)** 按钮可打开此菜单。注意，加重功能仅出现在模拟电路路径中。



共有四种滤波器响应类型。每种选项都可以用来去除某个分量的效果或者模拟这种效果。预/去加重单位为 dB。您可以使用典型的 3 dB 设置或输入自定义 dB 设置。要查看源信号上滤波器的结果，请按主菜单上的 **Apply (应用)** 以重新计算系统的测试点滤波器。

- **Thru (穿透)** 可去掉另一个电路块或设备所添加的去加重效果。
- **去添加去加重**：用于衰减低频分量以补偿穿过通道时的高频损失。如上图所示。
- **预添加预加重**：用于放大高频分量以补偿穿过通道时的高频损失。
- **从 FIR 文件读取**：Emphasis (加重) 块可从 FIR 滤波器文件中设置，如下所述：

选择 **Read from FIR file (从 FIR 文件读取)** 单选按钮。浏览到滤波器文件的位置。加重 FIR 滤波器使用示波器的当前采样速率设置合并到测试点传递函数。该文件格式包含以 # 开头的注释行。其中随后包含如下格式的至少一行：`<sample rate>; coef1, coef2, ... coefN`。



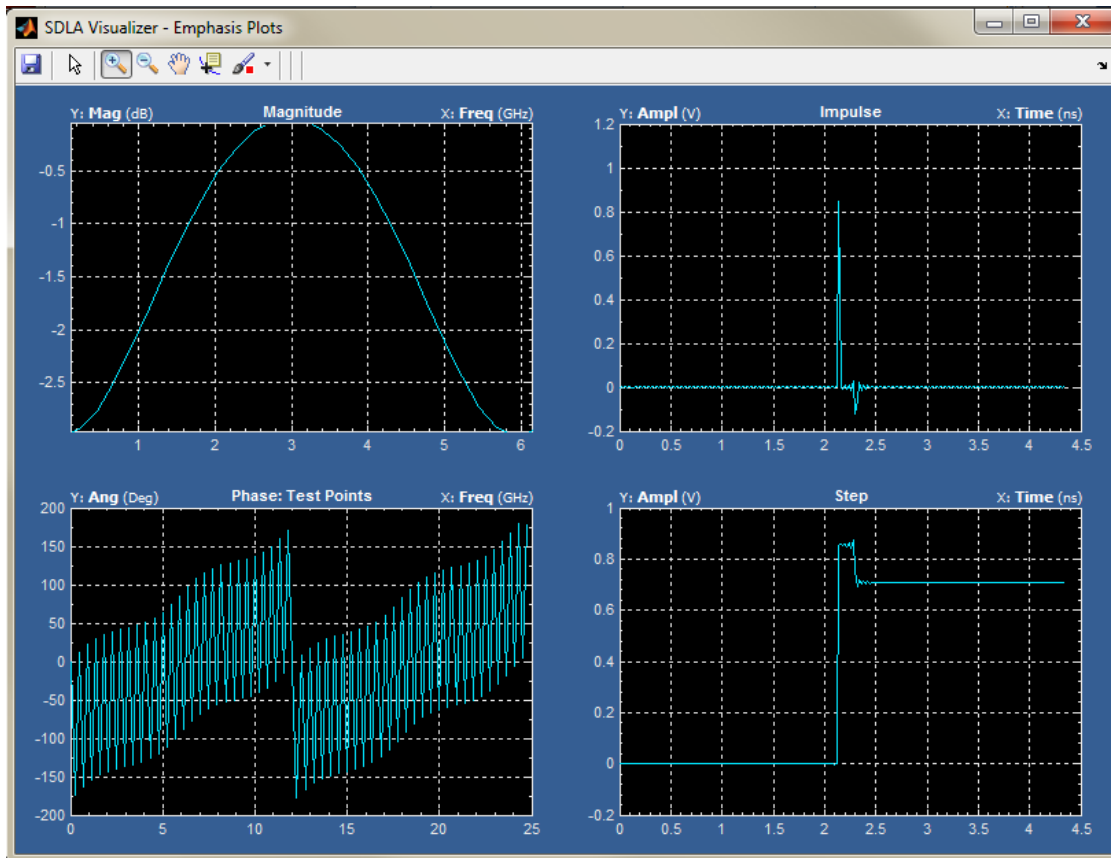
**说明：** 滤波器设置不需要是一种加重类型。可以是能够更好模拟系统的任何类型。

## 规格设置

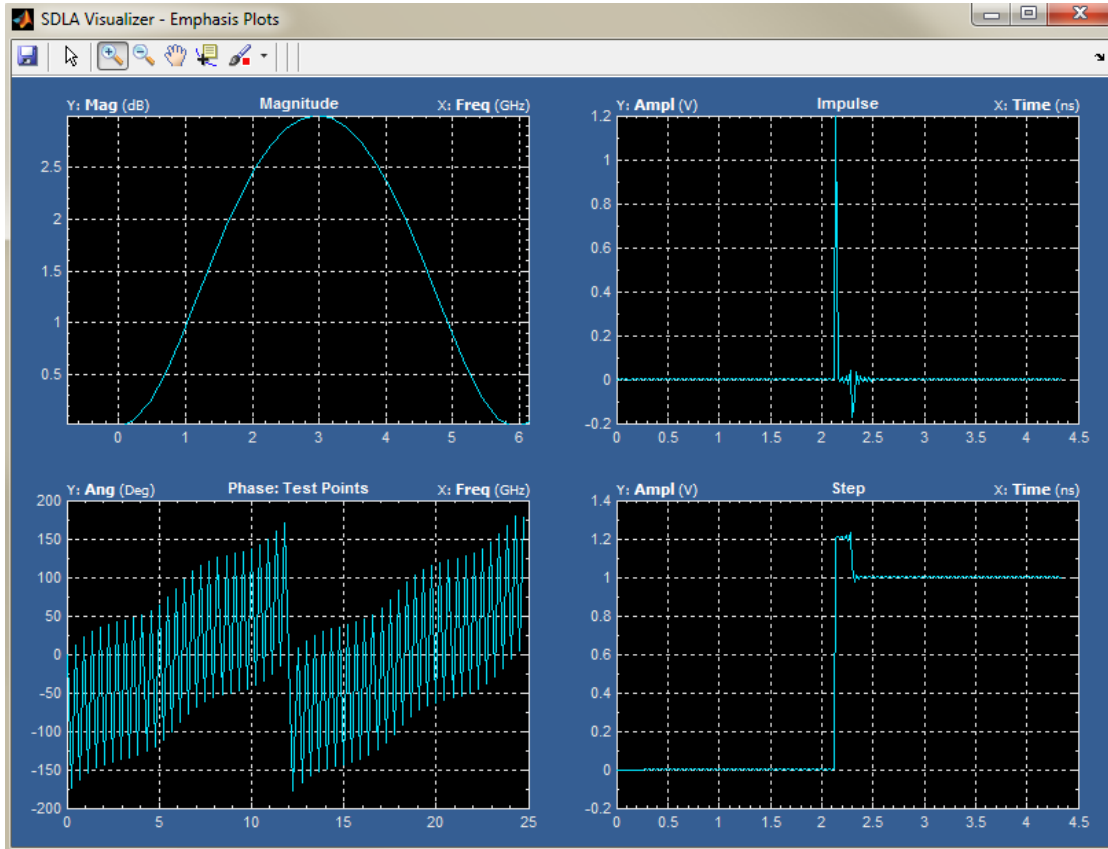
当您选择 De- (去) 或 Pre- (预) 单选按钮来添加或删除加重值时，使用显示的 Specification (规则) 设置。位速率是源信号的位速率。它确定加重滤波器的幅度响应中频率范围是增大还是减小。幅度频率响应是周期性的，周期由位速率决定。滤波器幅度响应的峰值是由所选的 dB 值设定的。

### 绘图按钮

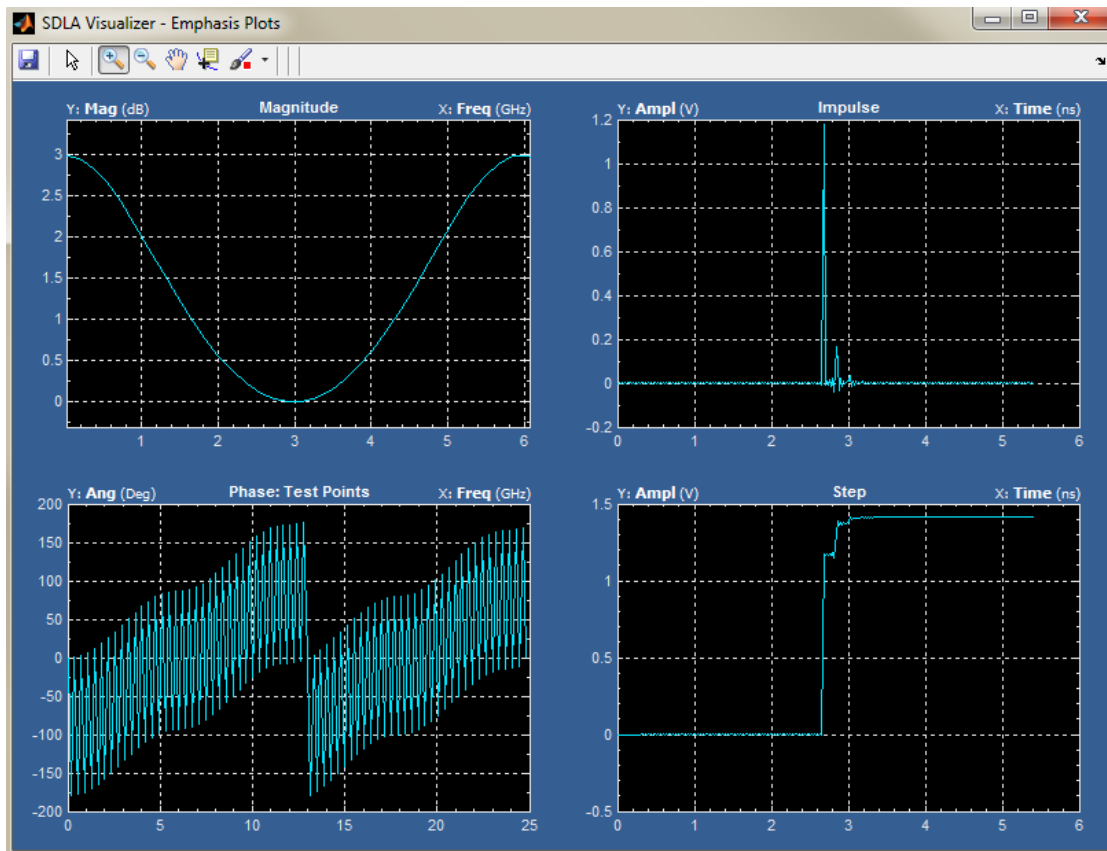
按 **Plot (绘图)** 打开包含四个图的窗口：幅度与频率、相位与频率、脉冲响应与时间、步阶响应与时间。下图显示添加了具有 3 dB 设置的去加重的绘图：



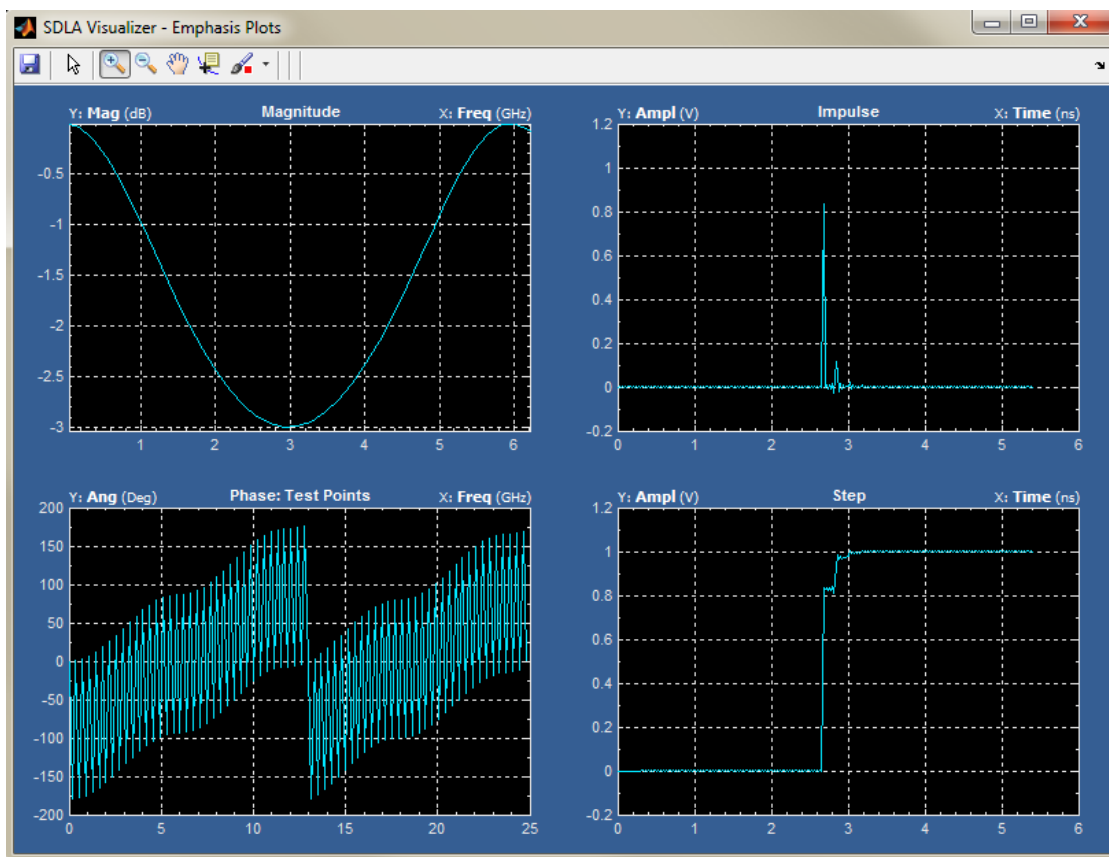
按下面了解更多绘图示例。  
添加了 3 dB 预加重的绘图。



删除了 3 dB 去加重的绘图。



删除了 3 dB 预加重的绘图。



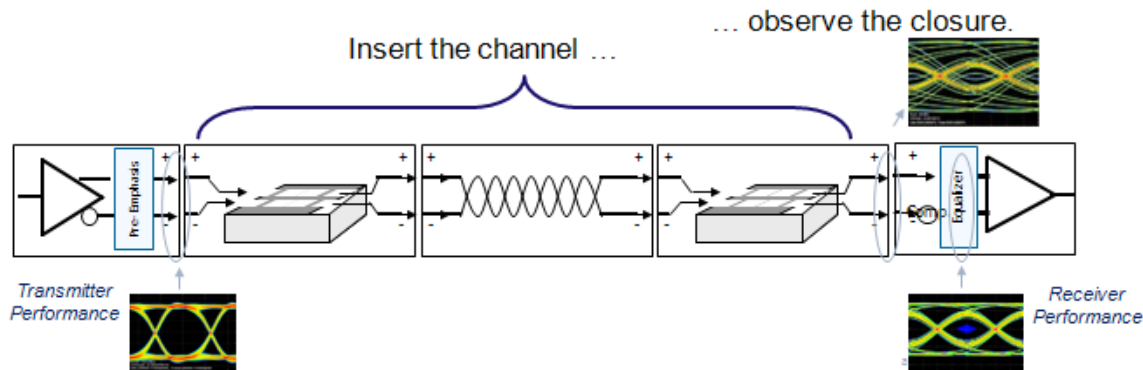
另请参阅：

- [发送块概述 \(见第61页\)](#)
- [发送配置工具。\(见第62页\)](#)

## 嵌入块概述

嵌入块代表 4 端口 S 参数型号的串联，用于模拟连接到发送型号的所需系统。型号可作为 4 端口、3 端口、2 端口、1 端口或传递函数从 S 参数文件进行加载。型号可从 RLC 组合或无损传输线路进行创建。还可以包括探头加载型号。

在典型的使用情况下，某些串行标准的测试要求嵌入合规通道。但是通常无法在接收探针上探测，因为要求模拟通道。嵌入块可用于“插入”模拟通道，从而让您观察闭合的眼图：然后，您可以使用接收块打开眼图。



通过按主菜单上的 **Embed (嵌入)** 创建要嵌入的模拟通道。这将打开 **Embed (嵌入)** 菜单。使用该菜单可以通过多种方式配置块。按此处了解一些可能的配置。有关详细信息，请参阅 [De-embed/Embed \(反嵌/嵌入\) 菜单 \(见第30页\)](#)。

### 嵌入块 – 一些可能的配置

- 4 端口单端 S 参数文件
- 4 端口差分 S 参数文件
- 两个 2 端口 S 参数文件
- FIR 滤波器文件 (时域)
- 传递函数文件 (频域)
- 各个 RLC 系列或并行配置
- 无损传输线路型号
- 3 端口探头加载型号文件
- 1 端口负载 S 参数文件
- 2 端口负载 S 参数文件
- 正常加载阻抗

另请参阅：

- [De-embed/Embed \(反嵌/嵌入\) 菜单 \(见第30页\)](#)

## 结束块概述

通过按主菜单上的 **Rx (接收)** 配置接收块。这将打开 [Rx Configuration \(接收配置\) \(见第71页\)](#) 菜单。

接收块代表模拟电路的串行数据链路接收器的型号。它可恢复数据流的完整性，并恢复嵌入的时钟。对于串行数据接收器，可按标准定义用作在最低可接受电平上工作的“参考接收器”。（包括软件包和终端模型在内的接收器的模拟部分可使用[嵌入块 \(见第68页\)](#)建模，其中包含 S 参数文件、传输线路和 RLC 电路模型。）

接收块包含：

- 用户的模式选择，AMI 或 Thru（贯通）
- CTLE 均衡器（用户模式）
- 时钟恢复（用户模式）
- FFE/DFE 均衡器（用户模式）
- CTLE 到示波器数学通道的输出（用户模式）
- 均衡器的 IBIS-AMI 模型（AMI 模式）

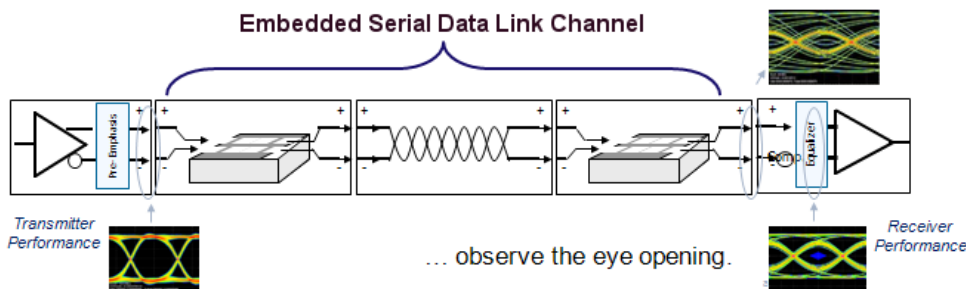
接收块均衡器补偿链路中的损失、串扰、反射或噪声。特别是它会尝试优化眼图张度的信噪比，从而提升链路性能，如误码率等方面。在示波器测量环境中，这种均衡性可让您准确地模拟接收器端的信号定时和幅度参数。有时，该测量点可能称为“virtual Rx（虚拟接收）”，以反映信号的模拟本质。

接收器具有比较器或“限制器”，用于确定在任何单位间隔是否收到了值为 0 或 1 的位。限制器上的准确时间由接收器中的时钟恢复确定。但是虚拟接收通常不直接通过探测或其他方法进行访问，因此，必须对接收均衡进行模拟，以便获取足够的测量。通常，均衡器输入的信号具有“闭合”的眼图。如果设计正确，该均衡会“打开”眼图并增加眼图的高度和/或宽度。

使用嵌入块后，使用接收块可创建和插入通道，从而使您可以观察接收负载的眼图闭合。接收块随后会显示 Rx 中的信号状况，其中比较器（又称“限制器”）在 Rx 均衡后将作出 0 或 1 的判定。

接收块提供三种均衡器模式：用户、AMI 和贯通。在用户模式下，为您提供了连续时间线均衡器 (CTLE)、前馈均衡器 (FFE) 和判定反馈均衡器 (DFE) 模式进行试用，因为串行数据接收器通常包含这些模式。此外，用户模式支持各种均衡适配/优化要求，如 SAS 6G 的基于 LMS 的优化条件，以及 CI Express 3.0 的基于峰-峰值的优化条件，因为这些标准调用可使用 CTLE 和/或 DFE 建模的“行为均衡器”。注意，对于各种标准，SDLA 不仅提供此类行为均衡器的实现，而且还模拟了更多有用的信号条件，并且允许您进行比较。

AMI 模式也可用；这还允许您模仿 IBIS-AMI 模型，即芯片设计公司和制造商提供的均衡器的描述，以及提供类似插件功能的 EDA 工具。此结果更准确地模拟了接收波形，以便进行测量、比较和验证。



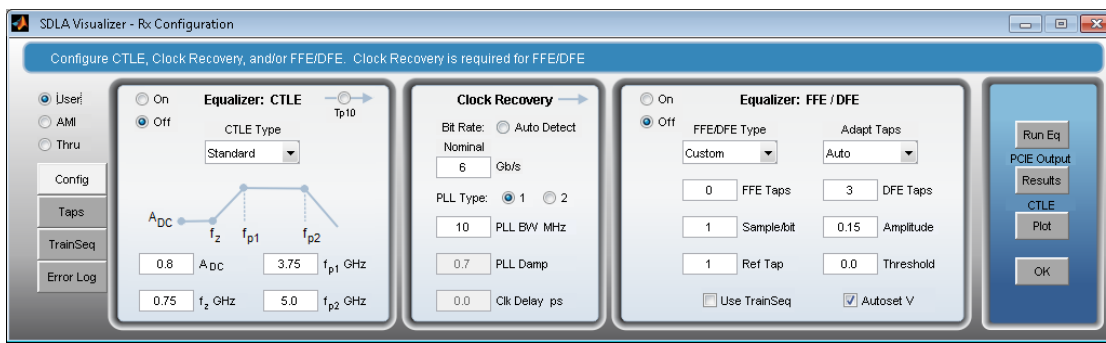
另请参阅：

- [Rx Configuration \(接收配置\) 菜单 \(见第71页\)](#)

## Rx Configuration (接收配置) 菜单

在主菜单上按 Rx (接收) 可打开 Rx Configuration (接收配置) 菜单项目。这些项目以左侧单选按钮的形式为您提供三种模式：**用户**、**AMI** 和 **穿通**。

### 用户模式



用户模式为您提供访问均衡工具和选项的权限，以便通过校正插入损耗、串扰、反射和噪声的影响来绘图数据流和时钟。许多 **CTLE**、**时钟恢复** 和 **FFE/DFE** 参数以及抽头定义和培训序列检测均可指定。此模式还实现了 PCI Express、Gen3、SAS 6G、USB3 等的行为均衡器。

**Config (配置) 选项卡:** 在 Config (配置) 选项卡上，均衡处理从左到右运行。CTLE 和 FFE/DFE 均衡器可单独启用。当两套均衡器都启用时，先进行 CTLE 均衡，然后再进行 FFE/DFE 均衡。

下面的部分提供了相关用法的详细信息：

[使用 CTLE 改进信号恢复 \(见第73页\)](#)

[在 CTLE 中使用 PCIE 选项 \(见第76页\)](#)

[为 FFE/DFE 均衡使用时钟恢复 \(见第77页\)](#)

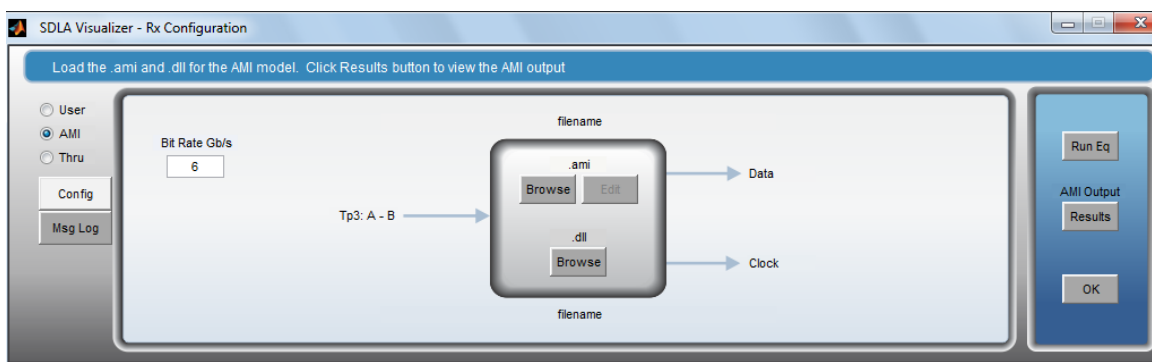
[调节 FFE/DFE 以改善信号恢复 \(见第79页\)](#)

[在 FFE/DFE 中使用 PCIE 选项 \(见第82页\)](#)

[使用 Taps \(抽头\) 选项卡 \(见第83页\)](#)

[在用户模式下运行接收均衡器 \(见第85页\)](#)

## AMI 模式



AMI 可让您模仿 IBIS-AMI 模型，即芯片设计公司和制造商提供的均衡器的描述，以及提供类似插件功能的 EDA 工具。注意，SDLA 仅模仿接收块中 IBIS-AMI 模型的数字部分。在接收块中，该模型的模拟部分会被忽视，但是可使用**嵌入块**进行建模，其中 S 参数文件、传输线路型号和 RLC 电路模型均可用于对接收软件包和终端进行建模。

有关详细信息，请参阅[接收 AMI 模式 \(见第85页\)](#)

## 穿通模式

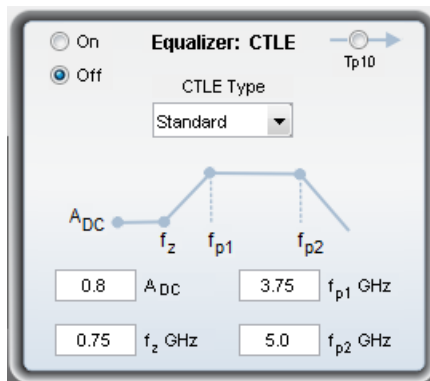
使用穿通模式时，EQ Tp4 的输出与 EQ Tp3 的输入相同。注意，在 Rx Configuration (接收配置) 菜单上选择 **Thru (穿通)** 不会修改显示的面板。

**另请参阅：**

- [结束块概述 \(见第69页\)](#)
- [接收 AMI 模式 \(见第85页\)](#)

## 使用 CTLE 改进信号恢复

要使用 CTLE 均衡器，请在主菜单上按 **Rx (接收)** 以打开 Rx Configuration (接收配置) 菜单。选择 **User (用户)**。在 **Config (配置)** 选项卡上，**Equalizer: CTLE (均衡器: CTLE)** 面板位于左侧。



使用左侧的单选按钮打开或关闭 CTLE。下拉菜单中提供了四种 CTLE 类型：

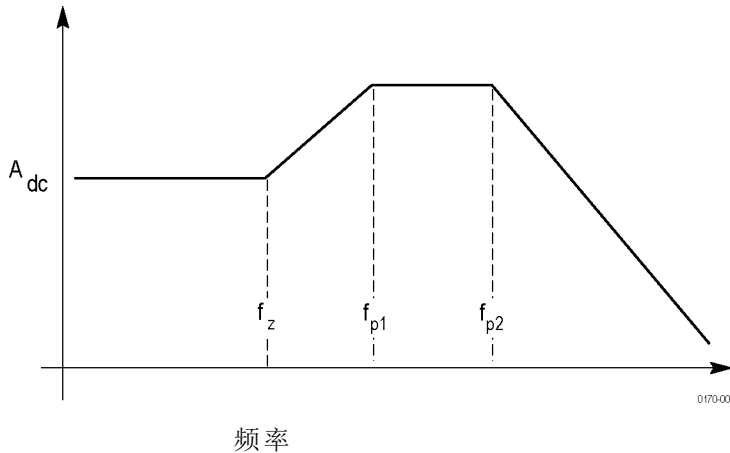
- 标准
- FIR
- IIR
- PCIE3

CTLE 输出波形为 Tp10。在 CTLE 面板上按 **Tp10** 可打开测试点和带宽管理器，其中 Tp10 可像其他测试点一样分配到数学通道。

您可能需要调节 CTLE 设置来恢复数据和时钟信号。通过按右侧的 **Plot (绘图)** 按钮，您可以绘制 CTLE 图。它还会显示 CTLE 的频域和时域响应。

### 二阶 CTLE

许多标准 (如 PCIE Gen3 和 USB 3.0) 定义了二阶 CTLE。此处介绍二阶 CTLE 的大多数主要参数的功能都在下图中显示出来。请参照下图检查后面列表中的参数说明。



下面大多数参数都会在串行数据标准中定义。

**A<sub>dc</sub>**: 这是 CTLE 传递函数的直流增益，这是采用线性标度的正数。默认值是 0.8。

**F<sub>z</sub>**: 这是 CTLE 传递函数的零点频率，该值必须位于 1 MHz 至 20 GHz 范围之间，默认值为 750 MHz。

**F<sub>p1</sub>**: 这是 CTLE 传递函数的第一个极点频率，该值必须位于 1 MHz 至 20 GHz 范围之间，默认值为 3.75 GHz。

**F<sub>p2</sub>**: 这是 CTLE 传递函数的二阶第二个极点频率，该值必须位于 1 MHz 至 20 GHz 范围之间，默认值为 5 GHz。

**IIR**: 此选项位于 **CTLE Type ( CTLE 类型 )** 下拉菜单中，可用于加载设置 CTLE 参数的自定义 IIR 滤波器文件。IIR 滤波器文件是使用文件扩展名 .tsf 的 ASCII 文本文件。该文件使用多项式传递函数来定义 IIR 滤波器。对多项式的阶数没有限制。该文件使用 # 来表示注释行；同时使用 **Numerator ( 分子 )** 作为计算器多项式的关键字，以及使用 **Denominator ( 分母 )** 作为分母多项式的关键字。例如，如果 IIR 是具有 4 GHz 极点的一阶滤波器，则分母将记为  $1, 2\pi \cdot 4 \cdot 1e6$ 。

下面是一个示例 IIR 滤波器文件定义：

```
# IIR CTLE Filter
# defined by a polynomial transfer function
#
#      b1s^(n-1)+b2s^(n-2)+...+bn
# H(s) = - - - - -
#      a1s^(m-1)+a2s^(m-2)+...+am
#
#
# using the following format
```

```
#  
#[Numerator]  
#b1, b2, ..., bn  
#[Denominator]  
#a1, a2, ..., am  
#  
# Note that unit is radian/second, not Hz  
  
[Numerator]  
5.026548245743669e+010, 3.158273408348595e+020  
[Denominator]  
1, 6.283185307179587e+010, 6.316546816697189e+020
```

---

**说明：** 频率单位是“弧度/秒”，而不是 Hz。

---

当按主菜单中的 **Apply (应用)** 按钮或 Rx Configuration (接收配置) 菜单中的 **Run Eq (运行均衡器)** 按钮时，SDLA 生成 FIR 滤波器 (基于 IIR 滤波器定义和完整信号路径)。如果将 CTLE 输出 Tp10 分配给数学波形并将其打开，则 SDLA 会将 **Tp10** FIR 滤波器文件 (sdlatp10.ft) 写入 C:\TekApplications\SDLA\output filters，并配置数学设置以利用滤波器。

**FIR:** 此按钮可打开一个文件浏览器，用于加载自定义 FIR 滤波器来设定 CTLE 参数。

**PCIE3:** 当选中 PCIE Gen3 选项时 (使用 **CTLE Type (CTLE 类型)** 下拉菜单，SDLA Visualizer 会运行优化过程来查找最佳 CTLE 设置，从而根据 PCIE Gen3 规范最大化眼区。有关详细信息，请参阅 [在 CTLE 中使用 PCIE 选项 \(见第76页\)](#)。

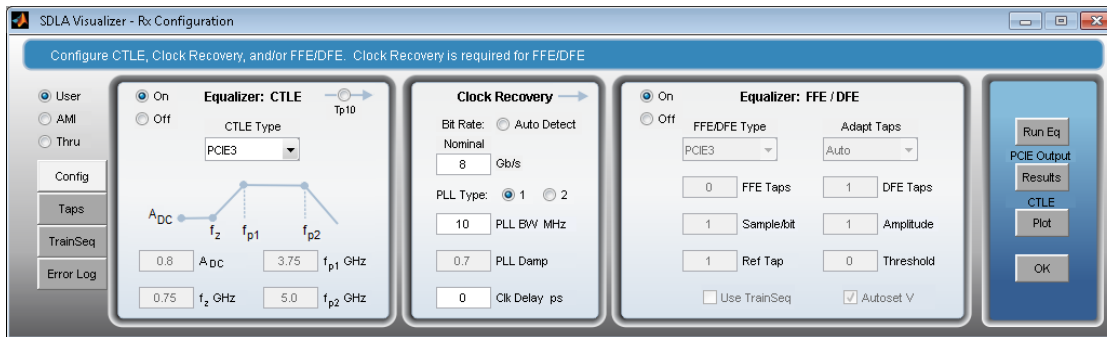
**另请参阅：**

- [为 FFE/DFE 均衡使用时钟恢复 \(见第77页\)](#)
- [调节 FFE/DFE 以改善信号恢复 \(见第79页\)](#)
- [结束块概述 \(见第69页\)](#)

## 在 CTLE 中使用 PCIE3 选项

要在 CTLE 上使用 PCIE3 选项，请在主菜单上按 **Rx (接收)** 以打开 Rx Configuration (接收配置) 菜单。选择 **User (用户)**。在 Config (配置) 选项卡上，在 Equalizer:CTLE (均衡器：CTLE) 面板中，从 **CTLE Type (CTLE 类型)** 下拉菜单中选择 **PCIE3**。

当选中此选项时，SDLA 会运行优化过程来查找最佳 CTLE 设置，从而根据 PCIE Gen3 规范最大化眼区。PCIE Gen3 规范定义了 7 个 CTLE 预置。DC 增益为 -6、-7、-8、-9、-10、-11 和 -12 (以 dB 为单位)。如果选中 **PCIE3**，UI 将会改变，如下图所示。按此处查看下图的设置。



- PCIE3 在 CTLE 通道 **CTLE Type (CTLE 类型)** 下拉菜单中选中。
- 注意，A<sub>DC</sub>、f<sub>z</sub> (GHz)、f<sub>p1</sub> (GHz)、f<sub>p2</sub> (GHz) 显示为灰色，因为它们是 SDLA 优化例程所设置的。
- f<sub>p1</sub> = 2 GHz，f<sub>p2</sub> = 8 GHz，f<sub>z</sub> = f<sub>p1</sub>\*A<sub>DC</sub>。A<sub>DC</sub> 和 f<sub>z</sub> 的值在运行 CTLE 优化后会得到更新。
- 时钟恢复将 **Nominal (正常)** 位速率设置为 8 Gb/s，将 PLL Type (PLL 类型) 设置为 1，将 PLL BW MHz 设置为 10。
- PCIE3 在 FFE/DFE 面板 **FFE/DFE Type (FFE/DFE 类型)** 下拉菜单中选中。FFE/DFE 可打开或关闭。当 FFE/DFE 关闭时，意味着 CTLE 处于活动状态。当 FFE/DFE 打开时，意味着接收均衡器已选中 CTLE 及一个抽头 DFE。(参阅 [PCIE Gen3 选项：DFE \(见第82页\)](#)。)
- 已在 **Adapt Taps (适配抽头)** 下拉菜单中选中 **Auto (自动)**。

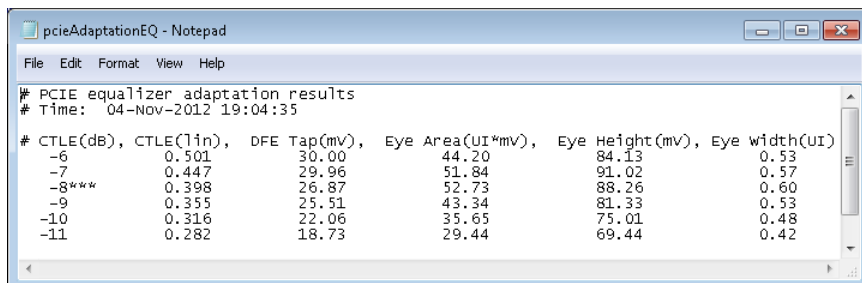
### 将 CTLE 类型设置为 PCIE3 时的操作顺序

在 **CTLE Type (CTLE 类型)** 下拉菜单中选中 PCIE3 时，请使用此操作顺序。

1. 在主菜单中按 **Apply (应用)** 按钮后，或在 Rx Configuration (接收配置) 菜单中按 **Run Eq (运行均衡器)** 按钮后，SDLA 会生成最佳设置。
2. SDLA 更新 A<sub>DC</sub>、f<sub>z</sub> (GHz)、f<sub>p1</sub> (GHz) 和 f<sub>p2</sub> (GHz) 的设置。
3. SDLA 在 C:\TekApplications\SDLA\taps 中创建文件 pcieAdaptationEQ.txt。
4. 当 DFE 关闭时，DFE 抽头值应为 0。当 DFE 打开时，DFE 抽头值应介于 -30 mV 和 30 mV 之间。

## PCIE 输出结果

在最右侧的面板上按 **Results (结果)** 可查看优化结果文件 pcieAdaptationEQ.txt 的内容。所有 7 个预置都会列出。最佳 CTLE 设置使用 \*\*\* 进行标记，最佳设置具有最大的眼区值。查看文件示例。



```

# PCIe equalizer adaptation results
# Time: 04-Nov-2012 19:04:35

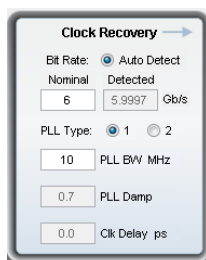
# CTLE(dB), CTLE(lin), DFE Tap(mV), Eye Area(UI*mV), Eye Height(mV), Eye width(UI)
-6          0.501          30.00          44.20          84.13          0.53
-7          0.447          29.96          51.84          91.02          0.57
-8***      0.398          26.87          52.73          88.26          0.60
-9          0.355          25.51          43.34          81.33          0.53
-10        0.316          22.06          35.65          75.01          0.48
-11        0.282          18.73          29.44          69.44          0.42
  
```

另请参阅：

- [使用 CTLE 改进信号恢复 \(见第73页\)](#)
- [调节 FFE/DFE 以改善信号恢复 \(见第79页\)](#)
- [Rx Configuration \(接收配置\) 菜单 \(见第71页\)](#)
- [结束块概述 \(见第69页\)](#)

## 为 FFE/DFE 均衡使用时钟恢复

要使用时钟恢复函数，请在主菜单上按 **Rx (接收)** 以打开 Rx Configuration (接收配置) 菜单。选择 **User (用户)**。在 **Config (配置)** 选项卡上，Clock Recovery (时钟恢复) 面板位于中间。



时钟恢复用于接收块中的 FFE/DFE 均衡。软件通过模拟锁相环 (PLL) 电路来执行时钟恢复。使用为测试中的串行标准所定义的数据速率。如果您在测试一种新的串行线路，则需要在发射器附近测量位速率，或者在某些均衡 (即如 CTLE 之类的发送加重均衡、接收均衡) 后，使眼图打开，以便进行位速率测量。您还可以使用 Clock Recovery (时钟恢复) 面板中的 **Auto Detect (自动检测)** 选项来标识位速率。

向下滚动了解排除时钟恢复故障的信息。

**正常位速率:** 信号的正常位速率。如果信号从基于标准设计的设备产生，该速率通常通过串行数据标准指定。如果不同，**Auto Detect ( 自动检测 )** 选项可能会非常有用。

**说明:** 输入的正常位速率必须准确，否则您需要按 **Auto Detect ( 自动检测 )** 单选按钮来恢复数据和时钟信号。

**自动检测:** 如果选中此单选按钮，SDLA 会搜索正常位速率的相邻位速率以检测信号的正确位速率。使用检测位速率打开眼图后，您可以进一步根据检测到的位速率微调正常位速率，从而调整时钟恢复设置。

**PLL 类型:** 软件支持类型 I 和类型 II PLL 时钟恢复。每种串行标准都指定用于时钟恢复的 PLL 类型。

**PLL 带宽:** PLL 环路带宽定义为 PLL 误差变换函数的 -3 dB 频率。此值应在串行标准中指定。

**PLL 阻尼:** 这是类型 II PLL 的阻尼比。此值应在串行标准中指定。

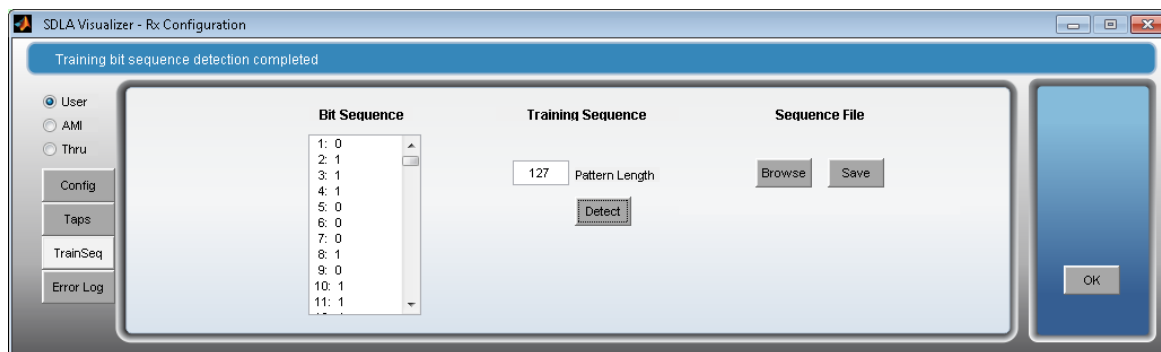
**Clk Delay (ps) ( 时钟延迟 (ps) ):** 时钟延迟是在 PLL 结果后恢复的时钟上添加的特定延迟。此值调节时钟偏置，以优化均衡结果并获得最佳的数据恢复。

## 时钟恢复故障排除

如果时钟恢复失败，则位速率可能并非您所期望的值。一种解决方法是在 Clock Recovery ( 时钟恢复 ) 面板中选择 **Auto Detect ( 自动检测 )**，如下所述。另一种解决方法是尽可能靠近发射器的位置测量位速率。可使用示波器上运行的 DPOJET 应用程序来准确测量位速率。

**培训序列函数:** 另一种方法就是使用培训序列功能来帮助接收均衡器识别正确的位序列，然后再运行通过接收均衡器的测试信号。按此处了解详细信息。

下图显示 Rx Configuration ( 接收配置 ) 菜单的 **TrainSeq** 选项卡。



1. 使用具有与计划测试的信号相同的数据模式，但采用干净张开的眼图模式的信号源。此信号可以是在发射器附近采集的信号，或者是原始信号的较慢速版本，或者使用发送相位或接收 CTLE 为改善眼图张开度而补偿过的原始信号。

2. 在 Rx Configuration (接收配置) 菜单上, 选择 TrainSeq 选项卡。根据标准设置正确的 Pattern Length (模式长度), 例如, 对于 PRBS7 数据模式, 设置为 127。
3. 按 Detect (检测) 按钮。您应在左侧字段中看到显示的位序列, 这应该与原始信号中的位序列相同。
4. 有了正确的位序列以后, 选择 Config (配置) 选项卡并选择原始的测试源。
5. 如果未启用, 选择 (启用) Use TrainSeq (使用 TrainSeq) 框。输入正确的位速率 (如果在以前步骤中更改)。
6. 按 Run Eq (运行均衡器) 按钮。
7. 检查示波器显示屏幕上的结果。您应当看到恢复的数据信号, 虽然可能不满足标准规格。可能需要解决其他设计问题来纠正恢复数据上的问题。

**检查测试点滤波器:** 另一个要检查的方面是测试点滤波器是否正确。检查这些滤波器的绘图, 确定是否有高频噪声或其他异常破坏信号。使用[全局带宽滤波器 \(见第20页\)](#)减少此类噪声。

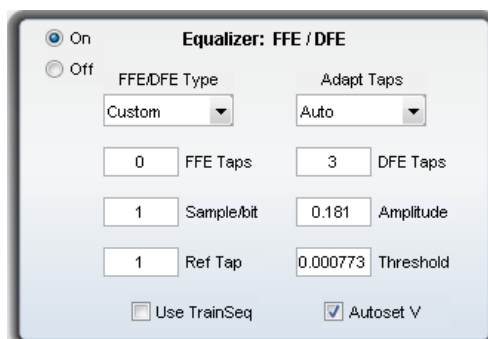
另请参阅:

- [使用 CTLE \(见第73页\)](#)
- [调节 FFE/DFE 以改善信号恢复 \(见第79页\)](#)
- [Rx Configuration \(接收配置\) 菜单 \(见第71页\)](#)
- [结束块概述 \(见第69页\)](#)

## 调节 FFE/DFE 以改善信号恢复

要使用 FFE/DFE 均衡器, 请在主菜单上按 Rx (接收) 以打开 Rx Configuration (接收配置) 菜单。选择 User (用户)。在 Config (配置) 选项卡上, Equalizer: FFE/DFE (均衡器: FFE/DFE) 面板位于右侧。

您可以调整 Rx Equalizer (接收均衡器) 设置, 从而通过使用许多用于优化硬件接收器的相同技术来恢复数据和时钟信号。



**FFE/DFE 类型:** 下拉菜单中提供了下列选择：

- **自定义:** 您可以在 FFE/DFE 面板中配置每个参数。
- **PCIE3:** 这是专门的 PCIE Gen3 规范。有关详细信息，请参阅[在 FFE/DFE 中使用 PCIE 选项 \(见第82页\)](#)。

**调整抽头:** 下拉菜单中提供了下列选择：

- **自动:** 适配例程从识别初始抽头设置开始，然后对其进行调整以优化数据和时钟的恢复。
- **从现有:** 适配例程使用现有抽头值作为初始抽头设置，然后对其进行调整以优化数据和时钟的恢复。初始抽头设置可能是来自之前的测试保存的设置。
- **无:** 接收均衡器使用您的输入中或以前适配会话中的当前抽头数。使用输入的值而不更改。当您需要在 **Taps (抽头)** 选项卡内载入已知的抽头数文件来恢复以前启动的测试时，此选项非常有用。

下面大多数参数都会在串行数据标准中定义：

**FFE 抽头数:** 前馈均衡器抽头数通常设为串行数据标准所定义的个数。FFE 抽头数等于 0 表示 FFE 有一个抽头且抽头系数始终为 1，即意味着 FFE 已关闭。默认值是 0。

**取样/位:** 每位取样指定每位的 FFE 抽头个数。如果设为 >1，暗示着 FFE 有微弱间隔。默认值是 1。

**参考抽头:** FFE 的 Ref Tap (参考抽头) 表示前达抽头个数。必须设置为比每位 FFE 抽头个数的倍数多一 (1)。默认值是 1。

**DFE 抽头数:** DFE 抽头数通常设为串行数据标准所定义的个数。例如，SAS 的设置为 3，而 PCIE Gen3 的设置则为 1。

**幅度:** Amplitude (幅度) 是接收均衡器的目标输出幅度。当您选中自动电压 (Autoset V (自动电压) 复选框) 时，适配例程会自动调节此值，以优化数据信号的恢复。默认值为 0.15 V。

**阈值:** Threshold (阈值) 是信号的中间电压电平，可能是逻辑电平之间的过渡。对于有偏压的信号，输入中间电平值。对于差分信号，此值应接近 0 V。默认值为 0 V。如无法清楚地知道正确电压，请使用 Autoset Voltages (自动设置电压) 功能来确定最佳值。

**使用 TrainSeq:** 使接收均衡器在特定模式上优化其适配例程，该模式的长度在 TrainSeq 选项卡上定义。

**自动设置电压:** 启用 Autoset Voltages (自动设置电压) 后，接收均衡器适配例程调节 Amplitude (幅度) 和 Threshold (阈值) 值来优化数据和时钟的恢复。

**另请参阅：**

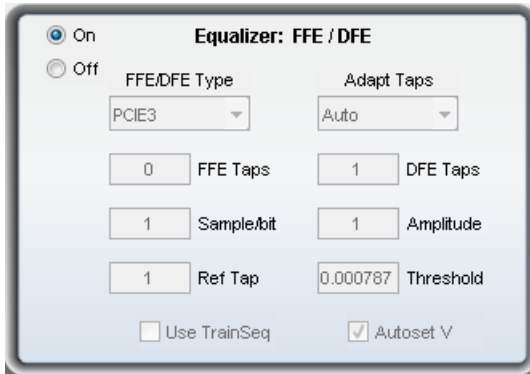
- [使用 CTLE 改进信号恢复 \(见第73页\)](#)
- [为 FFE/DFE 均衡使用时钟恢复 \(见第77页\)](#)

- [Rx Configuration \(接收配置\) 菜单 \(见第71页\)](#)
- [结束块概述 \(见第69页\)](#)

## 在 FFE/DFE 中使用 PCIE3 选项

要在 FFE/CTLE 上使用 PCIE3 选项，请在主菜单上按 **Rx (接收)** 以打开 Rx Configuration (接收配置) 菜单。选择 **User (用户)**。在 Config (配置) 选项卡上，在 **Equalizer: FFE/DFE (均衡器: FFE/DFE)** 面板中，从 **FFE/DFE Type (FFE/DFE 类型)** 下拉菜单中选择 **PCIE3**。

PCIE Gen3 规格定义无 FFE 的一个抽头 DFE。DFE 抽头值介于 -30 mV 到 30 mV 之间。



在下拉菜单中选择 **PCIE3** 时，以下字段值会变成灰色，且通过内部算法设置其值：

- FFE 抽头数 = 0
- 采样/位 = 1
- 参考抽头 = 1
- 使用 trainSeq = 未选中
- DFE 抽头数 = 1
- 幅度 (V) = 1
- 自动设置电压 = 未选中
- 时钟恢复根据 PCIE3 规格进行设置：正常位速率设置为 8 Gb/s，PLL 类型设置为 1，PLL 带宽 MHz 设置为 10。

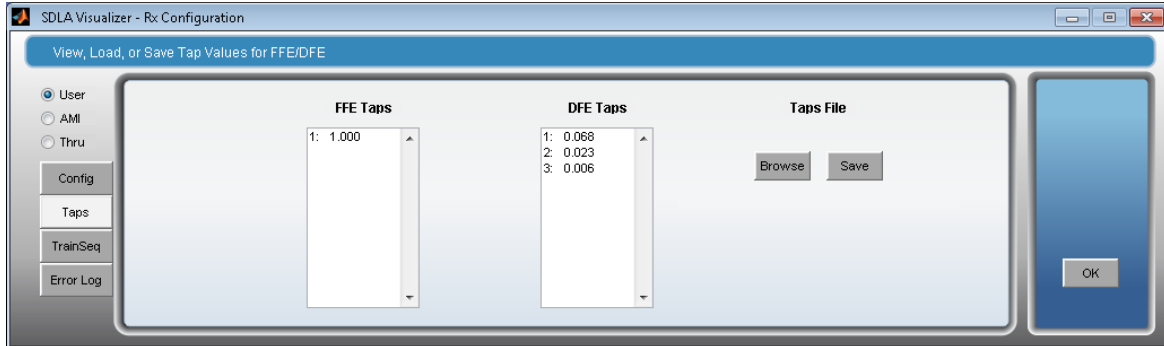
在 FFE/DFE Type (FFE/DFE 类型) 下拉菜单中选择 **Custom (自定义)** 时，这些字段会再次启用。

### 另请参阅：

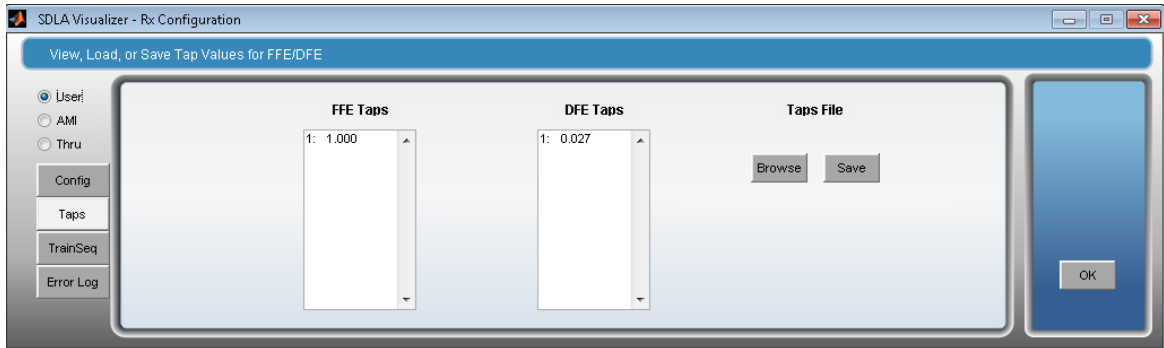
- [调节 FFE/DFE 以改善信号恢复 \(见第79页\)](#)
- [Rx Configuration \(接收配置\) 菜单 \(见第71页\)](#)
- [结束块概述 \(见第69页\)](#)

## 使用 Taps (抽头) 选项卡

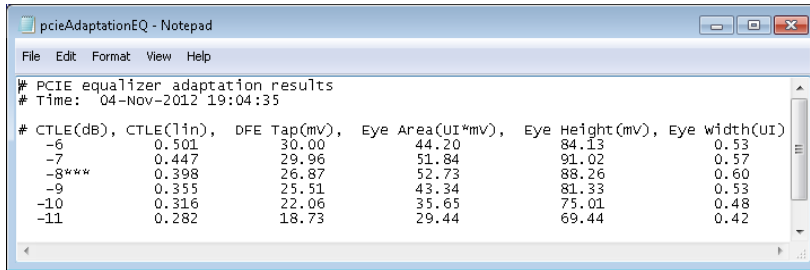
**Taps (抽头)** 选项卡 (在 [Rx Configuration \(接收配置\)](#) (见第71页) 菜单上, 已选中用户模式) 反映了 **Config (配置)** 选项卡上的配置。例如, 在下图中, FFE 抽头数的值为 1, 而 DFE 字段显示 3 个具有不同值的抽头。这种状态是由 Config (配置) 选项卡上的设置所导致的, 其中 FFE 设置为 0, 而 DFE 设置为 3。如果这是由于将调整抽头设置为 **Auto (自动)** 而导致的, 则可以将结果保存在抽头文件中, 以便以后在接收均衡器运行中使用。



在 FFE/DFE 通道中选中 **PCIE3** 时 (在 **FFE/DFE Type (FFE/DFE 类型)** 的下拉菜单下), 且在 **Adapt Taps (调整抽头)** 下选择 **Auto (自动)** 或 **From Current (从现有)**, 则 DFE 适配算法会尝试最大化眼区。DFE 抽头的结果值显示在 **Taps (抽头)** 选项卡中。



当选择 **PCIE3**, 且在 **Adapt Taps (适配抽头)** 下选择 **Auto (自动)** 或 **From Current (从现有)** 时, **Config (配置)** 选项卡的 **Results (结果)** 按钮会在右侧面板 (**PCIE Output (PCIE 输出)** 下) 上启用。适配完成后, 按 **Results (结果)** 可打开适配结果文件 *pcieAdaptationEQ.txt*。对于 DFE 抽头 (nv), 与 **Taps (抽头)** 选项卡下的显示相比, 该结果文件的数字分辨率更佳。注意, 根据 PCIE Gen3 规格, DFE 抽头值介于 -30 mV 到 30 mV 之间。



```
pcieAdaptationEQ - Notepad
File Edit Format View Help
# PCIe equalizer adaptation results
# Time: 04-Nov-2012 19:04:35
# CTLE(dB), CTLE(lin), DFE Tap(mv), Eye Area(UI*mv), Eye Height(mv), Eye width(UI)
-6 0.501 30.00 44.20 84.13 0.53
-7 0.447 29.96 51.84 91.02 0.57
-8*** 0.398 26.87 52.73 88.26 0.60
-9 0.355 25.51 43.34 81.33 0.53
-10 0.316 22.06 35.65 75.01 0.48
-11 0.282 18.73 29.44 69.44 0.42
```

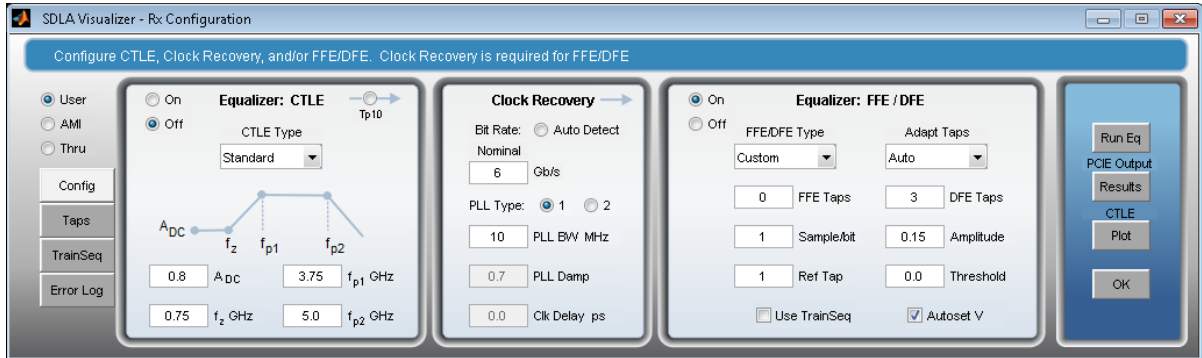
有关 AMI 文件的完整说明，请访问 IBIS 开放论坛，地址为 <http://www.eda.org/ibis>。特别要查看《IBIS 5.1 的 I/O 缓冲区信息规范》、《AMI 可执行模型文件编程指南》（第 10 节），以及《AMI 参数定义文件结构》（第 10A 节），地址为：[http://eda.org/pub/ibis/ver5.1/ver5\\_1.pdf](http://eda.org/pub/ibis/ver5.1/ver5_1.pdf)。

#### 另请参阅：

- [调节 FFE/DFE 以改善信号恢复（见第79页）](#)
- [Rx Configuration（接收配置）菜单（见第71页）](#)
- [结束块概述（见第69页）](#)

## 运行接收均衡器

以下步骤介绍如何首次运行接收均衡器，以确定是否需要进一步调整。



1. 首先，使用主菜单对输入进行配置。
2. 其次，由于接收均衡器需要，所以，您要打开 **Tp3**。在主菜单上，按 **Tp3** 并使用[测试点和带宽管理器](#)（见第20页）将其打开（如果是双输入情形，则为 A-B 模式）。
3. 在主菜单上按 **Rx**（接收）。在 Rx Configuration（接收配置）菜单上，选中 **User**（用户）单选按钮。在 **Config**（配置）选项卡上，输入 FFE 和 DFE 抽头数，并将接收器的 PLL 字段配置为测试标准中定义的值。（此外，您可以通过在主菜单上按 **Recall**（调用）来加载设置文件，主菜单根据所测试的标准设置 SDLA。）
4. 在 Clock Recovery（时钟恢复）面板上设置位速率（如果标准文件尚未设置位速率）。如果正常位速率可能不准确，请选择 **Auto Detect**（自动检测）。
5. 按 **Run Eq**（运行均衡器）按钮。
6. 要查看输出波形，请转到示波器显示器。Ref4 波形为数据信号，标签为 **Tp4 R4**。Ref3 波形为恢复时钟波形，标签为 **Clk R3**。

另请参阅：

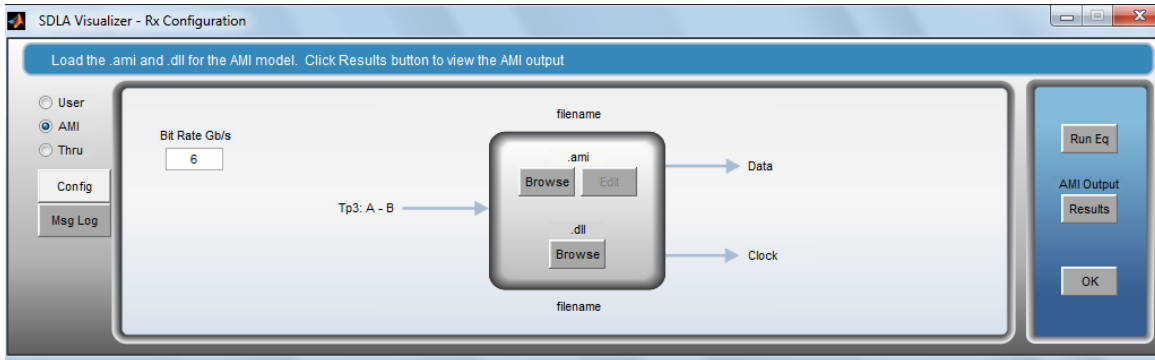
- [Rx Configuration（接收配置）菜单](#)（见第71页）
- [结束块概述](#)（见第69页）

## AMI 模式

许多芯片供应商使用 IBIS 算法建模接口 (IBIS-AMI) 建模标准来模拟其数千兆位串行链路。部分供应商为开发人员提供两个模仿其均衡模型的配置文件（.DLL 和 .AMI）。

AMI 模式可让您导入和使用此类供应商提供的文件，而不是使用用户模式下提供的标准均衡工具（即，配置均衡器、抽头定义和培训序列检测）。这还意味着，不管您使用的是 EDA 工具还是 SDLA Visualizer，都可以使用相同的供应商文件。

**说明：** 有关如何修改供 SDLA Visualizer 使用的 IBIS (.ami) 参数文件的具体信息，请参阅 readme.txt 文件。



要使用 AMI 模式，请从 Rx Configuration（接收配置）菜单中选择 AMI 单选按钮，并在 .ami 下按 **Browse**（浏览）。在出现的菜单上，选择要使用的 .ami 文件。按位置较低的 **Browse**（浏览）按钮，选择要使用的 .dll 文件。

注意，Tp3: A-B、数据和时钟标签使主菜单接收块 I/O 标签并行。

通过按 **Edit**（编辑），您可以在 Microsoft 记事本中查看和编辑 .ami 文件。

**说明：** 执行时，修改和保存 .ami 文件可能修改接收块输出的行为。当您在 .ami 文件中精确调整 AMI 配置参数后，如果将 .ami 和 .dll 文件导入示波器目录，建议将权限更改为“只读”。

按 **Run Eq**（运行均衡器）可从 Tp3 获取数据，并将数据与 .ami 和 .dll 文件中的信息一起处理，然后使用均衡化的数据将新的波形加载到 Tp4 (Ref4) 中，并将恢复时钟信息加载到 Tp5 (Ref3) 中。按接收块中的 **Run Eq**（运行均衡器）可让您运行此特定块，而无需重新运行操作的前导链。

按 **Results**（结果）（在 AMI 输出下）可打开一个 .txt 文件（AMI\_out.txt），该文件会写入 .dll 文件所在的文件夹。该文件包含 AMI 模型的输出参数，如抽头上的适配结果。按 **Msg Log**（消息日志）选项卡可检查 AMI 模型输出的输出消息。

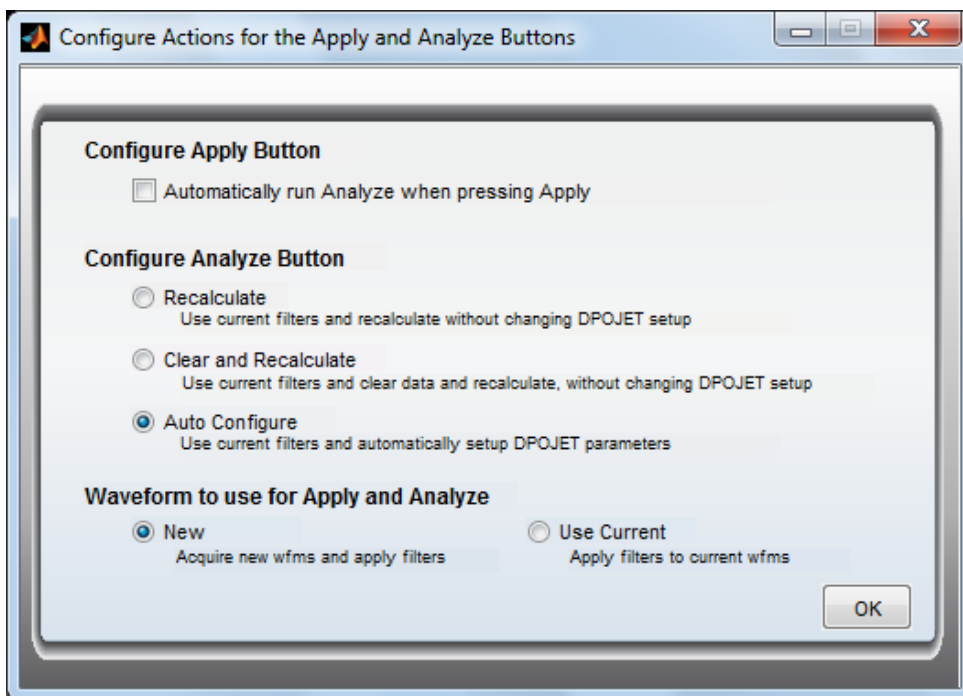
有关 .ami 文件的完整说明，请访问 IBIS 开放论坛，地址为 <http://www.eda.org/ibis>。特别要查看《IBIS 5.1 的 I/O 缓冲区信息规范》、《AMI 可执行模型文件编程指南》（第 10 节），以及《AMI 参数定义文件结构》（第 10A 节），地址为：[http://eda.org/pub/ibis/ver5.1/ver5\\_1.pdf](http://eda.org/pub/ibis/ver5.1/ver5_1.pdf)。

另请参阅：

- [Rx Configuration（接收配置）菜单（见第 71 页）](#)
- [结束块概述（见第 69 页）](#)

## 配置“应用”和“分析”按钮的操作

当您使用主菜单上的 **Apply (应用)** 和 **Analyze (分析)** 按钮运行模型时，您可以比较灵活地确定要发生的情况，包括 SDLA 如何与 DPOJET 一起工作，以及是否获取新的波形，或者是否使用先前的波形。当您在主菜单上按 **Config (配置)** 按钮时，此菜单会出现：



### 配置 Apply (应用) 按钮

选中 **Automatically run Analyze when pressing Apply (按“应用”时自动运行“分析”)** 以将 Apply (应用) 和 Analyze (分析) 按钮的操作合并在一起。这将使用 Analyze (分析) 按钮的当前配置设置，如下所述。

### 配置 Analyze (分析) 按钮

有三个不同的选项可配置 Analyze (分析) 按钮：

**Recalculate (重新计算)**：此选项会重新计算 DPOJET 中的结果，而不会更改 DPOJET 设置或清除之前的结果。它可用于处理多个采集的测量。当应用新的型号时，不应使用此选项，因为它可导致不一致的结果。

**Clear and Recalculate (清除并重新计算)**：这将清除之前的数据结果并自动运行 DPOJET，而不更改 DPOJET 设置。

**Auto Configure ( 自动配置 )**：这将自动为所有打开的测试点自动配置 DPOJET，执行 TIE 测量并绘制眼图。

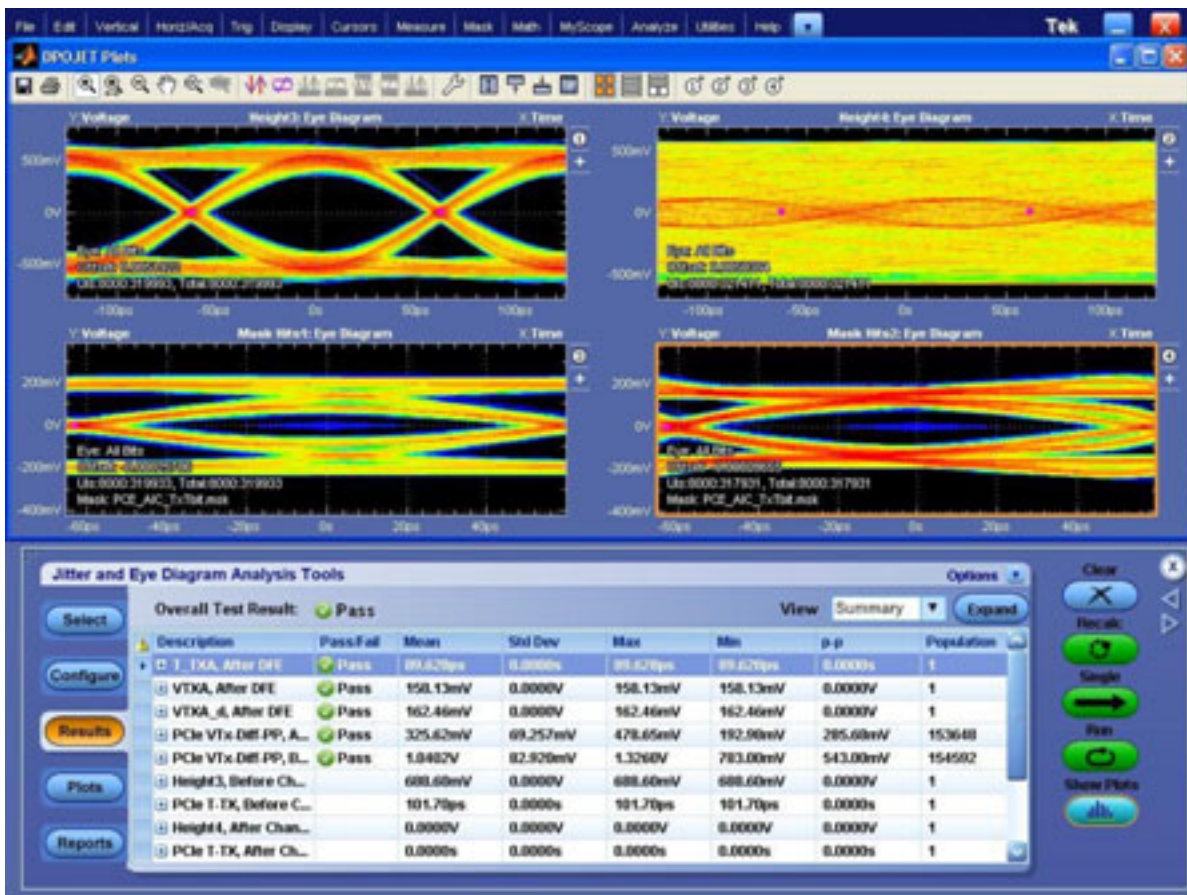
**说明**：如果已在 DPOJET 中定义自定义设置，则不应使用 **Auto Configure ( 自动配置 )**，因为它会重新配置 DPOJET。

### 用于“应用”和“分析”的波形

此选项可让您选择是否在每次按 Apply ( 应用 ) 或 Analyze ( 分析 ) 按钮时都采集新的波形。默认情况下，始终都会采集新的波形。如果您要使用已经采集的波形，则请选择 Use Current ( 使用现有 )。

**说明**：当使用 DPOJET 分析功能时，务必正确配置数据速率，因为 DPOJET 中的时钟恢复配置是基于数据速率的。

下图显示配置用于 Clear and Recalculate ( 清除和重新计算 ) 的 Analyze ( 分析 ) 按钮。



**另请参阅：**

- [了解系统 \(见第7页\)](#)
- [同时使用 DPOJET 和 SDLA Visualizer \(见第14页\)](#)

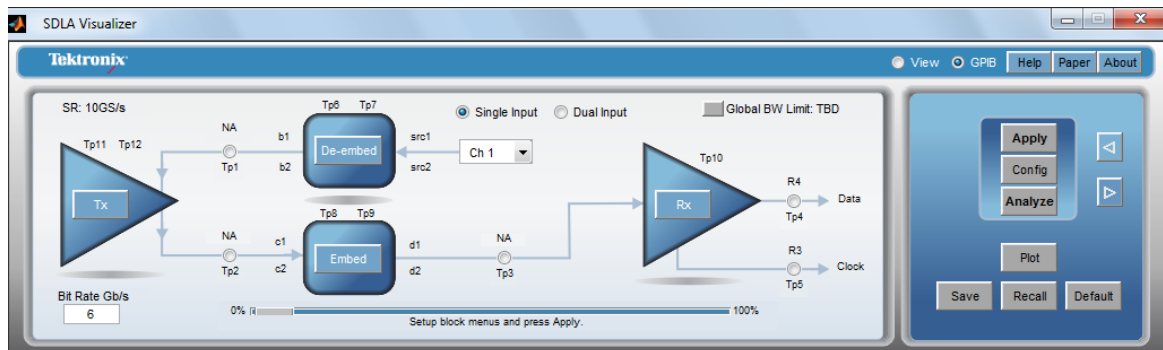


## 运行测试：建议顺序

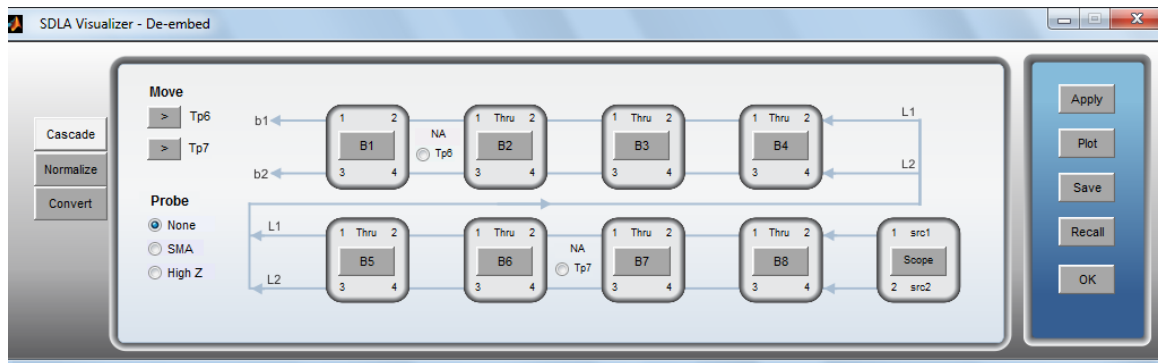
欢迎使用 SDLA Visualizer，该产品提供了一组功能强大、使用灵活的建模工具，用于反嵌、嵌入和均衡高速串行信号。本节介绍运行测试的建议顺序。常规步骤和主要菜单如下所列，同时还提供了每个步骤更完整的使用细节的链接。有关概念解释，请参阅 [SDLA Visualizer 产品概述 \(见第5页\)](#)。有关组件详细信息，请参阅 [主菜单详情 \(见第17页\)](#)。

**说明：** 如果要下载已经翻译成日语、简体中文或韩文的在线帮助的 .PDF 文件，请访问 [www.tektronix.com](http://www.tektronix.com) 并按顶部的“更改国家/地区”。然后输入搜索词条“SDLA Visualizer”。

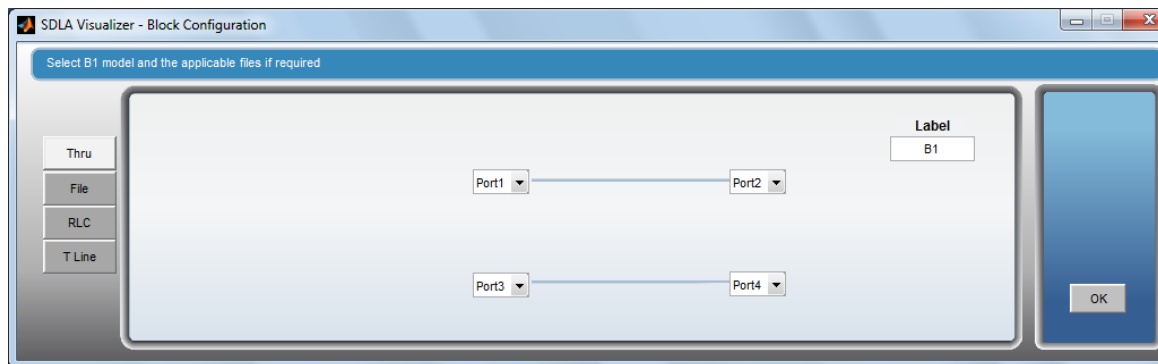
1. 首先，使用探头或直接连接将**夹具和示波器连接到 DUT**。将源信号连接到示波器的输入通道。调节示波器触发、垂直及水平设置来捕获保真度良好的信号。使用示波器的 Autoset（自动设置）功能可简化这种调节。确保将采样速率设置为其 DSP 校准滤波器所处的值。（参阅示波器垂直菜单。）
2. **验证 DPOJET 已安装且运行正确**。您可以让 DPOJET 保持运行。
3. 通过在 TekScope 菜单上按 **Analyze（分析）** 并选择程序，**打开 SDLA Visualizer**。（使用 Alt Tab 键切换程序。）



4. 现在，**配置测量电路的元素**（图中的上半部分），这些元素代表需要反嵌或从采集的信号移除的设备，如家具、电缆和探头。从定义第一个元素（**反嵌块**）开始，此处您可以使用 S 参数块的串联、RLC 电路或无损传输线路来代表该型号。每个元素可使用绘图函数进行验证。在许多情况下，电路的加载（示波器）也在此处定义。
  - a. 在主菜单上按 **De-embed（反嵌）**。De-embed/Embed（反嵌/嵌入）菜单随即打开。



- b. 在 Cascade ( 串联 ) 选项卡上，如果适用，请选择探头选项 ( SMA 或高阻抗 )。
- c. 按第一个块 B1。Block Configuration ( 块配置 ) 菜单随即打开。



- d. 选择 Thru ( 穿透 )、File ( 文件 )、RLC 或 T Line ( 传输线路 ) 选项卡，以便选择如何对元素建模。  
 如果您选择 File ( 文件 ) 选项卡，请从 Model ( 建模 ) 下拉列表中选择型号类型。例如，使用 4 端口单端 S 参数型号时，请选择“4-Port Single-ended” ( 4 端口单端 )。如有必要，按 Browse ( 浏览 ) 按钮加载 S 参数型号并重新分配端口分配。  
 或者，按 Plot ( 绘图 ) 查看所选型号的 S 参数绘图。
- e. 按 OK ( 确定 ) 返回 Block Configuration ( 块配置 ) 菜单。
- f. 您的测量电路模型需要多少块 B2 - B8，就重复此过程多少次。当 SDLA Visualizer 获取发射和将条件串扰到帐户中时，务必以正确的顺序加载每个元素。未使用的块会简单地当做“thru” ( 穿透 )。
- g. 按 Block Configuration ( 块配置 ) 菜单的最后一个块，该块的标签为 Scope ( 示波器 )、SMAProbe 或 Load ( 加载 )。这将允许您确定加载测量电路的输出端口的对象。在许多情况下，即为连接到示波器的示波器或 SMA 探头，或者，如果已选择高阻抗探头，则为接收输入 ( 或其他对象 )。

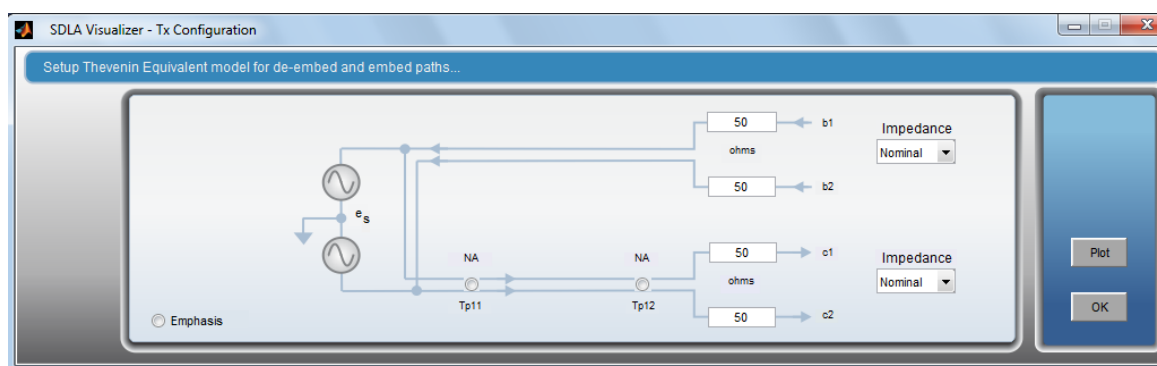
通过选择 Impedance ( 阻抗 ) 下拉列表中的选项之一，该阻抗可作为正常值、一个 2 端口 S 参数块或两个 1 端口 S 参数块进行建模。默认情况下，SDLA 假定为 50 Ohm 阻抗。

- h. 或者，如果右侧有 Plot ( 绘图 ) 选项，则您可以对代表型号的 S 参数绘图。

有关详细信息，请参阅 [De-embed/Embed \( 反嵌/嵌入 \)](#) ( 见第30页) 菜单。

5. 然后，定义测量电路的第二个元素，即 Tx Block ( 发送块 )。使用此元素可对反嵌路径设置 Thevenin 等效型号，并对发射器输出阻抗建模。通过建模，这要么使用两个 1 端口 S 参数型号，要么使用一个 2 端口 S 参数型号来代表名义上的实际发射器。步骤

- a. 首先，通过按主菜单上的 Tx ( 发送 ) 配置发射器阻抗。(默认情况下，SDLA 假定为 50 Ohm 阻抗。) Tx Configuration ( 发送配置 ) 菜单随即打开。顶部的控制用于测量电路。



- b. 然后，在靠上面的 Impedance ( 阻抗 ) 下拉列表中选择一项。按 OK ( 确定 )。
- c. 或者，通过按右侧的 Plot ( 绘图 )，您可以对代表位于此点的型号的 S 参数绘图。
- d. Thevenin 等效电压可通过 SDLA 计算得出。

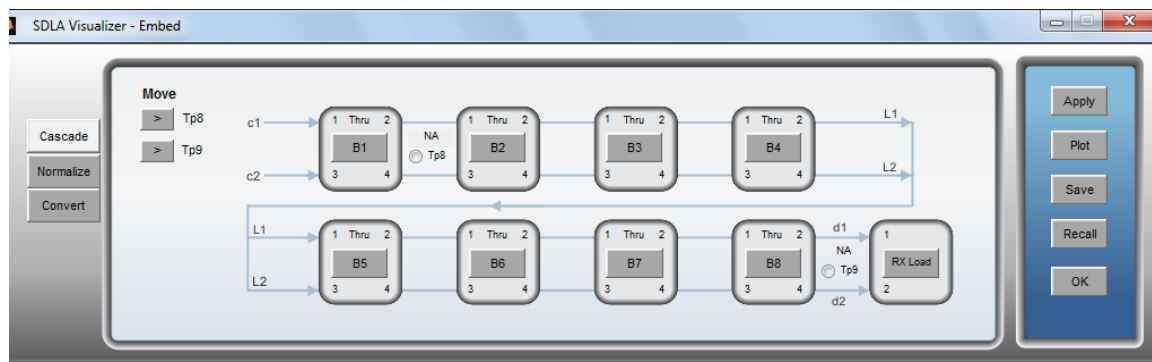
有关详细信息，请参阅 [Tx Configuration \( 发送配置 \)](#) ( 见第62页) 菜单。

6. 现在，如果适用，请定义模拟电路模型的元素，这些元素用于模仿实际未显示的元素。通过再次使用 Tx Block ( 发送块 ) 启动。步骤

- a. 首先，通过按主菜单上的 Tx ( 发送 ) 配置发射器阻抗。(默认情况下，SDLA 假定为 50 Ohm 阻抗。) Tx Configuration ( 发送配置 ) 菜单随即打开 ( 如上所示 )。底部的控制用于模拟电路。
- b. 然后，在靠下面的 Impedance ( 阻抗 ) 下拉列表中选择一项。该阻抗可作为正常值、2 端口 S 参数型号或两个 1 端口 S 参数型号建模。按 OK ( 确定 )。
- c. 或者，通过按 Tx Configuration ( 发送配置 ) 菜单中的 Emphasis ( 加重 ) 单选按钮，您可以添加或删除加重。Emphasis ( 加重 ) 按钮随即在电路图中显示。按该按钮将会打开 Emphasis ( 加重 ) 菜单。按 OK ( 确定 )。

有关详细信息，请参阅 [Tx Configuration \( 发送配置 \)](#) ( 见第62页) 菜单。

7. 然后，定义模拟电路模型的第二个元素，即 **Embed Block (嵌入块)**。使用此元素可定义组成模拟路径的元素。嵌入块与上述反嵌块功能相似。 **步骤**
  - a. 在主菜单上按 **Embed (嵌入)**。De-embed/Embed (反嵌/嵌入) 菜单随即打开。选择 **Cascade (串联)** 选项卡。



- b. 按第一个块 **B1**。Block Configuration (块配置) 菜单随即打开。
- c. 选择 **Thru (穿通)**、文件、RLC 或 T Line (传输线路) 选项卡，以便选择如何对元素建模。
 

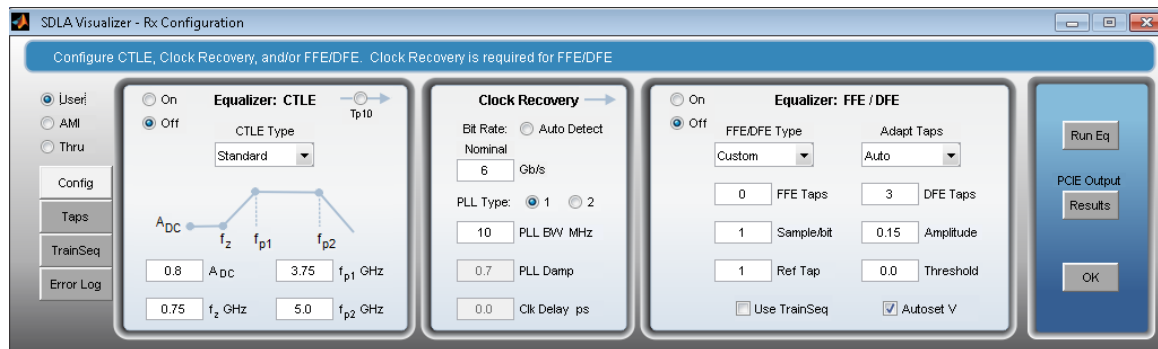
如果您选择 **File (文件)** 选项卡，请从 **Model (建模)** 下拉列表中选择型号类型。例如，使用 4 端口单端 S 参数型号时，请选择“4-Port Single-ended” (4 端口单端)。如有必要，按 **Browse (浏览)** 按钮加载 S 参数型号并重新分配端口分配。

或者，按 **Plot (绘图)** 查看所选型号的 S 参数绘图。
- d. 按 **OK (确定)** 返回 Block Configuration (块配置) 菜单。
- e. 您的模拟电路模型需要多少块 **B2 - B8**，就重复此过程多少次。当 SDLA Visualizer 获取发射和将条件串扰到帐户中时，务必以正确的顺序加载每个元素。未使用的块会简单地当做“thru” (穿通)。
- f. 按 Block Configuration (块配置) 菜单的最后一个块，该块的标签为 **Rx Load (接收加载)**。这将允许您确定加载模拟电路的输出端口的对象。在许多情况下，这可以对物理接收器建模。
 

通过选择 Impedance (阻抗) 下拉列表中的选项之一，该阻抗可作为正常值、一个 2 端口 S 参数块或两个 1 端口 S 参数块进行建模。默认情况下，SDLA 假定为 50 Ohm 阻抗。
- g. 或者，如果右侧的 **Plot (绘图)** 选项可用，您可以对代表位于此点的型号的 S 参数绘图。

有关详细信息，请参阅 [De-embed/Embed \(反嵌/嵌入\) \(见第30页\)](#) 菜单。

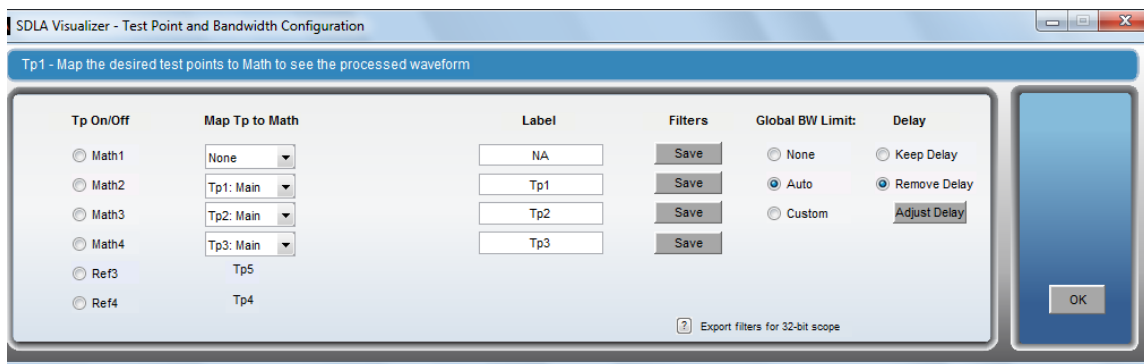
8. 定义模拟电路模型的第三个元素，即 **Rx Block (接收块)**。使用该元素可模拟接收块中的均衡，从而让您观察接收器针的波形。提供 CTLE、FFE/DFE 和 IBIS AMI 模型。 **步骤**
  - a. 在主菜单上按 **Rx (接收)**。Rx Configuration (接收配置) 菜单随即打开。



- b. 选择均衡器的类型进行建模：用户、IBIS AMI 或穿通（无均衡器）。
- c. 如果您选择 User（用户），则可使用 CTLE/FFE 和 DFE 均衡器。对于 CTLE，在 CTLE Type（CTLE 类型）下选择定义 CTLE 的方法（标准、IIR、FIR 或 PCIe 3.0）。要查看 CTLE 的输出，请选择 Tp10 单选按钮，并将 Tp10 分配到可用的数学通道。
- d. 要使用 DFE 和 FFE，必须配置时钟恢复。配置时钟恢复后，请选择 On（打开）单选按钮以打开 FFE/DFE 块。在 FFE/DFE Type（FFE/DFE 类型）下，选择 Custom（自定义）或 PCIE3，并配置 FFE/DFE 设置。
- e. 如果您之前已经按过主菜单上的 Apply（应用），并且型号的唯一变化位于接收块中，则您只需要按 Run Eq（运行均衡器）按钮以应用均衡器。如果已执行其他更改，请在接收块中按 OK（确定），然后按主菜单中的 Apply（应用）。

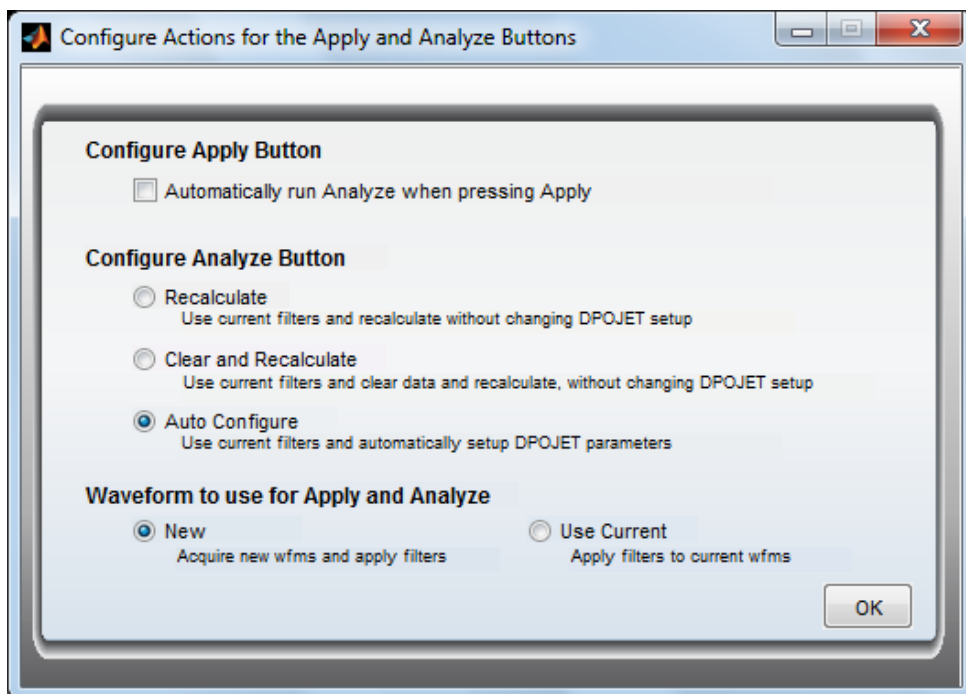
有关详细信息，请参阅 [Rx Configuration（接收配置）](#)（见第 71 页）菜单。

9. 既然已定义型号，现在请配置测试点。只需在主菜单上按任何测试点即可打开测试点和带宽管理器，在该管理器中可以将测试点分配到数学通道和其他选项。SDLA 有 12 个测试点，一次性在示波器格线中有四个数学和两个参考波形可见。有关详细信息，请参阅 [测试点和带宽管理器](#)（见第 20 页）。



10. 配置型号后，

- a. 按主菜单上的 Config（配置）按钮。在结果菜单中，配置按 Apply（应用）和 Analyze（分析）按钮时想要发生的操作。有关详细信息，请参阅 [配置“应用”和“分析”按钮的操作](#)。（见第 87 页）



- b. 按主菜单上的 **Apply (应用)** 按钮。等待底部的状态栏以显示处理是否完成。根据上面定义的测量和模拟电路模型，按 **Apply (应用)** 为每个启用的测试点创建传递函数。为每个启用的测试点关联的数学和参考波形将在示波器上自动更新。如果接收块已在上面启用，则块的时钟和数据输出将会存储到 **Ref3** 和 **Ref4** 中。根据在之前的步骤中配置的行为，**DPOJET** 将会自动运行。
11. 一旦应用该型号，您就可以通过按主菜单上的 **Plot (绘图)** 来对测试点绘图。您可以查看幅度、脉冲响应、步阶响应和相位绘图来确保响应与预期相同。有关详细信息，请参阅 [Plots \(绘图\) \(见第49页\)](#)。
  12. 如果该绘图未显示所期望的响应，您可以通过按主菜单上的 **Global BW limit (全局带宽限制)** 按钮精确调整带宽。有关详细信息，请参阅 [测试点和带宽管理器 \(见第20页\)](#)。
  13. 或者，您可以保存代表每个测试点的传递函数的测试点滤波器。应用型号后，按任何测试点可打开测试点和带宽管理器。通过按 **Save (保存)** 按钮可以保存任何启用的测试点（不要与主菜单上的“保存”按钮混淆，该按钮用于保存设置）。有关详细信息，请参阅 [保存测试点。\(见第24页\)](#)

这用于完成运行 SDLA Visualizer 软件的常规步骤。每个块都有很多配置参数未在本程序中涉及。请研究每个处理块的细节，以充分发挥 SDLA Visualizer 软件的功能。

#### 另请参阅：

- [任务和故障排除示例 \(见第97页\)](#)
- [主菜单详情 \(见第17页\)](#)
- [SDLA Visualizer 产品概述 \(见第5页\)](#)

## 任务和故障排除示例

### 任务

下面是 SDLA Visualizer 可执行的许多任务的部分示例：

[反嵌电缆 \(见第97页\)](#)

[嵌入串行数据链路通道 \(见第102页\)](#)

[反嵌高阻抗探头 \(见第105页\)](#)

[反嵌双输入波形的明显反射 \(见第107页\)](#)

[去除单输入波形的 DDR 反射 \(见第126页\)](#)

### 使用 S 参数绘图排除故障

SDLA 的 S 参数绘图在许多情况下有用，包括：

- 查看具有不匹配差分对的 DUT
- 使用饰面绘图排除错误的 VNA 测量
- 排除错误相位响应
- 查看混合模式与单端模式
- 排除错误的步阶响应

有关详细信息，请参阅[使用绘图排除 S 参数故障 \(见第57页\)](#)。

另请参阅：

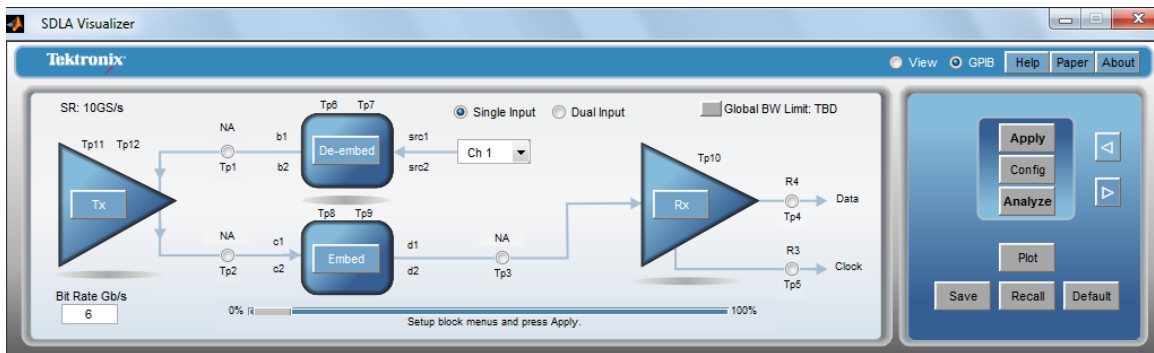
- [运行测试：建议顺序 \(见第91页\)](#)

## 反嵌电缆的示例

本例提供了如何反嵌电缆对的逐步说明。在本例中，假定发射器阻抗为 50 Ohms。同时假定示波器接收负载 50 Ohms。每个电缆通过 2 端口 S 参数型号代表（每个分支一个）。目标是查看具有反嵌电缆的发射器的信号，该发射器驱动 50 Ohm 负载。

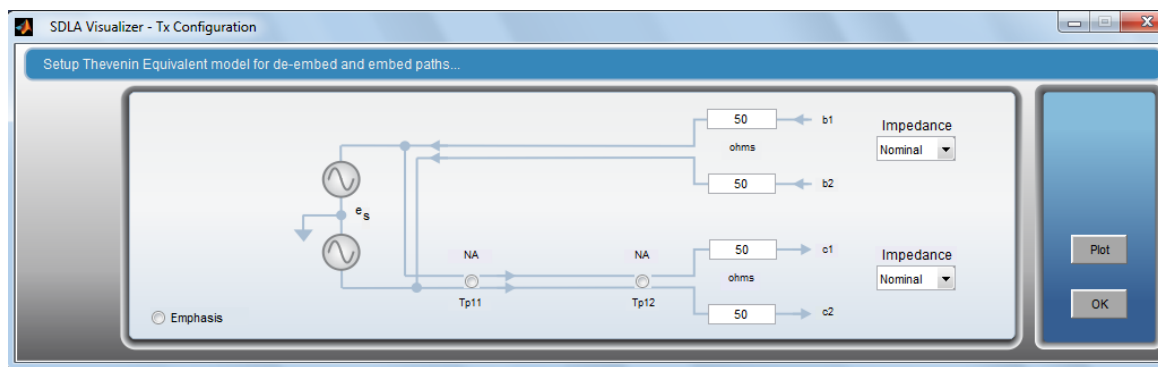
本例使用单输入模式。

1. 首先，在主菜单上选择 Single Input（单输入）单选按钮。



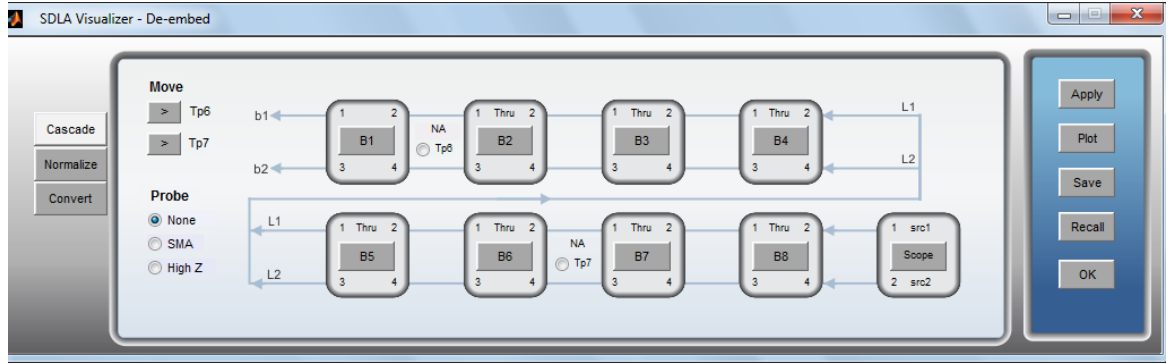
2. 然后，定义测量电路模型。该型号由发射器源阻抗、电缆和示波器组成。

- a. 在主菜单上按 Tx (发送) 以打开 Tx Configuration (发送配置) (见第62页) 菜单。在顶行中，在 Impedance (阻抗) 下拉列表中选择 Nominal (正常)，并且在 b1 和 b2 文本框中输入 50 Ohms。按 OK (确定)。

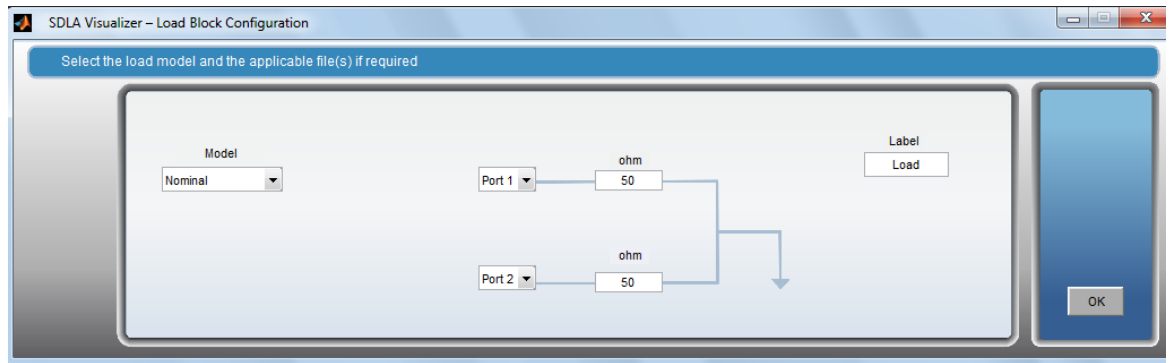


**说明：** 阻抗值应对发射器的实际阻抗建模。这可以使用实际 S 参数或正常值来实现。该值必须与发射器阻抗值相符，从而实现最准确的反嵌效果。

- b. 在主菜单上按 De-embed (反嵌) 可打开 De-embed (反嵌) (见第30页) 菜单。选择 Cascade (串联) 选项卡。

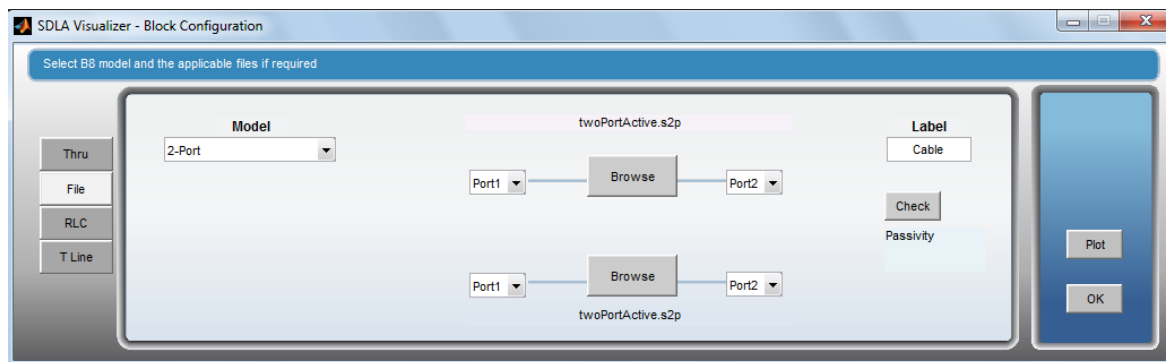


- c. 要对示波器的输入阻抗建模，按串联的最后一个块，该块的标签为 **Scope**（示波器）。这将打开 **Load Configuration**（载入配置）（见第47页）菜单，如下所示。在“Model”（型号）下，选择 **Nominal**（正常）。为两个端口的阻抗输入 **50 Ohm**。按 **OK**（确定）。



- d. 按块 **B8**。这将打开 **Block Configuration**（块配置）（见第41页）菜单，如下所示。在 **File**（文件）选项卡上，在“Model”（型号）下，选择 **2-Port**（2端口）。按靠上的 **Browse**（浏览）按钮并从下拉菜单中选择“twoPortActive.s2p”。对靠下的 **Browse**（浏览）按钮执行同样的操作。在 **Label**（标签）下，将“B8”更改为“Cable”（电缆）。按 **Plot**（绘图）查看两个电缆的 S 参数。要检查 S 参数文件的端口分配和被动性，请按 **Check**（检查）。按 **OK**（确定）。

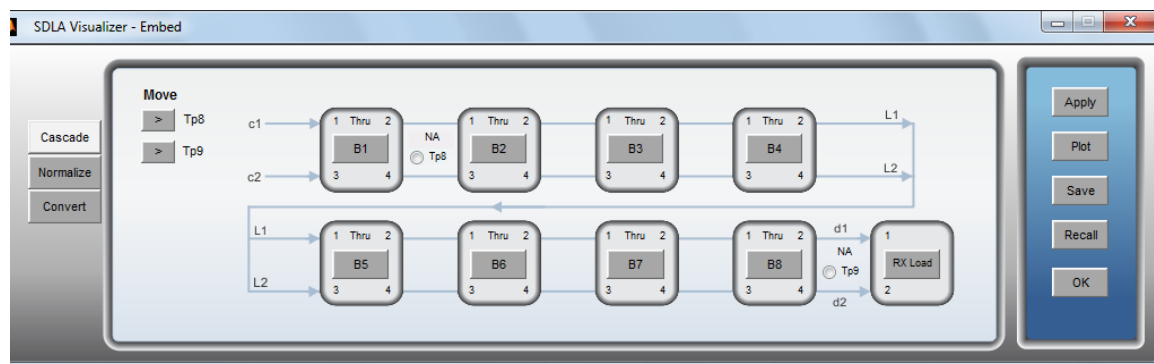
**说明：** 如果您的电缆型号以 4 端口 S 参数块表示，则可以选择 4-Port（4 端口）作为型号并加载 .s4p 文件。



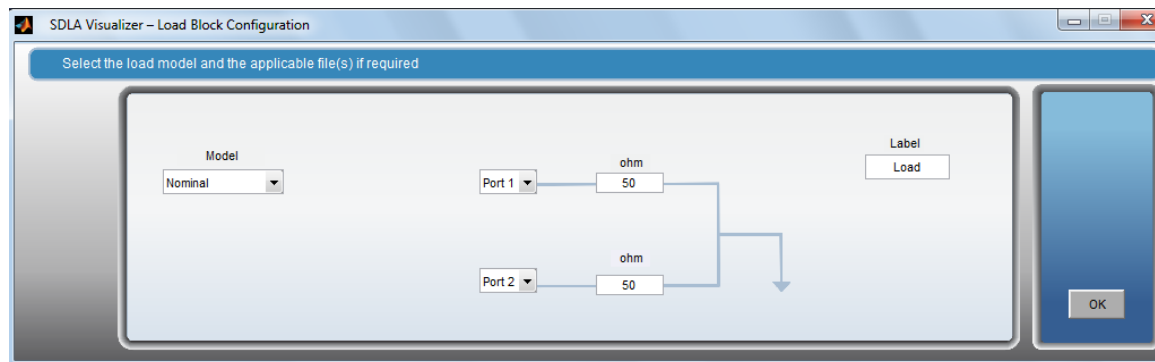
3. 然后，定义模拟电路模型。在本例中，我们会将发送的信号驱动到理想的 50 Ohm 负载。
  - a. 再次在主菜单上按 **Tx (发送)**，打开 Tx Configuration (发送配置) 菜单 (如上面的步骤 1a 中所示)。在底行中，在 Impedance (阻抗) 下拉列表中选择 **Nominal (正常)**，并且在 c1 和 c2 文本框中输入 **50 Ohms**。按 **OK (确定)**。

**说明：** 阻抗值应与反嵌路径中的值相符。

- b. 在主菜单上按 **Embed (嵌入)**，打开 Embed (嵌入) 菜单，显示 **Cascade (串联)** 选项卡。按串联的最后一个块，该块的标签为 **RX Load (接收负载)**。



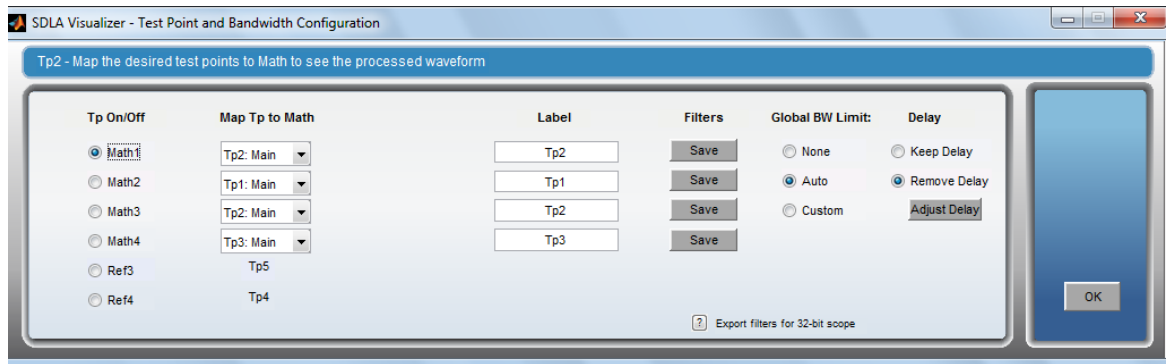
- c. 这将打开 **Load Configuration (载入配置)** (见第47页) 菜单，如下所示。在“Model” (型号) 下，选择 **Nominal (正常)**。为两个端口的阻抗输入 **50 Ohms**。按 **OK (确定)**。



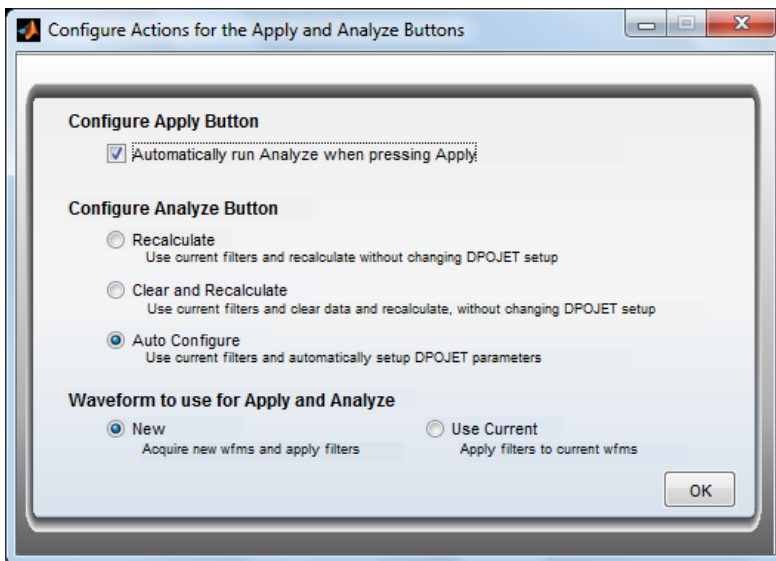
- d. 将嵌入串联图中的所有其他块保留为 Thru (穿透)，因为仅理想的加载块才会用于本例。按 **OK (确定)**。
4. 完成测量电路和模拟电路模型的定义后，可启用所需的测试点。(有关测试点的详细信息，请参阅[了解测试点 \(见第10页\)](#)。) 由于目标是观察驱动理想的 50 Ohm 负载的发射器输出端的信号，因此我们要启用 **Tp2**。

**说明：** 看起来可能是 Tp1 提供反嵌信号，但是 Tp1 将在加载测量电路时显示“发送”的输出端的信号。由于我们要完成去除测量电路的影响，因此，Tp2 是正确的测试点。

- a. 在主菜单上按 **Tp2**，打开 Test Point and Bandwidth (测试点和带宽) 菜单。
- b. 在 **Map Tp to Math (将 Tp 映射到数学)** 下，在第一个下拉列表中选择 **Tp2: Main (Tp2: 主)**。
- c. 在 **Tp On/Off (Tp 开/关)** 下，选择 **Math1** 旁的单选按钮。Math1 将映射到 Tp2，从而在最终应用该型号时，滤波器将自动在 Math1 中配置。
- d. 按 **OK (确定)**。



5. 现在，对系统进行配置，从而当您在主菜单上按 **Apply (应用)** 时，也可以自动运行 DPOJET。在主菜单上，按 **Config (配置)**。在打开的菜单中 (如下所示)，选中显示 **Automatically run Analyze when pressing Apply (按“应用”时自动运行“分析”)** 的复选框。在 **Configure Analyze (配置分析)** 按钮下，选择 **Auto Configure (自动配置)**。按 **OK (确定)**。



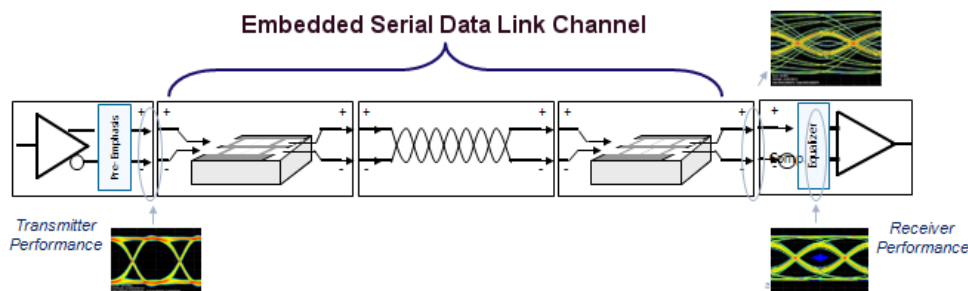
- 现在，通过在主菜单上按 **Apply (应用)** 处理该型号。这将计算  **Tp2**  的传递函数。在  **Math 1**  中，最终波形将显示在示波器上。由于已将  **DPOJET**  配置为自动运行，因此， **DPOJET**  将设置以测量  **TIE**  并绘制  **Tp2**  的眼图。
- 在  **SDLA Visualizer**  完成处理后，请在主菜单上选择  **Plot (绘图)**  来查看  **Tp2**  的相位、幅度、脉冲和步阶响应。
- 在主菜单的右上区域，观察带宽设置。您可能需要根据结果精确调整此设置，因为反嵌会放大噪声。有关精确调整带宽的详细信息，请参阅 [测试点和带宽管理器 \(见第20页\)](#)。

由于电缆的衰减通常很低，因此，自动带宽可能导致带宽过宽。如果是这样，请在主菜单上按测试点，转到  **Test Point and Bandwidth Manager (测试点和带宽管理器)**。在  **Global Bandwidth Limit (全局带宽限制)** 下，选择  **Custom (自定义)**，然后设置所需的响应。

## 嵌入串行数据链路通道的示例

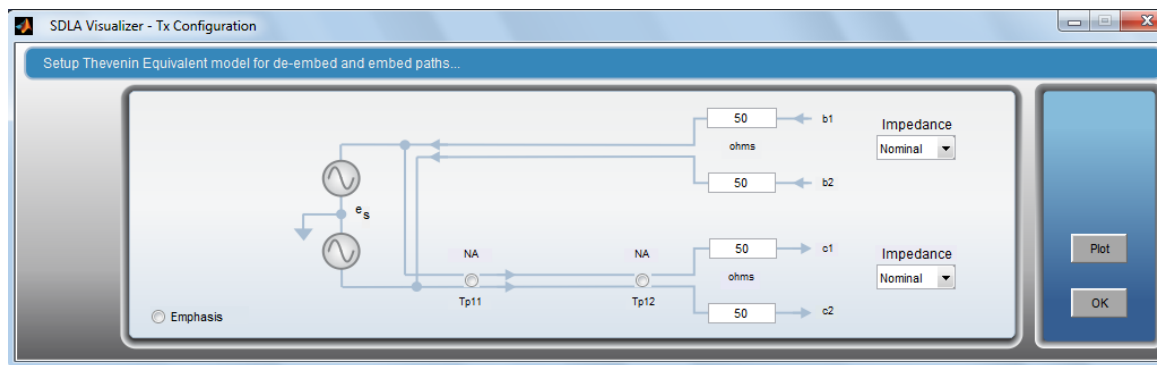
本例显示如何创建和嵌入串行数据链路通道的模型，从而在从  **DUT**  采集信号时模仿其效果。在这种情况下，要建模的通道由双绞线电缆、连接器和印刷电路板组成。

本例使用单输入模式。

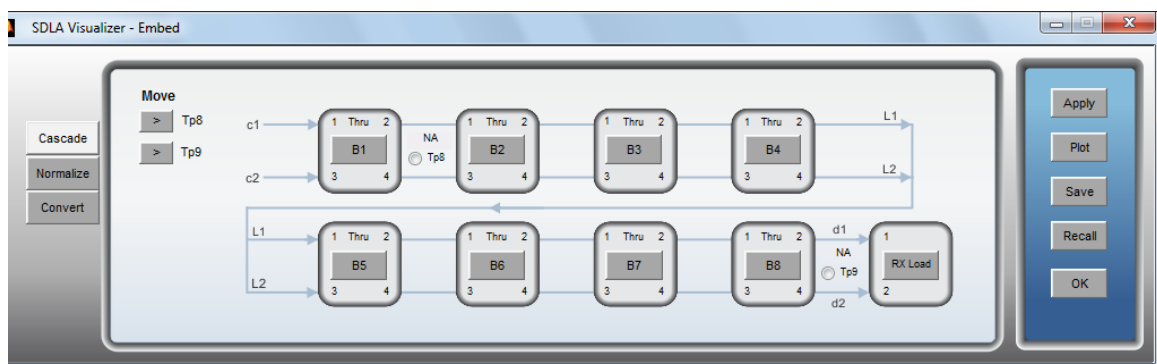


- 第一步是定义测量电路模型。使用上述 [反嵌电缆示例 \(见第97页\)](#) 中的第 1 步和第 2 步作为演示如何采集波形的指南。
- 然后，定义模拟电路模型。
  - 在此在主菜单上按  **Tx (发送)** ，打开  **Tx Configuration (发送配置)**  菜单，如下所示。在底行中，在  **Impedance (阻抗)**  下拉列表中选择  **Nominal (正常)** ，并且在  **c1**  和  **c2**  文本框中输入  **50 Ohms** 。嵌入路径的发送源阻抗应设置为与反嵌路径相同。按  **OK (确定)** 。

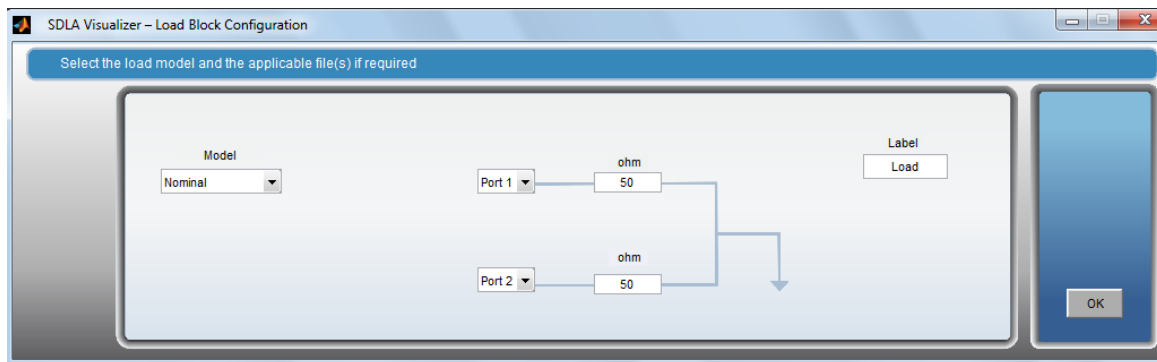
**说明：** 阻抗值应与要模拟的值相符。该值可以是发射器的实际阻抗，也可以是其他阻抗值。



- b. 在主菜单上按 **Embed (嵌入)**，打开 **Embed (嵌入)** 菜单。选择 **Cascade (串联)** 选项卡。使用 **B1– B8** 配置块，以表示 PCB 光迹、连接器和双绞线电缆。

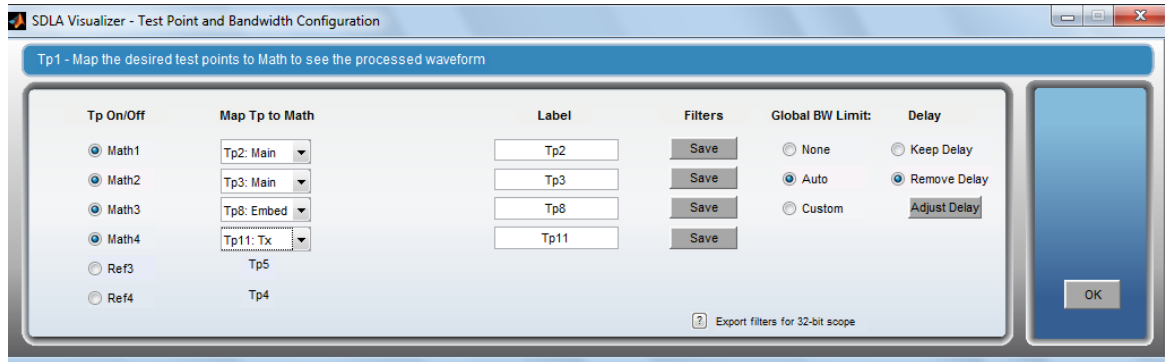


- c. 按串联的最后一个块，该块的标签为 **RX Load (接收负载)**。这将打开 [Load Configuration \(载入配置\)](#) (见第47页) 菜单，如下所示。在“Model”(型号)下，选择 **Nominal (正常)**。为两个端口的阻抗输入 **50 Ohms**。按 **OK (确定)**。

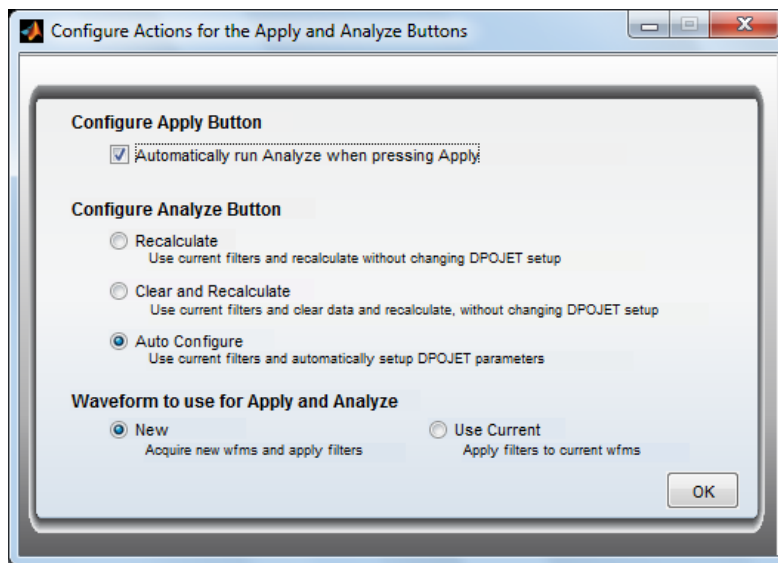


- d. 或者，在主菜单上按 **Rx (接收)** 配置接收块。

3. 完成测量电路和模拟电路模型的定义后，可启用所需的测试点。（有关测试点的详细信息，请参阅[了解测试点（见第10页）](#)。）
  - a. 在主菜单上按任何测试点，打开 Test Point and Bandwidth（测试点和带宽）菜单。
  - b. 根据情况打开、映射和标记测试点。模拟路径下的测试点包括：Tp2、Tp3、Tp8、Tp9、Tp11 和 Tp12。（如果您已配置接收块，则此类测试点包括 Tp4、Tp5 和 Tp10。）



- c. 按 OK（确定）。
4. 现在，对系统进行配置，从而当您在主菜单上按 Apply（应用）时，也可以自动运行 DPOJET。
  - a. 在主菜单上，按 Config（配置）。
  - b. 在打开的菜单中（如下所示），选中显示 Automatically run Analyze when pressing Apply（按“应用”时自动运行“分析”）的复选框。在 Configure Analyze（配置分析）按钮下，选择 Auto Configure（自动配置）。



- c. 按 OK（确定）。

5. 现在，通过在主菜单上按 **Apply (应用)** 处理该型号。这将在配置的测试点处计算传递函数。最终波形将显示在示波器上。由于将 DPOJET 配置为自动运行，因此，将会设置并打开 DPOJET。在 DPOJET 绘图窗口中观察测试点的眼图。
6. 在 SDLA Visualizer 完成处理后，请在主菜单上选择 **Plot (绘图)** 来查看相位、幅度、脉冲和步阶响应图。

## 反嵌高阻抗探头的示例

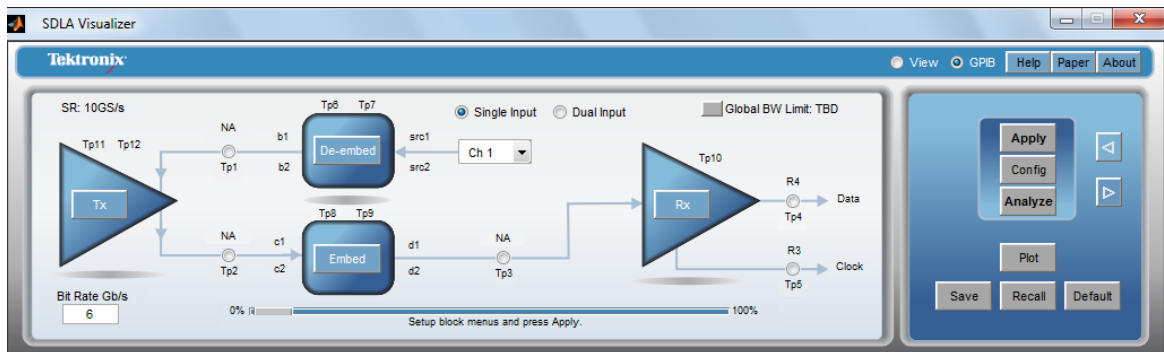
在本例中，

- 用户想要使用高阻抗探头来查看活动系统中的测试点，该系统具有发射器通道和接收器，而探头正在加载系统。
- 该用户还想在反嵌探头和不加载系统的情况下查看系统中的同一个点。

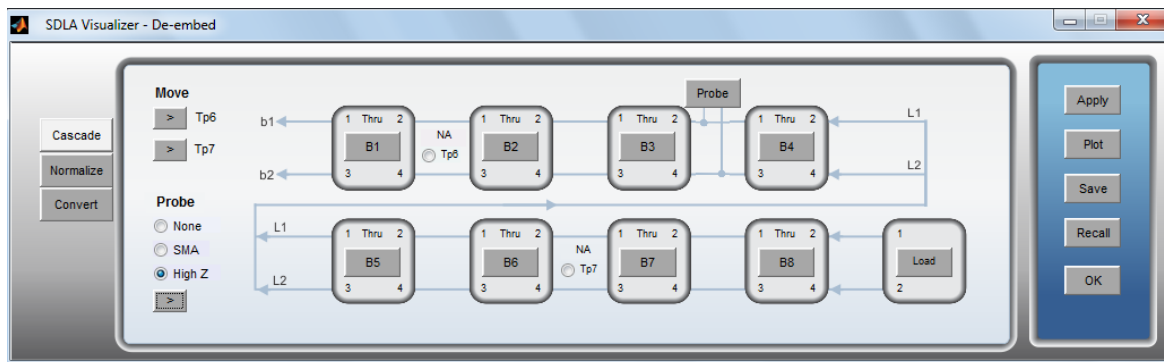
本例使用单输入模式。

首先，设置测量电路（反嵌）路径以包含电路图的高阻抗探头：

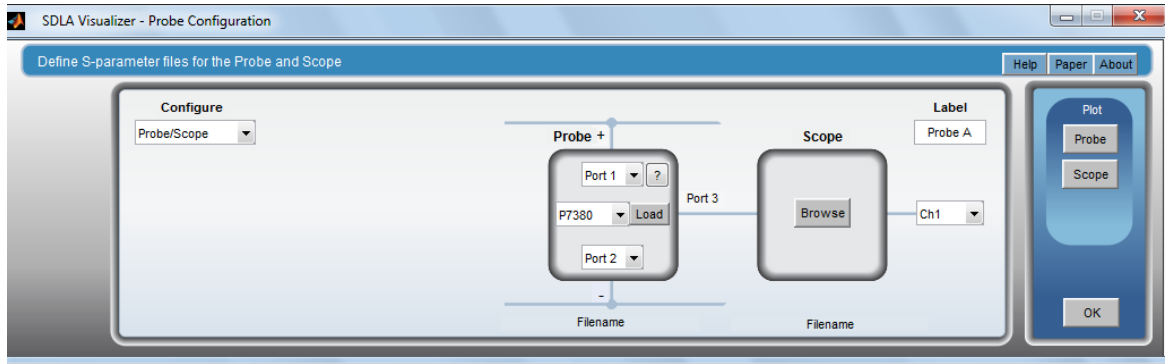
1. 在主菜单上，选择 **Single Input (单输入)** 单选按钮。然后，按 **De-embed (反嵌)**。



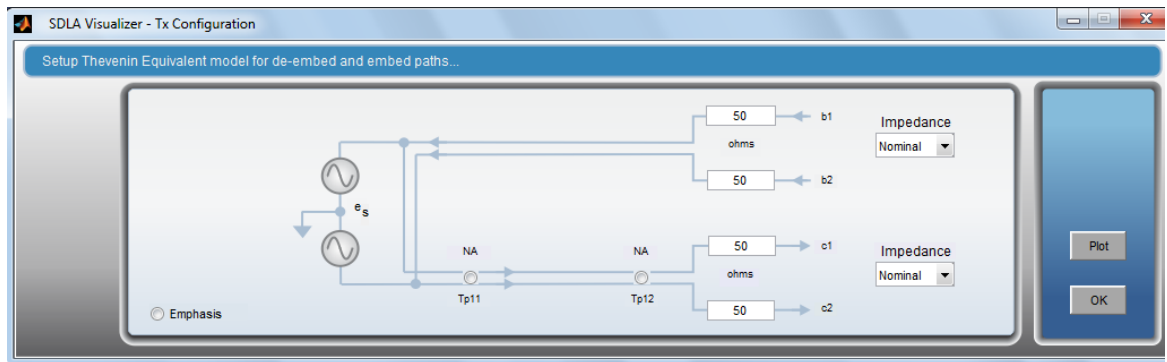
2. 这将打开 De-embed (反嵌) 菜单。选择 **High Z (高阻抗)** 单选按钮。这将使 **Probe (探头)** 按钮显示在电路图中，同时还在图中显示一个可让您移动探头位置的箭头。



3. 按 **Probe (探头)** 按钮。这将打开 Probe Configuration (探头配置) 菜单：



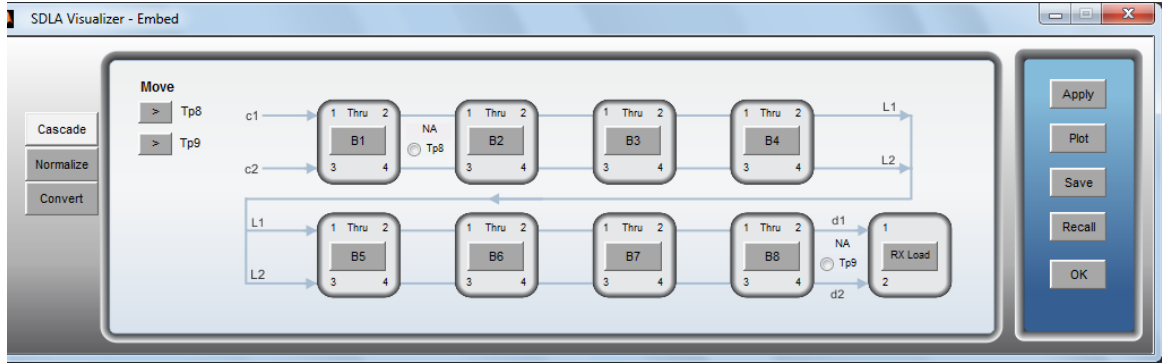
4. 在 **Probe ( 探头 )** 面板中，选择正确的探头型号。按 **Load ( 加载 )** 打开探头浏览菜单，并加载 3 端口 S 参数文件。
5. 如果您想要绘制探头 S 参数图，在右侧的 **Plot ( 绘图 )** 下，按 **Probe ( 探头 )**。按 **OK ( 确定 )**。
6. 在 De-embed ( 反嵌 ) 菜单中，电路图显示电路中的探头，以及探头加载电路时，该电路中的测试点。这包括 **Tp1**、**Tp6** 和 **Tp7**。换句话说，SDLA 中的所有测试点都根据电路图的显示产生波形。如果探头显示在电路中，则正在加载电路。（要在 **不加载** 探头的情况下查看电路和测试点，请在主菜单上按 **Embed Block ( 嵌入块 )**，并重新创建相同的电路，其中没有探头。）
7. 对于探头连接点两端的块，加载 S 参数文件或创建 RLC 的型号和/或传输线路来表示探头连接到的系统。
8. 从主菜单中，按 **Tx ( 发送 )**。Tx Configuration ( 发送配置 ) 菜单随即打开：



9. 设置发送块以便最好地显示系统连接到的 DUT 发射器源阻抗。按 **OK ( 确定 )**。

然后，按照下图中的步骤，使用用于设置测量电路的相同电路块和参数设置模拟电路（但没有探头）。

1. 从主菜单中，按 **Tx ( 发送 )**。Tx Configuration ( 发送配置 ) 菜单在此出现（如上）。
2. 如上设置发送块。按 **OK ( 确定 )**。
3. 在主菜单上按 **Embed ( 反嵌 )**。这将打开 Embed ( 嵌入 ) 菜单。



- 按照与测量电路端相同的方式配置串联，但没有探头（注意，Embed（嵌入）菜单中没有探头选项）。按 **OK（确定）**。

现在，模拟电路端的测试点表示没有加载探头的系统。其中包括 **Tp2、Tp3、Tp8、Tp9、Tp11** 和 **Tp12**。测量电路中的测试点仍然会加载电路。

现在，返回主菜单。通过按任何测试点打开测试点和带宽管理器。打开并将所需的测试点映射到数学波形。

返回主菜单。按 **Apply（应用）**。这将在计算已启用测试点的传递函数。像数学波形一样，根据映射方式，最终的波形将显示在示波器格线上。

## 反嵌双输入波形明显反射的示例

通过使用 SDLA Visualizer，在实时示波器上可获得准确的反嵌结果，即使组件具有严重的增益变化。

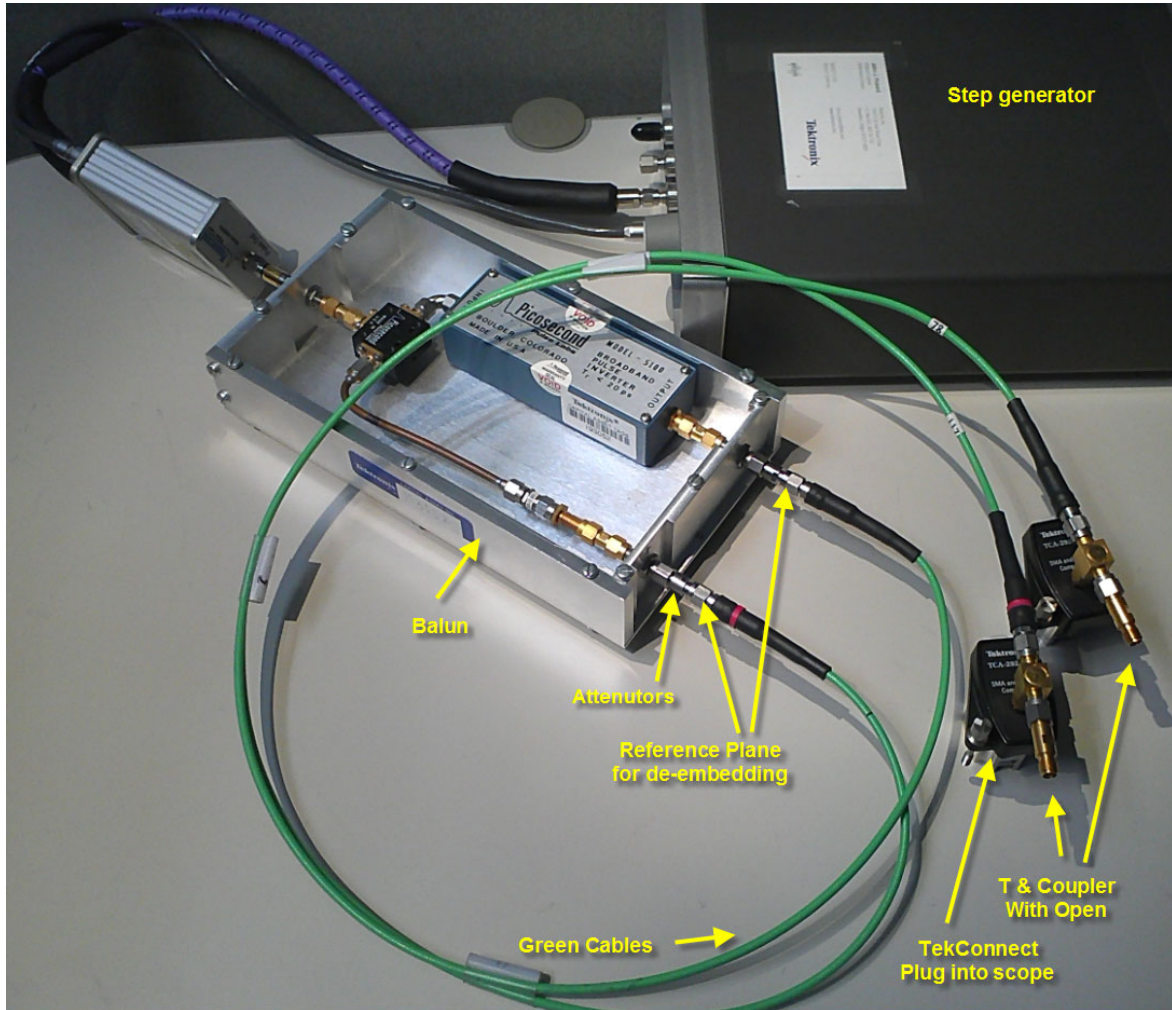
本例的目的是显示：

- 如何设置 SDLA Visualizer 以反嵌 38 英寸电缆对端点的不相符终止所产生的明显反射。
- 如何使用 SDLA 测试点来代表加载了测量电路的发生器参考平面。在这种情况下，**Tp1** 显示通过测量系统加载的发生器的输出。
- 测试点如何代表具有理想加载的发生器参考，从而产生没有可见反射的更清洁波形。在这种情况下，**Tp2** 显示理想 50 Ohms 终止的发生器的输出。

采集将被平均而减少增强的噪声，同时要使用重复步阶函数信号。

### 设备设置

在下图中，一个步阶发生器正在驱动非平衡变换器产生差分步骤信号。两个 5X 衰减器连接到非平衡变换器的两个输出，即连接绿色的电缆。这样可确保反嵌的参考平面处发生器产生的反射最低。针对本例，为了提供较大的反射，绿色电缆的相对两端分别连接到传输和耦合器组合。



下面，传输耦合器的输出已连接到示波器的 CH1 和 CH2 输出：



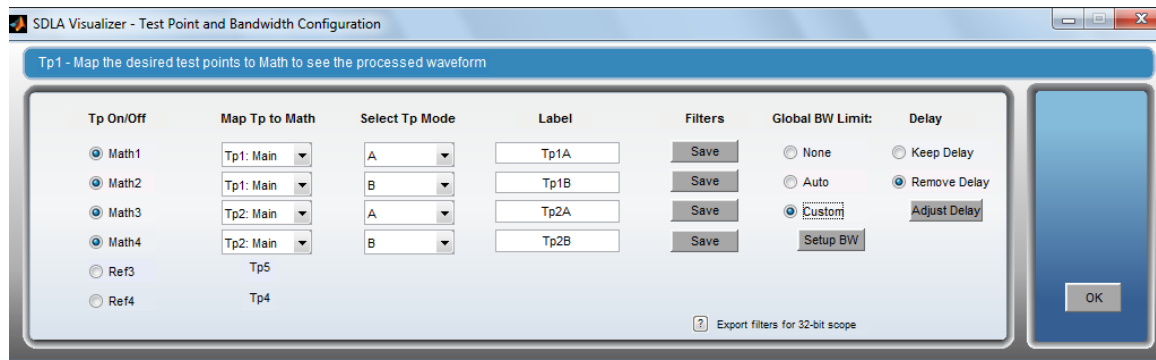
为了提供 SDLA Visualizer 建模块可用来创建实时波形的一组 S 参数，每个电缆和每个传输耦合器组合的 2 端口 S 参数均在 VNA 上测量。

具有开放电路的传输耦合器将作为单个 2 端口元素，包括绿色电缆连接的端口 1，以及示波器连接的端口 2。开放电路端口是设备特性的一个简单部分。在本例中，假定示波器和发生器参考平面阻抗为理想的 50 Ohms。

## 设置 SDLA Visualizer

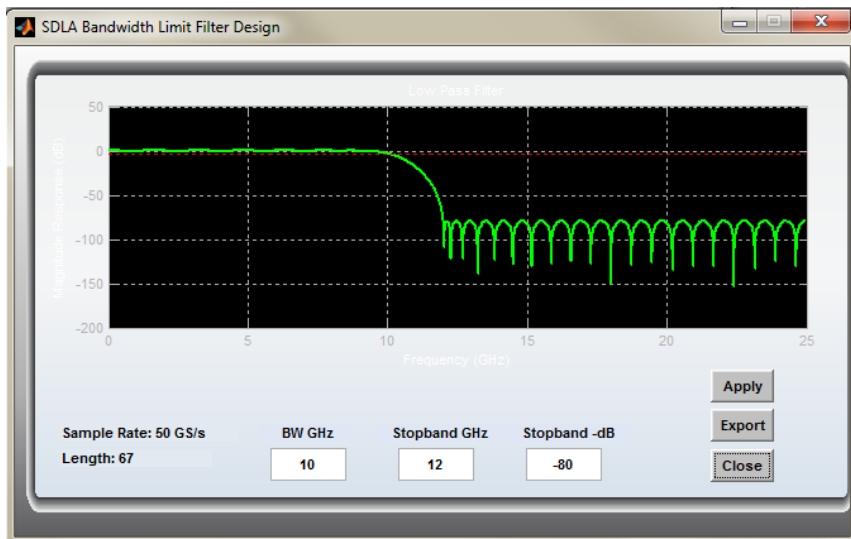
### 首先，配置测试点：

1. 在 SDLA 主菜单上，选择 **Dual Input (双输入)** 模式。按 **Tp** 按钮打开 **测试点和带宽管理器**。
2. 选择要打开的所有四个测试点 (Math1、Math2、Math3 和 Math4)。
3. 将 **Tp1** 映射到 Math1 和 Math2。Tp1 是使用电缆和传输以及示波器进行加载的发生器的输出。选择 **Math1**，作为差分测试点的 A 线路。选择 **Math2**，作为差分测试点的 B 线路。
4. 将 **Tp2** 映射到 Math3 和 Math4。Tp2 是使用理想的 50 ohms 进行加载的发生器的输出。选择 **Math3**，作为差分测试点的 A 线路。选择 **Math4**，作为差分测试点的 B 线路。



### 然后，配置带宽限制：

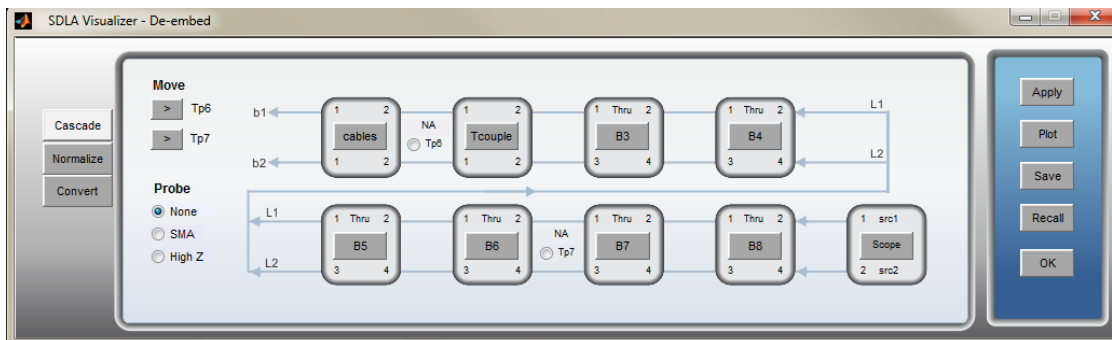
1. 在测试点和带宽管理器上，在 **Global Bandwidth Limit (全局带宽限制)** 下选择 **Custom (自定义)** (如上所示)。
2. 在最终的 **Bandwidth Limit Filter Design (带宽限制滤波器设计)** 菜单上 (如上所示)，将 **BW GHz (带宽 GHz)** 设置为 10。



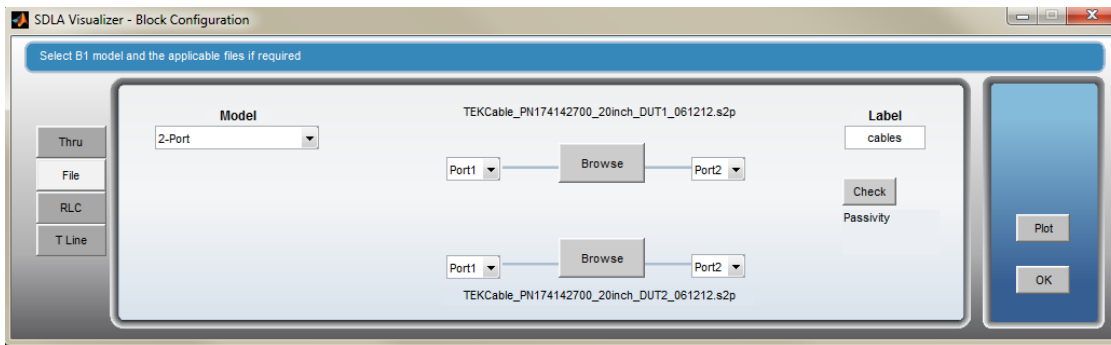
3. 将 Stopband GHz 衰减设置为 12。
4. 将 Stopband -dB 设置为 -80。
5. 按 Apply (应用)。这将保存带宽限制滤波器，以便进行模拟。
6. 按 Close (关闭) 可返回测试点和带宽管理器。在 Delay (延迟) 下，选择 Keep Delay (保持延迟)。

**现在，配置反嵌块：**

1. 在 SDLA 主菜单上，按 De-embed (反嵌)。这将打开如下所示的 De-embed (反嵌) 菜单。



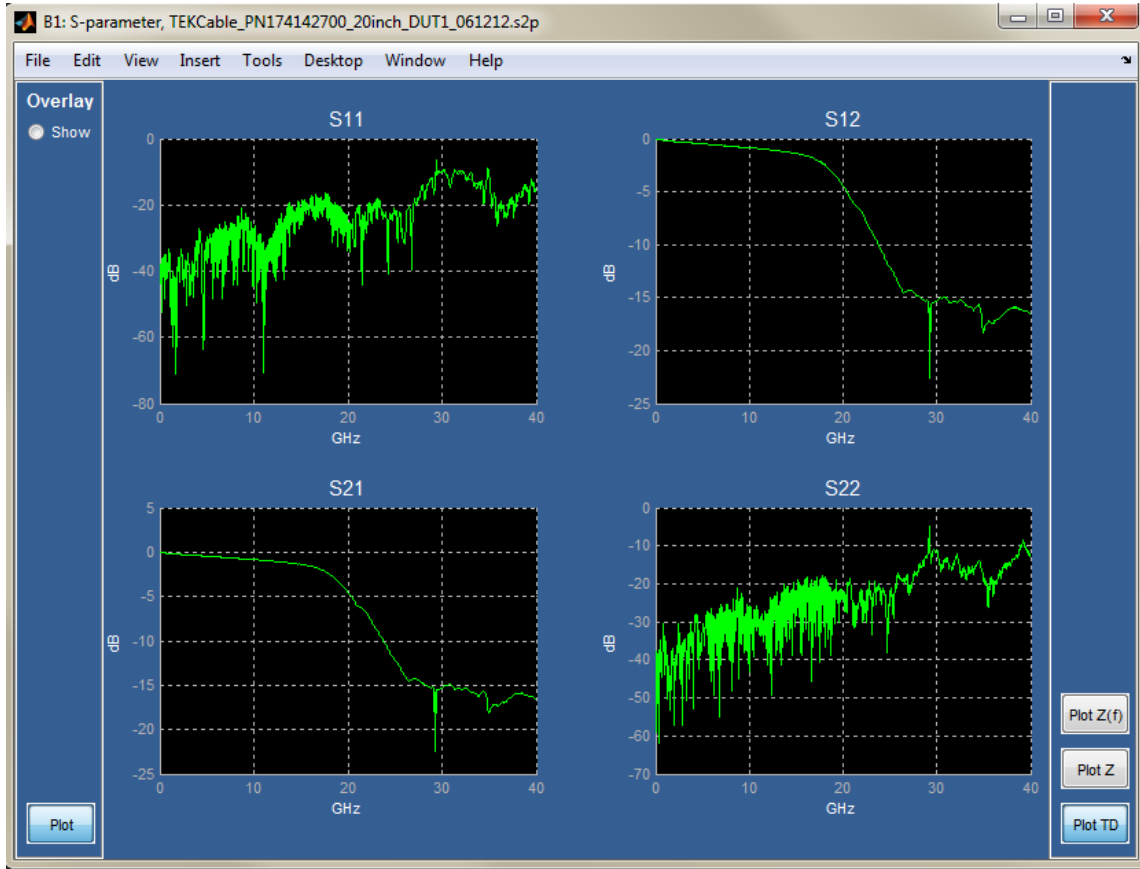
2. 在 Probe (探头) 下，选择 None (无)。
3. 在串联图中，按第一个串联块 (B1) 以打开 B1 的 Block Configuration (块配置) 菜单 (如下所示) 选择左侧的 File (文件) 选项卡。



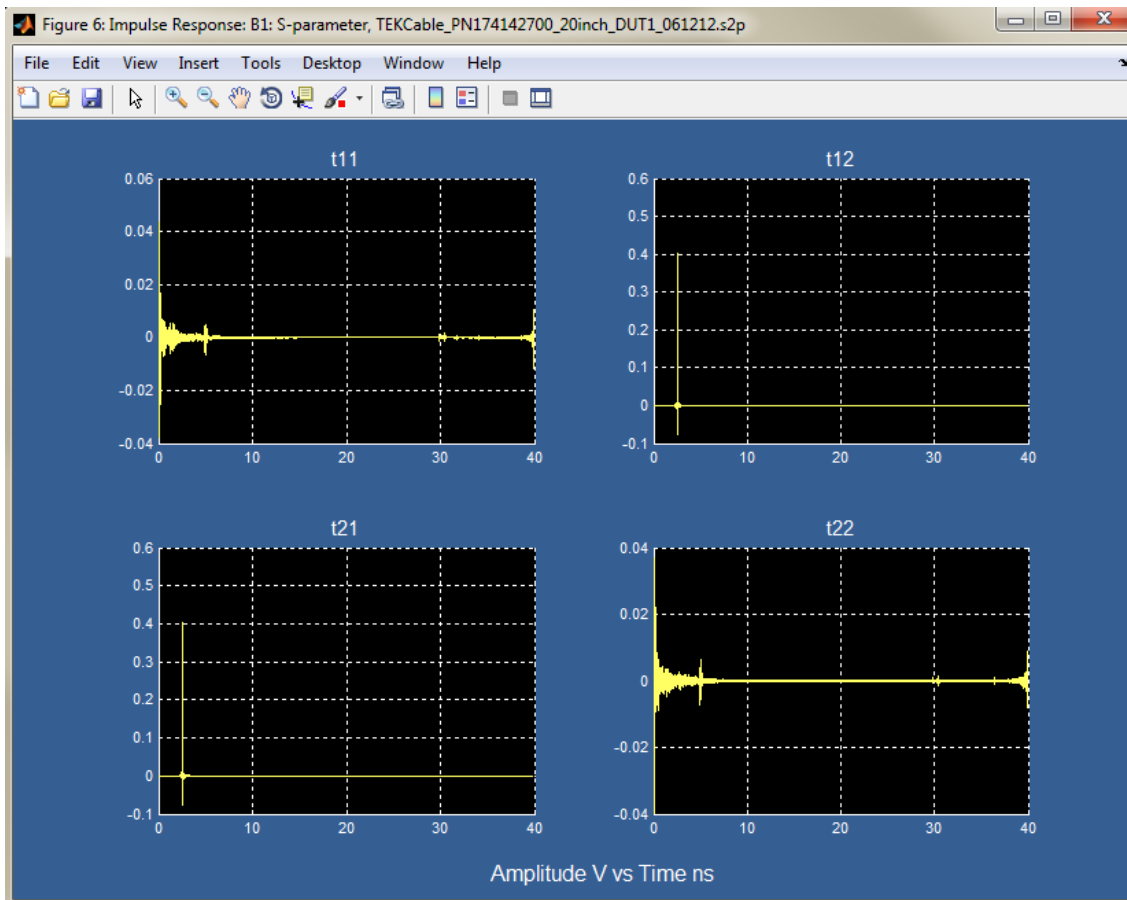
4. 在 Model ( 型号 ) 下，选择 2-port ( 2 端口 )。
5. 按靠上的 Browse ( 浏览 ) 按钮，为电缆之一加载 2 端口 S 参数文件。
6. 按靠下的 Browse ( 浏览 ) 按钮，为另一个电缆加载 2 端口 S 参数文件。
7. 将块标签编辑为“cables” ( 电缆 )。

然后，查看电缆的 S 参数绘图：

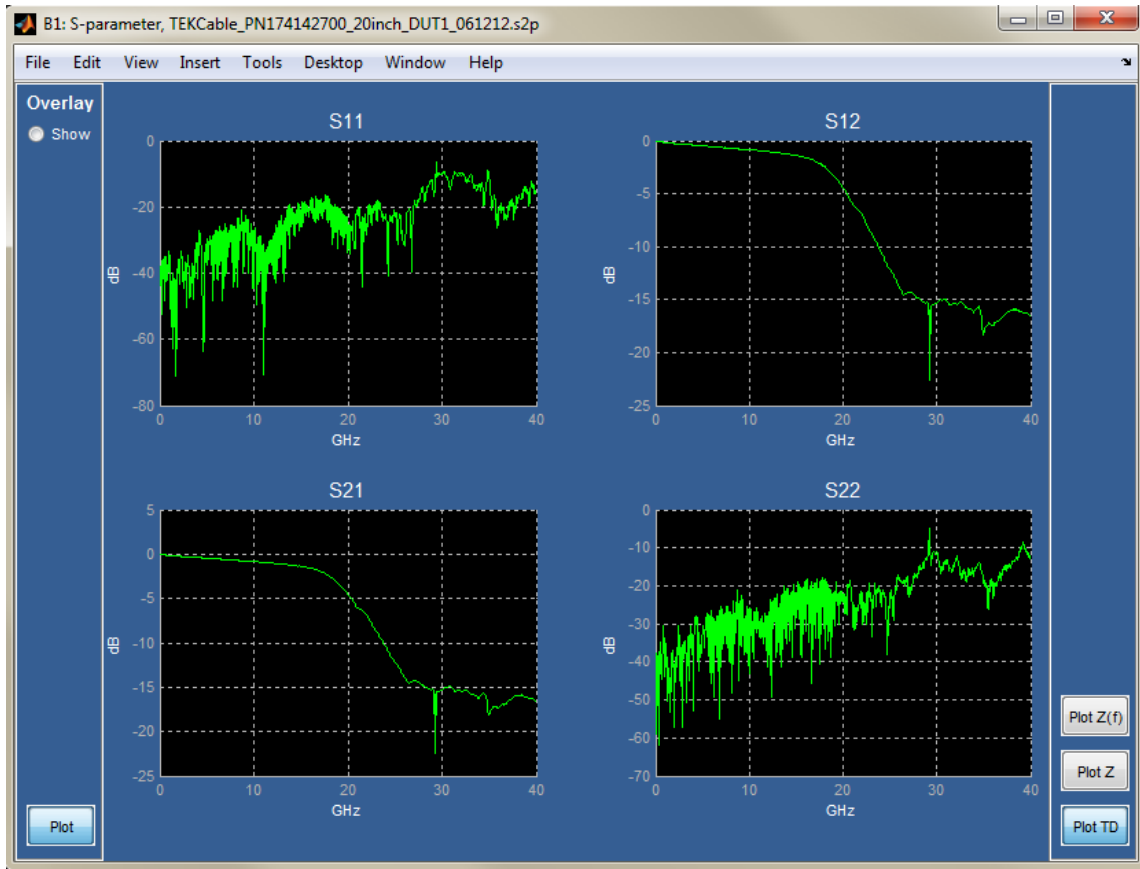
1. 按 Plot ( 绘图 ) 按钮以打开将显示在两个窗口中的电缆 S 参数绘图。一个电缆的显示如下：



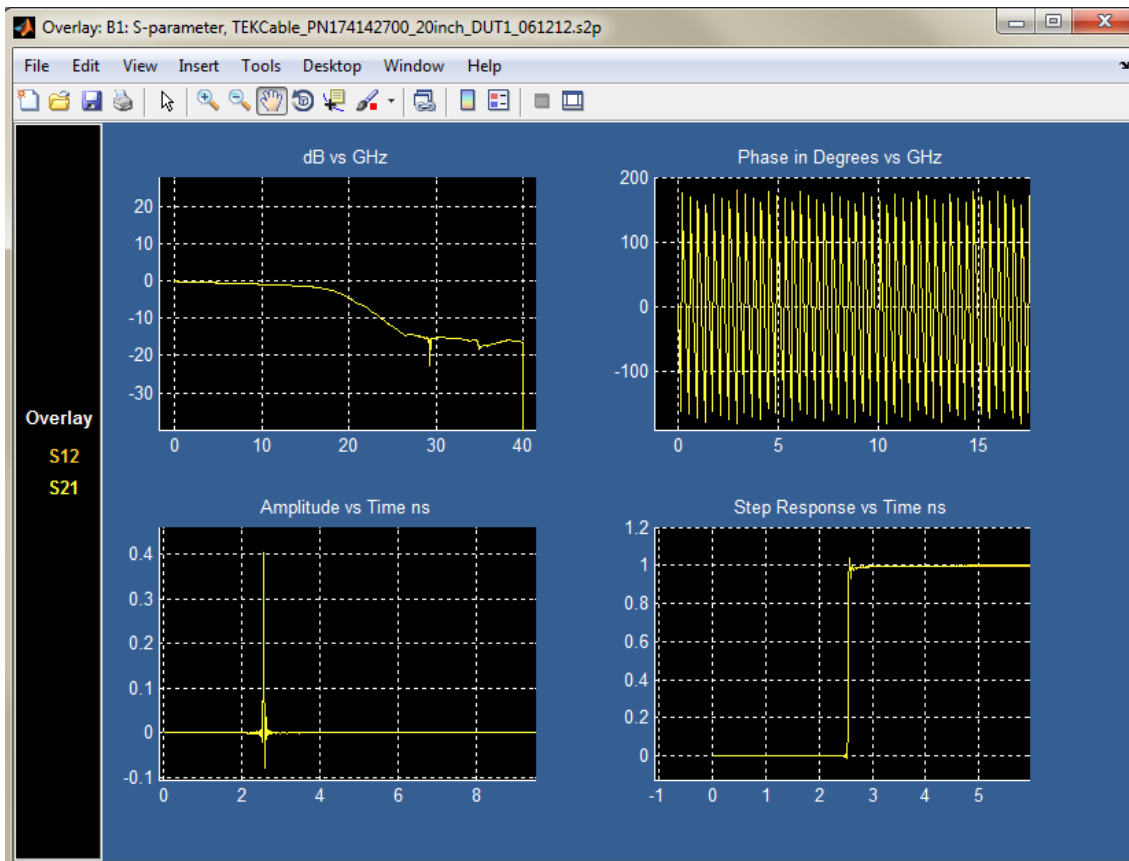
2. 在 S 参数绘图菜单中按 **Plot TD (绘图 TD)** 按钮以打开另一个窗口 (如下所示) , 其中包含每个 S 参数的时域绘图 :



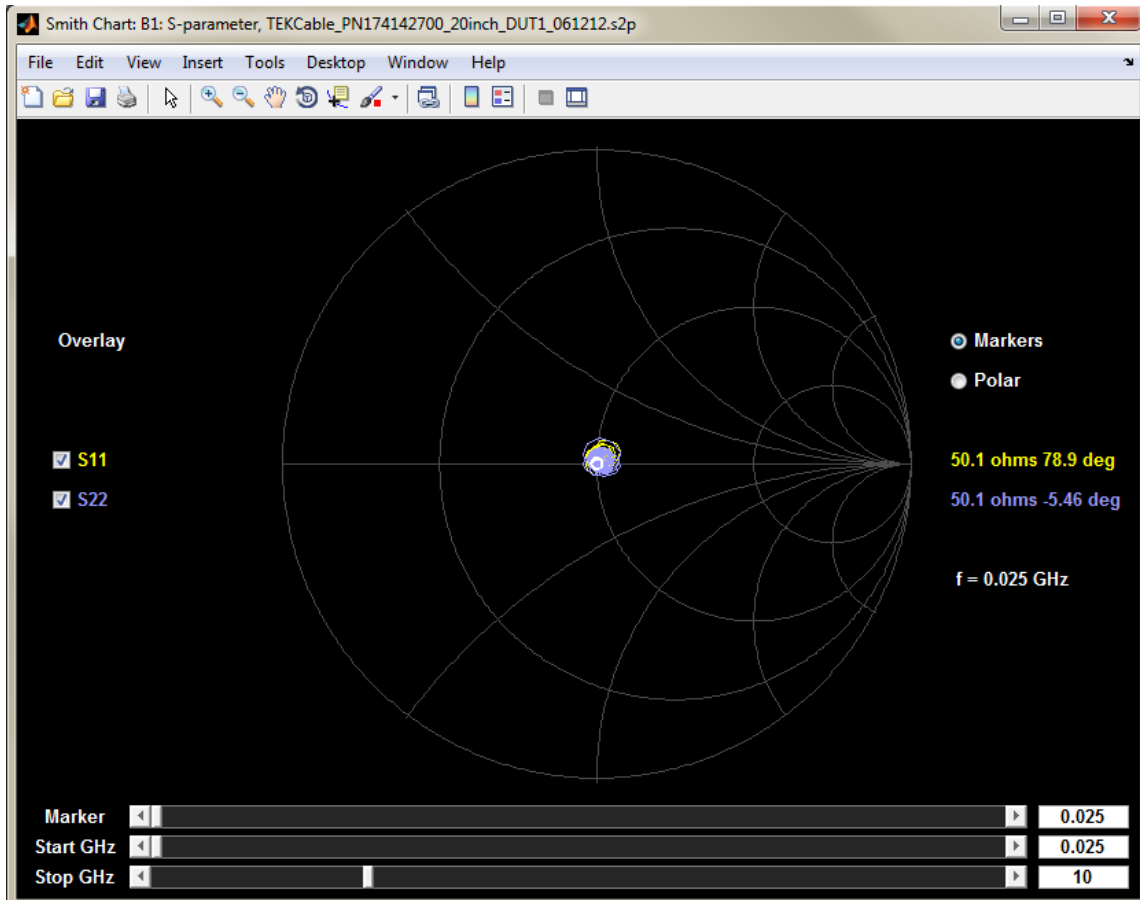
3. 返回主 S 参数绘图窗口，如下所示。选择饰面 Show (显示) 单选按钮。随即将显示一组复选框，可让您为饰面绘图选择任何 S 参数。



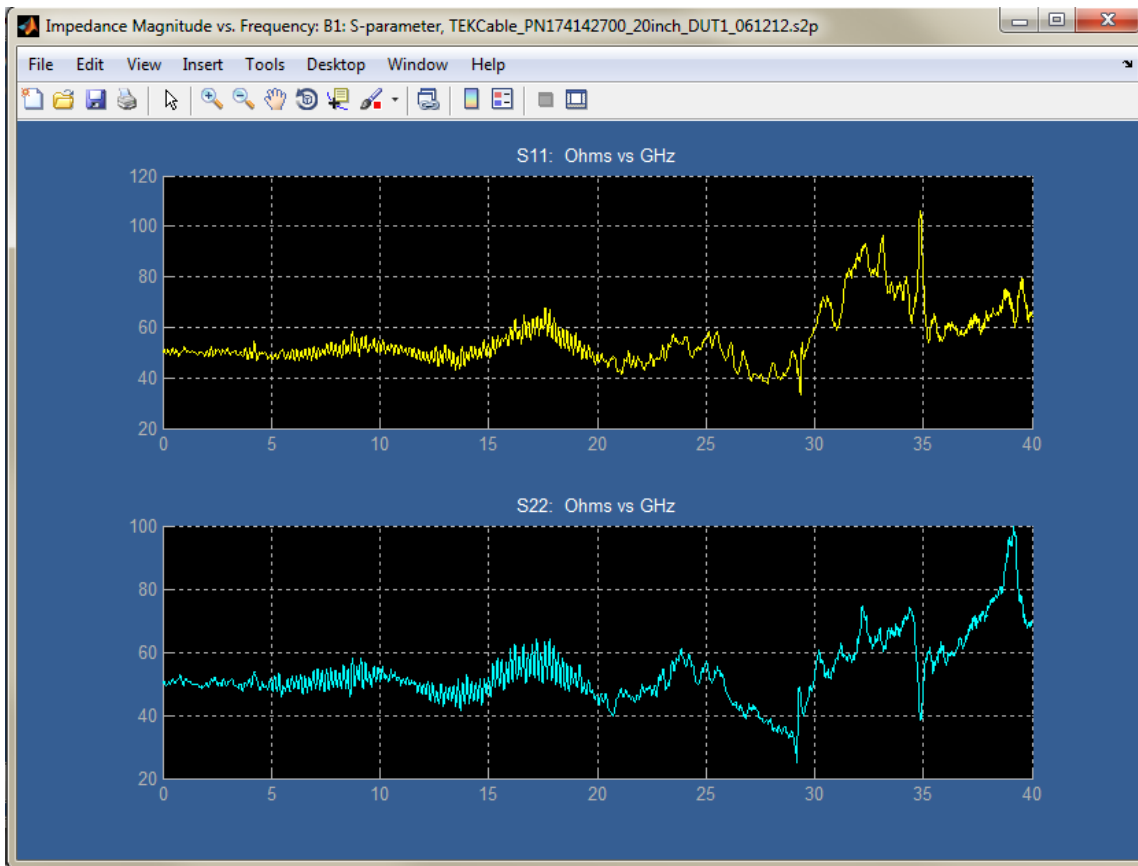
4. 在 Overlay (饰面) 面板的底部, 选择 **Plot (绘图)**。这将打开另一个窗口 (如下所示), 其中包含叠加的绘图。这些绘图显示各 S 参数的幅度、相位、脉冲以及步阶响应。



5. 要查看史密斯圆图，请重新返回主 S 参数绘图窗口，然后按右侧的 **Plot Z (绘图 Z)**。随即会打开另一个窗口（如下所示），其中包含显示各反射系数的史密斯圆图，以查看绿色电缆之一的阻抗：

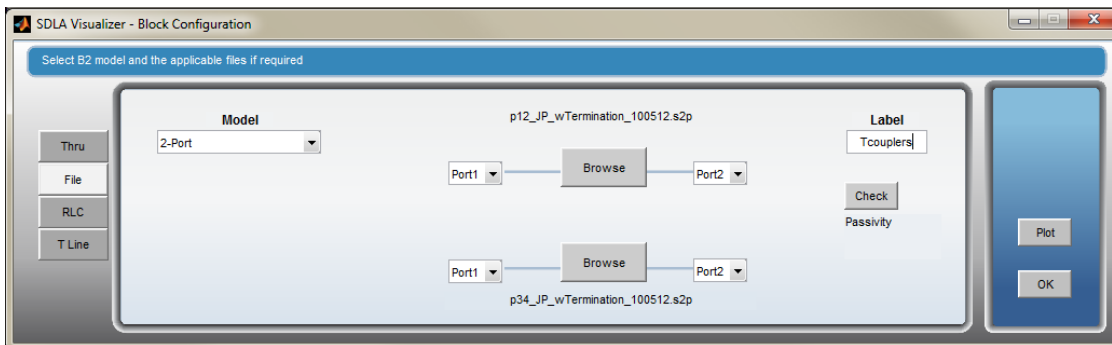


6. 要查看每个端口的阻抗幅度的绘图，请返回主 S 参数绘图窗口，然后按右侧的 Plot Z(f) (绘图 Z(f)) 按钮。这将打开另一个窗口，如下所示。



现在，为传输和耦合器电路设置块型号：

1. 现在，返回 De-embed (反嵌) 菜单并设置串联图中的第二个块 (B2)，以表示传输和耦合器电路 (如下所示)：

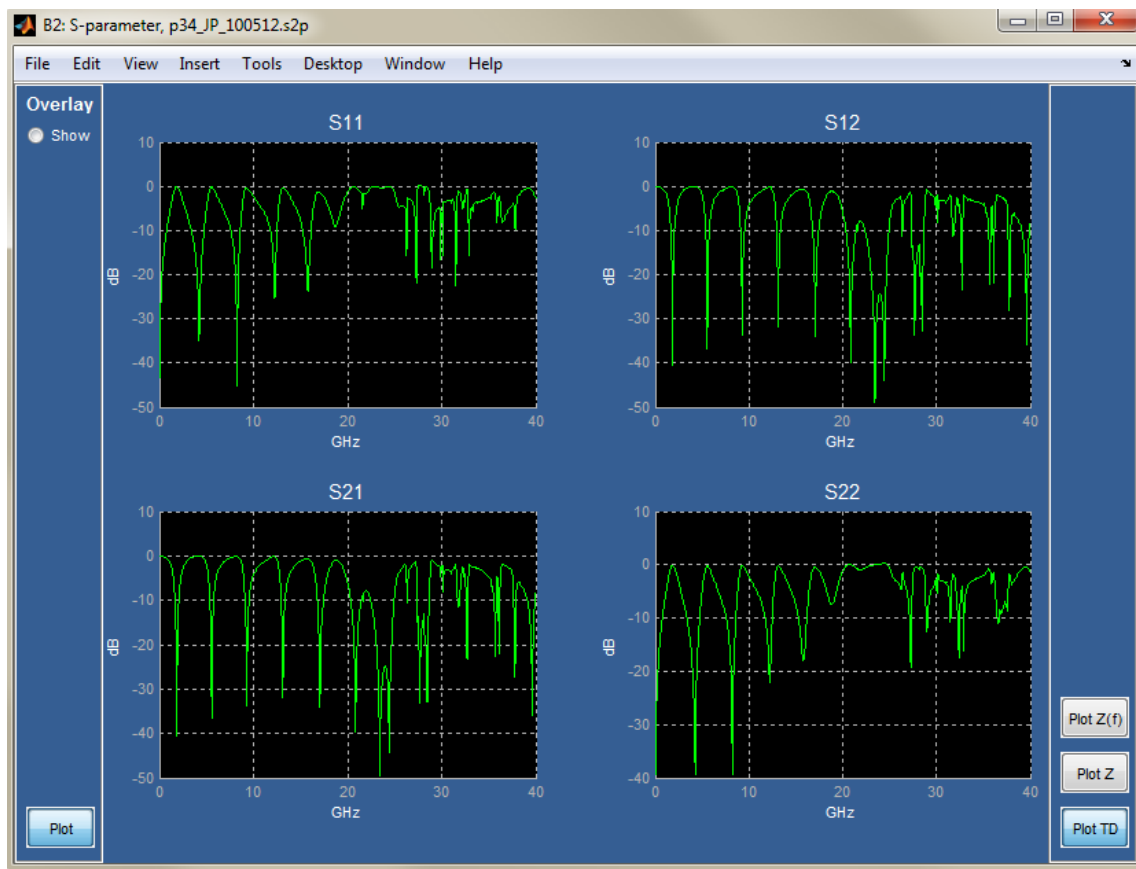


2. 选择左侧的 File (文件) 选项卡。
3. 在 Model (型号) 下，选择 2-port (2 端口)。

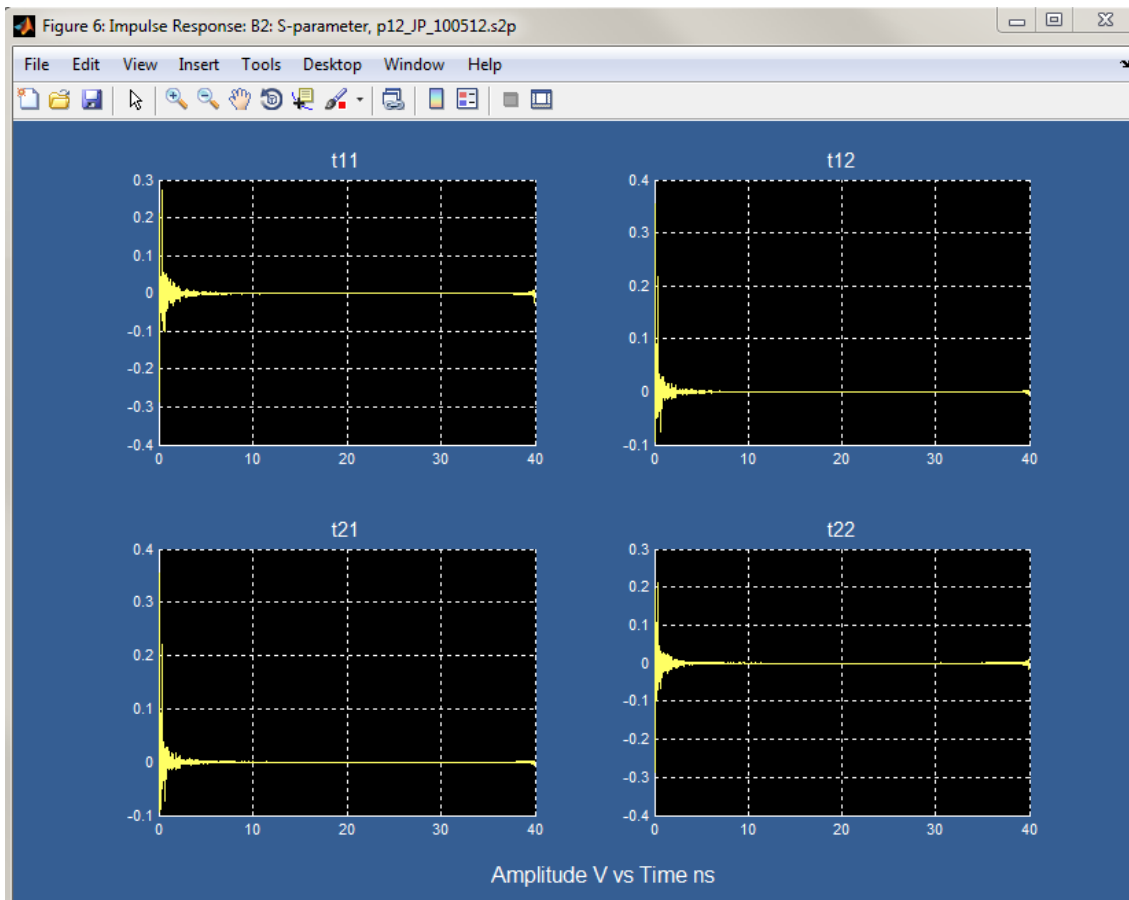
4. 按靠上的 **Browse (浏览)** 按钮，为合并的传输和耦合器组件之一加载 2 端口 S 参数文件。
5. 按靠下的 **Browse (浏览)** 按钮，为另一个传输和耦合器组合加载 2 端口 S 参数文件。
6. 将块标签编辑为“T coupler”(传输耦合器)。

然后，查看传输和耦合器组合的绘图：

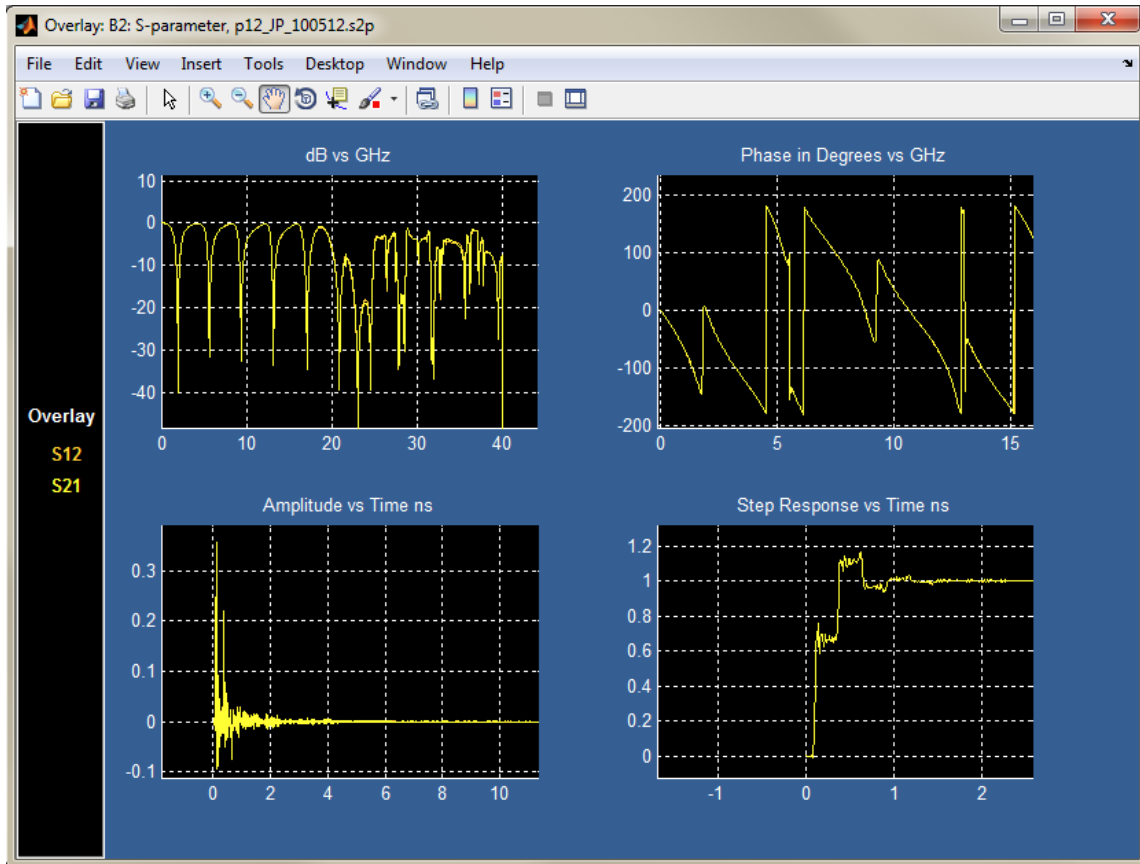
1. 按 **Plot (绘图)** 按钮。这将打开主 S 参数绘图窗口，如下所示。观察具有某些 -30 到 -40 dB 深零位的传输耦合器的 S21。反嵌这些深零位需要传递函数中的大增益。增益将会导致在这些频率上的噪声增强。在本例中，应将示波器设置为平均模式，从而去除过多的噪声。



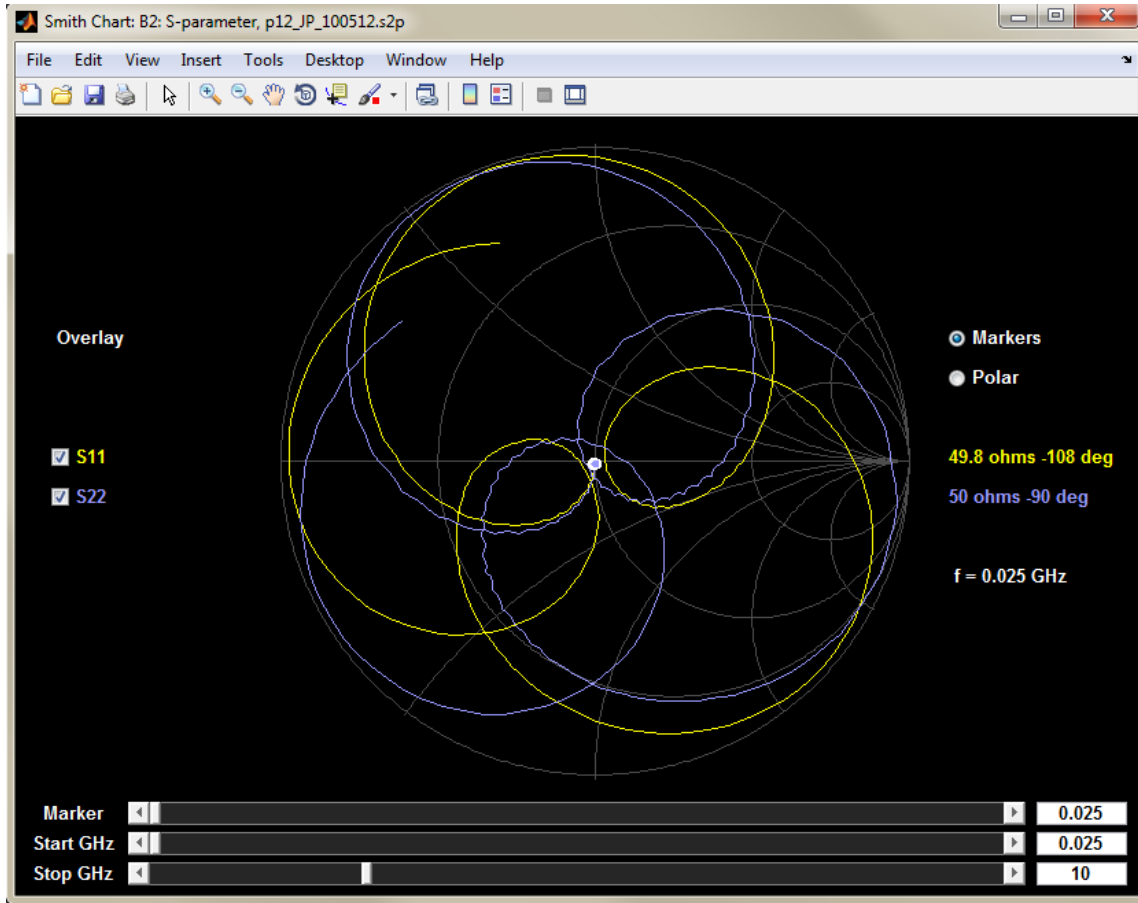
2. 传输和耦合器组合的时域步阶响应 (如下所示) 显示反射特性响应，该响应可在示波器上采集的波形中进行观察：



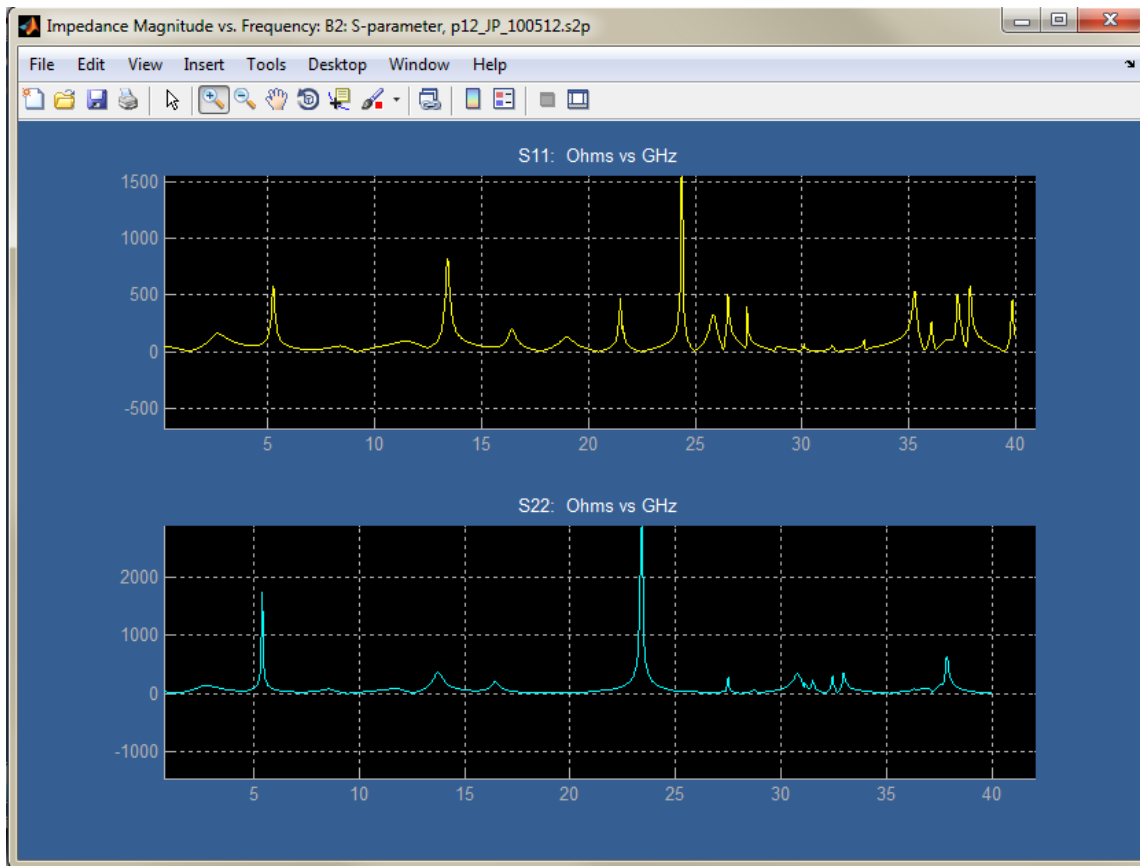
3. 传输和耦合器组合的 **Overlay (饰面)** 绘图如下所示。S21 的步阶响应显示在右下角。此常规响应形状可在采集的波形的步阶响应边缘上看到，因为此阻抗中的中断与示波器的输入部分非常接近。



4. 传输耦合器的反射系数  $s_{11}$  和  $s_{22}$  以及结果阻抗显示在下面的史密斯圆图中。注意，该范围占图的很大比例。如果示波器为 8 位分辨率且噪声不超出范围，这样会使反嵌操作具有挑战性。通过平均有助于解决这些问题。

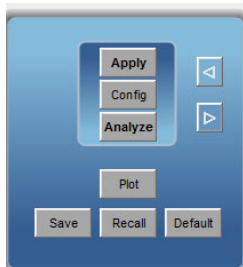


5. 下图显示传输和耦合器组合的阻抗幅度与频率绘图。



现在，应用下列型号：

转到 SDLA 主菜单，请按 **Apply (应用)**。这将导致 SDLA 根据系统的 S 参数型号生成传递函数。SDLA 通过考虑系统中的所有 S 参数来执行此操作。换句话说，交叉、反射和传输条件均为传递函数的部分。这些传递函数代表应用到从示波器采集的波形的滤波器，以便采集在 SDLA 中定义的测试点波形。



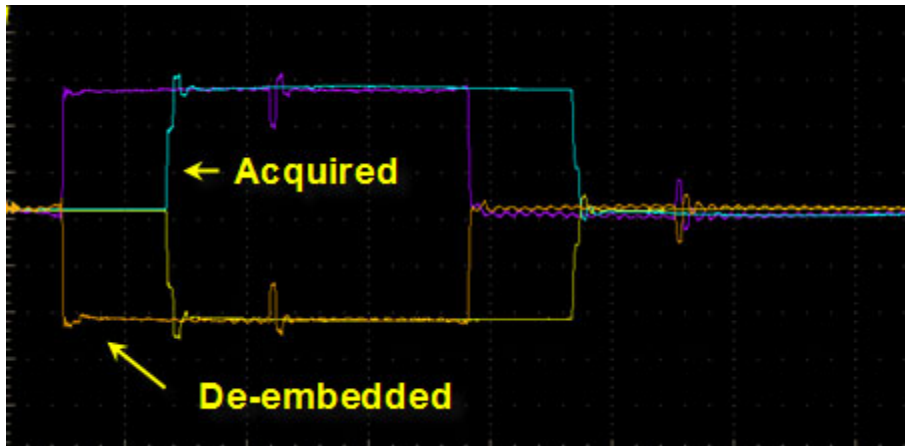
### 然后，在示波器显示屏上查看实时波形：

计算每个测试点传递函数的滤波器后，它们会自动载入示波器数学菜单中，同时实时波形会显示在示波器显示屏上。

1. 下图显示 **Tp1** 波形，该波形是发送型号的输出，该型号具有仍加载步阶发生器的电缆和传输耦合器组合。在示波器上采集的波形为黄色和青色。对于电缆仍在加载该点的参考平面的反嵌波形，则以紫色和橙色显示。

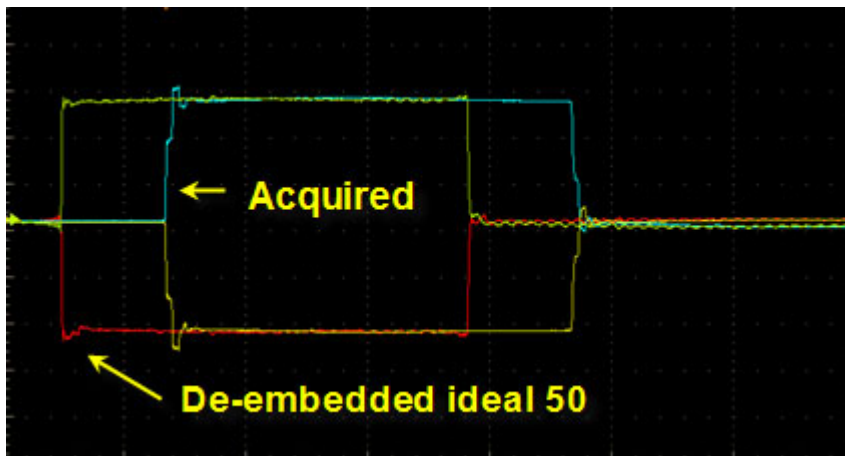
最终的反射和时间延迟在反嵌波形中正确显示。这些是 A 和 B 信号，来自传输耦合器的输出，直接在示波器上采集。

由于耦合器的开放电路而产生的反射可在采集的波形上升和下降沿上看到，其中步阶进入示波器（黄色和青色）。在反嵌波形（紫色和橙色）上，上升和下降沿的反射已去除，脉冲形状如预期在参考平面上并进入电缆。通过电缆的延迟约为 4.1 ns。在 8.2 ns（8.2 ns 环回时间），反射在绿色电缆的参考平面输入返回。同时，当脉冲（紫色和橙色）归零时，另一个关闭示波器输入端的环回反射在 8.2 ns 后返回参考平面。



2. 下图显示 **Tp2**，在 SDLA 中，系统的嵌入端加载发送系统时，这位于发送型号的输出端。在本例中，Tp2 使用测量的电路和移除的组件提供波形，并且步阶发生器参考平面在理想的 50 ohms 终止。所有剩下的块均设置为默认的 Thru（穿透）型号，并且负载为默认的 50 ohms。

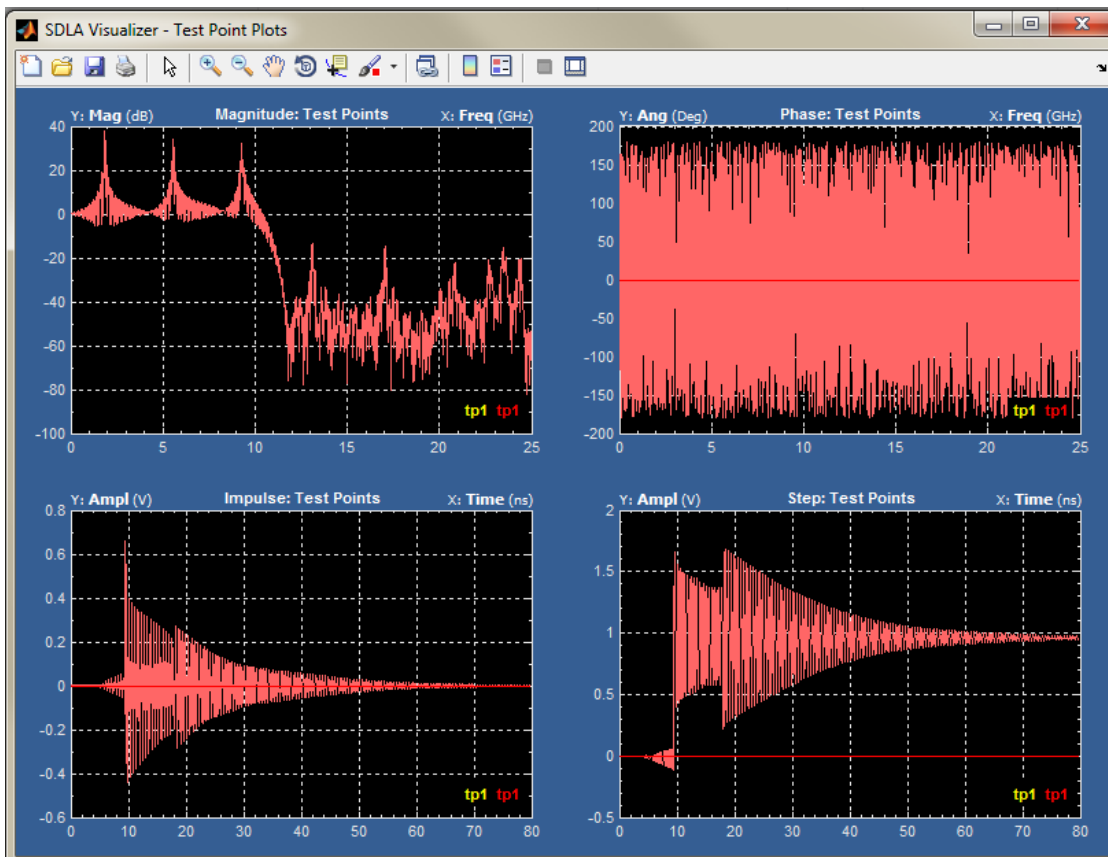
注意，在下面的发送参考平面中显示的反嵌波形没有主要反射；该波形是步阶发生器的预期形状。将采集的波形转换为 Tp2 上模拟电路中的波形时，将会去除该波形上的主要反射。从示波器的 Ch1 和 Ch2 采集的波形以黄色和青色显示。这些是通过电缆和传输/耦合器组合采集的波形。将测量电路替换成理想的 50 ohms 的反嵌波形以绿色和红色显示。SDLA Visualizer 能够同时显示多达四个测试点波形，而可供查看的波形多达 48 个。



**最后，查看测试点滤波器的绘图：**

在 SDLA 主菜单上按 **Apply (应用)** 按钮，且传递函数滤波器得到计算后，您可以查看结果测试点滤波器的绘图。在主菜单上按 **Plot (绘图)** 按钮，如下所示。

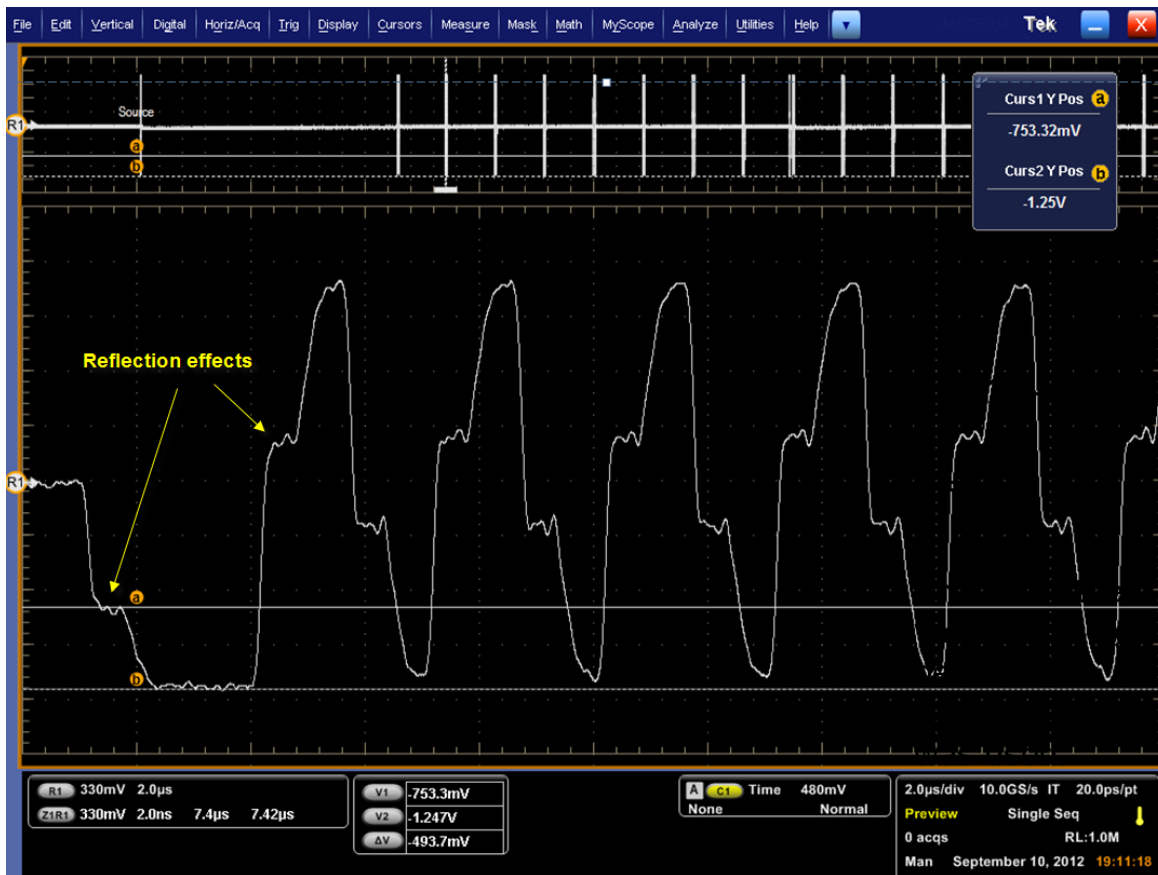
注意，幅度与频率绘图在频率处显示高增益，其中传输耦合器 **S21** 显示大骤降。为了反嵌导致主要反射的传输耦合器的影响，这是必不可少的。这会导致左下侧的脉冲响应长时间发出响应。此外，右下侧的步阶响应也会显示长时间发出响应。当采样速率很高时，这会导致滤波器系数的个数很长。



## 去除单输入波形的 DDR 反射的示例

本例说明在使用简化块型号设置的情况下，如何使用 SDLA Visualizer 来去除低速 DDR 情况下的反射。

在这种情况下，多个元素位于探头点和接收负载电阻之间：可使用传输线路型号建模的延迟线路，使用 S 参数块建模的软件包，以及非理想负载电阻。由于探头点不在负载电阻附近，而且负载电阻不是理想的，因为可在探头点采集的波形中观察到大反射：



即使由于大反射而导致实际探头点的波形不适合任何抖动测量，负载电阻处的波形仍具有规则的脉冲形状。本例显示如何设置 SDLA 来反嵌负载电阻处波形的反射。

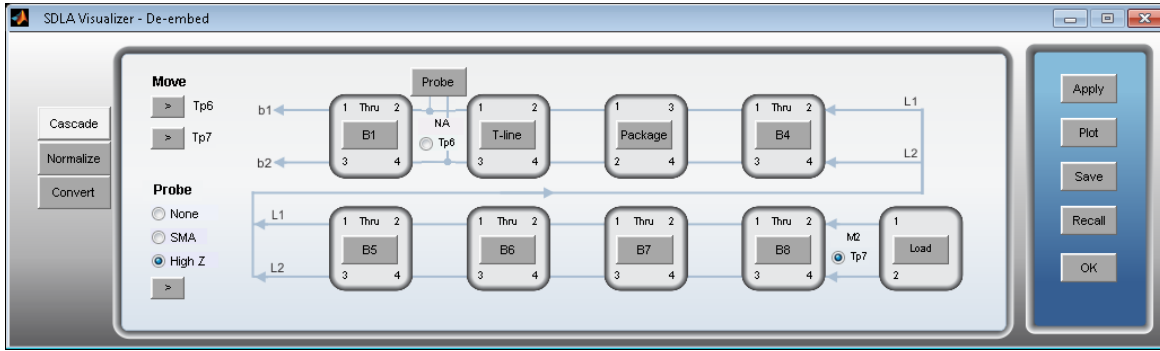
在本例中，反嵌串联图中的三个块将用于对延迟线路、软件包和负载电阻建模：

- 延迟线路将使用块 B2 中的传输线路型号建模，
- 软件包将使用块 B3 中的 4 端口 S 参数文件建模，
- 非理想负载电阻将作为 **负载块**（串联中的最后一个块）中的正常阻抗建模。

### 首先进行设置。

1. 在主菜单上，选择 Single Input（单输入）单选按钮。

在反嵌块中，选择 Hi Z（高阻抗）探头选项。假定为理想的高阻抗探头。

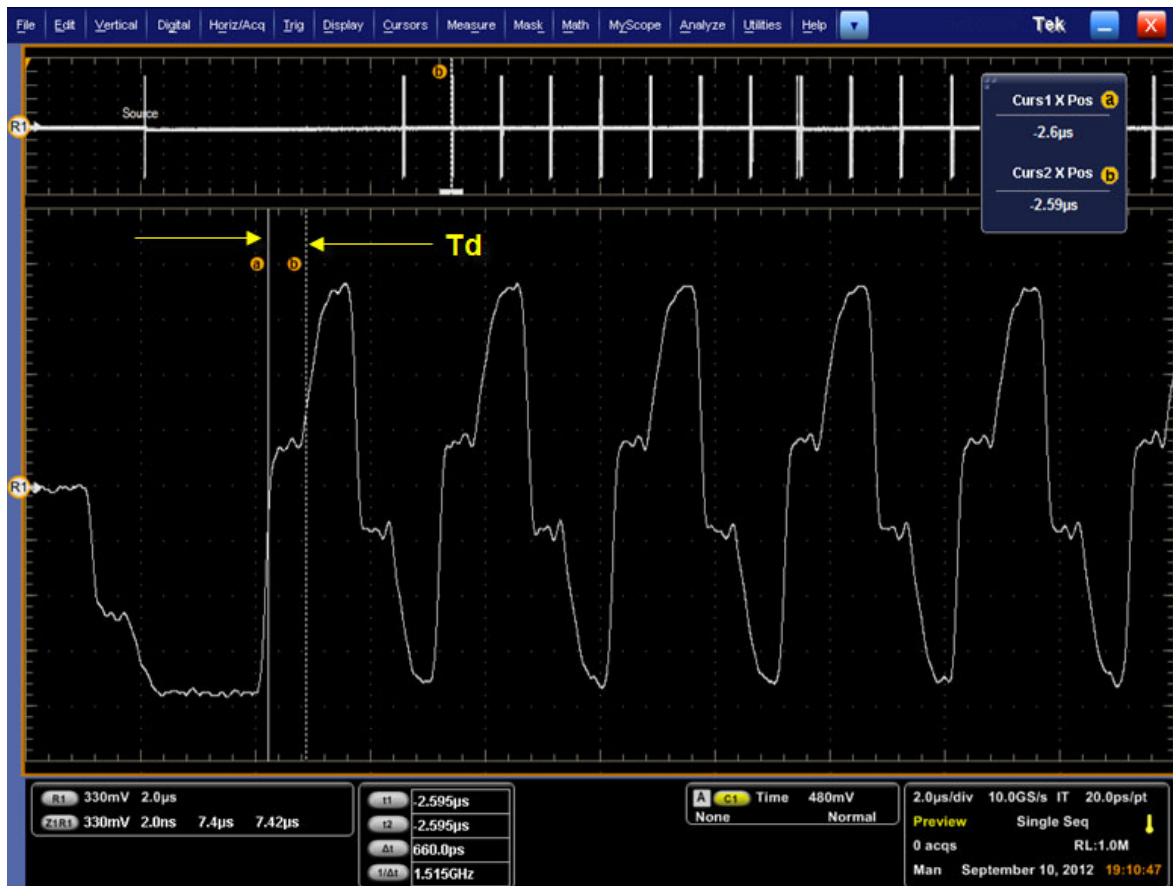


然后，对传输线路建模：

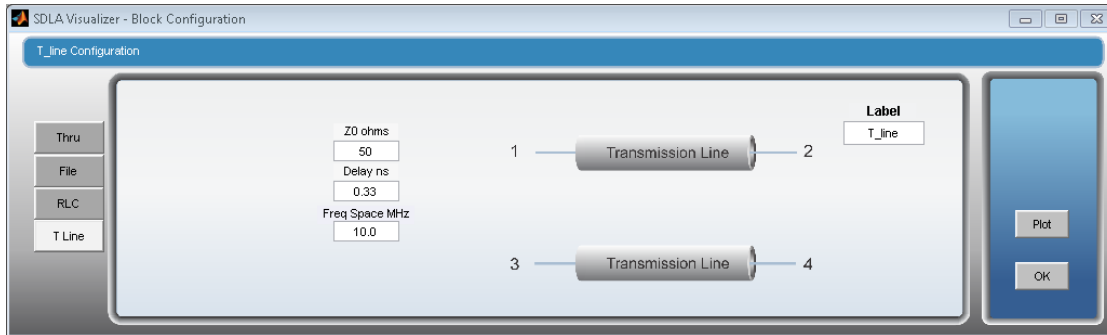
1. 使用水平光标测量工具估计传输线路延迟，以获得环回反射的延迟。然后，除以 2：

$$T_d = 660\text{ps}/2$$

$$= 330\text{ps}$$

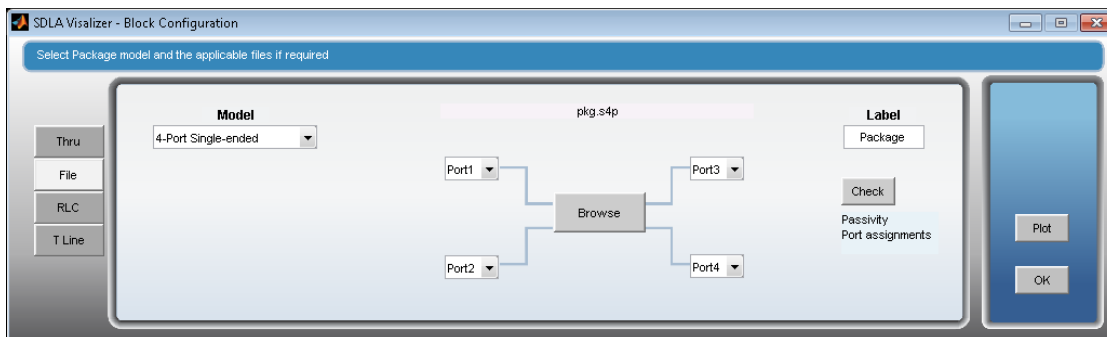


2. 使用具有 330ps 延迟的无损传输线路型号设置块在 De-embed (反嵌) 菜单中选择块 B2，然后选择 T-line (传输线路) 选项卡。在 Delay ns (延迟 ns) 字段中输入 0.33。按 OK (确定)。



然后，对软件包建模：

1. 该软件包使用 4 端口单端 S 参数文件建模。在反嵌串联图中按 **B3**，然后按 **Browse (浏览)** 以选择相应的文件。注意，该端口分配与默认的端口分配不同：[1 3 2 4]，而不是 [1 2 3 4]。



2. 要查看端口分配是否正确，您可以按 **File (文件)** 选项卡上的 **Check (检查)**。您还可以检查 S 参数绘图，识别插入损耗条件，以正确分配端口。按 **OK (确定)**。

现在，配置负载块。

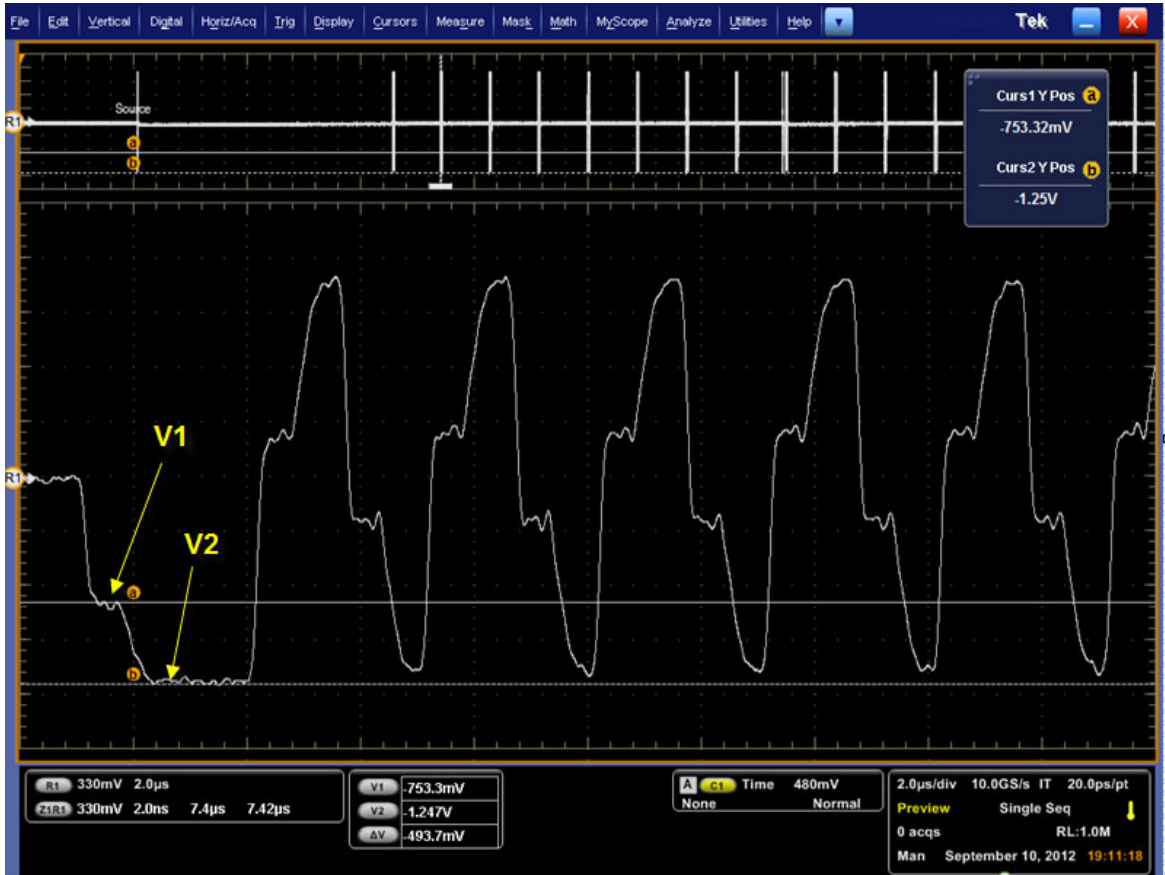
1. 首先，估计负载电阻的值，以便将其输入负载块。使用垂直光标测量获取向入射电压反映的比率。
2. 然后，计算电阻：

$$T(\Gamma) = (V2-V1)/V1$$

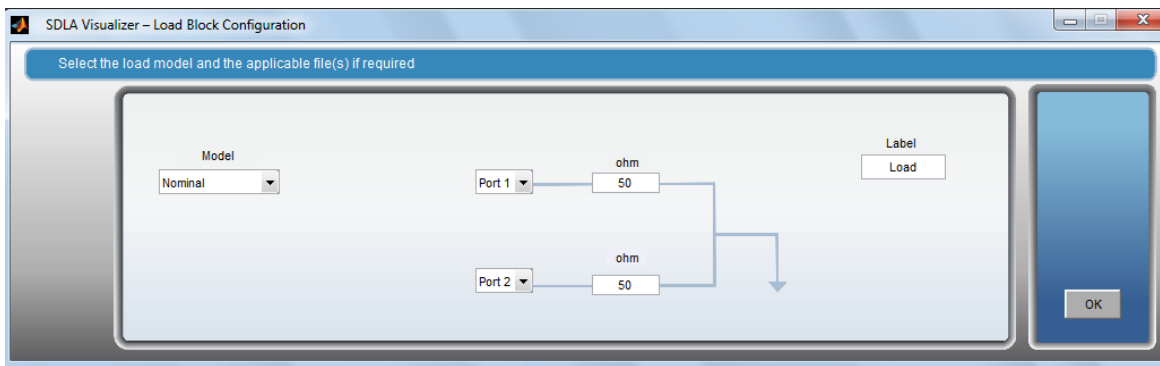
$$= (1.25-0.75)/0.75$$

$$R = Zo(1+T)/(1-T)$$

$$= 200 \text{ Ohms}$$



3. 使用 200 Ohms 电阻设置负载块。在反嵌块上，按负载块（最后一个块）。这将打开 Load Configuration（载入配置）菜单（如下）。将此值输入 Load Configuration（载入配置）菜单的端口 1。按 OK（确定）。



在 De-embed（反嵌）菜单中设置好所有块后，返回主菜单并按 Apply（应用）。SDLA 为 Tp7 创建滤波器，并打开示波器上的反嵌波形，如下所示。

- 白色表示采集的原始信号（带有反射）。
- 紫色表示显示去除反射的反嵌结果。这是接收块在接收负载电阻上“看到”的波形。注意，反嵌波形具有规则的脉冲形状；抖动之类的测量可根据它执行。





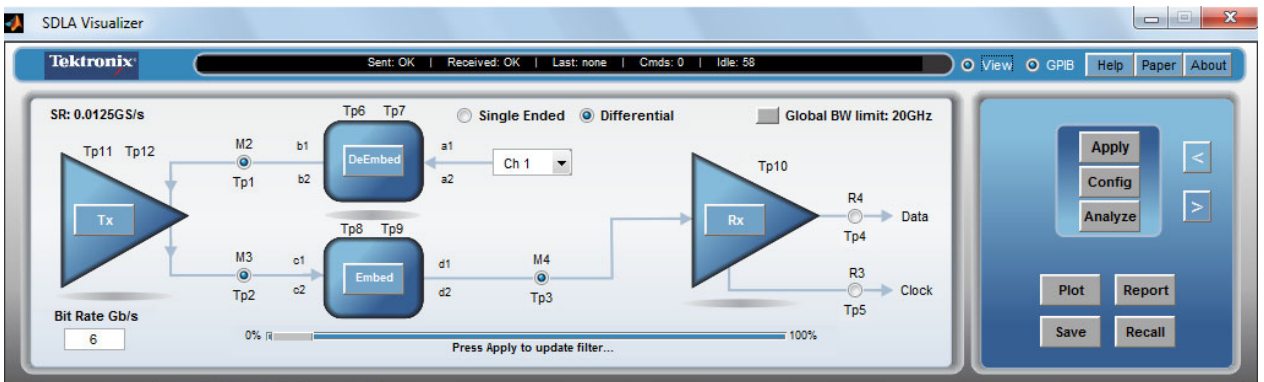
## 使用 GPIB 远程控制

您可以使用 GPIB 命令来远程控制 SDLA Visualizer，并使用应用程序主菜单监控 SDLA GPIB 活动。所列 GPIB 命令不同于 DPO70000 系列示波器 GPIB 命令，其处理方式也不相同。（注意 TekScope 命令 [APPLICATION:ACTIVATE SDLA](#)（见第 134 页），该命令用于启动 SDLA Visualizer 应用程序。）按此处查看 [可用 SDLA Visualizer 命令集](#)（见第 134 页）。

使用 GPIB 命令集查询 DPOJET 应用程序，或者从示波器的前面板都可以得到分析结果。对于 DPOJET 应用程序，使用 GPIB 命令接口可检索测量结果。（请参阅 DPOJET 在线帮助或从中生成的 PDF 文档，了解 GPIB 控制方面的信息。）

### GPIB 控制菜单

在 SDLA Visualizer 主菜单的右上角选择 **GPIB** 以启用 GPIB 功能。按 **View**（查看）以监视从 SDLA Visualizer 收发的命令流量。在下图中，GPIB 已启用，同时选中了 View（查看）来显示 SDLA Visualizer 命令流量。其他 GPIB 命令流量则不显示。使用 TekVisa OpenChoice 呼叫监视器之类的应用程序可查看全部 GPIB 流量。



GPIB 状态包括以下值：

- Sent（发送）– 显示执行上个命令后的状态。可能为 OK（正常）或 ERROR（错误）。
- Received（接收）– 显示从 SDLA Visualizer 握手变量中上次读取的值。可能为 OK（正常），表示无可用命令，或者显示已收到正被处理的命令。
- Last（上次）– 显示上次执行的指令。
- Cmds（命令数）– 包含自启用 GPIB 功能以来所接收到的命令条数。
- Idle（空闲）– 包含自上个命令完成后 SDLA Visualizer 应用程序的握手变量轮询次数。GPIB 通信默认被启用。

使用 SDLA Visualizer 应用程序的 GPIB 接口会消耗附加的运算资源。

## 握手协议

SDLA Visualizer 应用程序通过自己的协议握手来处理 GPIB 通信。

SDLA Visualizer GPIB 与控制器通信的要求如下：

1. 一旦 SDLA Visualizer 应用程序启动，将向 SDLA Visualizer 握手变量写入“OK”（正常）状态。这告诉控制器应用程序现在可将有效的 SDLA Visualizer 命令写入“sdla”变量。
2. GPIB 控制器轮询握手变量 (variable:value?"sdla")，直到它检测到 OK 状态。
3. GPIB 控制器将命令字符串写入 SDLA Visualizer 握手变量。例如，发送命令 'variable:value "sdla", "p:apply"' 时将字符串 “p:apply” 写入变量 “sdla”。
4. SDLA Visualizer GPIB 功能轮询握手变量，读取命令字符串并将其解释为命令。如果命令不正确，则将 ERROR 握手值写入变量。
5. 正确的命令将被解析和执行。成功执行后，它将 OK 写入握手变量。当 GPIB 控制器读取 OK 状态时，即可发送新的命令字符串。

## GPIB 命令

本节列出可用于 SDLA Visualizer 应用程序远程控制的命令。

---

**说明：**“sdla”必须是小写字符。

---

### APPLICATION:ACTIVATE "Serial Data Link Analysis"

此命令指示示波器启动 SDLA Visualizer 应用程序。这是个执行设置参数。（注意：这是 TekScope 命令，而不是 SDLA Visualizer 命令。）

---

**说明：**该命令必须严格使用下面的语法。

---

#### 语法

```
APPLICATION:ACTIVATE "Serial Data Link Analysis"
```

#### 变量

"Serial Data Link Analysis"，必须如语法定义并用双引号 (" ") 括起来。

#### 返回

NONE

## VARIABLE:VALUE?"sdla"

读取 SDLA Visualizer 握手变量的值。返回的状态必须为“OK”（正常），才能发送任何其他命令。

### 语法

```
VARIABLE:VALUE?"sdla"
```

### 变量

None ( 无 )

### 返回

OK ( 正常 ) : SDLA Visualizer 应用程序正在运行并已准备好等待命令。

ERROR ( 错误 ) : SDLA Visualizer 应用程序无法解析或运行上一个命令。

## VARIABLE:VALUE "sdla", "p:analyze"

启动 DPOJET 应用程序，并配置其为 Apply ( 应用 ) 操作后产生的 SDLA Visualizer 应用程序波形显示眼图。

### 语法

```
VARIABLE:VALUE "sdla", "p:analyze"
```

### 变量

"p:analyze" 启动 DPOJET 应用程序以显示 SDLA Visualizer 应用程序波形。

## VARIABLE:VALUE "sdla", "p:apply"

计算已启用的滤波器块和测试点，并且如启用则执行均衡操作。结果与选择前面板 Apply ( 应用 ) 按钮相同。Apply ( 应用 ) 运算可能超过 60 秒钟，取决于输入数据和取样速率。确保轮询超时时间足够长。

### 语法

```
VARIABLE:VALUE "sdla", "p:apply"
```

### 变量

"p:apply" 启动已启用滤波器和均衡的运算。

## VARIABLE:VALUE "sdla", "p:bitrate:<value>"

设定源信号波形的位速率。确定源信号波形的内部位速率，并使用该值。

### 语法

```
VARIABLE:VALUE "sdla", "p:bitrate:<value>"
```

### 变量

"p:bitrate:<value>" 指定输入源信号波形的位速率。<value> 必须为整数，采用工程记数法 (6.25e6) 或常规数字 (6250000)。

### 示例

```
variable:value "sdla", "p:bitrate:6e9" 将源信号位速率设置为 6 Gb/s。
```

## VARIABLE:VALUE "sdla", "p:exit"

关闭 SDLA Visualizer 应用程序。不保存应用程序的当前状态。

### 语法

```
VARIABLE:VALUE "sdla", "p:exit"
```

### 变量

"p:exit" 强制应用程序关闭。

## VARIABLE:VALUE "sdla", "p:recall:<path and file name >"

从“path and filename”（路径和文件名）中加载设置文件。设置文件可以是其中一个附带的标准设置文件，或者是您使用 SDLA Visualizer 应用程序界面创建的设置文件。设置文件中包含 Rx/Tx 配置、启用的滤波器块以及您在自定义设置中指定的所有自定义 FIR 滤波器。

### 语法

```
VARIABLE:VALUE "sdla", "p:recall:<path and file name >"
```

### 变量

"p:recall:<path and file name >"，其中 <path and file name >（路径和文件名）指定映射驱动器上的路径以及带 .sdl 后缀的设置文件。路径和文件名不能包含空格字符，但可包含大写和小写字符。

## 示例

`variable:value "sdla", "p:recall:C:\TekApplications\MyDirectory\mysetup.sdl"` 调出名为 `mysetup.sdl` 的 SDLA Visualizer 应用程序设置文件。

## VARIABLE:VALUE "sdla", "p:source:<source>"

设置 SDLA Visualizer 应用程序要执行的输入源信号波形。

### 语法

VARIABLE:VALUE "sdla", "p:source:<source>"

### 变量

"p:source<source>" 指定输入源信号波形为 `ch1 | ch2 | ch3 | ch4 | math1 | math2 | ref1 | ref2` 之一。

### 示例

`variable:value "sdla", "p:source:ch1"` 将源信号波形设为示波器的 CH1 输入。

## VARIABLE:VALUE "sdla", "p:source2:<source2>"

指定当使用双输入模式时，要通过 SDLA Visualizer 应用程序处理的第二个源信号波形。

### 语法

VARIABLE:VALUE "sdla", "p:source2:<source2>"

### 变量

"p:source2<source2>" 指定第二个输入源信号波形为 `ch1 | ch2 | ch3 | ch4 | math1|math2 | ref1 | ref2` 之一。

## VARIABLE:VALUE "sdla", "p:sourcetype"

指定是使用单输入模式（一个差分信号源）还是双输入模式（使用两个源；通常每个输入为差分信号的一个分支）。

### 语法

VARIABLE:VALUE "sdla" "p:sourcetype" <1|2>

**变量**

- 1 将源信号类型设置为单输入模式。
- 2 将源信号类型设置为双输入模式。

# 索引

## 字母和数字

- AMI 模式, 85
  - CTLE
    - 参数, 74
    - 二阶, 73
    - 概述, 69
    - 加载 FIR 滤波器, 75
    - 使用 CTLE 改进信号恢复, 73
    - 使用 PCIE3 选项, 76
  - DDR
    - 去除反射, 126
  - DPOJET
    - 绘图, 49
    - 配置 SDLA 如何与 DPOJET 一起工作, 87
    - 同时使用 DPOJET 和 SDLA Visualizer, 14
  - FFE/DFE
    - 概述, 69
    - 培训序列函数和时钟恢复, 78
    - 调整 FFE/DFE, 79
    - 为 FFE/DFE 均衡使用时钟恢复, 77
  - FIR 滤波器
    - 保存, 2
    - 加载自定义以设置 CTLE 参数, 75
    - 块配置, 44
    - 使用 Tx Emphasis (发送加重) 菜单从文件读取, 64
  - GPIB 控制菜单, 133
  - GPIB 命令, 133
    - APPLICATION:ACTIVATE "Serial Data Link Analysis", 134
    - SOURCETYPE, 137
    - VARIABLE:VALUE "sdla", "p:analyze", 135
    - VARIABLE:VALUE "sdla", "p:apply", 135
    - VARIABLE:VALUE "sdla", "p:bitrate:<value>", 136
    - VARIABLE:VALUE "sdla", "p:exit", 136
    - VARIABLE:VALUE "sdla", "p:recall:<path/file name >", 136
    - VARIABLE:VALUE "sdla", "p:source:<source>", 137
    - VARIABLE:VALUE "sdla", "p:source2:<source2>", 137
    - VARIABLE:VALUE?"sdla", 135
  - GPIB 启用, 133
  - GPIB 视图选择器, 133
  - GPIB 握手协议, 134
  - IBIS-AMI, 85
  - PCIE3
    - 在 CTLE 中使用 PCIE3 选项, 76
    - 在 FFE/DFE 中使用 PCIE3 选项, 82
  - RLC 参见 Block Configuration (块配置) 菜单, RLC 选项卡
  - S 参数
    - 保存, 33
    - 可用绘图, 49
    - Block Configuration (块配置) 菜单, 41
    - 如何重新标准化 S 参数, 34
    - 使用绘图排除 S 参数故障, 57
    - Load Configuration (载入配置) 菜单, 47
  - SMA 探头, 35
  - Thevenin 等效电压 参见 发送块
- ## A
- 安装, 1
  - 安装路径, 2
- ## B
- 保存测试点, 24
  - 保存调出
    - 文件位置, 2
  - Normalize (标准化) 选项卡
    - 参见 参阅 De-embed/Embed (反嵌/嵌入) 菜单
    - 重新标准化 S 参数为不同的参考阻抗, 34
  - 波形
    - 示例文件位置, 2
    - 选择新的或采集的, 88
- ## C
- 参考波形
    - 调出参考波形, 18
  - 参考接收器 参见 接收块
  - 测量电路模型, 7
    - 也可参见 模拟电路模型
  - 测试点
    - 保存测试点, 24
    - 测试点和带宽管理器, 20
    - 测试点滤波器延迟滑块, 23
    - 测试点模式, 21
    - 测试点说明表, 10
    - 串扰和反射处理, 12
    - 导出滤波器以便与 32 位示波器一起使用, 26
    - 绘制测试点, 21
    - 了解测试点, 10
    - 如何应用测试点滤波器, 11
    - 测试点和带宽管理器, 20
    - 全局带宽限制, 22
    - 测试点滤波器延迟滑块, 23
    - 产品概述, 5
    - 重新安装 SDLA Visualizer 软件, 2
    - Taps (抽头) 选项卡, 83

也可参见 接收块  
使用 Taps (抽头) 选项卡, 83  
传递函数型号  
块配置, 43  
Cascade (串联) 选项卡 参见  
De-embed/Embed (反嵌/嵌入) 菜单  
传输线路  
T line (传输线路) 选项卡, 46  
块配置, 46  
从文件调出设置, 19

**D**

带宽要求, 1  
单双输入模式, 10  
保存测试点, 24  
测试点模式, 21  
全 4 端口建模, 12  
示例数学表达式, 13  
主菜单图差异, 17  
导出滤波器以便与 32 位示波器一起使用, 26  
调出参考波形, 18

**E**

2 端口型号  
块配置, 43

**F**

De-embed/Embed (反嵌/嵌入) 菜单, 30  
Normalize (标准化) 选项卡, 31  
重新标准化 S 参数为不同的参考阻抗, 34  
Cascade (串联) 选项卡, 31  
De-embed (反嵌) 与 Embed (嵌入) 菜单之间的差异, 31  
控制按钮, 32  
Block Configuration (块配置) 菜单, 41  
Load Configuration (载入配置) 菜单, 47

Convert (转换) 选项卡, 32  
Embed (嵌入) 菜单  
De-embed (反嵌) 与 Embed (嵌入) 菜单之间的差异, 31  
反嵌串联  
加载块, 47  
反嵌电缆, 97  
反嵌高阻抗探头, 105  
反嵌块  
De-embed/Embed (反嵌/嵌入) 菜单, 30  
概述, 28  
可能的块配置, 29  
发射器 参见 发送块  
Tx Emphasis (发送加重) 菜单  
从 FIR 滤波器文件读取, 64  
绘图, 63  
添加去加重, 64  
添加预加重, 64  
发送块  
Thevenin 等效电压, 61  
Tx Emphasis (发送加重) 菜单, 63  
Tx Configuration (发送配置) 菜单, 62  
概述, 61  
Tx Configuration (发送配置) 菜单, 62  
分析按钮, 19  
配置操作, 87

**G**

高阻抗探头  
块配置, 44  
探头配置, 35  
更新  
软件, 1  
惯例, 2

**H**

绘图, 49  
S 参数  
饰面, 49  
史密斯圆图, 49

时域, 49  
4 端口、3 端口、2 端口、1 端口, 49  
阻抗与幅度, 49  
测试点滤波器 (传递函数绘图), 49  
也可参见 测试点  
加重, 49  
也可参见 发送加重  
排除 S 参数故障, 57

**J**

将单端转换为混合模式 S 参数, 32  
将设置保存到文件, 19  
加载块 参见 Load Configuration (载入配置) 菜单  
加重 参见 Tx Emphasis (发送加重) 菜单  
接收均衡器块 参见 接收块  
接收块  
AMI 模式, 85  
二阶 CTLE, 73  
概述, 69  
Rx Configuration (接收配置) 菜单, 71  
使用 CTLE 改进信号恢复, 73  
使用 Taps (抽头) 选项卡, 83  
时钟恢复故障排除, 77  
调整 FFE/DFE, 79  
为 FFE/DFE 均衡使用时钟恢复, 77  
用于打开眼图, 8  
运行接收均衡器, 85  
在 CTLE 中使用 PCIE3 选项, 76  
在 FFE/DFE 中使用 PCIE3 选项, 82  
Rx Configuration (接收配置) 菜单, 71  
AMI 模式, 72  
TrainSeq 选项卡, 78  
Taps (抽头) 选项卡, 83  
穿透模式, 72

- Config (配置) 选项卡
    - CTLE 面板, 73
    - 调整 FFE/DFE, 79
    - 为 FFE/DFE 均衡使用时钟恢复, 77
    - 在 CTLE 中使用 PCIE3 选项, 76
    - 在 FFE/DFE 中使用 PCIE3 选项, 82
  - 用户模式, 71
  - 均衡器
    - 概述, 69
    - 运行接收均衡器, 85
- ## K
- Block Configuration (块配置) 菜单, 41
  - RLC 网络型号, 45
  - RLC 选项卡, 45
  - T line (传输线路) 选项卡, 46
  - Thru (穿通) 选项卡, 41
  - 从文件读取的数据代表的型号, 41
  - File (文件) 选项卡
    - 4 端口单端型号, 42
    - FIR 滤波器模型, 42
    - 传递函数型号, 42
    - 2 端口型号, 42
    - 高阻抗探头型号, 42
    - 4 端口差分型号, 42
- ## M
- 模拟电路模型, 7
    - 也可参见 测量电路模型
  - 目录路径, 2
- ## N
- 内插器电路配置, 37
- ## P
- 排除 S 参数故障
    - 查看混合模式与单端模式, 57
    - 错误的 VNA 测量, 57
    - 错误的步阶响应, 57
    - 错误的相位响应, 57
    - 使用不匹配的差分对查看 DUT, 57
  - 判定反馈均衡器 参见 接收块, FFE/DFE
  - 培训序列函数
    - 在 FFE/DFE 均衡和时钟恢复中, 78
  - 配置按钮, 19
  - 配置探头, 35
    - SMA 探头, 35
    - 电路配置, 37
    - 高阻抗探头, 35
    - 探头和端部选择, 38
  - Config (配置) 选项卡 参见 Rx Configuration (接收配置) 菜单
  - 配置“应用”和“分析”按钮的操作, 87
- ## Q
- 前馈均衡器 参见 接收块, FFE/DFE
  - 嵌入串联
    - 加载块, 48
  - 嵌入串行数据链路通道, 102
  - 嵌入块
    - 概述, 68
    - 可能的块配置, 69
    - 用于闭合眼图, 8
  - 切换到 TekScope 显示, 3
  - 启用 GPIB, 133
  - 全局带宽限制, 22
    - 创建自定义带宽限制滤波器, 27
  - 去除 DDR 反射, 126
  - 去加重 参见 Tx Emphasis (发送加重) 菜单
- ## R
- 软件重新安装, 2
  - 软件更新, 1
  - 软件兼容性, 1
  - 入门知识, 1
- ## S
- 示例和故障排除
    - 反嵌电缆, 97
    - 反嵌高阻抗探头, 97
    - 嵌入串行数据链路通道, 97
    - 去除 DDR 反射, 97
  - 饰面 参见 绘图, S 参数
  - 史密斯圆图 参见 绘图, S 参数
  - 视图选择器, 133
  - 时钟恢复
    - 概述, 69
    - 故障排除, 77
    - 培训序列函数和 FFE/DFE, 78
    - 为 FFE/DFE 均衡使用时钟恢复, 77
  - 输出滤波器
    - 保存, 2
    - 位置, 2
  - 输入滤波器
    - 位置, 2
  - 输入源
    - 参考波形, 18
    - 实时波形, 18
  - 4 端口差分型号
    - 块配置, 42
  - 4 端口单端型号
    - 块配置, 42
  - 4 端口建模, 12
- ## T
- 探头和端部选择, 38
    - P7520A 和 P7630 探头, 41
    - SMA 探头, 40
    - 选择正确的 3 端口 S 参数文件, 40
  - 探头配置, 35
- ## W
- 网站软件更新, 1
  - 文件类型和位置, 2
  - 文字惯例, 2
  - 握手协议, 134

- X**
  - 选件密钥要求, 1
- Y**
  - 要求, 1
  - 应用按钮, 19
    - 配置操作, 87
  - 应用程序要求, 1
  - 远程控制, 133
  - 预加重 参见 Tx Emphasis (发送加重) 菜单
- 运行测试
  - 建议顺序, 91
- Z**
  - Load Configuration (载入配置) 菜单, 47
    - 反嵌串联加载块, 47
    - 嵌入串联加载块, 47
  - 在线帮助
    - 韩文, 3
    - 日语, 3
    - 中文, 3
    - 在应用程序之间移动, 3
  - Convert (转换) 选项卡 参见 De-embed/Embed (反嵌/嵌入) 菜单
  - 主菜单
    - 分析按钮, 87
    - 配置“应用”和“分析”按钮的操作, 87
    - 应用按钮, 87
    - 组件, 17